

モノラル BTL 出力クロックレススイッチングドライバ

製品概要

NJU8789 は、モノラル BTL 出力クロックレススイッチングドライバです。パワー MOSFET を内蔵しており、PWM 変換や PDM 変換された 1 ビットのデジタル信号を電流増幅してスピーカを駆動することができます。電力効率が非常に高いので、低損失でスピーカ駆動することができます。

NJU8789 は、入力段と出力段を別電源で駆動することができます。また、スタンバイ中であればロジック側電源をフローティング状態にすることができるので、出力ドライバ側電源をバッテリーから電圧供給しつつ、レギュレータ等から供給されたロジック側の電源をオン/オフするような用途に利用することができます。よって、バッテリー駆動のアプリケーションに最適です。

応用回路

図 1 に代表的な応用回路例を示します。

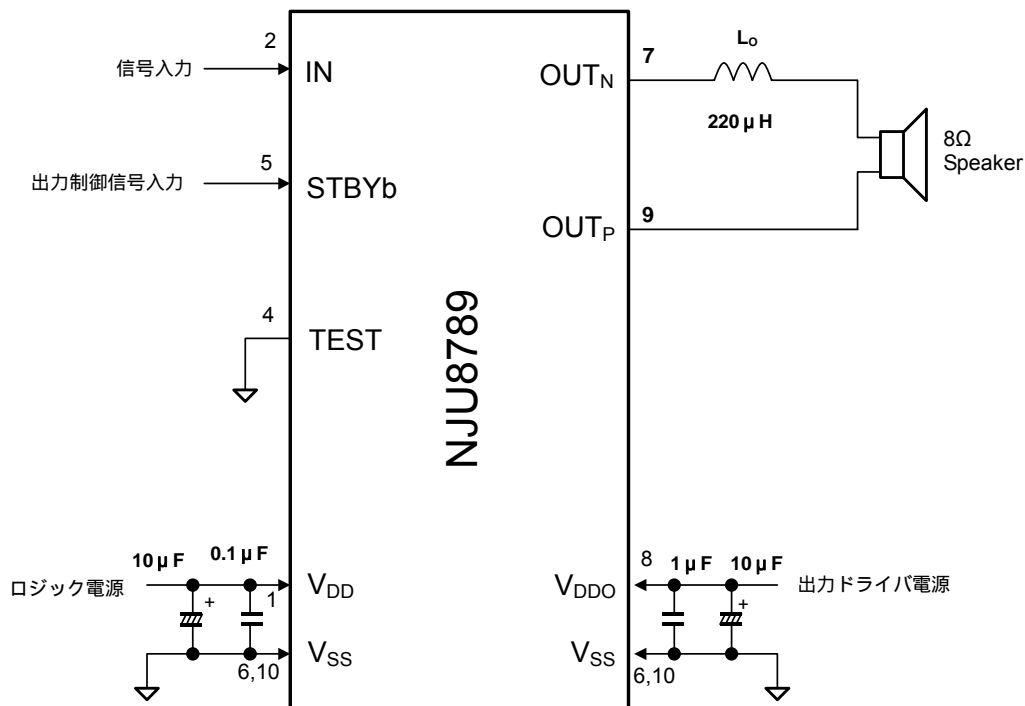


図 1 応用回路例

<注意事項>

本アプリケーションノートに掲載されている製品の仕様等は、予告なく変更することがあります。ご使用にあたっては、納入仕様書の取り交わしが必要です。

このアプリケーションノートの掲載内容の正確さには万全を期しておりますが、掲載内容について何らかの法的な保証を行うものではありません。とくに応用回路・特性例については、製品の代表的な応用例を説明するためのものです。また、工業所有権その他の権利の実施権の許諾を伴うものではなく、第三者の権利を侵害しないことを保証するものではありません。

出力制御

STBYb 端子をハイ・レベルにすることで出力ドライバが動作します。
STBYb 端子をロウ・レベルにするとドライバ出力は HiZ になります。

注: V_{DD} 電源投入時にスピーカに意図しない電流が流れることを防ぐため、 V_{DD} 電源投入時には STBYb 端子をロウ・レベルにしておくことを推奨します。

注: 完全に回路を停止して消費電流を $1\ \mu\text{A}$ 以下にするためには、信号入力端子(IN)への信号入力を停止してください。

信号入力

信号入力端子(IN)に PWM や PDM 変調された 1 ビットのデジタル信号を入力します。この端子論理は低インピーダンスに変換されて OUT_P 端子に正論理、 OUT_N 端子に負論理で出力されます。入出力波形例を図 2 に示します。

入力端子のジッタは信号出力のジッタとなるため、ノイズおよび音声品質低下の原因となります。
また、DC を含む 20 kHz 以下の信号入力はポップノイズや過電流の原因となります。

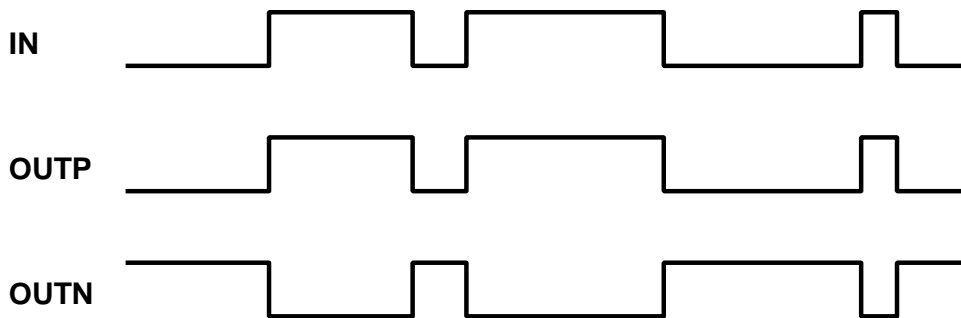


図 2 入出力波形例

出力フィルタ

NJU8789 から PWM 信号を出力させる場合、負荷に供給される高周波成分の電流を抑制するときには、スピーカと直列にコイルを接続します。スピーカ接続例を図 3 に示します。

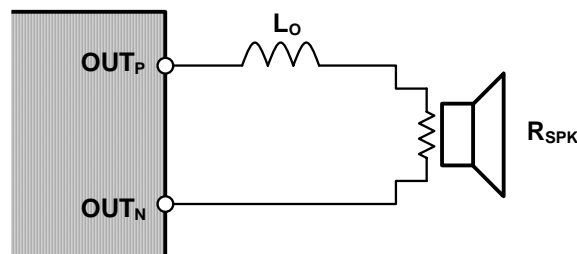


図 3 スピーカ接続例

このとき、カットオフ周波数 f_c は式(1)を用いて算出することができます。

$$f_c = \frac{R_{\text{SPK}}}{2\pi L_o} \quad (1)$$

出力電力

入りに PWM 信号を入力してスピーカ駆動する場合、無信号時のアイドル電流をスピーカと直列に接続したコイル L_0 で低減させます。

ある周波数 f の信号を搬送周波数 f_{OSC} の信号に重畳して OUT_P , OUT_N から出力した場合、 $f_c \ll f_{OSC}$ であれば、搬送周波数出力電力 $P_o(f)$ は図 4 の回路モデルを用いて、式(2)にしたがって概算することができます。

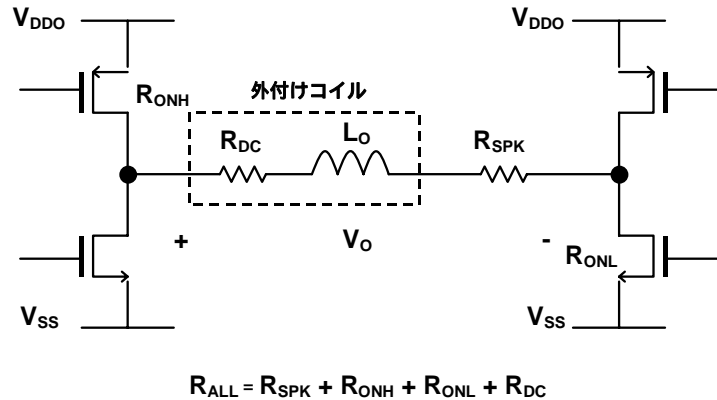


図 4 H ブリッジ出力段出力電力算出モデル回路

$$P_o(f) = \left(\frac{R_{ALL}}{R_{ALL}^2 + (2\pi f)^2 L_o^2} V_o(f) \right)^2 \times R_{SPK} \quad (2)$$

- R_{SPK} : スピーカ抵抗値()
- R_{ONH} : 出力ドライバ High side オン抵抗値()
- R_{ONL} : 出力ドライバ Low side オン抵抗値()
- R_{DC} : 外付けコイル直列抵抗値()
- L_o : コイルインダクタンス(H)
- $V_o(f)$: 出力信号振幅(V)

例えば、 $R_{SPK} = 8$, $R_{ONH} = R_{ONL} = 0.6$, $R_{DC} = 2$, $L_o = 220 \mu\text{H}$, $V_o(1\text{kHz}) = 1 \text{ V}$, $f = 1 \text{ kHz}$ とすれば、 $P_o(1\text{kHz}) = 61.9 \text{ mW}$ となります。

電力損失

応用回路例におけるおおよその IC の電力損失は、無信号時損失 P_{ST} について、式(3)を用いて求めることができます。また、動作時損失 P_{diss} について、式(5)を用いて求めることができます。

- 無信号時損失 P_{ST}

P_{ST} は、 L_0 の値を大きくすることで抑えることができます。

$$P_{ST} (W) = \left(\frac{V_{DDO}}{8f_{osc}L_0 + R_{ONH} + R_{SPK} + R_{ONL}} \right)^2 (R_{ONH} + R_{SPK} + R_{ONL}) + I_{DDO}|_{f=30kHz} V_{DDO} \frac{f_{osc}}{f_0} \quad (3)$$

L_0 : コイルインダクタンス(H)

f_{osc} : 出力矩形波周波数(Hz)

R_{ONH} : 出力ドライバ High side オン抵抗値()

R_{ONL} : 出力ドライバ Low side オン抵抗値()

R_{SPK} : スピーカ抵抗値()

f_0 : 基準周波数(Hz)(=30 kHz)

$I_{DDO}|_{f=30kHz}$: V_{DDO} 電流(A)(@ 30 kHz) (=360 μ A(Max.))

例えば、 $f_{osc}=30$ kHz, $L_0 = 220$ μ H のときの P_{ST} は、 $R_{ONH} = R_{ONL} = 1.2$ (Max.), $I_{DDO}|_{f=30kHz} = 360$ μ A(Max.), $V_{DDO} = 3.5$ V, $f_{osc} = 30$ kHz, $f_0 = 30$ kHz, $R_{SPK} = 8$ から、

$$P_{ST} = \left(\frac{3.5V}{8 \times 30kHz \times 220\mu H + 1.2 + 8 + 1.2} \right)^2 (1.2 + 8 + 1.2) + 360\mu A \times 3.5V \frac{30kHz}{30kHz} = 33.2mW \quad (4)$$

と求めることができます。

- 動作時損失 P_{diss}

動作時損失は、動作時の V_{DDO} 電流 I_{DDO} を測定することで、式(5)を用いて求めることができます。

$$P_{diss} (W) = (R_{ONH} + R_{ONL}) I_{DDO}^2 + I_{DDO}|_{f=30kHz} V_{DDO} \frac{f_{osc}}{f_0} \quad (5)$$

R_{ONH} : 出力ドライバ High side オン抵抗値()

R_{ONL} : 出力ドライバ Low side オン抵抗値()

I_{DDO} : V_{DDO} 電流(A)

$I_{DDO}|_{f=30kHz}$: V_{DDO} 電流(A)(@ 30 kHz) (=360 μ A(Max.))

f_{osc} : 出力矩形波周波数(Hz)

f_0 : 基準周波数(Hz)(=30 kHz)

例えば、 $f_{osc}=30$ kHz, $I_{DDO} = 200$ mA のときの P_{diss} は、 $R_{ONH} = R_{ONL} = 1.2$, $I_{DDO}|_{f=30kHz} = 360$ μ A(Max.), $V_{DDO} = 3.5$ V,
 $f_{osc} = 30$ kHz, $f_0 = 30$ kHz から、

$$P_{diss} = (1.2 + 1.2) \times 200mA^2 + 360\mu A \times 3.5V \frac{30kHz}{30kHz} = 97.3mW \quad (6)$$

と求めることができます。

注: 式(3), (5)はおおよその電力損失を求めるための補助計算式です。実際に損失を見積る際は十分なマージン設計を施し、実機で試験するようにしてください。

許容損失

NJU8789 は小型パッケージを使用しているため、出力構成により、最大出力で連続動作させた場合、許容損失を超える場合があります。使用の際、実装基板の熱抵抗、使用周囲温度、出力電力(平均値)等を考慮し、電力損失 P_{ST} 、 P_{diss} が許容損失 P_D を超えないように注意が必要です。

許容損失 P_D は周囲温度によって変化し、以下の方法で求めることができます。

$$P_D(W) = \frac{(T_{jmax}(\text{°C}) - T_a(\text{°C}))}{\theta_{ja}} \quad (7)$$

- P_D : 許容損失(W)
- T_{jmax} : ジャンクション温度(°C)
- T_a : 周囲温度(°C)
- θ_{ja} : パッケージ熱抵抗(°C/W)

また、参考データとして、SSOP10 パッケージの 2 層基板(EIA/JEDEC STD 仕様)実装時および 4 層基板(EIA/JEDEC STD 仕様)実装時の許容損失を図 5 に示します。

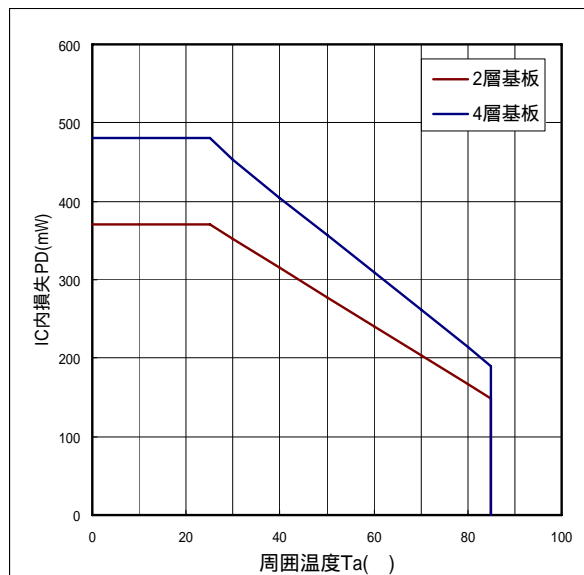


図 5 SSOP10 パッケージの許容損失

電源

NJU8789 の電源は、信号帯域の電流供給と出力段のスイッチングによる吐き出し/吸い込み電流に対して安定動作させる必要があります。電源端子間 $V_{DD} - V_{SS}$ 、 $V_{DDO} - V_{SS}$ のデカップリングコンデンサは、これら電流によるリップルを抑制するため補助的に働きます。アプリケーション回路や使用温度に合わせて容量値を調整します。また、基板上の配線がもたらすインダクタンスはデカップリングコンデンサの周波数特性を劣化させます。デカップリングコンデンサは、高周波用途のものから IC の近くに配置し、太く短く配線します。

NJU8789 はロジック側電源 V_{DD} と出力ドライバ側電源 V_{DDO} を別電源で駆動することができます。また、図 6 の電源構成例に示すように、 V_{DDO} 電源がバッテリー駆動され、 V_{DD} 電源が LDO などのレギュレータによって V_{DDO} から生成されることを想定して、スタンバイ動作中 (STBYb がロウ・レベル) であれば、レギュレータ出力をオフし、 V_{DD} 電源をフローティング状態にすることができます。このとき、 V_{DD} のデカップリングコンデンサに充電された電荷は NJU8789 内部回路を經由して放電されます。

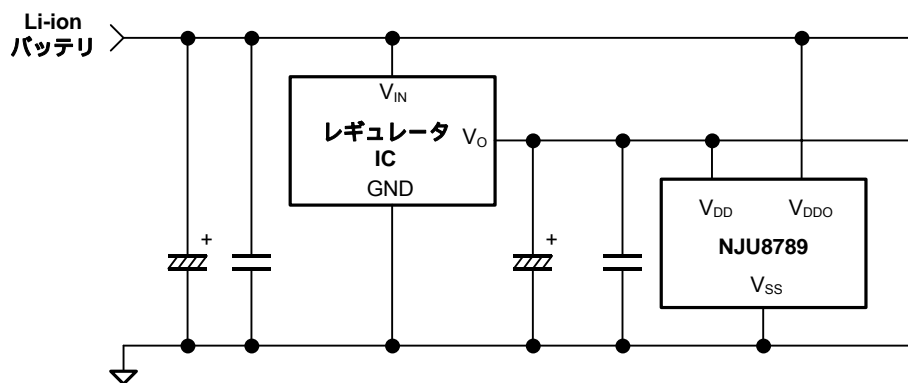


図 6 電源構成例

入力波形

IN 端子への入力信号のオーバーシュート/アンダーシュートは電源から回り込み、出力信号のノイズの原因となります。必要に応じて数 10 のダンブ抵抗を挿入します。

注：入力端子の入力容量は約 3 pF です。実装時は基板容量が付加されます。

レイアウト

EMI ノイズ (電磁ノイズ) の大きさは、高周波の電流が流れる部品および配線で囲まれた電流ループの面積と長さに依存します。出力フィルタ用コイル・スピーカ・OUT_P/OUT_N 端子で構成される電流ループおよび、電源端子・デカップリングコンデンサで構成される電流ループの面積が最小となるように部品を配置し、太く短く配線してください。