

汎用デジタルシグナルプロセッサ

概要

NJU26150は、24ビットDSPコアを持ち、RAMを内蔵した汎用デジタルシグナルプロセッサです。ホストプロセッサの制御なしにI²CシリアルEEPROMなどからDSPのプログラムRAMにダウンロードすることができます。ダウンロード完了後自動的にプログラムが起動します。

NJU26150は、3ポートのデジタルオーディオ入出力を持ち、AVアンプ、カーオーディオのマルチチャンネル製品、小型スピーカーシステム等のオーディオ機器に最適です。個別の機能については、ダウンロードするプログラムによるため、個別のデータシート、コマンドリストを参照してください。

外形



NJU26150FR1

ハードウェア仕様

- 24ビット固定小数点デジタルシグナルプロセッサ
- システムクロック : (12MHz min) ~ 最大 38MHz
- オーディオ インターフェース : 3入力ポート, 3出力ポート
- オーディオ フォーマット : I²S 24bit, 左詰 / 右詰対応, BCK:32fs/64fs
- マスター / スレーブ対応
 - マスター時 MCK, 1/2fclk, 1/3fclk (例) fclk=768fs 時に, MCK=384fs(1/2) または 256fs(1/3)
- NJU26100 シリーズとピンコンパチブル
- 4K x 16bit プログラム RAM, 2K x 16bit Delay RAM 内蔵
- パッケージ : QFP32-R1 (鉛フリー対応)
- 電源電圧 : 2.5V
- 入力専用端子許容電圧 : 3.3V トレラント
- ホストインターフェース : ダウンロードするプログラムによって'I²Cバス'または'4線式シリアル'のどちらかの選択
 - I²Cバスインターフェース(Standard-mode/100kbps)
 - シリアルインターフェース(4線式:クロック, イネーブル, 入力データ, 出力データ)

ブロック図

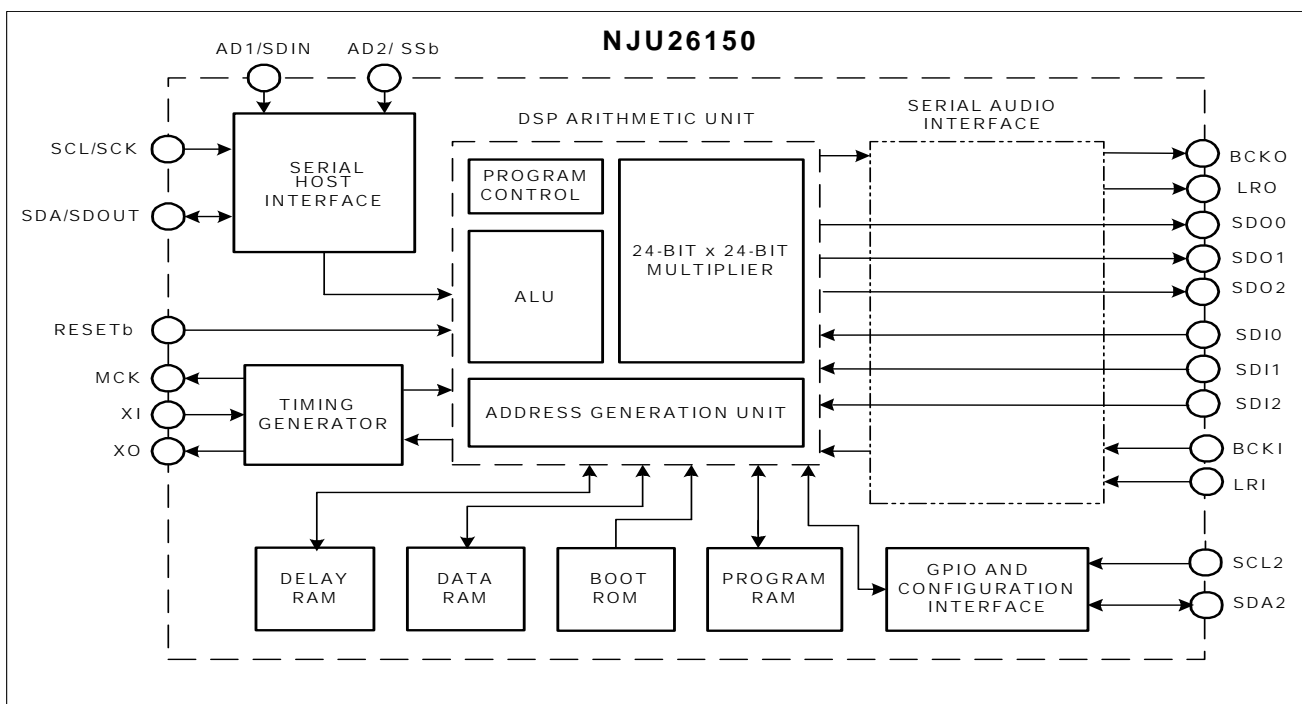


図1 NJU26150 ハードウェアブロック図

端子配列

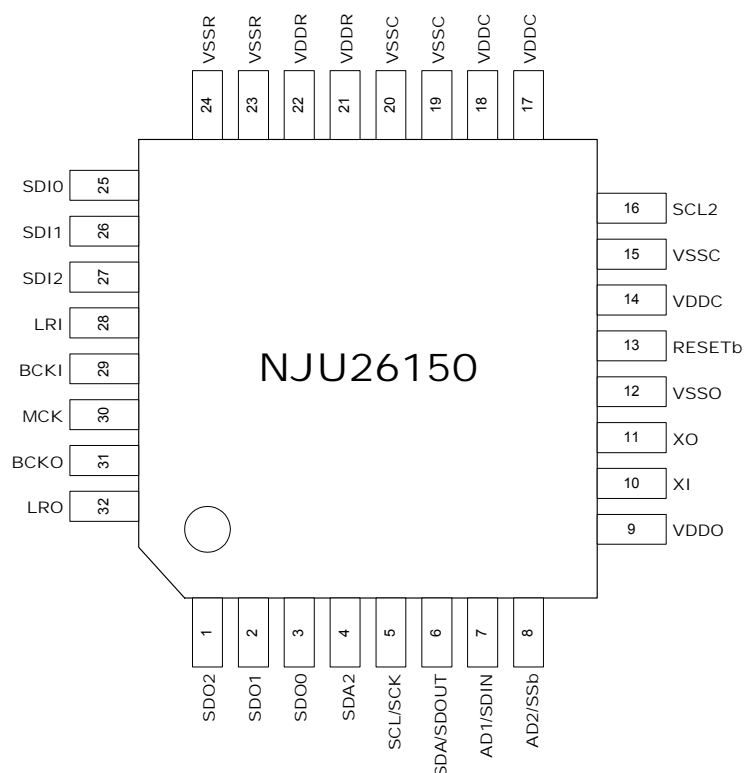


図2 端子配列

端子説明

表1 端子説明

No.	端子名	I/O	機能
1	SDO2	O	オーディオデータ出力2
2	SDO1	O	オーディオデータ出力1
3	SDO0	O	オーディオデータ出力0
4	SDA2	I/O	I ² C データ I/O (プログラムダウンロード用) プルアップ抵抗を接続してください。
5	SCL/SCK	I	I ² C クロック / シリアルクロック
6	SDA/SDOUT	I/O	I ² C I/O / シリアル出力 プルアップ抵抗を接続してください。
7	AD1/SDIN	I	I ² C アドレス / シリアル入力
8	AD2/SSb	I	I ² C アドレス / スleepセレクト
9	VDDO	-	オシレータ電源 +2.5V
10	XI	I	クロック入力端子
11	XO	O	オシレータ出力
12	VSSO	-	オシレータ電源 GND
13	RESETb	I	リセット(アクティブロー)
14	VDDC	-	内部電源 +2.5V
15	VSSC	-	内部電源 GND
16	SCL2	O	I ² C クロック (プログラムダウンロード用)

No.	端子名	I/O	機能
17	VDDC	-	内部電源 +2.5V
18	VSSC	-	内部電源 GND
19	VSSC	-	内部電源 GND
20	VSSC	-	内部電源 GND
21	VDDR	-	I/O 電源 +2.5V
22	VDDR	-	I/O 電源 +2.5V
23	VSSR	-	I/O 電源 GND
24	VSSR	-	I/O 電源 GND
25	SDI0	I	オーディオデータ入力0
26	SDI1	I	オーディオデータ入力1
27	SDI2	I	オーディオデータ入力2
28	LRI	I	LR クロック入力
29	BCKI	I	ビットクロック入力
30	MCK	O	マスタークロック出力
31	BCKO	O	ビットクロック出力
32	LRO	O	LR クロック出力

I : 入力
O : 出力
I/O : 双方向

* SDI0, SDI1, SDI2, SDO0, SDO1, SDO2, SDA2, SCL2 は仕様により機能が異なるため、個別データシートを参照してください。

絶対最大定格

表2 絶対最大定格 ($V_{SS0}=V_{SSC}=V_{SSR}=0V, T_a=25^{\circ}C$)

項目	記号	定格	単位
電源電圧	V_{DD}	-0.3 ~ 3.05	V
XI 入力電圧	$V_{i(OSC)}$	-0.3 ~ 3.05	V
入力端子電圧 *1	$V_{x(IN)}$	-0.3 ~ 3.6 ($V_{DD} \geq 2.25$) -0.3 ~ 3.05 ($V_{DD} < 2.25$)	V
出力、入出力端子電圧 *2	$V_{x(OUT)}$	-0.3 ~ 3.05	V
許容損失	P_D	0.3	W
動作温度	T_{OPR}	-40 ~ +85	$^{\circ}C$
保存温度	T_{stg}	-40 ~ +125	$^{\circ}C$

*1 SCL2, SCL/SCK, AD1/SDIN, AD2/SSb, RESETb, SDI0, SDI1, SDI2, LRI, BCKI, 端子に適用。
ただし、 μC モード動作時、SDA/SDOUT 端子に適用。

*2 MCK, SDO0, SDO1, SDO2, XO, SDA2, LRO, BCKO 端子に適用。SDA/SDOUT 端子はダウンロードするプログラムにより
4 線式シリアルに設定の場合に適用。

■ NJU26150

電気的特性

表3 電気的特性

(記載無きは $V_{DD0}=V_{DDC}=V_{DDR}=2.5V$, $V_{SS0}=V_{SSC}=V_{SSR}=0V$, $T_a=25^\circ C$)

項目	記号	条件	最小	標準	最大	単位
動作電源電圧	V_{DD}	$V_{DD0}, V_{DDC}, V_{DDR}$ 端子	2.25	2.5	2.75	V
動作電流	I_{DD}	$f_{OSC}=36.864MHz$	-	40	-	mA
動作温度	T_{OPR}		-40	25	85	$^\circ C$
推奨動作温度	T_{OPRR}	$V_{DD}=2.5V$	-10	25	70	$^\circ C$
XI 端子 High レベル入力電圧	$V_{IH(OSC)}$	XI 端子	2.0	-	V_{DD}	V
High レベル入力電圧	V_{IH}		2.0	-	3.3	V
Low レベル入力電圧	V_{IL}		V_{SS}	-	0.5	V
High レベル入力電流	I_{IH}	$V_{IN}=3.3V$	-10	-	+10	μA
Low レベル入力電流	I_{IL}	$V_{IN}=V_{SS}$	-10	-	+10	μA
High レベル出力電圧	V_{OH}	$I_{OH}=-2mA$	$V_{DD}-0.4$	-	-	V
Low レベル出力電圧	V_{OL}	$I_{OL}=2mA$	-	-	0.4	V
入力容量	C_{IN}		-	5	-	pF
入力立ち上がり立ち下がり時間	t_r/t_f *3	SCL/SCK, SDA/SDOUT, AD1/SDIN, AD2/SSb 端子を除く	-	-	100	ns
クロック周波数	f_{OSC}	XI 端子	-	-	38.0	MHz
外部クロックデューティサイクル	r_{EC}	XI 端子	47.5	50	52.5	%

*3 SCL/SCK, SDA/SDOUT, AD1/SDIN, AD2/SSb 端子の t_r/t_f については別途規定されます。

*4 XI 端子を除く全ての入力/入出力端子は、シュミット・トリガ入力となっています。

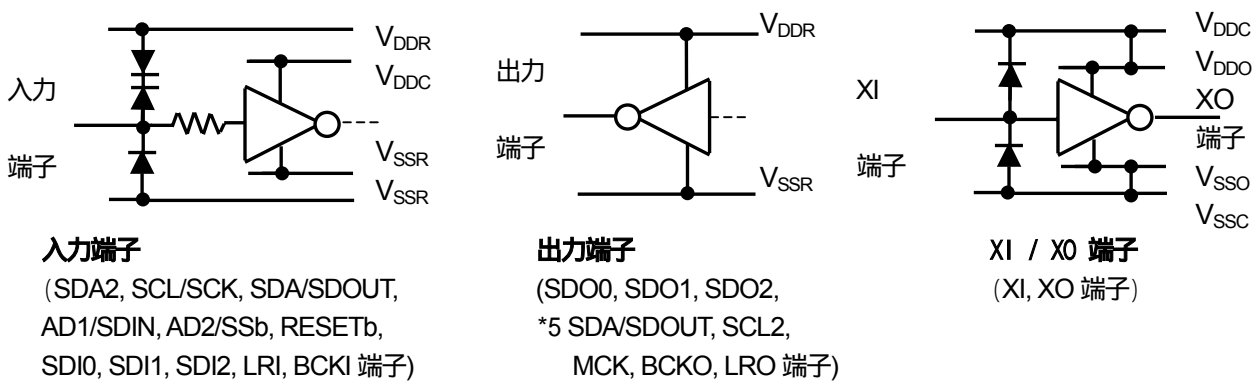


図3 NJU26150 入出力等価回路図

*5 SDA は、 I^2C の出力のとき、オープンドレインになります。

1. リセットとクロック

NJU26150 は、リセット端子を一旦 "Low" にし、その後 "High" にすることにより強制的に初期設定されます。(図4)

NJU26150 の動作には、クロックが必要です。XI 端子に、使用するサンプリングレートに合わせたクロックを供給してください。また、XI/XO 端子に水晶振動子、セラミック振動子等を接続し、発振させることも可能です。

XI 端子は他の入力 / 入出力端子と入力電圧の上限が異なります。(最大で V_{DD} 電圧まで) 外部に発振器などを接続される場合は、電圧レベルにご注意ください。

ホストインターフェースは、ダウンロードするプログラムにより I²C バスインターフェース 或いはシリアルインターフェース(4 線式)のどちらかを選択します。

電源立ち上げ時には、DSP 電源が規定以上に立ち上がって電源や入力クロックが安定する間、少なくとも t_{RESETb} 以上リセット端子を "Low" に保持してください。

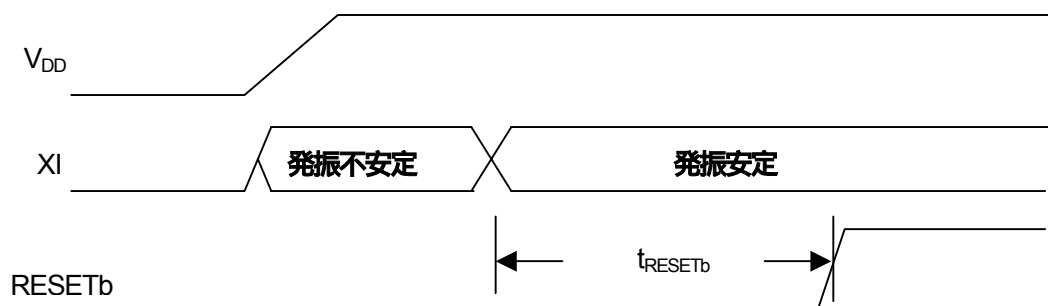


図4 リセットタイミング

表4 リセット時間

記号	時間
t_{RESETb}	1 μ s

2. デジタルオーディオクロック

デジタルオーディオデータは、デジタルオーディオシステム間を同期する必要があります。そのため、システム内の 1 つのデバイスがオーディオサンプリングクロックを発生し、その他のデバイスはこのサンプリングレートに従うよう設定されます。サンプリングクロックを発生するデバイスをマスターデバイスと呼び、このサンプリングレートに従うデバイスをスレーブデバイスと呼びます。

LRとBCKおよびMCKは同期している必要があります。DSPをマスターデバイスとして使用する場合、DSPの動作クロックは、以下の表5のように使用するサンプリング周波数の768倍を供給する必要があります。DSPをスレーブデバイスとして使用する場合も、使用するサンプリング周波数の768倍以上、最高動作周波数以下のクロックを供給してください。

2.1 オーディオクロック

デジタルオーディオデータ転送には、次の3種類のクロックが必要になります。

LR クロック(端子名:LRI、LRO)は、シリアルデータ転送で必要になります。デジタルオーディオ信号のサンプリング周波数と同じです。

ビットクロック(端子名:BCKI、BCKO)は、シリアルデータ転送で必要になります。LRクロックの倍数になります。

マスタークロック(端子名:MCK)は、A/D、D/A コンバータなどで必要になります。LRクロックの倍数になります。また、シリアルデータ転送とは関係ありません。

表5 標準サンプリング周波数と対応する各クロック

クロック	標準倍数	32kHz	44.1kHz	48kHz
LR	1Fs	32kHz	44.1kHz	48kHz
BCK(32fs)	32Fs	1.024MHz	1.4112MHz	1.536MHz
BCK(64fs)	64Fs	2.048MHz	2.822MHz	3.072MHz
MCK(256fs)	256Fs	8.192MHz	11.289MHz	12.288MHz
MCK(384fs)	384Fs	12.288MHz	16.934MHz	18.432MHz
XI	768Fs	24.576MHz	33.8688MHz	36.864MHz

注意: NJU26150 がスレーブモードの場合、MCKは出力しません。

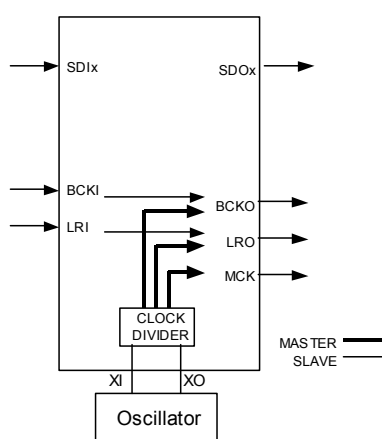


図5 マスター / スレーブ モード

3. デジタルオーディオインターフェース

3.1 デジタルオーディオデータフォーマット

NJU26150 は、デジタルオーディオデータフォーマットとして、3種類のフォーマットを使用することができます。

I^2S :LR クロック切り替わりの2ビット目に MSB が置かれます。(左詰めに対し 1bit 遅延)

左詰め (Left-Justified) :LR クロックの切り替わりに MSB が置かれます。

右詰め (Right-Justified) :LR クロック切り替わり直前に LSB が置かれます。

3種類のフォーマットの主な違いは LR クロック (LRI, LRO) とデジタルオーディオデータ (SDI, SDO) の位置関係にあります。

- ・どのフォーマットにおいても、左チャンネルが先に転送されます。
- ・左詰め/右詰めにおいては、LR クロック=Hが左チャンネルを示します。
- ・ I^2S フォーマットにおいては、極性が逆になり、LR クロック=Lで左チャンネルを表します。
- ・ビットクロック BCK(BCKI, BCKO)は、転送データのシフトクロックとなります。少なくとも L/R チャンネルの合計転送ビット数以上のクロック数が必要となります。
- ・LR クロックの1周期がステレオオーディオの1サンプルで、LR クロックの周波数は、サンプルレート(fs)に等しくなります。

NJU26150 では、DSP マスターモード/スレープモード共に、LR クロック中、32/64 個のクロックが存在するフォーマット(以下、32fs / 64fs と呼ぶ)が使用可能です。

NJU26150 は1組の LR クロック(LRI, LRO)と、1組のビットクロック(BCKI, BCKO)を有しています。クロック入力 BCKI 及び LRI は NJU26150 がスレープモードで動作している場合、外部デバイスと同期をとるために使用します。

クロック出力 BCKO, LRO, MCK(システムクロック出力)は、NJU26150 がマスターモードで動作しているとき、外部 A/D、D/A コンバータ等にクロックを供給するために使用します。

BCKO, LRO は、スレープモード時は、それぞれ BCKI, LRI をバッファリングして出力します。アプリケーションに応じて、ご利用ください。 **スレープモード時、MCK は出力を停止し、Low レベルに固定されます。**

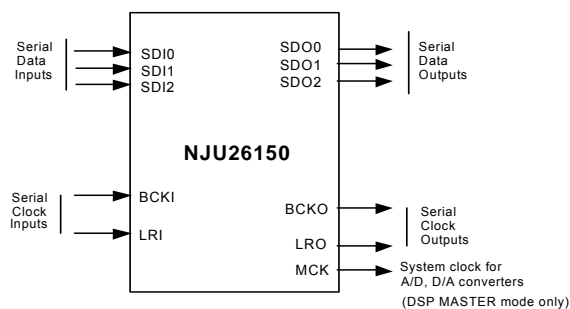


図6 オーディオデータフォーマット

3.2 シリアルオーディオデータ入出力

NJU26150 は、入力3ポート(表6) と、出力3ポート(表7) 備えています。各端子機能は、NJU26150 個別データシートを参照して下さい。

表6 シリアルオーディオデータ入力端子

Pin No.	端子名	機能
25	SDI0	オーディオデータ入力0
26	SDI1	オーディオデータ入力1
27	SDI2	オーディオデータ入力2

表7 シリアルオーディオデータ出力端子

Pin No.	端子名	機能
3	SDO0	オーディオデータ出力0
2	SDO1	オーディオデータ出力1
1	SDO2	オーディオデータ出力2

シリアルオーディオデータ入出力の形式は I²S、左詰め、右詰め の3種類のフォーマット形式で 24bit、20bit、18bit、16bit の4種類のビット数を選択できます。(図 7-1 ~ 図 7-12)

オーディオデータ入力フォーマットと出力フォーマットは同じ形式になります。詳細は個別データシートを参照してください。

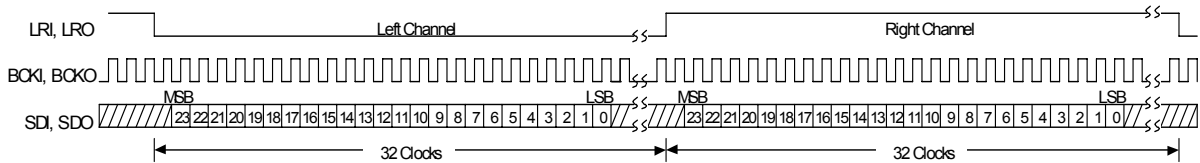


図 7-1 I²S Data Format 64fs, 24bit Data

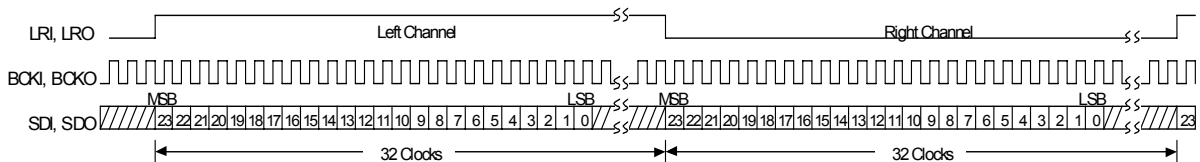


図 7-2 Left-Justified Data Format 64fs, 24bit Data

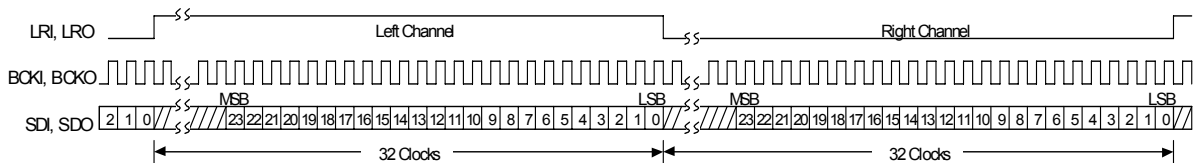


図 7-3 Right-Justified Data Format 64fs, 24bit Data

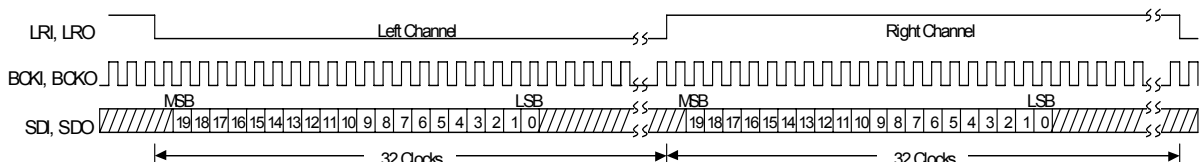


図 7-4 I²S Data Format 64fs, 20bit Data

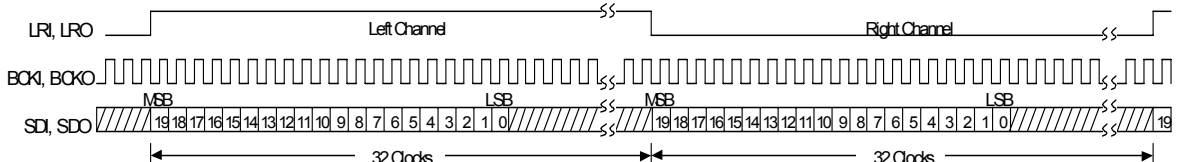


図 7-5 Left-Justified Data Format 64fs, 20bit Data

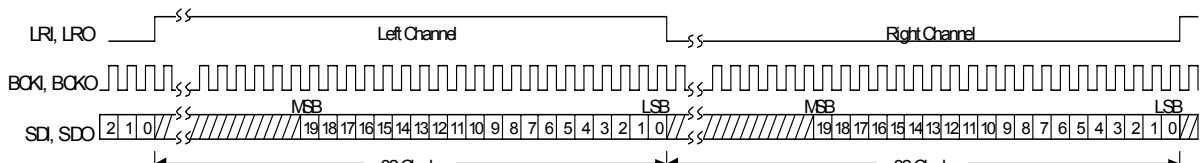


図 7-6 Right-Justified Data Format 64fs, 20bit Data

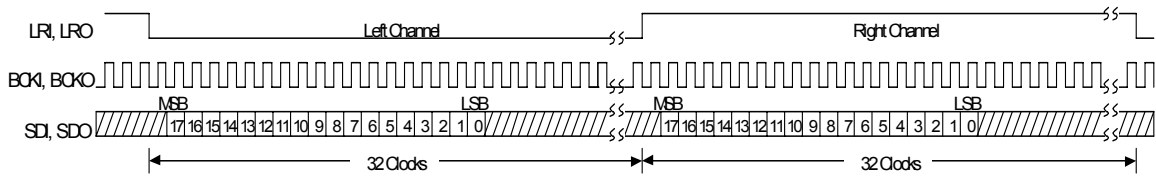


图 7-7 I²S Data Format 64fs, 18bit Data

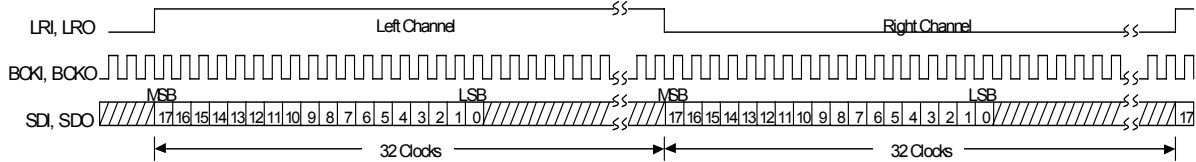


图 7-8 Left-Justified Data Format 64fs, 18bit Data

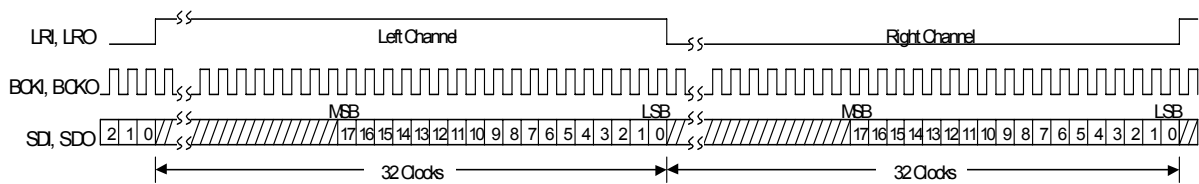


图 7-9 Right-Justified Data Format 64fs, 18bit Data

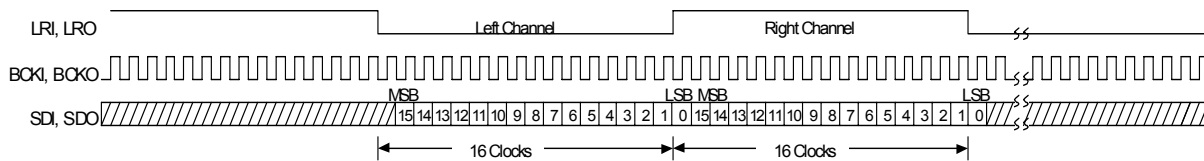


图 7-10 I²S Data Format 32fs, 16bit Data

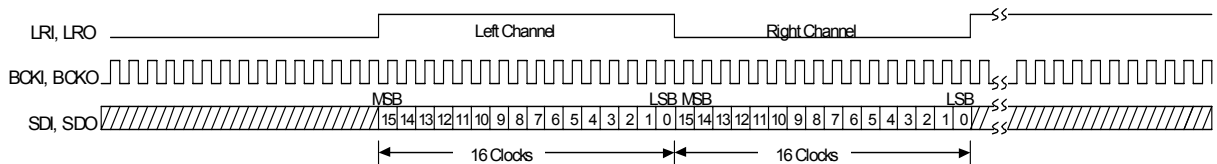


图 7-11 Left-Justified Data Format 32fs, 16bit Data

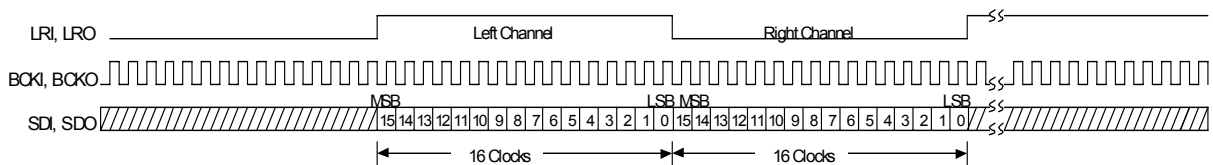


图 7-12 Right-Justified Data Format 32fs, 16bit Data

■ NJU26150

3.3 シリアルオーディオタイミング

表8 シリアルオーディオデータ入力タイミングパラメータ ($V_{DD0}=V_{DDC}=V_{DDR}=2.5V$, $V_{SS0}=V_{SSC}=V_{SSR}=0V$, $T_a=25^\circ C$)

項 目	記号	条 件	Min.	Typ.	Max.	単 位
BCKI 周波数 *1	f_{BCKI}		0.9	-	4.0	MHz
BCKI Low レベル期間 *1	t_{SIL}		85	-	-	ns
BCKI High レベル期間 *1	t_{SIH}		85	-	-	ns
BCKI 立ち上がり前 LRI セットアップ時間 *1	t_{LSI}		40	-	-	ns
BCKI 立ち上がり後 LRI ホールド時間 *1	t_{SLI}		40	-	-	ns
データセットアップ時間 *2	t_{DS}		40	-	-	ns
データホールド時間 *2	t_{DH}		40	-	-	ns

*1 DSP スleepモード時の規定です。

*2 DSP スleepモード時は BCKI に、DSP マスターモード時は BCKO に対する規定です。

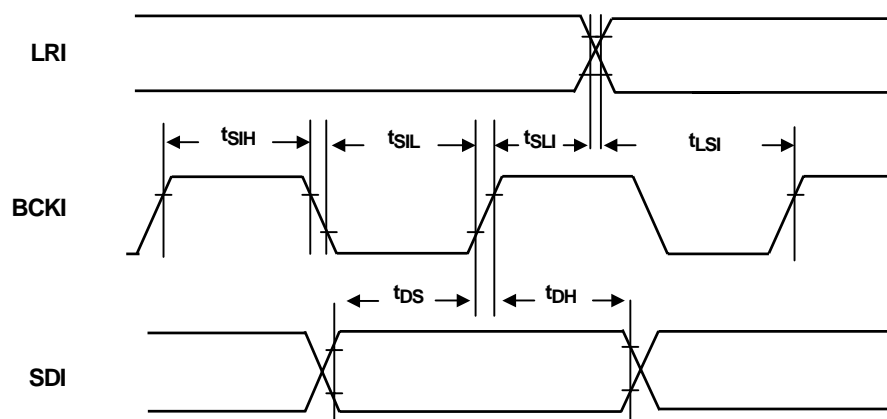


図8 シリアルオーディオ入力タイミング

表9 シリアルオーディオ出力タイミング (記載無きは, $V_{DDO}=V_{DDC}=V_{DDR}=2.5V$, $V_{SSO}=V_{SSC}=V_{SSR}=0V$, $T_a=25^\circ C$)

項目	記号	条件	Min.	Typ.	Max.	単位
BCKO - LRO 時間差 *3	t_{SLO}	C_L :LRO, BCKO, SDO=25pF	-20	-	20	ns
データ出力遅延時間	t_{DOD}		-	-	20	ns

*3 DSPマスターモード時の規定です。

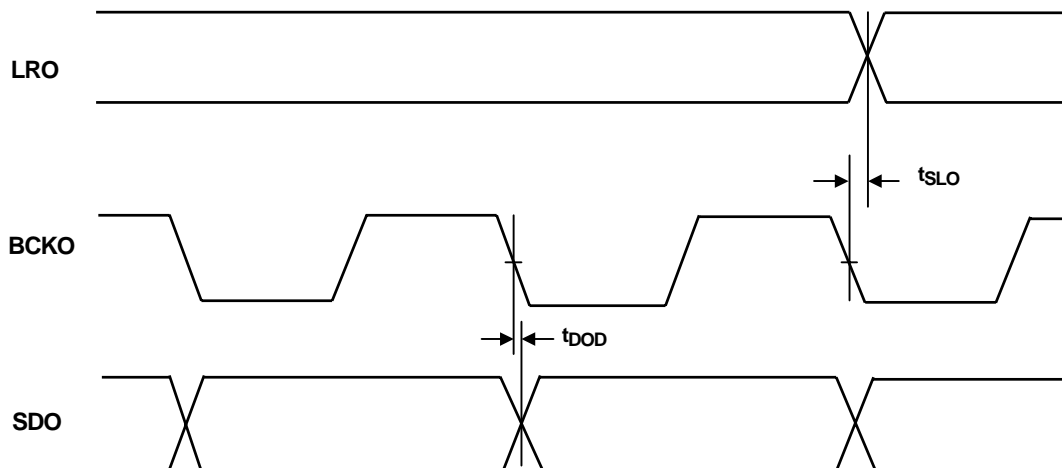


図9 シリアルオーディオ出力タイミング

表10 シリアルオーディオクロックタイミング (DSPスレープモード時)

(記載無きは, $V_{DDO}=V_{DDC}=V_{DDR}=2.5V$, $V_{SSO}=V_{SSC}=V_{SSR}=0V$, $T_a=25^\circ C$)

項目	記号	条件	Min.	Typ.	Max.	単位
伝搬遅延時間 (LRI LRO)	t_{PDL}	C_L :LRO, BCKO, SDO=25pF	-	-	20	ns
伝搬遅延時間 (BCKI BCKO)	t_{PDB}		-	-	20	ns

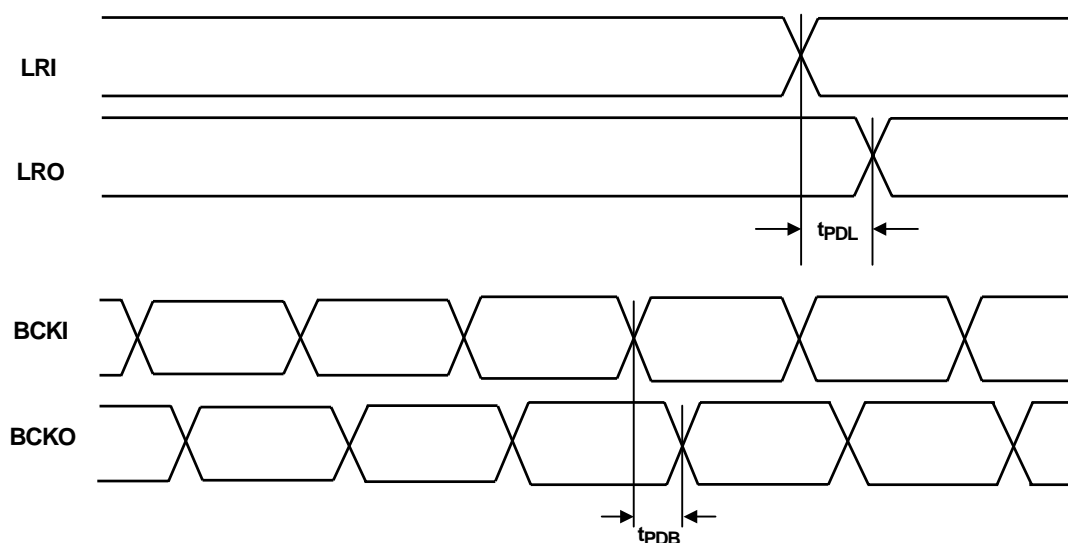


図10 シリアルオーディオクロックタイミング (DSPスレープモード時)

■ NJU26150

4. ホストインターフェース

NJU26150の制御インターフェースは、I²Cバスインターフェース あるいは、シリアルインターフェース(4線式)のどちらかを使用することが可能です。ダウンロードするプログラムによりI²Cバスインターフェース あるいは、シリアルインターフェース(4線式)のどちらかを選択します。

ホストインターフェース端子機能は、表 11 の通りです。

データ転送は共に 8 ビット(1 バイト)単位です。ホストインターフェースは常にスレーブで、ホストコントローラからクロック(SCL/SCK)に同期してデータが転送されます。

表 11 ホストインターフェース端子機能

Pin No.	端子名 (I ² Cバス/ Serial)	I ² Cバスインターフェース 選択時	シリアルインターフェース (4線式)選択時
5	SCL / SCK	シリアルクロック	シリアルクロック
6	SDA / SDOUT	シリアルデータ入出力 (オープンドレイン入出力)	シリアルデータ出力 (CMOS出力)
7	AD1 / SDIN	I ² Cバスアドレス選択 Bit1	シリアルデータ入力
8	AD2 / SSb	I ² Cバスアドレス選択 Bit2	スレーブセレクト

注意: SDA/SDOUT 端子は、I²Cバスインターフェース時、オープンドレイン入出力端子として機能します。

シリアルインターフェース(4線式)時、SSb が有効の場合: CMOS 出力。SSb が無効の場合: ハイインピーダンス(Hi-Z)状態となります。そのため、I²Cバス/シリアル(4線式)いずれの場合も、プルアップ抵抗が必要です。

4.1 I²Cバスインターフェース

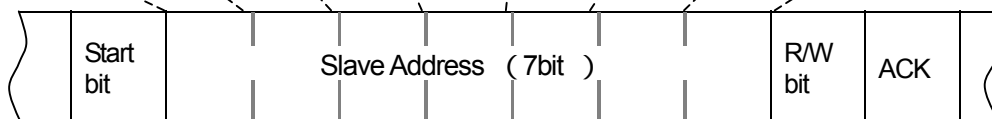
I²Cバスインターフェースは、SDA 端子: データライン、SCL 端子: クロックになります。AD1/AD2 端子は、7ビットからなるスレーブアドレス下位2ビットの設定に用います。(表 12)

これは、複数のスレーブアドレスにより、応用時のアドレス設定において設計の柔軟性を向上させるためのものです。アドレスはAD1/AD2端子の内部設定で4種類から選択することができます。

表 12 I²Cバススレーブアドレス設定

bit7	bit6	固定値 bit5	bit4	bit3	AD2 端子 bit2 *5	AD1 端子 bit1 *5	R/W bit0
0	0	1	1	1	0	0	R/W
0	0	1	1	1	0	1	
0	0	1	1	1	1	0	
0	0	1	1	1	1	1	

データ形式



*5: スレーブアドレスは、AD1 / AD2 = "L" のとき 0、AD1 / AD2 = "H" のとき 1 になります。

注意: 標準の I²Cバスでは、マルチバイトの Write 処理/Read 処理が可能ですが、NJU26150 において Write 処理/Read 処理は、1 バイトデータ単位でアクセスします。転送速度は“Standard-Mode(100kbps)”対応となります。また、S(「START」条件)を送った後、Sr(回復「START」条件)を受け付けず、P:「STOP」条件待ちになります。そのため、必ず P:「STOP」条件を送ってください。

表 13 I²Cバスインターフェースタイミング

(V_{DD0}=V_{DDC}=V_{DDR}=2.5V, V_{SS0}=V_{SSC}=V_{SSR}=0V, Ta=25°C)

項目	記号	Standard Mode (100kbps)		単位
		Min.	Max.	
SCL クロック周波数	f _{SCL}	0	100	kHz
開始条件ホールド時間	t _{HD:STA}	4.0	-	μs
SCL “Low” レベルパルス幅	t _{LOW}	4.7	-	μs
SCL “High” レベルパルス幅	t _{HIGH}	4.0	-	μs
データホールド時間 ^(*)	t _{HD:DAT}	0	-	μs
データセットアップ時間	t _{SU:DAT}	250	-	ns
立ち上がり時間	t _R	-	1000	ns
立ち下がり時間	t _F	-	300	ns
停止条件セットアップ時間	t _{SU:STO}	4.0	-	μs
バス解放時間	t _{BUF}	4.7	-	μs

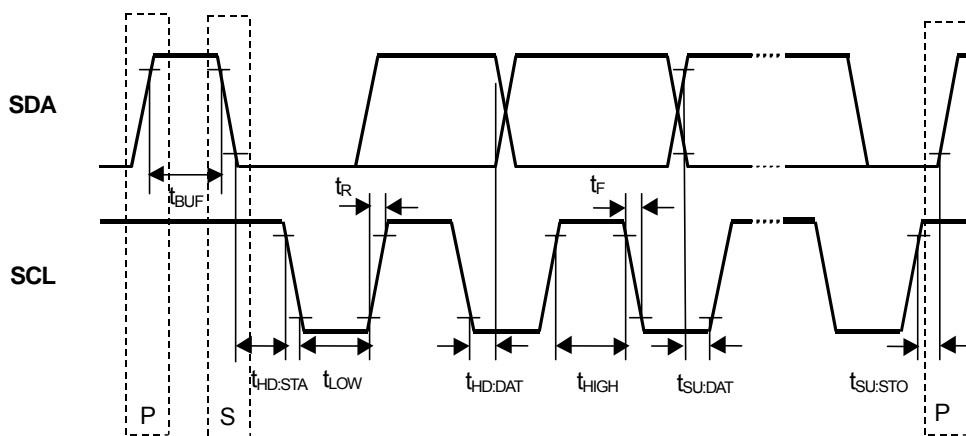


図 11 I²Cバスタイミング

注意：*1 t_{HD:DAT}: SCL の立ち下がりエッジでの不確定な状態を回避するために、少なくとも 300ns 程度のホールド時間を確保するようにして下さい。

4.2 シリアルインターフェース(4線式)

シリアルインターフェース(4線式)の場合、全2重、書き込みバイトは、SDIN 端子から DSP 内部へ順次入力され、同時に SDOUT 端子から DSP からの返答データが順次出力されます。データ転送は、MSB ファーストで、スレーブ選択端子をイネーブル(SSb="0")にすることで実行されます。SDIN 端子に入力されるデータは、SCK 端子の立ち上がりに同期して書き込まれます。

SDOUT のデータは、SSb の立ち下がりでラッチされる最初のバイトを除き、SCK の立ち下がりでラッチされます。SDOUT は、SSb=High で Hi-Z、SSb=Low で CMOS 出力となります。そのため、端子がフローティングにならないよう、プルアップ抵抗が必要です。

■ NJU26150

表 14 シリアルインターフェース(4線式)タイミング

($V_{DD0}=V_{DDC}=V_{DDR}=2.5V$, $V_{SS0}=V_{SSC}=V_{SSR}=0V$, $T_a=25^{\circ}C$)

項目	記号	条件	Min.	Typ.	Max.	単位
入力データ立ち上がり時間	t_{MSDr}		-	-	100	ns
入力データ立ち下り時間	t_{MSDf}		-	-	100	ns
クロック立ち上がり時間	t_{MSCr}		-	-	100	ns
クロック立ち下り時間	t_{MSCf}		-	-	100	ns
ストローブ立ち上がり時間	t_{MSSr}		-	-	100	ns
ストローブ立ち下り時間	t_{MSSf}		-	-	100	ns
クロック“High”レベル期間	t_{MSCa}		50	-	-	ns
クロック“Low”レベル期間	t_{MSCn}		50	-	-	ns
クロック周期	t_{MSCc}		250	-	-	ns
ストローブセットアップ時間	t_{MSSs}		100	-	-	ns
ストローブホールド時間	t_{MSSh}		30	-	-	ns
ストローブ“Low”レベル期間	t_{MSSa}		-	1.0	-	μs
ストローブ“High”レベル期間	t_{MSSn}		40	-	-	ns
入力データセットアップ時間	t_{MSDis}		20	-	-	ns
入力データホールド時間	t_{MSDih}		20	-	-	ns
出力データ遅延 (From SSb)	t_{MSDos}	CL=25pF	-	-	50	ns
出力データ遅延 (From SCK)	t_{MSDoh}	(data-6), CL=25pF	-	-	50	ns
データ出力ホールド時間	t_{MSDoh}	(data-7)	0	-	-	ns
バス開放時間	t_{MSDov}		-	-	40	ns

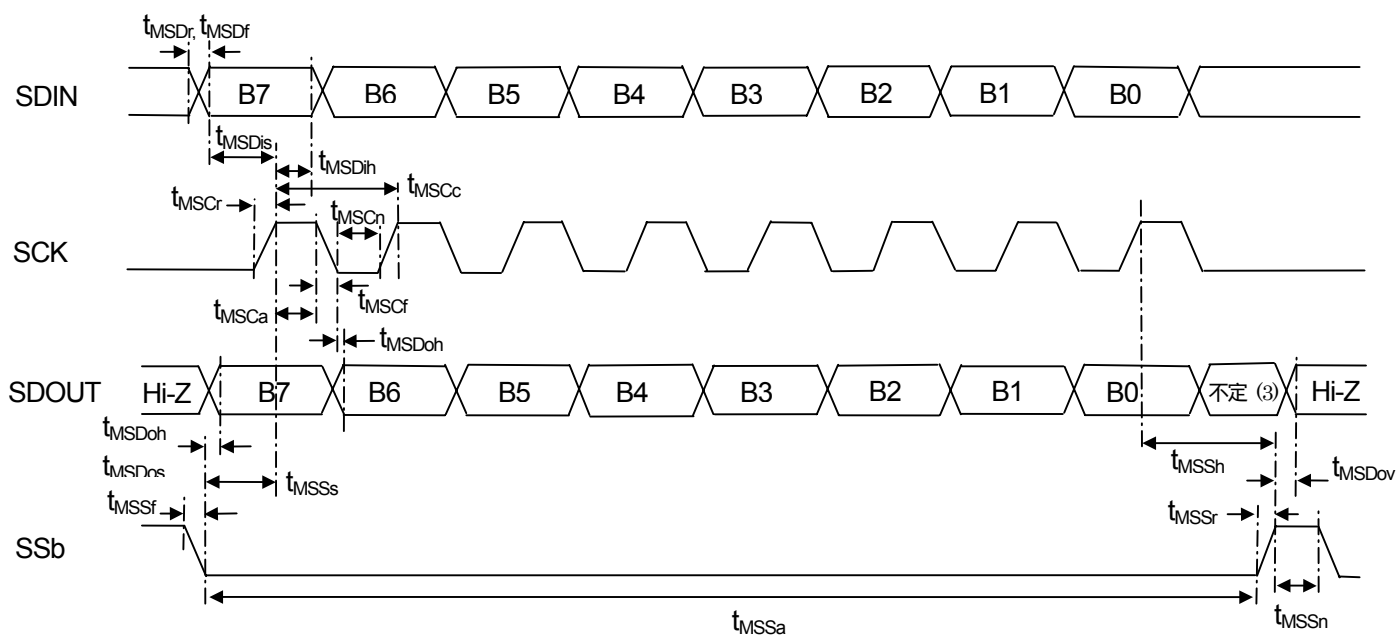


図 12 シリアルインターフェース(4線式)タイミング

- 注意:** (1) データが 8 サイクルに満たない場合は SSb が High レベルになった時点で LSB 側に詰めて DSP へ送信されます。
 (2) データが 9 サイクル以上継続した場合は、最後の 8 ビットが入力として取り込まれます。
 (3) SDOUT は、LSB 出力後、SSb が High レベルとなるまで、SDIN に入力された MSB データを出力します。データが 9 サイクル以上継続した場合には、その時点で有効な 8 ビット中の MSB を出力します。
 (4) SDOUT は、SSb=High:Hi-Z, SSb=Low:CMOS 出力となります。SDOUT=Hi-Z 時に、端子がフローティングにならないようにプルアップ抵抗が必要です。

5. プログラムダウンロード

NJU26150は、プログラムROMはありませんがプログラムRAMを持っています。このプログラムRAMに自動的にダウンロードする機能があります。

電源投入して、リセット解除後に外付けされた I²C シリアル EEPROM(またはマイコン)からプログラムを自動的にダウンロードし、プログラムのダウンロード終了後、ダウンロードしたプログラムが自動的に実行します。

5.1 プログラムダウンロード用 I²C バスインターフェース

NJU26150の SDA2 端子、SCL2 端子は、起動時にプログラムダウンロード用の I²C バスインターフェース端子として機能します。転送速度は“Standard-Mode(100kbps)”対応です。

SDA2 端子(4 pin)は、オープンドレイン入出力です。**プルアップ抵抗(4.7kΩ)を接続し**、と EEPROM の SDA 端子と接続します。また、I²C バス規格において SCL 信号ラインはオープンドレイン接続ですが SCL2 端子(16pin)は、CMOS 出力のため、**プルアップ抵抗を接続する必要はありません**。EEPROM の SCL 端子と接続します。NJU26150 と EEPROM の接続例を図 13、NJU26150 とマイコンの接続例を図 14 に示します。

使用可能な 64K(8K x 8bit) Serial I²C bus EEPROM の例を表 15 に示します。EEPROM スレーブアドレスは表 16 のように設定してください。

プログラムのダウンロード時間は、NJU26150 に供給されるクロック周波数に依存します。

- 例) 36.864MHz (48KHz x 768)の場合、約 1 秒
- 33.8688MHz (44.1KHz x 768)の場合、約 1 秒
- 24.576MHz (32KHz x 768)の場合、約 1.5 秒

注意: ダウンロード中は、ホスト割込み禁止としているため、コマンドを受付けません。

表 15 使用可能な 64Kbit Serial I²C bus EEPROM

メーカー	品名	V _{DD}	パッケージ
ATMEL	AT24C64	1.8 ~ 5.5V	PDIP, SOIC, TSSOP
Micro Chip	24AA64	1.8 ~ 5.5V	PDIP, SOIC, TSSOP, MSOP
	24LC64	2.5 ~ 5.5V	
SAMSUNG	KS24L641	2.0 ~ 5.5V	DIP, SOP
SII	S-24CV64A	1.8 ~ 5.5V	DIP, SOP, TSSOP
AKM	AK6012AF	1.8 ~ 5.5V	SOP
ST - Micro	M24C64 R	1.8 ~ 5.5V	PDIP, SO, TSSOP
Rohm	BR24C64/F	2.7 ~ 5.5V	DIP, SOP
Hitachi	HN58X2464	1.8 ~ 5.5V	SOP, TSSOP

表 16 I²C bus EEPROM Slave address

bit7	bit6	bit5	bit4	A2 bit3	A1 bit2	A0 bit1	bit0
1	0	1	0	0	0	0	R/W

Write = 0xA0 (Write=0)

Read = 0xA1 (Read=1)

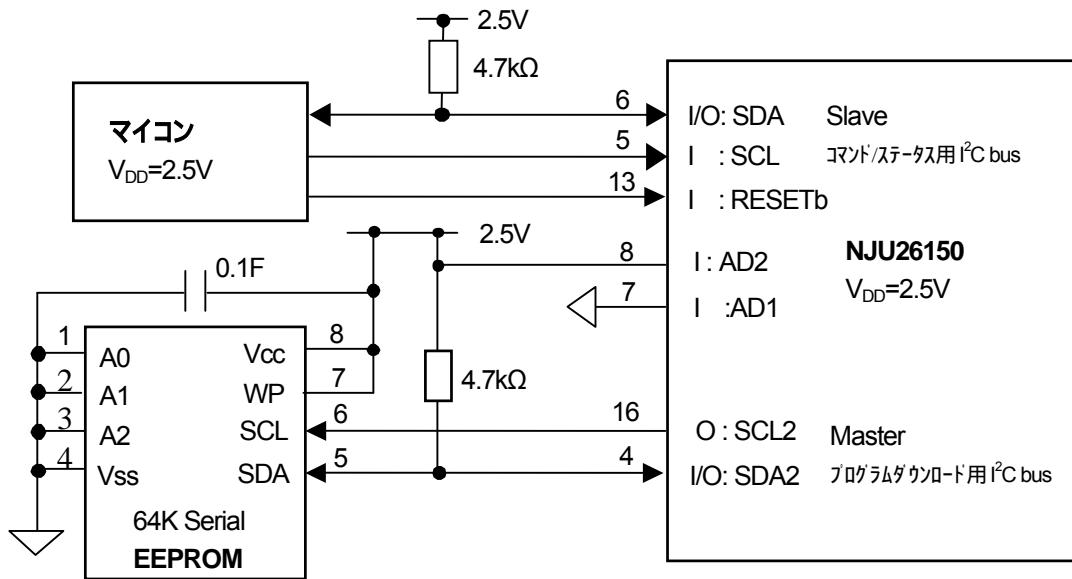


図13 NJU26150(RAM版)とEEPROMの接続例

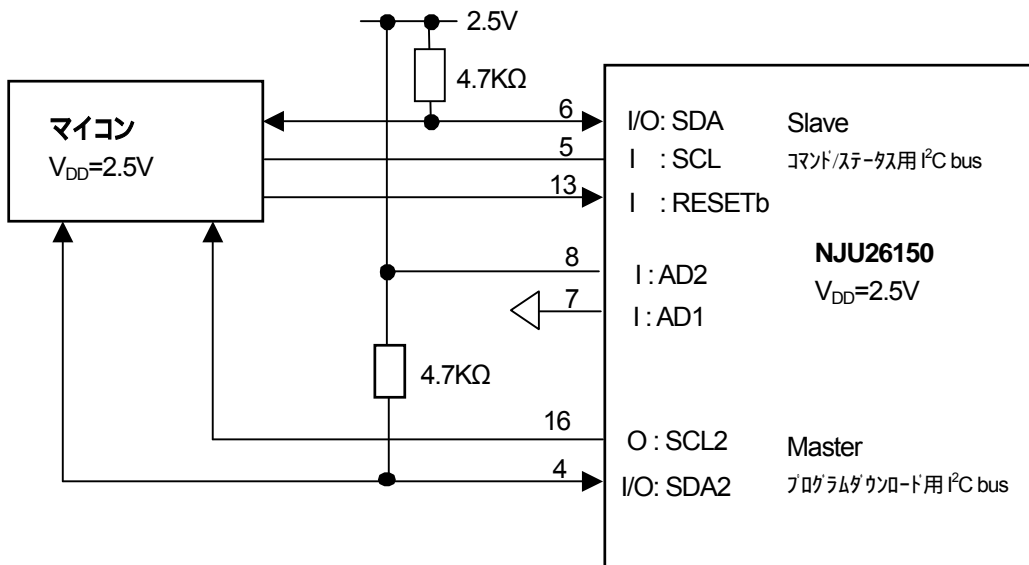


図14 NJU26150(RAM版)とマイコンの接続例

5.2 プログラムダウンロード手順

電源投入

NJU26150 Reset 解除

NJU26150 はプログラムデータをダウンロード開始。プログラムダウンロードシーケンスは下記の通りです。

(プログラムダウンロードシーケンス)

マスター(NJU26150)は、スレーブ(EEPROM または マイコン)へ Slave Address を送信

(1) Slave Address = 0xA0(W) : Master は Slave Address 0xA0(Write=0)を送信

(2) Start Address = 0x00 : 0x00(High), 0x00(Low)を送信

マスター(NJU26150)は、スレーブ(EEPROM または マイコン)からプログラムデータを読み込み

(3) Slave Address = 0xA1(R) : Master は Slave Address = 0xA1(Read=1)を送信

(4) Data(0 ~ 0x1FFF) : Slave はプログラムデータ 8,192 x 8bit を返す

ただし、このプログラムダウンロードシーケンスは Start condition, Acknowledge, Stop condition などは省略しています。

(プログラムダウンロード確認方法)

ダウンロード終了の確認方法は、NOP(0xFF)コマンドを送信し、NJU26150 からのステータスを読み込むことで確認できます。ステータスは、0x83 = ダウンロード中、0x80 = ダウンロード終了。

表 17 プログラムダウンロード²Cバスインターフェースタイミング ($V_{DD0}=V_{DDC}=V_{DDX}=2.5V$, $V_{SS0}=V_{SSC}=V_{SSR}=0V$, $T_a=25^{\circ}C$)

項目	記号	Standard Mode (100kbps)		単位
		Min.	Max.	
SCL クロック周波数	f_{SCL}	0	100	kHz
開始条件ホールド時間	$t_{HD:STA}$	4.0	-	μs
SCL "Low" レベルパルス幅	t_{LOW}	4.7	-	μs
SCL "High" レベルパルス幅	t_{HIGH}	4.0	-	μs
開始条件セットアップ時間	$t_{SU:STA}$	4.7	-	μs
データホールド時間	$t_{HD:DAT}$	0	3.45	μs
データセットアップ時間	$t_{SU:DAT}$	250	-	ns
立ち上がり時間	t_R	-	1000	ns
立ち下がり時間	t_F	-	300	ns
停止条件セットアップ時間	$t_{SU:STO}$	4.0	-	μs
バス解放時間	t_{BUF}	4.7	-	μs
プログラムダウンロード時間 ($f_{OSC}=24.576MHz$)	t_{DOWN}	-	1500	ms

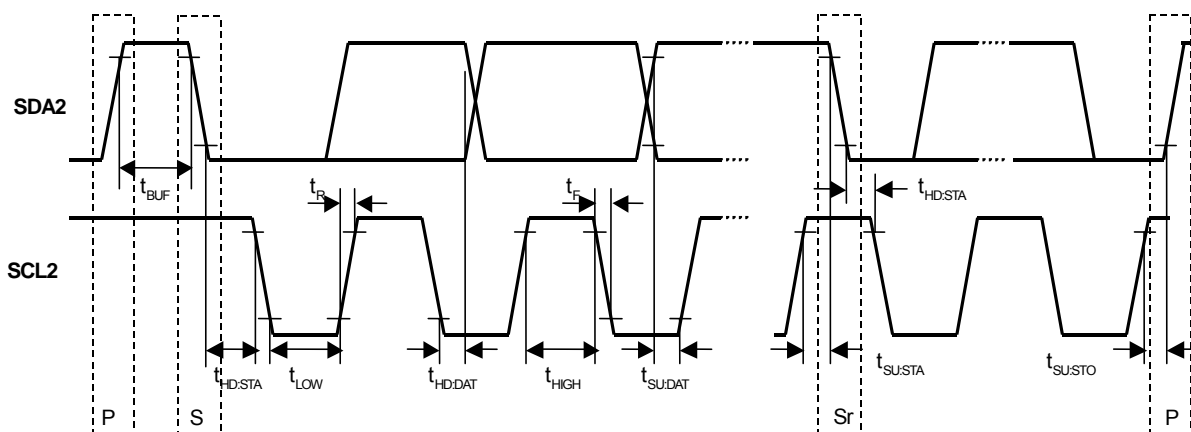
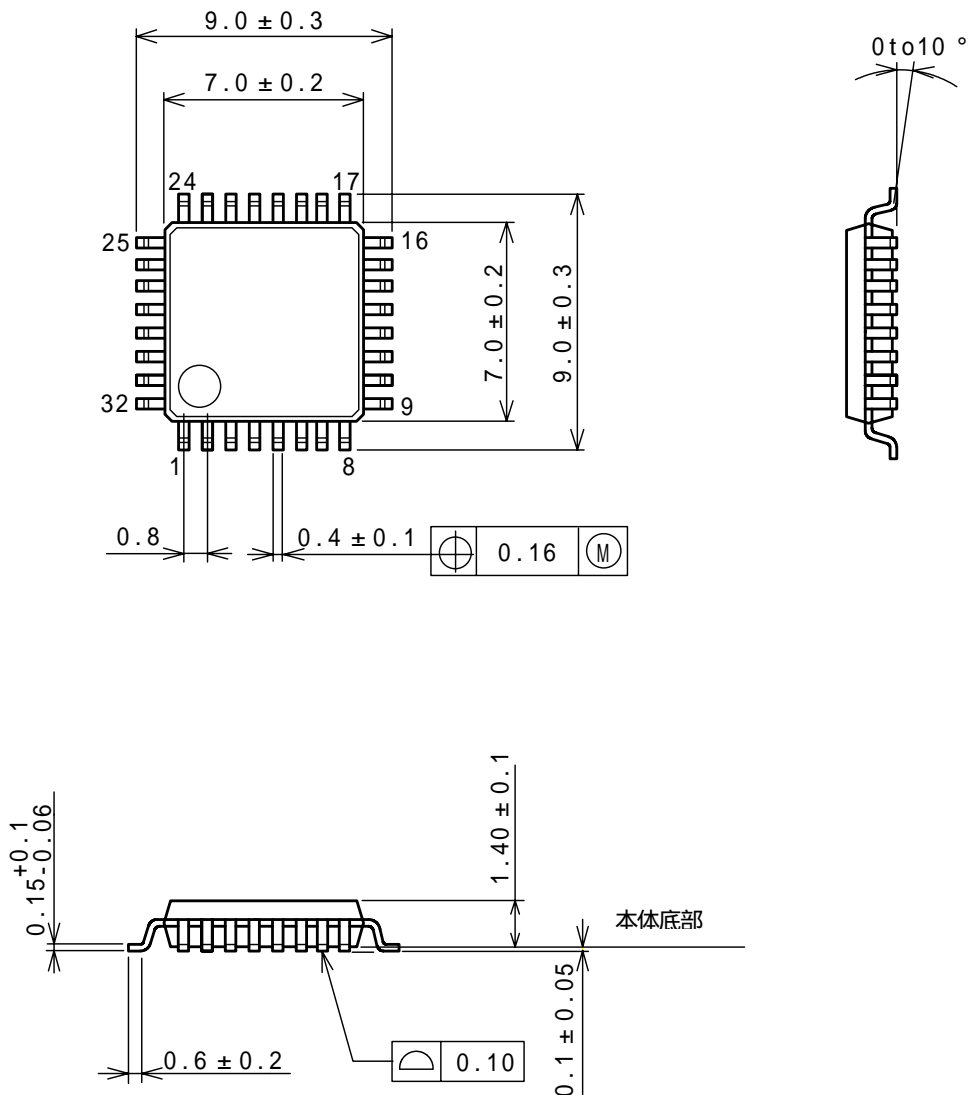


図 15 プログラムダウンロード²Cバスタイミング

■ NJU26150

6. パッケージ寸法 (QFP32-R1, Pb-Free)



単位 : mm

リード材質: Cu
 リード処理: Sn メッキ
 モールド材: エポキシ系樹脂

<注意事項>
 このデータブックの掲載内容の正確さには万全を期しておりますが、掲載内容について何らかの法的な保証を行うものではありません。とくに応用回路については、製品の代表的な応用例を説明するためのものです。また、工業所有権その他の権利の実施権の許諾を伴うものではなく、第三者の権利を侵害しないことを保証するものでもありません。