

## NJU26041 シリーズ 共通データシート

### ■ 概要

NJU26041 は 1 回書き込み可能な不揮発メモリ(OTP:One Time Programmable)を内蔵した多目的デジタル シグナルプロセッサです。

OTP 内蔵により、既存の製品ラインナップにとらわれることなく、豊富な音響技術の中からカスタマイズが可能です。

NJU26041 は、3 ポートのデジタルオーディオ入出力を持ち、TV、ミニコンポ、スピーカーシステムなどの各種オーディオ機器に最適です。小規模システムであればNJU26041とCODEC等を組み合わせるだけでシステムを完結することができます。

### ■ 外形



NJU26041V

### ■ 特徴

- 24ビット固定小数点デジタル シグナルプロセッサ
- 外部クロック周波数 : 最大 38MHz
- デジタルオーディオインターフェース : 入力 3 ポート、出力 3 ポート
- デジタルオーディオフォーマット : I<sup>2</sup>S 24bit、左詰め、右詰め 対応、 BCK : 32/64fs
- マスター/スレーブ対応 : マスター時、MCK : 768/384/256fs
- ホストインターフェース : I<sup>2</sup>C バスインターフェース(Standard-mode/100kbps, Fast-mode/400kbps)  
: シリアルインターフェース(4 線式:クロック、スレーブセレクト、入力データ、出力データ)
- 電源電圧 : 3.3V
- 入力専用端子許容電圧 : 5V トレラント
- パッケージ : SSOP32 (鉛フリー対応)

### ■ ブロック図

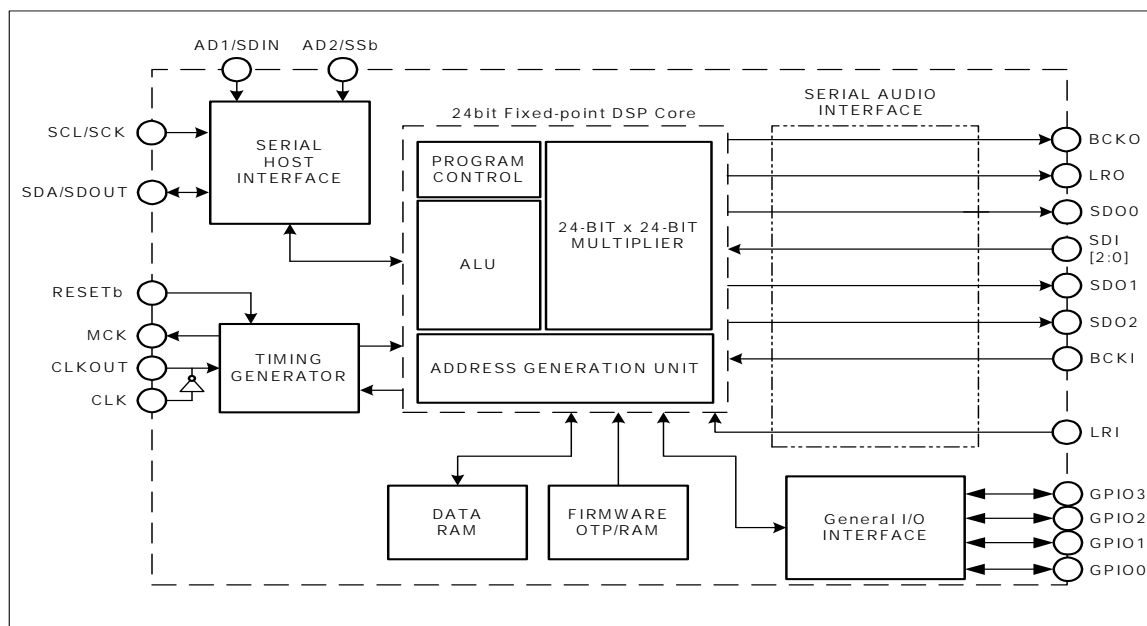


図1 NJU26041 ハードウェアブロック図

# NJU26041 シリーズ

## ■ 端子配列

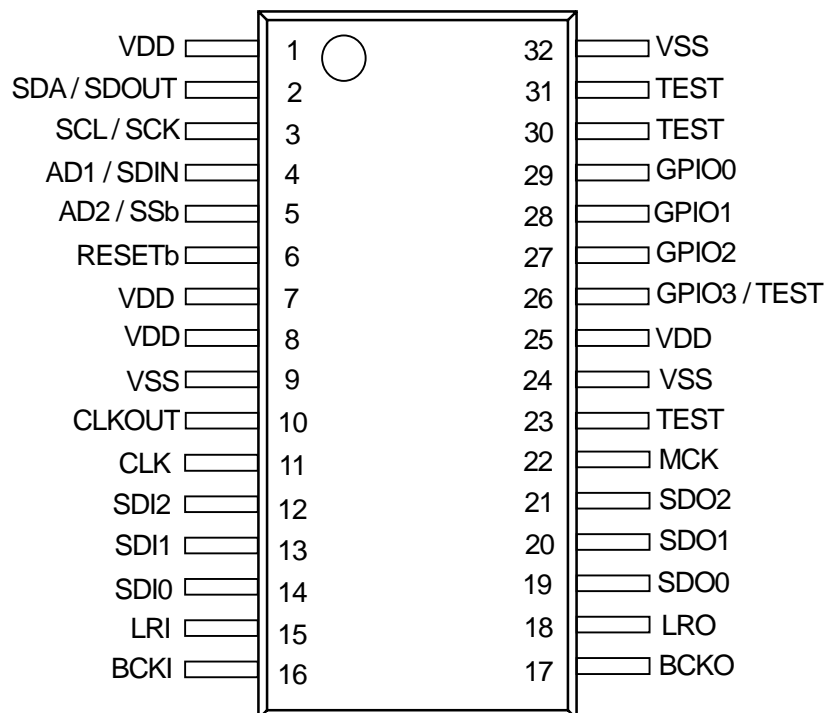


図2 端子配列

## ■ 端子説明

表 1 端子説明

Pin No.	端子名	I/O	機能
1, 7, 8, 25	VDD	-	内部電源 3.3V
2	SDA / SDOUT	OD	シリアルデータ入出力(I <sup>2</sup> C) / シリアルデータ出力(シリアル4線式) オープンドレイン入出力端子です。I <sup>2</sup> Cバス/シリアル4線式モード共にプルアップ抵抗が必要です。
3	SCL / SCK	I	シリアルクロック (I <sup>2</sup> C) / シリアルクロック (シリアル4線式)
4	AD1 / SDIN	I	I <sup>2</sup> C アドレス選択 1 (I <sup>2</sup> C) / シリアルデータ入力(シリアル4線式)
5	AD2 / SSb	I	I <sup>2</sup> C アドレス選択 2 (I <sup>2</sup> C) / スレーブセレクト (シリアル4線式)
6	RESETb	I	リセット (RESETb='Low' でリセット)
9, 24, 32	VSS	-	内部電源 GND
10	CLKOUT	O	水晶発振用クロック出力端子
11	CLK	I	水晶発振用クロック入力端子
12	SDI2	I	オーディオデータ入力 2
13	SDI1	I	オーディオデータ入力 1
14	SDI0	I	オーディオデータ入力 0
15	LRI	I	LR クロック入力
16	BCKI	I	ビットクロック入力
17	BCKO	O	ビットクロック出力
18	LRO	O	LR クロック出力
19	SDO0	O	オーディオデータ出力 0
20	SDO1	O	オーディオデータ出力 1
21	SDO2	O	オーディオデータ出力 2
22	MCK	O	マスタークロック出力
23, 30, 31	TEST	I-	テスト端子 (通常使用時 : VSS に接続)
26	GPIO3 / TEST	I/O +	汎用入出力 3 / テスト端子 (通常使用時 : オープン)
27	GPIO2	I/O -	汎用入出力 2
28	GPIO1	I/O -	汎用入出力 1
29	GPIO0	I/O -	汎用入出力 0

- \* I : 入力端子
- I- : 入力プルダウン付き端子
- O : 出力端子
- OD : オープンドレイン入出力端子 (プルアップ抵抗を接続してください。)
- I/O + : 入出力プルアップ付き端子
- O- : 入出力プルダウン付き端子

# NJU26041 シリーズ

## ■ 絶対最大定格

(以降、特に断り無き場合、全ての電気的特性・定格において、 $V_{SS}=0V$  と定義し、この電位を GND 電位と規定します。)

表 2 絶対最大定格

( $T_a=25^\circ C$ )

項目	記号	定格	単位
電源電圧	$V_{DD}$	-0.3 ~ 3.8	V
端子電圧 *	In, OD	$V_{x(IN)}, V_{x(OD)}$ -0.3 ~ 5.5 ( $V_{DD} \geq 3.0V$ ) -0.3 ~ 3.8 ( $V_{DD} < 3.0V$ )	V
	I/O	$V_{x(I/O)}$	
	Out	$V_{x(OUT)}$	
	CLK	$V_{x(CLK)}$	
	CLKOUT	$V_{x(CLKOUT)}$	
許容損失	$P_D$	500	mW
動作温度範囲	$T_{OPR}$	-40 ~ 85	$^\circ C$
保存温度	$T_{STR}$	-40 ~ 125	$^\circ C$

\* 絶対最大定格を超えてLSIを使用した場合、LSIの永久破壊となることがあります。また、通常動作では電気的特性の条件で使用することが望ましく、この条件を超えるとLSIの誤動作の原因になると共に、LSIの信頼性に悪影響を及ぼすことがあります。

\*  $V_{x(IN)}$  : 3~6, 12~16, 23, 30, 31 pin

\*  $V_{x(OD)}$  : 2 pin

\*  $V_{x(I/O)}$  : 26~29 pin

\*  $V_{x(OUT)}$  : 17~22 pin

\*  $V_{x(CLK)}$  : 11pin

\*  $V_{x(CLKOUT)}$  : 10pin

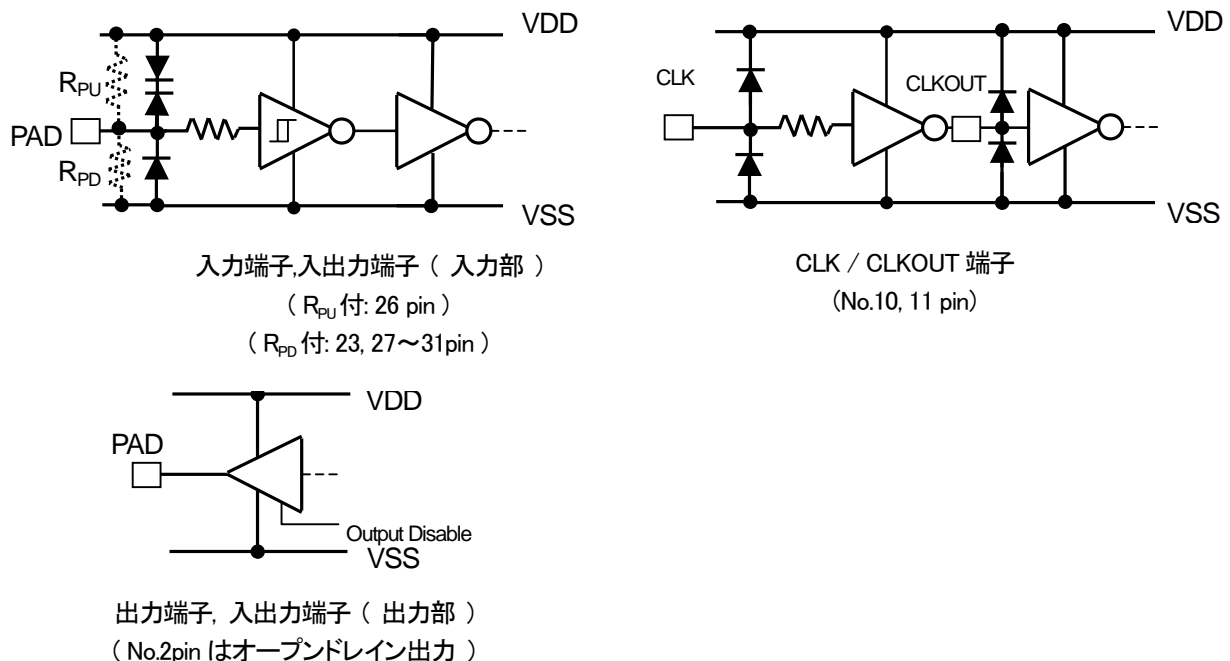


図 3 NJU26041 入出力等価回路図

## ■ 電気的特性

**表 3 電気的特性** (  $V_{DD}=3.3V, f_{OSC}=36.864MHz, T_a=25^\circ C$  )

項目	記号	条件	Min.	Typ.	Max.	単位
動作電圧範囲	$V_{DD}$	$V_{DD}$ 端子	3.0	3.3	3.6	V
消費電流	$I_{DD}$	$V_{DD}=3.3V$ *1	-	42	-	mA
High レベル入力電圧	$V_{IH}$		$V_{DD} \times 0.7$	-	$V_{DD}$ *2	V
Low レベル入力電圧	$V_{IL}$		0	-	$V_{DD} \times 0.3$	
High レベル出力電圧	$V_{OH}$	$I_{OH} = -1mA$ *3	$V_{DD} \times 0.8$	-	$V_{DD}$	
Low レベル出力電圧	$V_{OL}$	$I_{OL} = 1mA$	0	-	$V_{DD} \times 0.2$	
端子リーク電流 *4	$I_{IN}$	$V_{IN} = V_{SS} \sim V_{DD}$	-10	-	10	$\mu A$
	$I_{IN(PU)}$		-100	-	10	
	$I_{I(PDN)}$		-10	-	100	
入力遷移時間 *5	$t_r / t_f$		-	-	100	ns
入力クロック周波数	$f_{OSC}$	No.11pin (CLK) *6	20	36.864	38	MHz
クロックデューティー比	$r_{EC}$	No.11pin (CLK)	45	50	55	%

\*1 動作電流は起動時 基準ソフトウェア(ファームウェア) のデフォルト状態、室温での実測値(参考値)です。

\*2 CLK 端子及び GPIO0~GPIO3 端子を除く入力端子、オープンドレイン入出力端子は  $V_{DD}$  定格印可時に限り、5Vトレラントです。

\*3 オープンドレイン出力端子(2pin)を除きます。

\*4  $I_{IN(PU)}$ : 26pin,  $I_{I(PDN)}$ : 27~31pin

\*5 No.2~5pin の  $t_r / t_f$  は端子の動作モード( $I^2C$ -Bus / 4 線シリアル)により別途規定されます。

\*6 NJU26041 個別データシートに記載されたクロック周波数で使用してください。通常はサンプリング周波数(fs)の 768 倍を使用します。

# NJU26041 シリーズ

## 1. 電源・入力／入出力端子・クロック信号・リセット信号

### 1.1 電源

NJU26041 シリーズの  $V_{DD}$  は全て同じ電源に接続して下さい。また、電源端子と GND 間には、デカップリングコンデンサを入れて下さい。

### 1.2 入力／入出力端子

NJU26041 シリーズの入力端子 (SCL/SCK、AD1/SDIN、AD2/SSb、RESETb、SDI2、SDI1、SDI0、LRI、BCKI の各端子)、オープンドレイン入出力端子 (SDA/SDOUT 端子) は、(CLK 端子及び GPIO0~GPIO3 端子を除き)  $V_{DD}$  が規定の電圧で投入されている場合に限り、5V トレラントになります。

### 1.3 クロック信号

通常は、使用する最も高いサンプリング周波数( $F_s$ )の 768 倍のクロックを CLK 端子に供給しますが、OTP に内蔵されるソフトウェア (ファームウェア) の仕様に応じたクロックを供給して下さい。

(例:  $F_s=48\text{kHz}$  CLK=36.864MHz )

また、CLK/CLKOUT 端子間に水晶振動子等を接続し、発振させることも可能です。設計した基板に応じた外部定数を設定して下さい。

#### 注意：

NJU26041 シリーズは  $F_s$  の 768 倍のクロックに合わせた DSP マスターモード用の分周回路を搭載しています。DSP マスターモード状態で 768 倍以外のクロックを使用する場合、DSP マスターモードの分周周波数が変わりますので注意してお使い下さい。水晶振動子等を使用する際は、十分検討して接続する定数などを決定して下さい。

## 1.4 リセット信号

NJU26041 シリーズのリセットには、RESETb を一旦 "L" レベルにし、その後、"H" レベルにすることで行います。水晶発振が安定した後（発振器から入力する場合は供給を開始した後）、少なくとも  $t_{\text{RESETb}}$  期間 "L" レベルを維持して下さい。（図 4）

SDA 端子は、RESETb="L" とすることで、強制的にハイインピーダンス状態となります。ハイインピーダンス状態は内蔵ファームウェアによるホストインターフェースが確定するまで継続します。そのため、内部ハードウェアの設定が完了するまではホストインターフェースによる通信はできません。

2 種類ホストインターフェースのうち、 $I^2C$  バスインターフェース、シリアルインターフェース（4 線式）のどちらかを使用するかを設定します。RESETb 端子を "H" にした後（リセット解除後）、NJU26041 シリーズは 25ms 以内にホストインターフェースの内部ハードウェアの設定が完了します。その後、通信可能な状態になります。

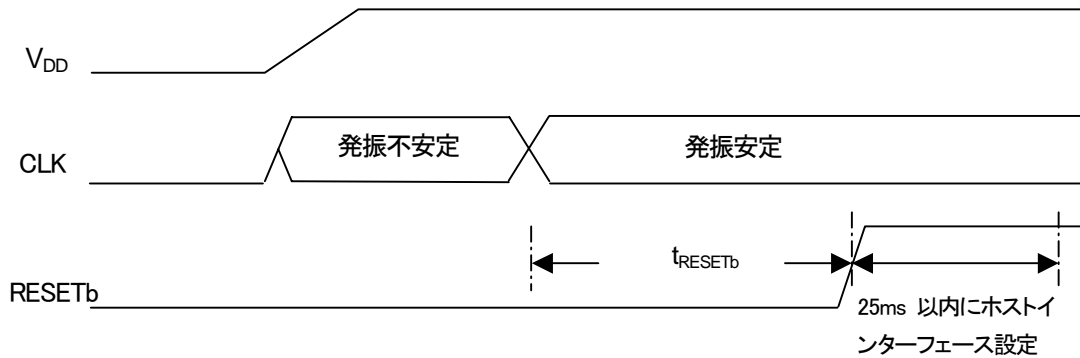


図 4 リセットタイミング

表 4 リセット時間

Symbol	Time
$t_{\text{RESETb}}$	$\geq 300\mu\text{s}$

**注意：**

動作中にクロックを停止させた場合、または再度かける場合、CLK 端子に正常なクロックを入れながら、 $t_{\text{RESETb}}$  の期間 RESETb 端子を "L" レベルに維持して（表 4）、リセットをかけて下さい。その後、初期設定からやり直して下さい。

# NJU26041 シリーズ

## 2. デジタルオーディオクロック

デジタルオーディオデータは、デジタルオーディオシステム間を同期して転送する必要があります。  
NJU26041 シリーズは、マスターモード/スレーブモードのどちらのモードにも対応しています。

- ・ DSP マスターモードの場合、BCKO、LRO 端子の出力クロックは、デジタルオーディオデータ転送に使用します。
- ・ DSP スレーブモードの場合、BCKI、LRI 端子の入力は、マスターデバイスからのクロック出力が必要になります。

### 2.1 オーディオクロック

デジタルオーディオデータ転送には、次の3種類のクロックが必要になります。

- ① LR クロック(端子名:LRI、LRO)は、シリアルデータ転送で必要になります。デジタルオーディオ信号のサンプリング周波数と同じです。
- ② ビットクロック(端子名:BCKI、BCKO)は、シリアルデータ転送で必要になります。LR クロックの倍数になります。
- ③ マスタークロック(端子名:MCK)は、A/D、D/A コンバータなどで必要になります。LR クロックの倍数になります。また、シリアルデータ転送とは関係ありません。

NJU26041シリーズのビットクロック(端子名:BCKI、BCKO)は、LRクロックの32倍、64倍をサポートしています。また、マスターモード/スレーブモードとは関係なくMCK端子は、常にリセット解除後、CLK端子の入力クロックを“3分周”したクロックを出力します。コマンドにより“停止”、“1分周(バッファ出力)”、“2分周”の出力設定が可能です。各クロック信号の設定値は表5, 6, 7を参照して下さい。

表5 対応可能な入力クロック(スレーブモード)

モード	クロック信号	倍レート周波数	32kHz	44.1kHz	48kHz
DSP スレーブ	LRI	1fs	32kHz	44.1kHz	48kHz
	BCKI (32fs)	32fs	1.024MHz	1.4112MHz	1.536MHz
	BCKI (64fs)	64fs	2.048MHz	2.822MHz	3.072MHz

※ DSP スレーブモードの場合、BCKO/LRO 端子の出力は BCKI/LRI 端子入力のスルー出力となります。

表6 対応可能な出力クロック(マスターモード)

モード	クロック信号	倍レート周波数	CLK 端子の周波数		
			24.576MHz	33.8688MHz	36.864MHz
DSP マスター	LRO	1fs	32kHz	44.1kHz	48kHz
	BCKO (32fs)	32fs	1.024MHz	1.4112MHz	1.536MHz
	BCKO (64fs)	64fs	2.048MHz	2.822MHz	3.072MHz

表7 対応可能な出力クロック(共通)

モード	クロック信号	倍レート周波数	CLK 端子の周波数		
			24.576MHz	33.8688MHz	36.864MHz
DSP マスター スレーブ	MCK	256fs (CLK の 3 分周)	8.192MHz	11.2896MHz	12.288MHz
		384fs (CLK の 2 分周)	12.288MHz	16.9344MHz	18.432MHz
		768fs (CLK の 1 分周)	24.576MHz	33.8688MHz	36.864MHz
		停止	Low レベルに固定		



## 3. デジタルオーディオインターフェース

### 3.1 デジタルオーディオデータフォーマット

NJU26041 シリーズは、デジタルオーディオデータフォーマットとして、3種類のフォーマットを使用することができます。

- ① I<sup>2</sup>S :LR クロック切り替わりの2ビット目にMSBが置かれます。(左詰めにに対し1bit遅延)
- ② 左詰め (Left-Justified) :LR クロックの切り替わりにMSBが置かれます。
- ③ 右詰め (Right-Justified) :LR クロック切り替わり直前にLSBが置かれます。

3種類のフォーマットの主な違いはLRクロック(LRI、LRO)とデジタルオーディオデータ(SDI、SDO)の位置関係にあります。

- ・どのフォーマットにおいても、左チャンネルが先に転送されます。
- ・左詰め/右詰めにおいては、LRクロック=Hが左チャンネルを示します。
- ・I<sup>2</sup>Sフォーマットにおいては、極性が逆になり、LRクロック=Lで左チャンネルを表します。
- ・ビットクロックBCK(BCKI、BCKO)は、転送データのシフトクロックとなります。少なくともL/Rチャンネルの合計転送ビット数以上のクロック数が必要となります。
- ・LRクロックの1周期がステレオオーディオの1サンプルで、LRクロックの周波数は、サンプルレート(fs)に等しくなります。

NJU26041では、DSPマスターモード/スレープモード共に、LRクロック中、32/64個のクロックが存在するフォーマット(以下、32fs/64fsと呼ぶ)が使用可能です。

### 3.2 シリアルオーディオデータ入出力

NJU26041は、入力3ポート(表8)と、出力3ポート(表9)備えています。各端子機能は、OTPに内蔵されるソフトウェア(ファームウェア)によるため、NJU26041個別データシートを参照して下さい。

**表8 シリアルオーディオデータ入力端子**

Pin No.	端子名	機能
14	SDI0	オーディオデータ入力0
13	SDI1	オーディオデータ入力1
12	SDI2	オーディオデータ入力2

**表9 シリアルオーディオデータ出力端子**

Pin No.	端子名	機能
19	SDO0	オーディオデータ出力0
20	SDO1	オーディオデータ出力1
21	SDO2	オーディオデータ出力2

# NJU26041 シリーズ

シリアルオーディオデータ入出力の形式は I<sup>2</sup>S、左詰め、右詰め の3種類のフォーマット形式で 24bit, 20bit, 18bit, 16bit の4種類のビット数を選択できます。(図 5-1~図 5-12)

オーディオデータ入力フォーマットと出力フォーマットは同じ形式になります

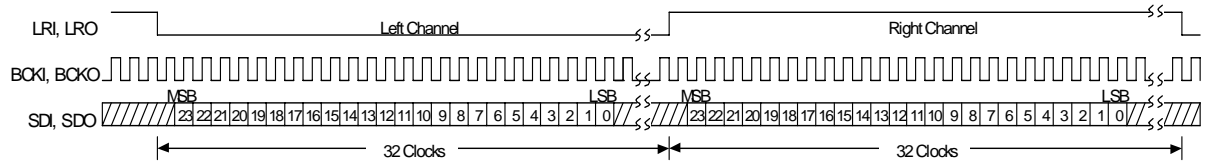


図 5-1 I<sup>2</sup>S Data Format 64fs, 24bit Data

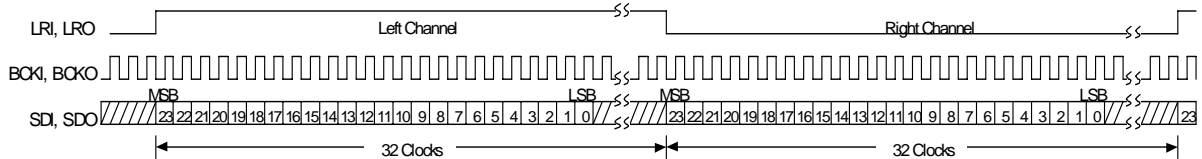


図 5-2 Left-Justified Data Format 64fs, 24bit Data

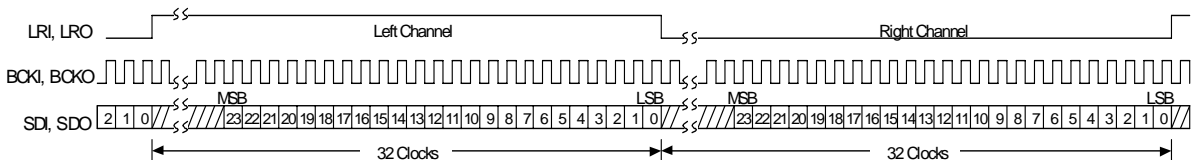


図 5-3 Right-Justified Data Format 64fs, 24bit Data

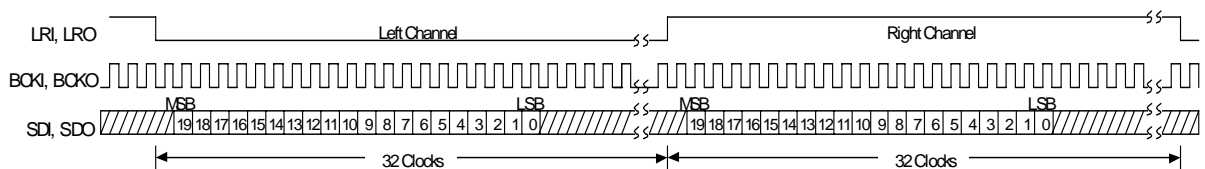


図 5-4 I<sup>2</sup>S Data Format 64fs, 20bit Data

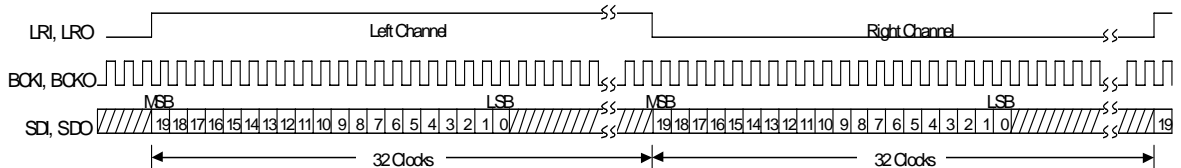


図 5-5 Left-Justified Data Format 64fs, 20bit Data

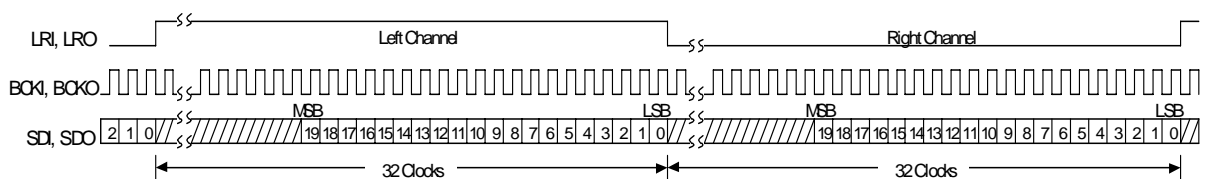


図 5-6 Right-Justified Data Format 64fs, 20bit Data

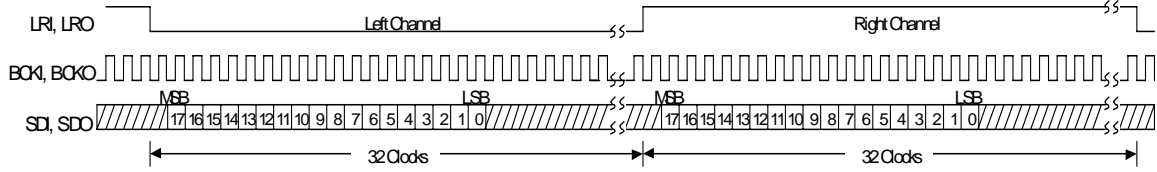


図 5-7 I<sup>2</sup>S Data Format 64fs, 18bit Data

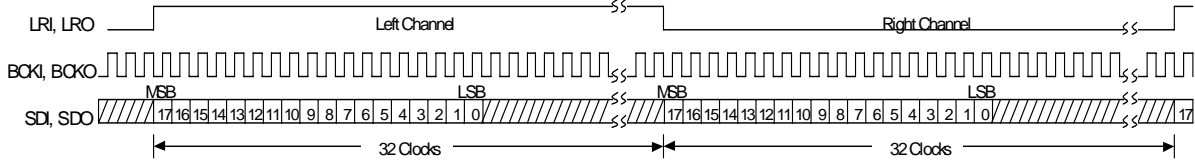


図 5-8 Left-Justified Data Format 64fs, 18bit Data

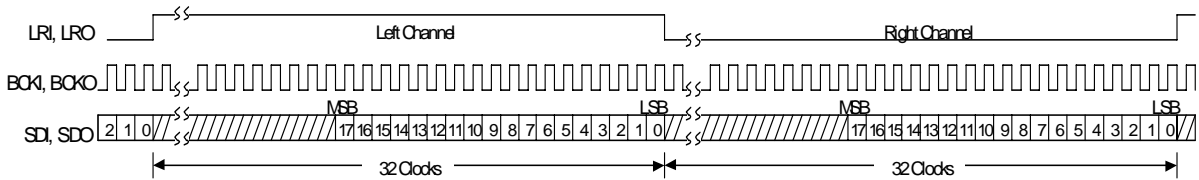


図 5-9 Right-Justified Data Format 64fs, 18bit Data

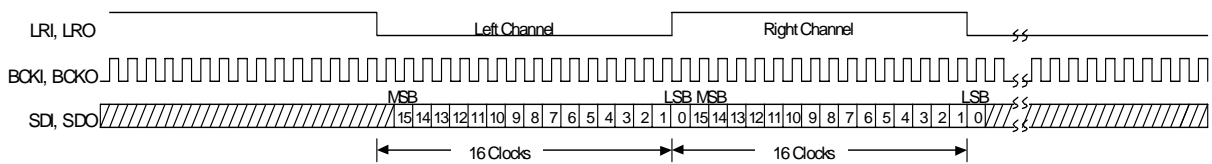


図 5-10 I<sup>2</sup>S Data Format 32fs, 16bit Data

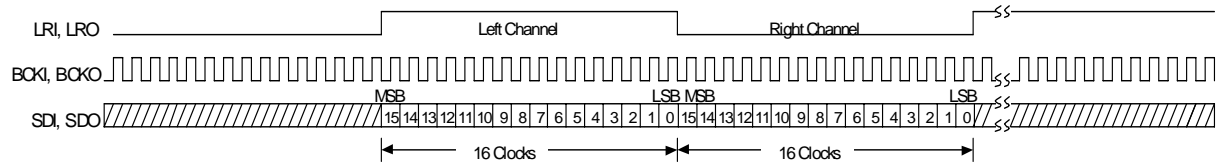


図 5-11 Left-Justified Data Format 32fs, 16bit Data

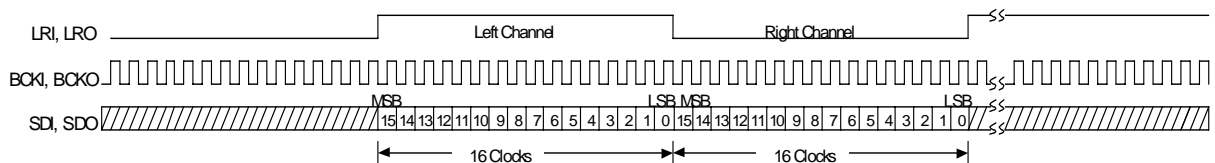


図 5-12 Right-Justified Data Format 32fs, 16bit Data

## 3.3 シリアルオーディオタイミング

表 10 シリアルオーディオ入力タイミング

(  $V_{DD}=3.3V$ ,  $T_a=25^{\circ}C$  )

項目	記号	条件	Min.	Typ.	Max.	単位
BCKI 周波数 *	$f_{BCKI}$		-	-	6.5	MHz
BCKI 周期 *						
Low パルス幅	$t_{SIL}$		75	-	-	ns
High パルス幅	$t_{SIH}$		75	-	-	ns
BCKI → LRI 時間 *	$t_{SLI}$		40	-	-	ns
LRI → BCKI 時間 *	$t_{LSI}$		40	-	-	ns
データセットアップ時間 **	$t_{DS}$		15	-	-	ns
データホールド時間 **	$t_{DH}$		15	-	-	ns

\* DSP スレーブモード時の規定です。

\*\* DSP スレーブモード時は BCKI に対する規定です。DSP マスターモード時は BCKO に対する規定です。

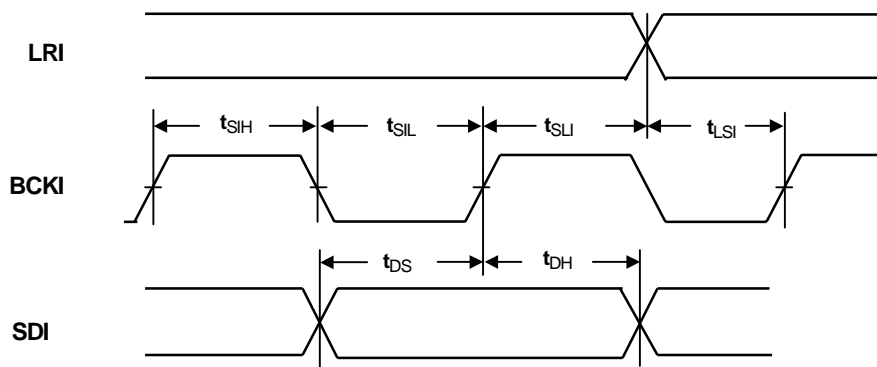


図 6 シリアルオーディオ入力タイミング

表11 シリアルオーディオ出力タイミング

(  $V_{DD}=3.3V, T_a=25^{\circ}C$  )

項目	記号	条件	Min	Typ.	Max	単位
BCKO-LRO 時間差 *	$t_{SLO}$	$C_L$ :LRO, BCKO, SDO=25pF	-15	-	15	ns
データ出力遅延時間	$t_{DOD}$		-	-	15	ns

\* DSP マスターモード時の規定です。

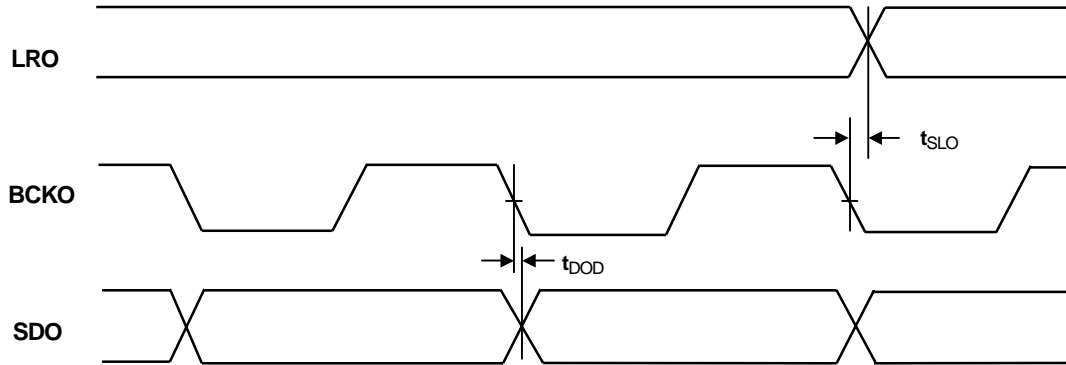


図7 シリアルオーディオ出力タイミング

表12 シリアルオーディオクロックタイミング (DSP スレーブモード時)

(  $V_{DD}=3.3V, T_a=25^{\circ}C$  )

項目	記号	条件	Min	Typ.	Max	単位
伝搬遅延時間 (LRI→LRO)	$t_{PDL}$	$C_L$ :LRO, BCKO, SDO=25pF DSP Slave Mode	-	-	15	ns
伝搬遅延時間 (BCKI→BCKO)	$t_{PDB}$		-	-	15	ns

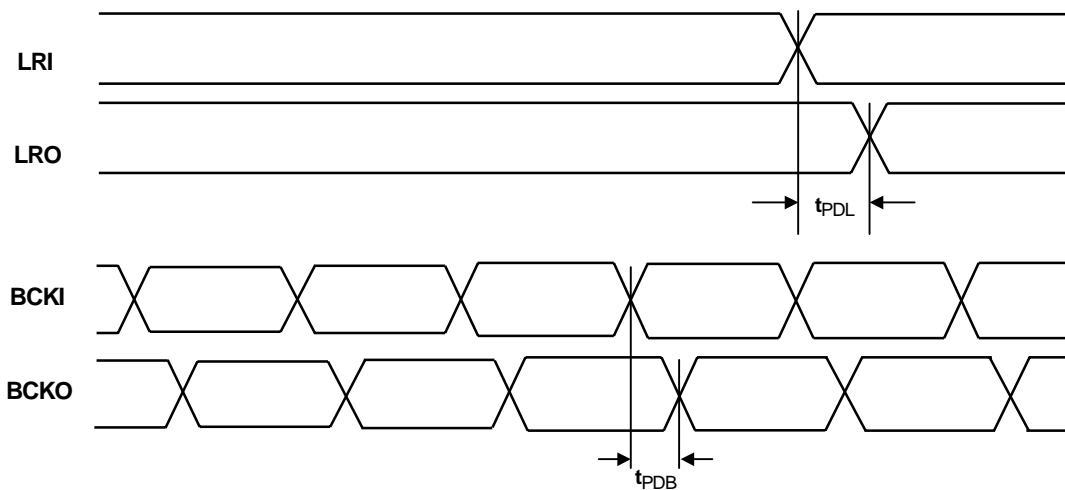


図8 シリアルオーディオクロックタイミング (DSP スレーブモード時)

# NJU26041 シリーズ

## 4. ホストインターフェース

NJU26041 の制御インターフェースは、I<sup>2</sup>C バスインターフェース、あるいは、シリアルインターフェース(4 線式) 2種類のどちらかを選択します。(表 13) 選択方法については、OTP に内蔵されるソフトウェア(ファームウェア)の仕様によるため、NJU26041 個別データシートを参照して下さい。

データ転送は共に 8 ビット(1 バイト)単位です。ホストインターフェースは常にスレーブで、ホストコントローラからクロック(SCL/SCK)に同期してデータが転送されます。

表 13 ホストインターフェース端子機能

Pin No.	端子名 (I <sup>2</sup> C バス/ Serial)	I <sup>2</sup> C バスインターフェース 選択時	シリアルインターフェース (4 線式)選択時
2	SDA/ SDOOUT *	シリアルデータ入出力 (オープンドレイン入出力)	シリアルデータ出力 (オープンドレイン出力)
3	SCL/ SCK *	シリアルクロック	シリアルクロック
4	AD1/ SDIN *	I <sup>2</sup> C バスアドレス選択 Bit1	シリアルデータ入力
5	AD2/ SSb *	I <sup>2</sup> C バスアドレス選択 Bit2	スレーブセレクト

**注意:** SDA/ SDOOUT 端子はオープンドレイン入出力端子となります。プルアップ抵抗が必要です。

\* NJU26041 に電源が投入されている場合、これらの端子は全て 5V トラントです。

### 4.1 I<sup>2</sup>C バスインターフェース

I<sup>2</sup>C バスインターフェースに設定した場合、I<sup>2</sup>C バスインターフェースは、SDA 端子: データライン、SCL 端子: クロックになります。

AD1/AD2 端子は、7 ビットからなるスレーブアドレス下位 2 ビットの設定に用います。(表 14)

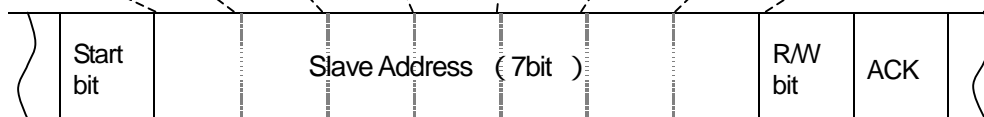
これは、複数のスレーブアドレスにより、応用時のアドレス設定において設計の柔軟性を向上させるためのものです。アドレスは AD1/AD2 端子の内部設定で 4 種類から選択することができます。詳細は、NJU26041 個別データシートを参照して下さい。

**注意:** I<sup>2</sup>C バスは “Standard-Mode” (100kbps) および “Fast-Mode” (400kbps) をサポートしています。また、S(「START」条件)を送った後、Sr(反復「START」条件)を受け付けず、P:「STOP」条件待ちになります。そのため、必ず P:「STOP」条件を送ってください。

表 14 I<sup>2</sup>C バススレーブアドレス設定

固定値 *1					AD2 端子 bit2 *2	AD1 端子 bit1 *2	R/W bit0
bit7	bit6	bit5	bit4	bit3			
0	0	1	1	1	0	0	R/W
0	0	1	1	1	0	1	
0	0	1	1	1	1	0	
0	0	1	1	1	1	1	

データ形式



\*1: bit7~bit3 は固定ビットになります。OTP に内蔵されるソフトウェア(ファームウェア)の仕様によるため、NJU26041 個別データシートを参照して下さい。

\*2: スレーブアドレスは、AD1/AD2 = “L” のとき 0、AD1/AD2 = “H” のとき 1 になります。

表 15 I<sup>2</sup>C バスインターフェースタイミング

( V<sub>DD</sub>=3.3V, f<sub>OSC</sub>=36.864MHz, Ta=25°C )

項目	記号	Min	Max	単位
SCL クロック周波数	f <sub>SCL</sub>	0	400	kHz
開始条件ホールド時間	t <sub>HD:STA</sub>	0.6	-	μs
SCL "Low" レベルパルス幅	t <sub>LOW</sub>	1.3	-	μs
SCL "High" レベルパルス幅	t <sub>HIGH</sub>	0.6	-	μs
データホールド時間 <sup>(*)</sup>	t <sub>HD:DAT</sub>	0	-	μs
データセットアップ時間	t <sub>SU:DAT</sub>	250	-	ns
立ち上がり時間	t <sub>R</sub>	-	1000	ns
立ち下がり時間	t <sub>F</sub>	-	300	ns
停止条件セットアップ時間	t <sub>SU:STO</sub>	0.6	-	μs
バス解放時間 <sup>(*)</sup>	t <sub>BUF</sub>	1.3	-	μs

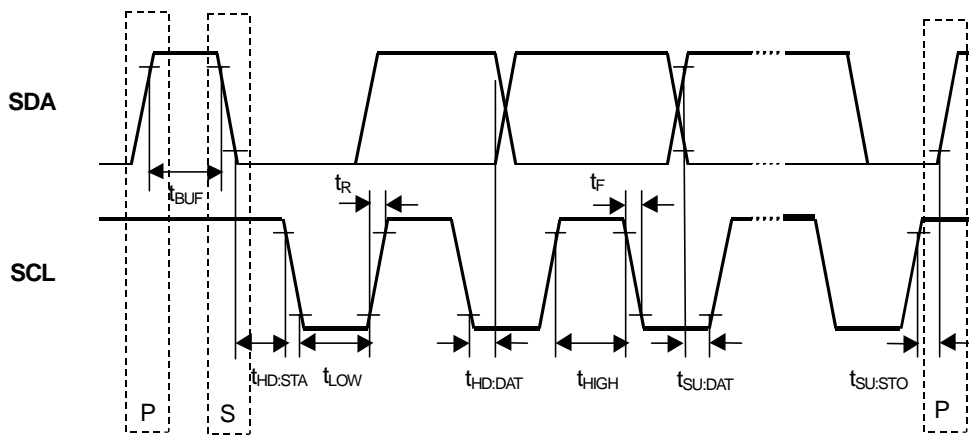


図 9 I<sup>2</sup>C バスタイミング

- 注意 : \*1 t<sub>HD:DAT</sub>: SCL の立ち下がりエッジでの不確定な状態を回避するために、少なくとも 300ns 程度のホールド時間を確保するようにして下さい。
- \*2 本項目はインターフェースとしての仕様を示すものです。  
連続するコマンドの間隔は、NJU26041 個別データシートを参照して下さい。

# NJU26041 シリーズ

## 4.2 シリアルインターフェース(4線式)

シリアルインターフェース(4線式)回路は、スレーブ選択端子(SSb 端子)が“L”レベルで動作状態となります。

SDIN 端子に入力されるデータは、SCK 端子の立ち上がりと共に同期して DSP に読み込まれます。

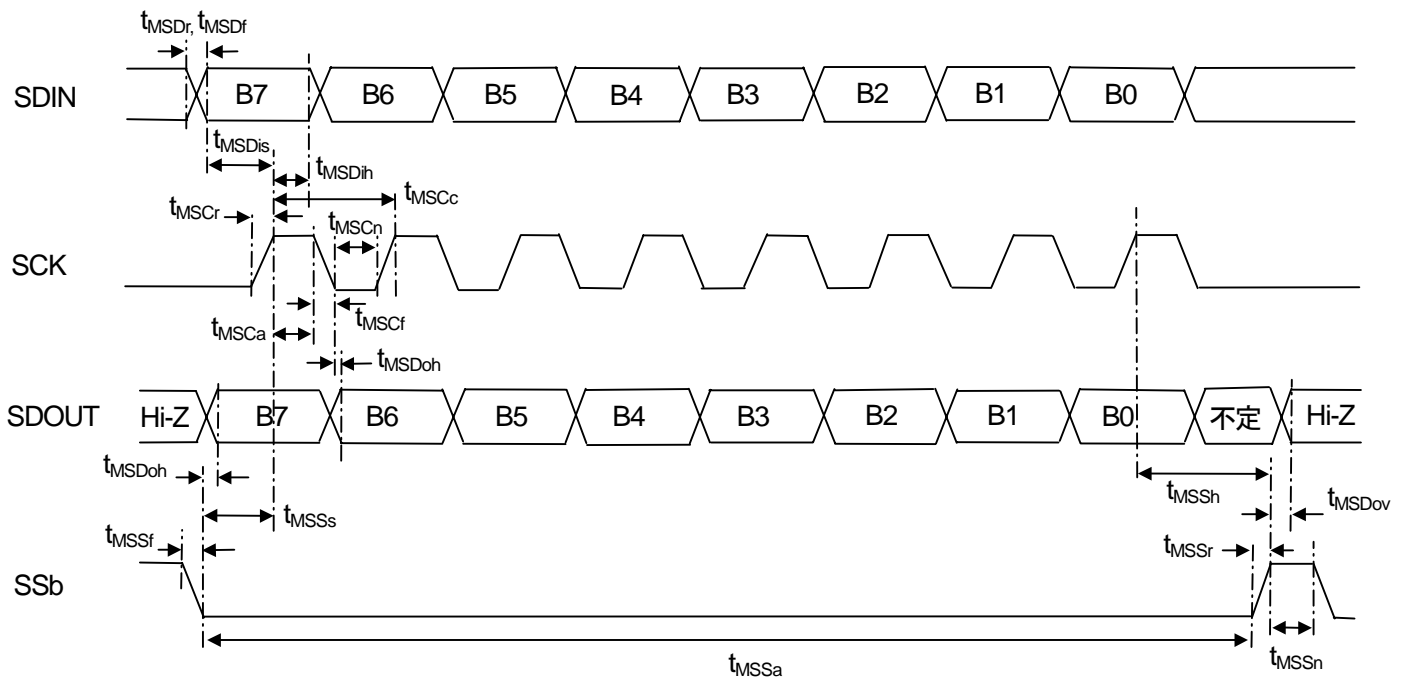
SDOUT 端子からのデータは、SSb 端子の立ち下がりに同期して bit7 が出力され、次に SCK 端子の立ち下りに同期して bit6, bit5, bit4, bit3, bit2, bit1, bit0 が出力されます。入出力共に MSB ファーストで通信されます。(表 15, 図 10)

通信は 8bit 単位です。8bit に満たなかった場合や 8bit を超えた場合は、正しく動作しません。

SDOUT 端子は、SSb 端子が“H”のときにハイインピーダンス、SSb 端子が“L”のときにオープンドレイン出力となります。

**表15 シリアルインターフェース(4線式)タイミング** ( $V_{DD}=3.3V, f_{Osc}=36.864MHz, SDOUT=25pF, Ta=25^{\circ}C$ )

項目	記号	Min.	Typ.	Max.	単位
入力データ立ち上がり時間	$t_{MSDr}$	-	-	100	ns
入力データ立ち下がり時間	$t_{MSDf}$	-	-	100	ns
クロック立ち上がり時間	$t_{MSCr}$	-	-	100	ns
クロック立ち下がり時間	$t_{MSCf}$	-	-	100	ns
ストロブ立ち上がり時間	$t_{MSSr}$	-	-	100	ns
ストロブ立ち下がり時間	$t_{MSSf}$	-	-	100	ns
クロック "High"レベル期間	$t_{MSCa}$	0.5	-	-	$\mu s$
クロック "Low"レベル期間	$t_{MSCn}$	0.5	-	-	$\mu s$
クロック周期	$t_{MSCc}$	1.0	-	-	$\mu s$
ストロブセットアップ時間	$t_{MSSs}$	0.5	-	-	$\mu s$
ストロブホールド時間	$t_{MSSH}$	0.5	-	-	$\mu s$
ストロブ "Low"レベル期間 (*1)	$t_{MSSa}$	-	8.5	-	$\mu s$
ストロブ "High"レベル期間 (*1)	$t_{MSSn}$	-	1.0	-	$\mu s$
データ入力セットアップ時間	$t_{MSDis}$	0.1	-	-	$\mu s$
データ入力ホールド時間	$t_{MSDih}$	0.1	-	-	$\mu s$
データ出力ホールド時間	$t_{MSDoh}$	-	-	0.25	$\mu s$
バス開放時間	$t_{MSDov}$	-	-	0.25	$\mu s$



**図 10 シリアルインターフェース(4線式)タイミング**

**注意** : クロックが 8 クロックに満たない場合、8 クロック以上連続した場合にも正常にデータは読み込まれません。

\*1 連続するコマンド間隔ではありません。

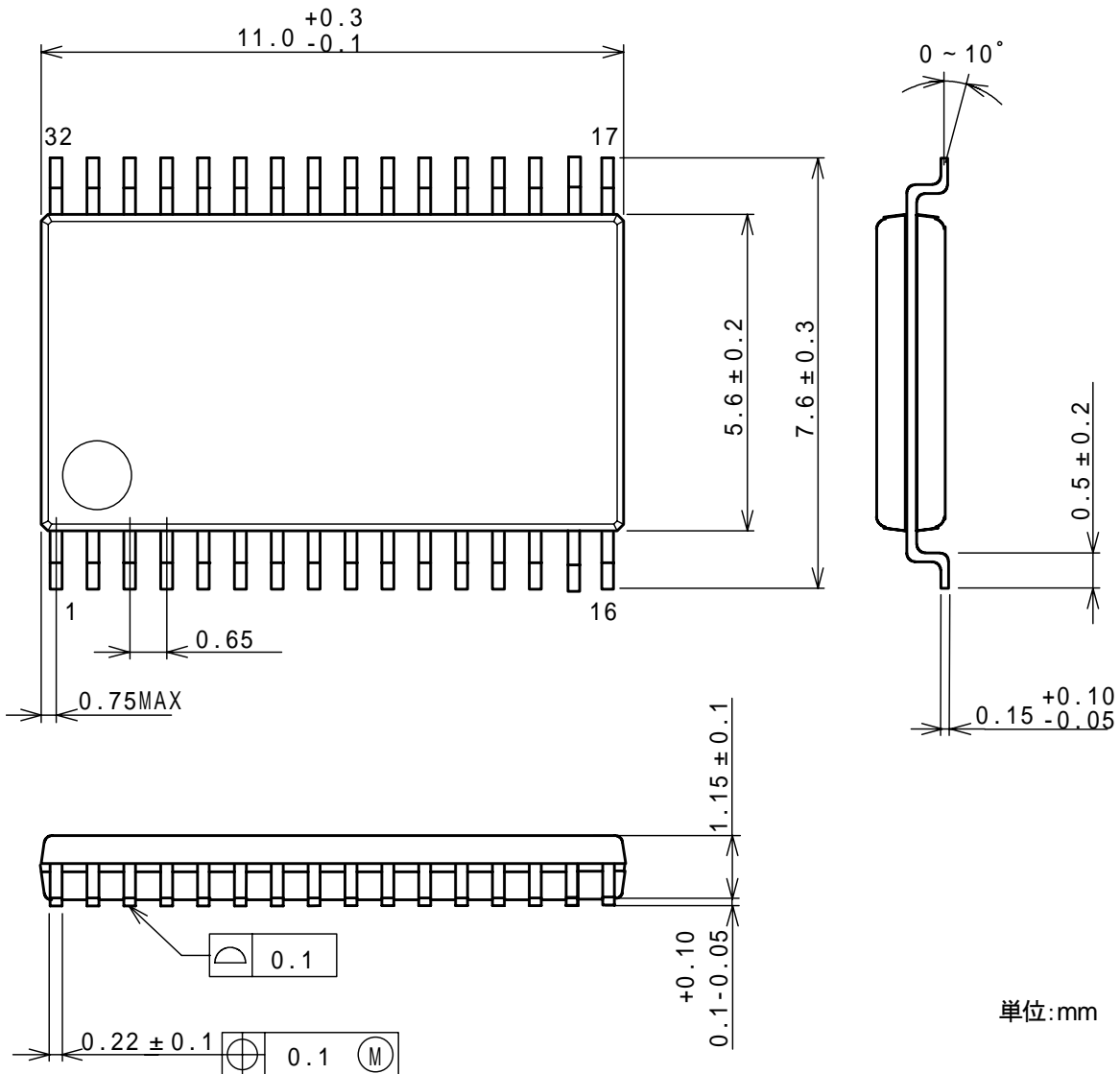


## 5. 汎用入出力端子

NJU26041 は、4本の汎用入出力端子 GPIO0、GPIO1、GPIO2、GPIO3 があります。  
GPIO0、GPIO1、GPIO2pin は、入出力プルダウン付き、GPIO3 pin は、入出力プルアップ付き端子です。

**注意：** GPIO3/TEST1pin は、リセット後、NJU26041 が起動するまで 必ず “H”状態に設定して下さい。  
”L”状態の場合、通常動作しないので注意して下さい。  
(GPIO3/TEST1pin は、通常使用時 オープンで使用して下さい。)

## 6. パッケージ寸法 ( SSOP32、鉛フリー )



<注意事項>  
このデータブックの掲載内容の正確さには万全を期しておりますが、掲載内容について何らかの法的な保証を行うものではありません。とくに応用回路については、製品の代表的な応用例を説明するためのものです。また、工業所有権その他の権利の実施権の許諾を伴うものではなく、第三者の権利を侵害しないことを保証するものではありません。