

概要

NJM2309 は、動作電圧範囲の広い降圧用スイッチングレギュレータICです。
出力にオープンコレクタ形式を採用しており、降圧アプリケーションを容易に構成できます。
保護回路としてソフトスタート回路、デットタイムコントロール、低電圧誤動作防止回路(UVLO)、タイマーラッチ型短絡保護回路を備えています。

特徴

PWM方式スイッチング電源制御

低電圧動作 3.6V ~ 32V

広発振周波数 5kHz ~ 500kHz

デューティサイクル 0% ~ 100%

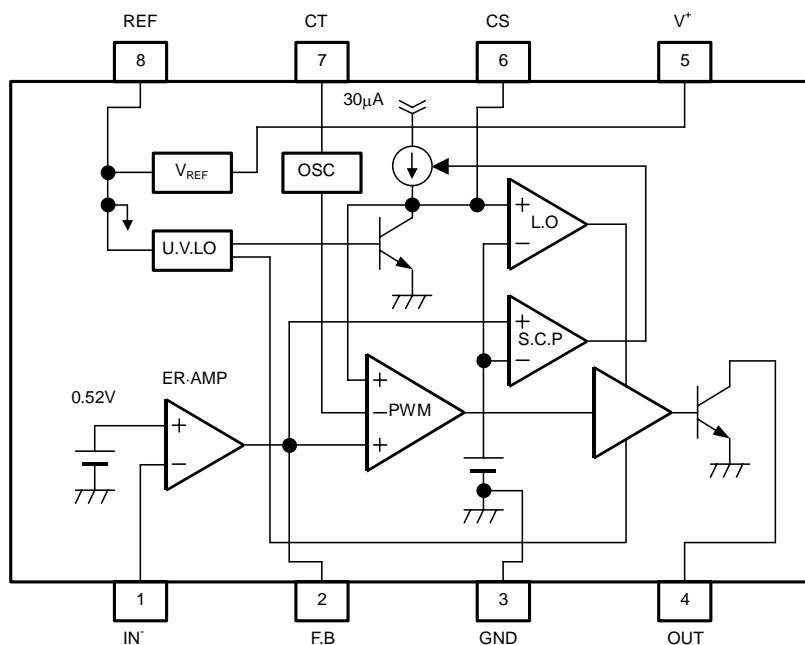
ソフトスタート機能 デットタイムコントロール機能併用

低電圧誤動作防止回路内蔵

短絡保護回路

| | | |
|-----------|----------|---------|
| 小型パッケージ搭載 | NJM2309M | : DMP8 |
| | NJM2309E | : EMP8 |
| | NJM2309V | : SSOP8 |

ブロック図



NJM2309 Application Manual

各ブロックの機能説明

基準電圧部 (V_{REF})

2.50V \pm 2%の高精度基準電圧を、REF 端子(8 ピン)より出力します。REF 端子から抵抗を介して CS 端子、CT 端子に電圧設定することで、デットタイムコントロール、発振周波数の設定を行います。

また作られた基準電圧は、IC 内部の電源供給にも用いられており(OUT 部を除く)、電源電圧による特性の変動を最小限に抑えています。

低電圧誤動作防止回路部 (UVLO)

IC の電源電圧が低い場合、低電圧誤動作防止回路によって出力を OFF させます。本回路には、電源電圧の立ち上がり立ち下がりヒステリシス電圧幅を持たせています。これは低電圧誤動作防止回路が ON/OFF して、IC 動作のばたつきを防止するためです。

発振回路部 (OSC)

CT 端子(7 ピン)にタイミング抵抗 R_T 、及びタイミングキャパシタ C_T を外付けすることで、発振周波数 f_{osc} を設定できます。 $R_T=10k \sim 100k$ 、 $C_T=220pF \sim 22,000pF$ の範囲で使用する事を推奨しています。データ - シートの「発振周波数対タイミング抵抗」、「発振周波数対タイミング容量」特性例を参考に $f_{osc}=5kHz \sim 500kHz$ の間で設定してください。

NJM2309 は、複数個の IC を並列同期運転する場合、スレーブ用として使用ができません。

スレーブ専用の **NJM2378/79** (外部同期発振型スイッチングレギュレータ IC) をご使用下さい。

電源、GND 端子 (V^+ , GND)

スイッチング素子の駆動に伴い、周波数に応じた電流が IC に流れます。電源ラインのインピーダンスが高いと電源供給が不安定になり、IC の性能を十分に引き出せません。電源端子 - GND 端子間の近傍にバイパスコンデンサを挿入し、高周波インピーダンスを下げてください。

各ブロックの機能説明 (続き)

PWM 比較器部 (PWM)

IC 内部では、スイッチング出力が ON し続けられるように、最大デューティ100%に設定されています。デットタイムコントロール機能によって、定常動作時の最大デューティ制限を設定することができます。PWM 比較器は、三角波(CT 端子)に対し、デットタイムコントロール(CS 端子)、誤差増幅器出力(F.B 端子)のうち、一番低い電圧でデューティをコントロールしております。

下図にタイミングチャートを記します。

PWM 比較器部は、誤差増幅器出力信号を約 0.1V 落として、三角波と比較しています。

オシロスコープ等で **NJM2309** の動作を観測する際には、F.B 端子波形の電圧を 0.1V 程度下げて測定すると確認しやすくなります。

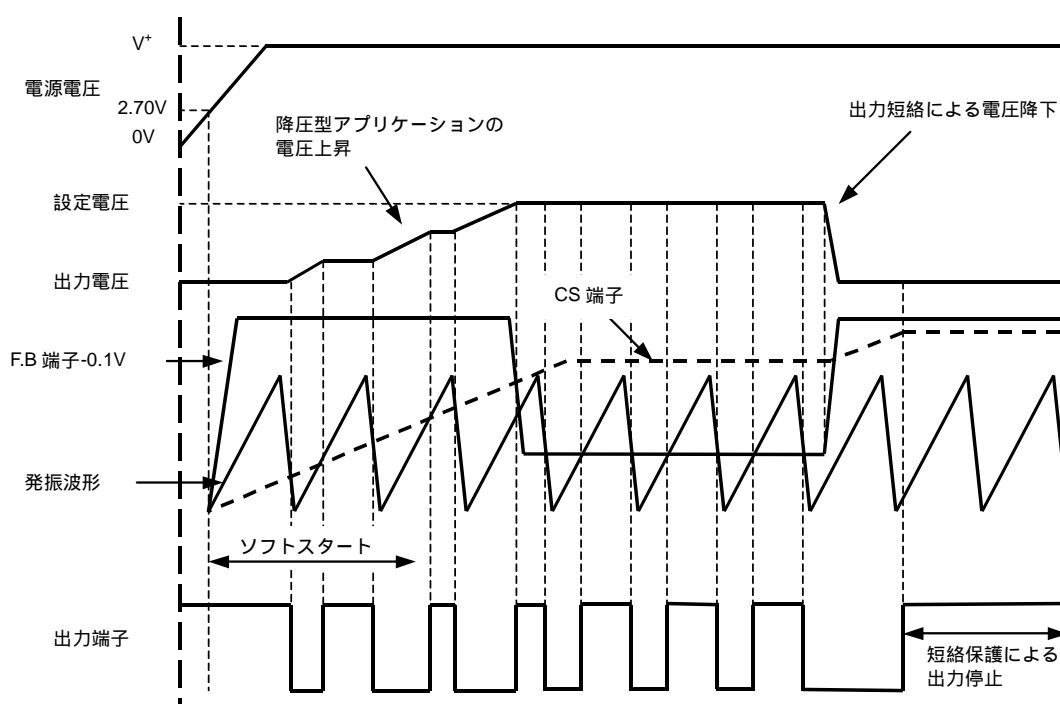


図1 タイミングチャート

NJM2309 Application Manual

各ブロックの機能説明（続き）

ソフトスタート/デットタイム/短絡保護機能 (CS 端子)

NJM2309 の CS 端子は、ソフトスタート、デットタイム、短絡保護（タイマーラッチ方式）の役割をしています。CS 端子周辺のブロックにある S.C.P(Short Circuit Protection)、L.O (Latch Out)によっても制御され、次に各機能の動作原理を記します。

ソフトスタート、デットタイム機能について

CS 端子は PWM コンパレータにつながっており、本端子の電位によって定常動作時のデューティ比が決定します。この特性は、デューティサイクル対 CS 端子電圧特性例を参考にしてください。

また Cs コンデンサを付ける事で、CS 端子の電位が徐々に立ち上げることができます。その結果、PWM のパルス幅も徐々に広がり、ソフトスタート制御がかかります。

電源投入から定常動作に移行するまでの動作（図 2）

電源投入時、REF 端子より基準電圧が出力され、抵抗 Rsf を介して I_{CS} が流れます。

出力は立ち上がっておりませんので、S.C.P が動作して $I_{CHG}=30\mu\text{A}(\text{typ.})$ が CS 端子より吐き出されます。

各々の電流が Cs コンデンサに蓄えられ、CS 端子電位が上昇します。

出力が正常に立ち上がった場合、S.C.P は解除され I_{CHG} の吐き出しが停止します。

REF 端子 - GND 間で設定された抵抗 Rsf、Rsr によって電位が固定され、出力デューティが制限されます。

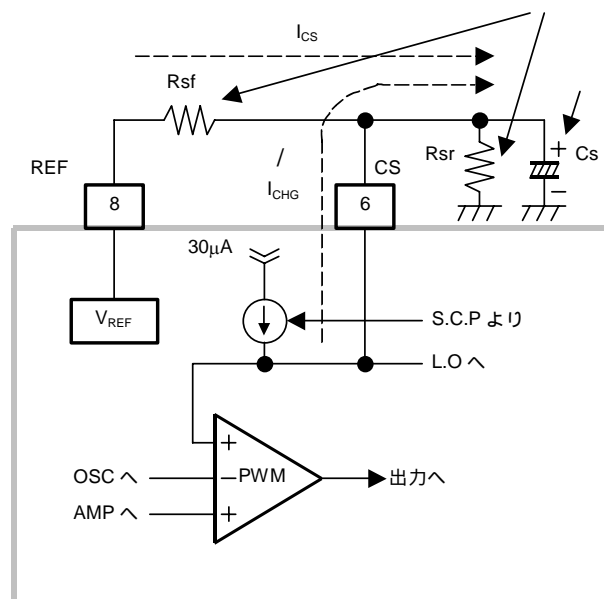


図 2 電源投入時における CS 端子動作

各ブロックの機能説明 (続き)

短絡保護機能について

NJM2309 の短絡保護回路は、タイマーラッチ方式を用いています。出力過負荷、入力電圧不足などにより出力電圧が低下したのを S.C.P で検出し、スイッチングを停止させます

この時 IC は、L.O から出力された信号によりラッチモードとなり、アプリケーションを異常状態から守ります。セットされたラッチは、電源再投入 (UVLO 解除電圧以下) とする以外に、CS 端子電圧をラッチモードスレッシュホールド電圧 $V_{THLA}=1.50V(\text{typ.})$ 以下にすることで復帰します。

短絡保護回路が動作し、IC の出力停止に至るまでの動作 (図 3)

エラーアンプ入力が低下し、エラーアンプ出力が High レベルになります。

S.C.P の入力スレッシュホールド電圧 $V_{THPC}=1.50V(\text{typ.})$ を超えると、S.C.P 出力が High レベルになります。

電流源 $I_{CHG}=30\mu A(\text{typ.})$ を ON し、Cs コンデンサに充電を開始します。

CS 端子の電位が上昇し、L.O のスレッシュホールド電圧 $V_{THLA}=1.50V(\text{typ.})$ を超えると、

L.O 出力が High レベルになります。

スイッチングを停止し、ラッチモードへ移行します。

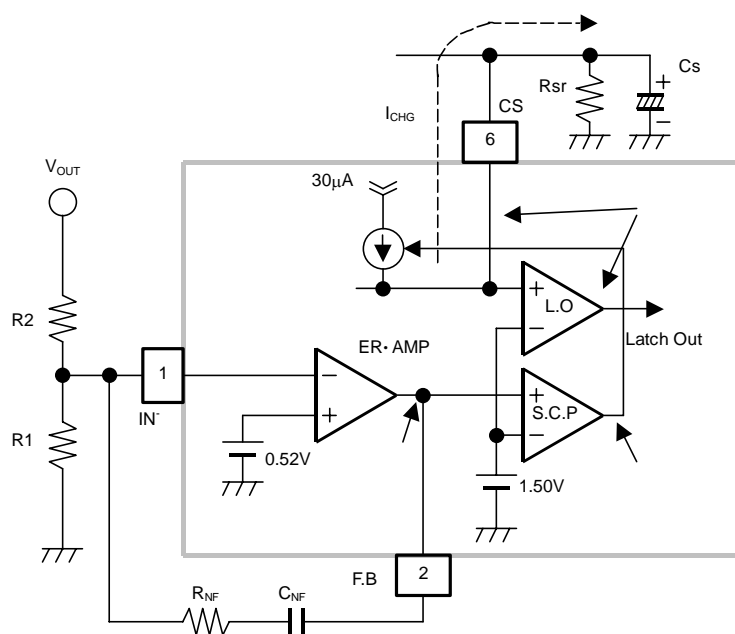


図 3 短絡保護回路部の動作原理

NJM2309 Application Manual

ソフトスタート・短絡保護時間の設定方法

ソフトスタート機能と短絡保護機能は、CS 端子で共有しているため、両方の条件を満足させるような設計をしないといけません。下記にソフトスタート、短絡保護時間の目安となる式を記します。

ソフトスタート時

外付け容量 Cs に流れる電流を I_{CS} とすると、

$$I_{CS} = V_{REF} / (R_{sf} + R_{sr})$$

ソフトスタート時は、出力が立ち上がっていない為に、S.C.P が動作した状態になります。よって、CS 端子から $I_{CHG} = 30\mu A$ (typ.) の電流が流れ出します。

定常動作時のデューティー比を 50% と考えると、デューティーサイクル対 CS 端子電圧特性例より $V_{THCS50} = 0.55V$ となります。

よって、 V_{THCS50} に達するまでの時間は次のようになります。

$$V_{THCS50} = (I_{CS} + I_{CHG}) \times t_{duty50} / C_s$$

$$t_{duty50} = V_{THCS50} \times C_s / (I_{CS} + I_{CHG}) \text{ [s]}$$

但し、 t_{duty50} : デューティー比が 50% になるまでの時間

C_s : C_s コンデンサ容量

短絡保護時

S.C.P が動作した時、CS 端子から I_{CHG} 電流が流れ出します。

その後、L.O のスレッシュホールド電圧 V_{THLA} まで CS 端子の電位を上昇させる必要があります。よって抵抗 R_{sr} は、次のような条件を満たさないといけません。

$$R_{sr} > V_{THLA} \text{ (max.)} / I_{CHG} \text{ (min.)}$$

$$R_{sr} > 1.80V / 10\mu A$$

$$> 180k\Omega$$

また、短絡保護動作を行うまでの時間は、

$$V_{THLA} = V_{THCS} + I_{CHG} \times t_{SHORT} / C_s$$

$$t_{SHORT} = (V_{THLA} - V_{THCS}) \times C_s / I_{CHG} \text{ [s]}$$

但し、 V_{THCS} : 定常動作時の CS 端子電圧

t_{SHORT} : V_{THLA} に達するまでの時間 (短絡保護回路が動作するまでの時間)

C_s : C_s コンデンサ容量

短絡保護機能を使用しない場合

CS 端子が L.O のスレッシュホールド電圧 V_{THLA} を超えないようにする必要があります。
設定方法として、次の 2 通りがあります。

CS 端子に外付けダイオード等を用い、 V_{THLA} 以下の電位となるようにクランプする。
外付けダイオードの温度特性によって順方向飽和電圧が変化し、クランプされる電位に影響を与えます。
ダイオードの特性を十分にご検証された上で、構成してください。

I_{CHG} 電流が流れた際に、 V_{THLA} 以下の電位となるように抵抗 R_{sr} を小さくする。
設定する抵抗値は、次の様に求まります。

$$R_{sr} < V_{THLA} (\text{min.}) / I_{CHG} (\text{max.})$$

$$R_{sr} < 1.20\text{V} / 50\mu\text{A}$$

$$< 24\text{k}\Omega$$

抵抗 R_{sr} が小さくなるため、ソフトスタート時間を決定する C_s コンデンサの容量が大きくなる傾向があります。

スイッチング出力の停止方法

CS 端子、または F.B 端子を Low レベルにする事で、スイッチング出力を停止できます。

CS 端子と F.B 端子では定常動作時の制御機能が異なります。そのため、動作が復帰したときの制御が異なります。

CS 端子を用いた場合 (図 4)

CS 端子は、デットタイム期間を利用することで、スイッチング出力を停止させます。
復帰時は、 C_s コンデンサによってソフトスタートがかかります。

FB 端子を用いた場合 (図 5)

FB 端子は、帰還信号を利用することで、スイッチング出力を停止させます。
復帰時は、すぐにスイッチングが出力されます。

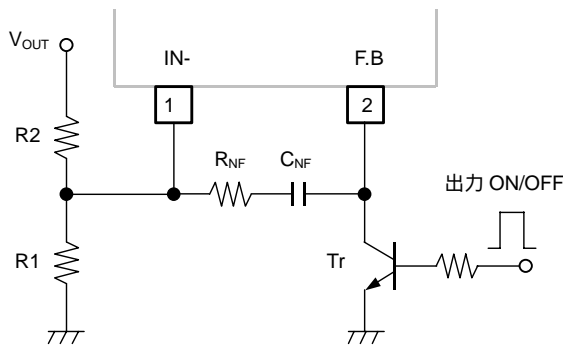


図 4 スwitchング出力停止方法 (F.B 端子)

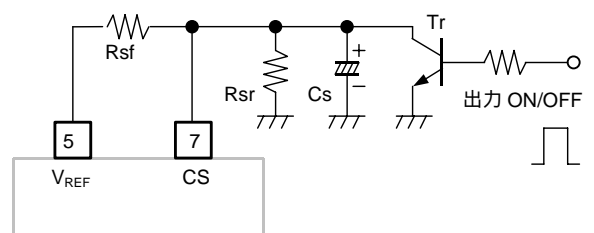


図 5 スwitchング出力停止方法 (CS 端子)

NJM2309 Application Manual

パッケージパワーの計算

周囲温度が高い条件下で使用する場合は、ICの消費電力に対してディレーティングを持たせる必要があります。自己消費電力の他に、スイッチング素子を駆動するために発生する電力量も考慮しなければいけません。

ICの電源電圧 : V^+
 ICの自己消費電 : I_{CCAV}
 発振周波数 : f_{OSC}
 Lレベル出力電圧 (OUT 端子) : V_{OL}
 シンク電流 (OUT 端子) : I_{SINK}
 ON時間 : t_{ON}
 とします。

トランジスタを駆動するため、ON時間にはベース電流が流れ続けます。この間は出力段がLowレベルとなり、損失が発生します。

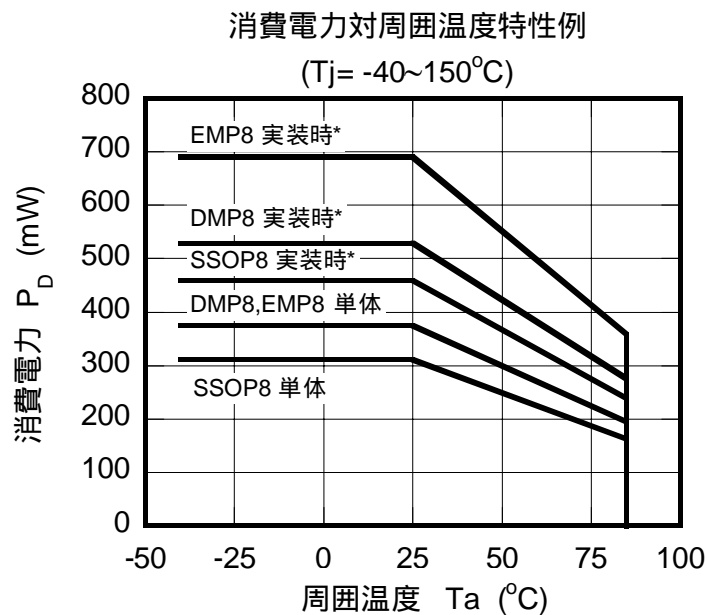
ICの消費電力 P_D は、次のように求められます。

$$P_D = (V^+ \times I_{CCAV}) + \{(V_{OL} \times I_{SINK}) \times t_{ON} \times f_{OSC}\} \text{ [W]}$$

消費電力対周囲温度特性例

求めた消費電力 P_D に対して温度ディレーティングを考慮します。

消費電力対周囲温度特性例 (図6) を参考に、定格内に収まるか確認してください。



(*) : 基板実装時 114.3mm x 76.2mm x 1.6mm(2層 FR-4)で EIA/JEDEC 準拠による

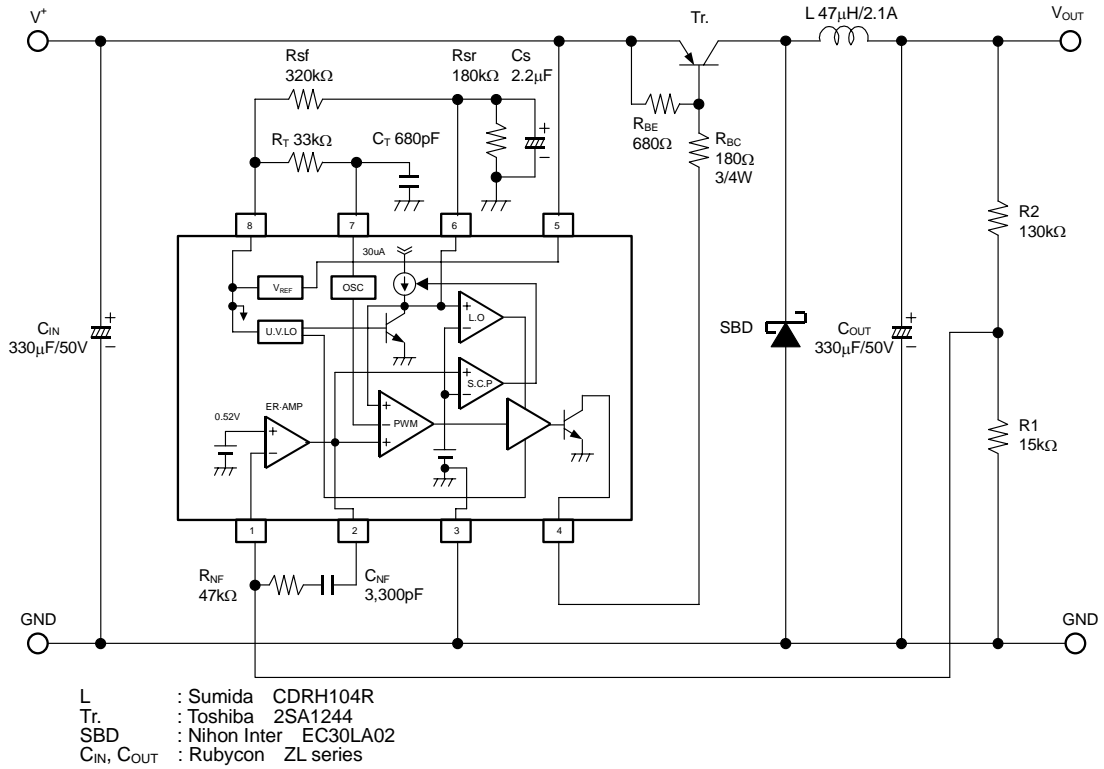
図6 NJM2309 消費電力対周囲温度特性例

NJM2309 Application Manual

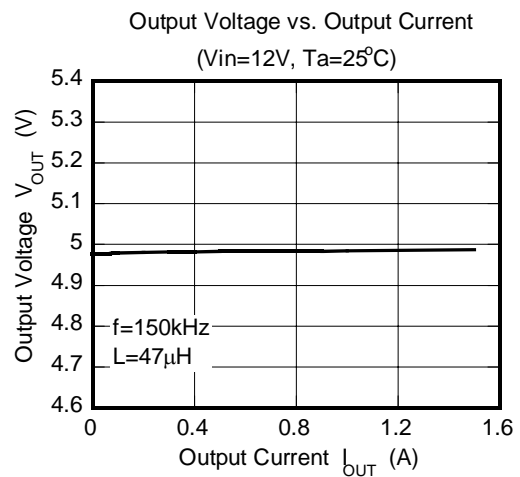
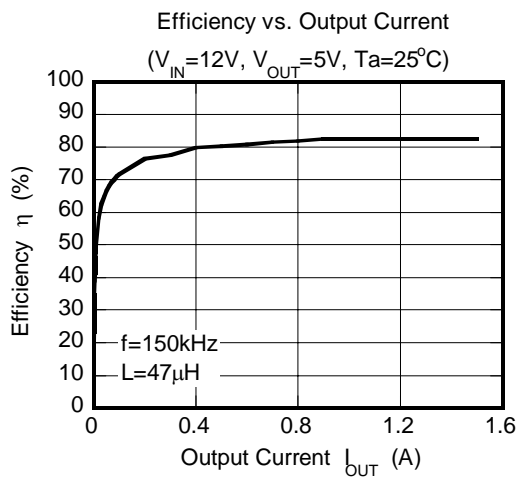
アプリケーション設計例 (小電力回路)

設計条件

入力電圧 : $V_{IN}=12V$
 出力電圧 : $V_{OUT}=5V$
 出力電流 : $I_{OUT}=1.2A$
 発振周波数 : $f_{osc}=150kHz$
 出力リップル電圧 : $V_{ripple(P-P)}=40mV$ 以下



アプリケーション特性例



NJM2309 Application Manual

アプリケーション設計例

発振周波数の設定

「発振周波数対タイミング抵抗特性例」
「発振周波数対タイミングキャパシタ特性例」より、
 $f_{osc}=150\text{kHz}$ のとき、
 $R_T=33\text{ [k}\Omega\text{]}$, $C_T=680\text{ [pF]}$, $t=6.67\text{ [}\mu\text{s]}$ となります。

スイッチングの ON/OFF (t_{ON}/t_{OFF})時間は、

$$V_{OUT} = \frac{t_{ON}}{t_{ON} + t_{OFF}} \times V_{IN}$$

より、

$$t_{ON} = \frac{V_{OUT}}{V_{IN} \times f_{OSC}} = \frac{5}{12 \times 150\text{k}} = 2.78\text{ [}\mu\text{s]}$$

$t_{ON}=2.78\text{ [}\mu\text{s]}$, $t_{OFF}=3.89\text{ [}\mu\text{s]}$, $\text{duty}=42\text{[}\%\text{]}$ で動作します。

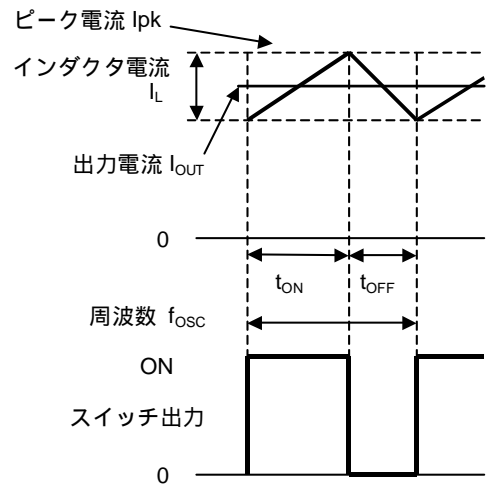


図7 インダクタ電流波形

インダクタンスの決定

本アプリケーションでは、インダクタ・リップル電流を、出力電流の33%として設計します。
リップル電流を I_L とすると、

$$I_L = 0.33 \times I_{OUT} = 0.33 \times 1.2 = 0.4\text{ [A]}$$

インダクタンス L を求めます。

$$L = \frac{V_{IN} - V_{SAT} - V_{OUT}}{\Delta I_L} \times t_{ON}$$
$$= \frac{12 - 0.4 - 5}{0.4} \times 2.78\mu = 46\mu \Rightarrow 47\text{ [}\mu\text{H]}$$

但し、 V_{SAT} : スイッチングトランジスタの飽和電圧。

インダクタンス L は、理論上の値であり、アプリケーションの仕様、部品等によって最適な値は異なりますので、最終的には実機で微調整を行います。

定常動作時のピーク電流 I_{pk} を求めます。

$$I_{pk} = I_{OUT} + \frac{\Delta I_L}{2} = 1.2 + \frac{0.4}{2} = 1.4\text{ [A]}$$

インダクタンスに流せる電流は、スイッチング時のピーク電流に対して十分な余裕を持たせます。
アプリケーション回路では、 $L=47\mu\text{H}/2.1\text{A}$, Sumida CDRH104R を使用します。

アプリケーション設計例（続き）

入力コンデンサの決定

入力コンデンサは、電源の入力に当たる部分であり、電源のインピーダンスを十分に下げる必要があります。コンデンサの選定には、容量よりも入力リップル電流とコンデンサ耐圧に重点をおいて決定します。

入力実効電流は、下記計算式で表せます。

$$I_{RMS} = I_{OUT} \times \frac{\sqrt{V_{OUT} \times (V_{IN} - V_{OUT})}}{V_{IN}} [A]$$

上記計算式は、 $V_{IN}=2 \times V_{OUT}$ 時が最大になり、その時の結果は、 $I_{RMS}=I_{OUT(MAX)} \div 2$ です。

入力コンデンサの選定は、アプリケーションで評価の上、十分なマージンを持った物をご使用ください。

出力コンデンサの決定

出力コンデンサは、出力のリップルノイズを決める重要な部品です。

出力コンデンサは、ESR、リップル電流、コンデンサ耐圧に重点をおいて決定します。

出力リップル電圧 $V_{ripple(pp)}$ は、下記式にて近似値を求めることができます。

$$V_{ripple(p-p)} = \Delta I_L \times \sqrt{\left(\frac{1}{2 \times \pi \times f_{OSC} \times C_{OUT}}\right)^2 + (ESR)^2} \approx \Delta I_L \times ESR [V]$$

また出力容量の選定には、十分なリップル電流を許容できる物を選びます。

コンデンサに流れるリップル電流の実効値(I_{rms})は、下記式より求められます。

$$I_{rms} = \frac{\Delta I_L}{2\sqrt{3}} [A]$$

アプリケーション設計例 (続き)

スイッチング素子におけるバイアス抵抗の決定

バイアス抵抗 R_{BE} の決定

バイアス抵抗 R_{BE} は、スイッチングトランジスタを素早くターンオフさせるために接続します。この抵抗値が大きすぎるとターンオフが遅くなり、スイッチングによる電力損失が大きくなります。また、小さすぎると R_{BE} による電力損失が大きくなりいずれも効率低下の原因となります。バイアス抵抗 R_{BE} を流れる電流はベース電流の 1/10 程度になるように設計します。

$$R_{BE} = \frac{V_{BE} \times 10}{\left(\frac{I_{pk}}{h_{FE(MIN)}} \right)} [\Omega]$$

但し、 V_{BE} : スwitchングトランジスタのベース・エミッタ間電圧、
 $h_{FE(MIN)}$: スwitchングトランジスタの最小電流増幅率。

バイアス抵抗 R_{BC} の決定

バイアス抵抗 R_{BC} は、内部パワートランジスタが ON したときの外付けスイッチングトランジスタの動作電位確保と、大電流を流さないように動作します。

$$R_{BC} = \frac{V_{IN} - V_{BE} - V_{OL}}{\left(\frac{I_{pk}}{h_{FE(MIN)}} \right) \times \left(1 + \frac{1}{10} \right)} [\Omega]$$

但し、 V_{OL} : NJM2309 内蔵トランジスタの飽和電圧。

トランジスタのバイアス抵抗は、スイッチング損失と駆動電流損失の兼ね合いで決まります。実際のアプリケーションにおいては、カットアンドトライで調整してください。

フィードバック回路部の決定

出力電圧 V_{OUT} は、 R_1, R_2 の抵抗比で決まります。 R_1, R_2 に流れる電流は、ER・AMP に流れるバイアス電流を無視できるような値とします。

一般的に R_1, R_2 に流れる電流は、 $I_{B(max)}$ に対して 100 倍以上になるように抵抗を選定します。

$$V_{OUT} = \left(\frac{R_2}{R_1} + 1 \right) \times V_B = \left(\frac{130k}{15k} + 1 \right) \times 0.52 = 5.0 [V]$$

本アプリケーションでは、 $R_1=15k\Omega$ 、 $R_2=130k\Omega$ で出力電圧=5V に設定します。

アプリケーション設計例 (続き)

インダクタンスと出力コンデンサ容量によるポール $f_{P(LC)}$ が発生します。同時に出力コンデンサ容量とESRによって、ゼロ $f_{Z(ESR)}$ も生成されます。

出力コンデンサのESRが大きい場合、 $f_{Z(ESR)}$ が $f_{P(LC)}$ の近傍に位置し、安定性を確保しやすい傾向があります。それぞれのポールとゼロは、次の式によって表すことができます。

$$f_{Z(ESR)} = \frac{1}{2\pi C_{OUT} R_{ESR}} \quad f_{P(LC)} = \frac{1}{2\pi \sqrt{LC_{OUT}}}$$

エラーアンプの C_{NF} , R_{NF} によってゼロ f_{Z1} が形成され、 $f_{Z1} < f_{P(LC)}$ を目安に設定します。 f_{Z1} は、次の式によって表すことができます。

$$f_{Z1} = \frac{1}{2\pi C_{NF} R_{NF}}$$

最終的には実機で調整のうえ、定数を決定してください。

ソフトスタート・短絡保護時間の設計

定常動作時は、デューティ100%で動作するように $V_{THCS}=0.9V$ とします。

$$V_{THCS} = \frac{R_{sr}}{R_{sr} + R_{sf}} \times V_{REF}$$

$$0.9 = \frac{180k}{180k + R_{sf}} \times 2.5$$

$$R_{sf} = 320 [k\Omega]$$

但し、 $R_{sr}=180\Omega$ は、短絡保護回路部が動作するための最小抵抗値。

ソフトスタート時

ソフトスタート時において、CS端子が最大デューティ出力できるまでの時間 $t_{duty100}$ を確認します。

$$I_{CS} = \frac{V_{REF}}{R_{sr} + R_{sf}} = \frac{2.5}{180k + 320k} = 5 [\mu A]$$

$$t_{duty100} = \frac{V_{THCS} \times C_s}{I_{CS} + I_{CHG}} = \frac{0.9 \times 2.2\mu}{5\mu + 30\mu} = 57 [ms]$$

短絡保護時

短絡保護動作によって、ICがラッチモードになるまでの時間を確認します。

$$t_{SHORT} = \frac{(V_{THLA} \times V_{THCS}) \times C_s}{I_{CHG}} = \frac{(1.5 \times 0.9) \times 2.2\mu}{30\mu} = 99 [ms]$$

NJM2309 Application Manual

大電力アプリケーション回路例

基本的な回路設計は、小電力アプリケーション回路と変わりません。

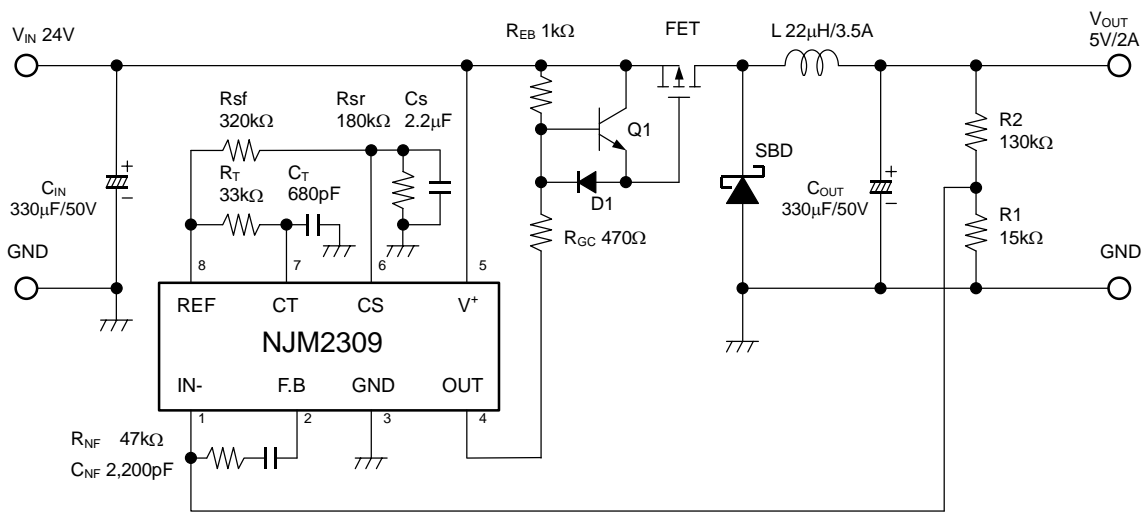
スイッチング素子のドライブを最適化することで、アプリケーションの大電流化や効率の向上が可能です。

スイッチング素子の P-ch MOSFET が ON するために、ゲート端子は Low レベルに下がります。

このときゲート・ソース間耐圧を超えないように抵抗 R_{EB} 、 R_{GC} を調整してください。

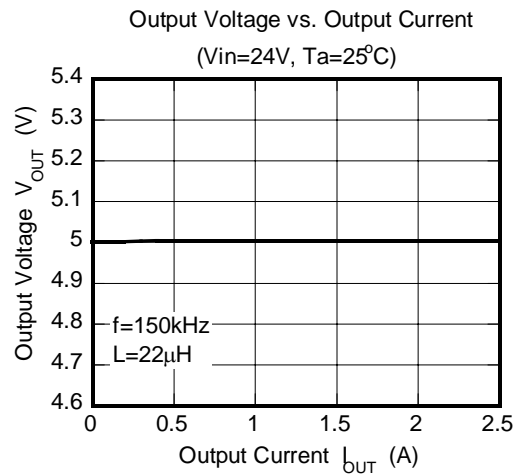
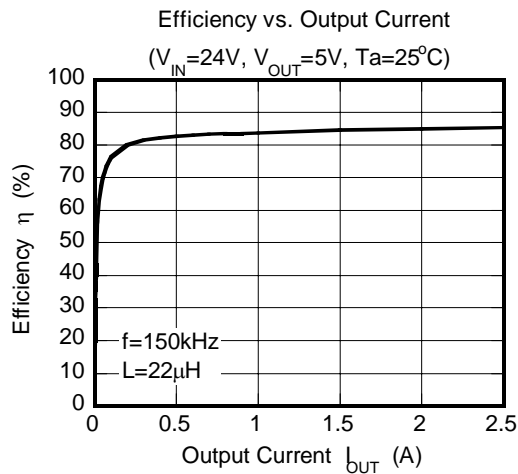
設計条件

| | |
|----------|-----------------------------|
| 入力電圧 | : $V_{IN}=24V$ |
| 出力電圧 | : $V_{OUT}=5V$ |
| 出力電流 | : $I_{OUT}=2A$ |
| 発振周波数 | : $f_{osc}=150kHz$ |
| 出力リップル電圧 | : $V_{ripple(P-P)}=40mV$ 以下 |



| | |
|----------------------|--------------------------|
| L | : TDK SLF12565T |
| FET | : Toshiba 2SJ377 |
| Q1 | : Toshiba 2SC2655 |
| SBD | : Nihon Inter NA03QSA035 |
| C_{IN} , C_{OUT} | : Rubycon ZL series |

アプリケーション特性例



MEMO

<注意事項>

このデータブックの掲載内容の正確さには万全を期しておりますが、掲載内容について何らかの法的な保証を行うものではありません。とくに応用回路については、製品の代表的な応用例を説明するためのものです。また、工業所有権その他の権利の実施権の暗黙を伴うものではなく、第三者の権利を侵害しないことを保証するものではありません。