

本アプリケーションマニュアルは、オペアンプの一般的な特性や用語、使用上の注意点など基礎的な技術について解説しています。

1 オペアンプの最大定格

1-1 電源電圧

オペアンプの正電源電圧端子と負電源電圧端子間に印加できる最大電圧を規定します。単電源動作の場合は単に印加電圧を規定し両電源動作の場合には正電源と負電源の差となります。

主な記号： $V^+ - V^-$ 、 V^+ / V^- 、 V_{DD} 、 V_{SS}

1-2 差動入力電圧

反転入力端子と非反転入力端子間に印加できる最大入力電圧を規定します。どちらの入力端子を基準にとるかによって極性が正反対になるため \pm で規定します。この電圧を超える入力電圧が印加されると、初段のトランジスタが破損や特性が劣化をすることがあります。

主な記号： V_{ID}

1-3 同相入力電圧、入力電圧

反転入力端子と非反転入力端子に同時に同じ電圧が印加される場合の許容限界を規定します。一般に電源電圧範囲内で許容されます。

但し、動作限界については、電気的特性の中で同相入力電圧範囲 V_{ICM} として規定されます。

主な記号： V_{IC} 、 V_{IN}

1-4 消費電力

IC が自己の消費電流を含んで消費可能な最大消費電力を規定するもので、パッケージの熱抵抗と最大接合部温度によって制限されます。従って消費可能な電力は、 $P_D - I_{CC} \cdot (V^+ - V^-)$ となります。

I_{CC} の大きい NJM5532C やクアッドオペアンプで同時に出力電流をとる場合には、電源電圧を下げ使用するなどの注意が必要です。

主な記号： P_D

2 オペアンプ特性の定義

2-1 入力オフセット電圧

オペアンプの出力端子電圧を 0V にするために必要な 2 つの入力端子間の差電圧であり、+INPUT 端子を基準に -INPUT 端子の電圧で主な製品では絶対値で表記されます。

主な記号： V_{IO}

2-2 入力バイアス電流

2 つの入力端子に流入または流出する入力電流の平均値です。 $I_B = (I_B^- + I_B^+) / 2$

主な記号： I_B

2-3 入力オフセット電流

オペアンプの出力端子電圧が 0V のとき、2 つの入力端子に流入又は流出する入力電流の差で絶対値で表記されます。

$$I_{IO} = |I_B^- - I_B^+|$$

主な記号： I_{IO}

2-4 同相入力電圧範囲

オペアンプが機能する入力電圧の最大値/最小値の範囲であり、正電源側/負電源側の両方の値があります。

機能するとは同相信号除去比(CMR)を満足していることで、同相入力電圧範囲を超えると著しく入力オフセット電圧が変動して機能しなくなります。

主な記号 : V_{ICM}

2-5 同相信号除去比

同相入力電圧範囲内の同相入力電圧を印加したときに変動する入力オフセット電圧と印加電圧との比であり次式で表します。主な記号 : CMR、CMRR

$$CMR = 20 \log \frac{\text{入力電圧変化量}}{\text{入力オフセット電圧変化量}}$$

2-6 電源電圧除去比

電源電圧を変化させたときに変動する入力オフセット電圧と電源電圧変化量との比であり次式で表します。

主な記号 : SVR、PSRR

$$SVR = 20 \log \frac{\text{電源電圧変化量}}{\text{入力オフセット電圧変化量}}$$

2-7 最大出力電圧

出力が飽和しないで変化することのできる最大の出力電圧です。 V_{OM} は正負各々で定義し、 V_{OPP} は最大電圧振幅をピーク・ツー・ピークで定義します。

主な記号 : V_{OM} 、 V_{OH} 、 V_{OL} 、 V_{OPP}

2-8 消費電流 :

無負荷状態で出力電圧が0Vのときに電源端子に流れる電流です。

主な記号 : I_{CC} 、 I_{DD} 、 I_{SUPPLY}

2-9 電圧利得

直流における大振幅出力時の差動電圧利得です。

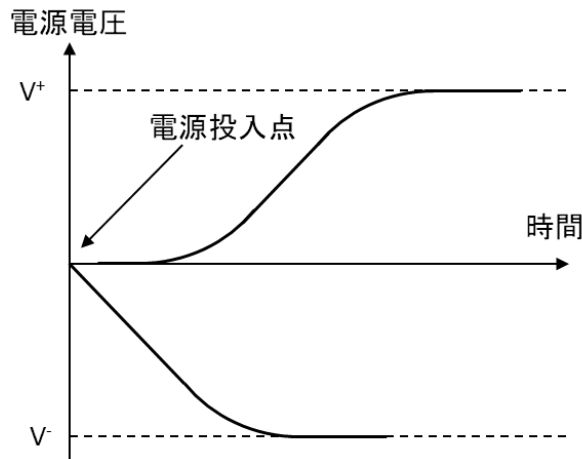
主な記号 : A_v

3 使用上の注意点

3-1 電源投入時

ICは常にGND (V^-)ピンに最低電位を与えて使用する必要があります。従いまして両電源で使用する場合には以下のような注意が必要です。

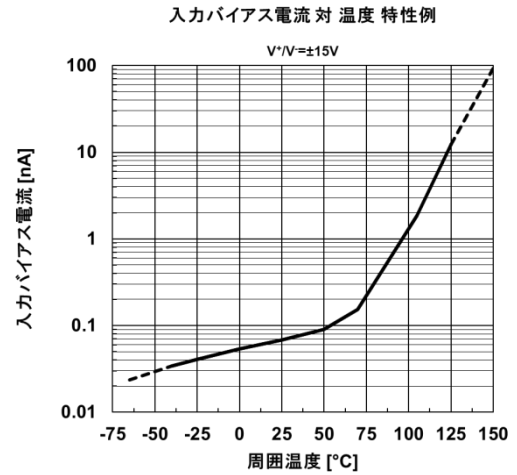
- 1) 電源投入時において、必ず V^- 電源は V^+ 電源よりも先かまたは同時に投入して下さい。
- 2) V^- 、 V^+ 電源を同時に投入する場合、上図のように V^- 電源が V^+ 電源よりも時間的に常に先に立ち上がる関係にあることが理想的です。
- 3) 同様の考え方より、電源停止時には先に V^+ 電源が立ち下がるようにして下さい。



3-2 J-FET 入力オペアンプに特有な注意事項

3-2-1 入力バイアス電流の温度特性

J-FET 入力オペアンプの入力バイアス電流は、ゲート、チャネルとゲート、サブストレートのPN接合の逆方向リーク電流であるため、この温度依存性は一般のPN接合同じく温度上昇によって指数関数的に増加します。高入力インピーダンス回路に用いる事の多いJ-FET入力オペアンプですが、常温で例えば60pA位のものが80°Cになると約0.5nAに増加するため、温度上昇に伴う I_b 増加を十分に考慮におく必要があります。



3-2-2 J-FET 入力オペアンプとバイポーラオペアンプとの比較

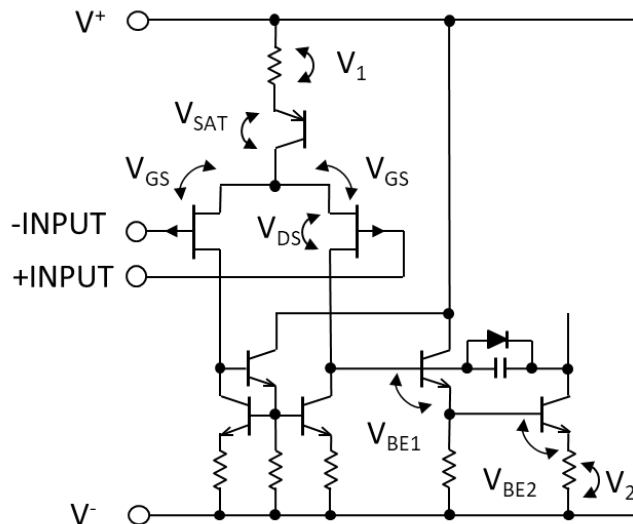
代表的な製品での特性比較を下表に示します。 [\(JFET 製品ラインナップはこちら\)](#)

型名	入力バイアス電流 最大(pA)	スルーレート 標準(V/ μ s)	オフセット電圧 最大(mV)	利得帯域幅 標準(MHz)
NJM062C (JFET)	400	3.5	15	1
NJM072C (JFET)	200	13	10	3
NJM8512 (JFET)	80	20	0.8	7
NJM8065 (Bip)	200,000	4	3	10
NJM8068 (Bip)	1,000,000	6.8	3	19
NJM2904C (Bip)	150,000	0.6	7	1.1

3-2-3 同相入力電圧範囲

代表的な JFET 入力オペアンプの場合、正側の最大電圧 V_{ic}^+ は、 $V_{ic}^+ = V^+ - V_1 - V_{SAT} + V_{GS}$ となり $V_{GS} > V_1 + V_{SAT}$ であるため、 $V_{ic}^+ \approx V^+ + 0.6V$ となり正電源電圧より広いことが分かります。

一方負側の最大入力電圧 V_{ic}^- は $V_{ic}^- = V^- + V_2 + V_{BE1} + V_{BE2} + V_{DS} + V_{GS}$ となり、 $V_{ic}^- \approx V^- + 2.3V$ となります。



3-2-4 入力容量

バイポーラトランジスタ入力のオペアンプでは、例えば NJM5532C のように NPN トランジスタ入力の場合、入力容量は 1 ~ 2pF、NJM4558 系のラテラル PNP トランジスタ入力の場合 3 ~ 4pF ですが、NJM072C シリーズの入力容量は約 10pF ありますので、ボルテージフォロワの場合この C_i と R_f でポールを作ってしまう。 (図 1)

$$f_p = \frac{1}{2\pi C_i R_f}$$

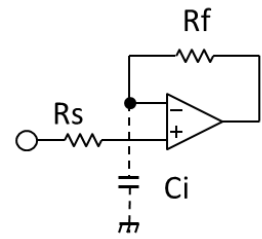


図 1

$R_f = 10k\Omega$ 、 $C_i = 10pF$ とすると $f_p = 1.6MHz$ となって、 $f_T (\approx 3MHz)$ の中にポールができてしまい位相余裕が低下します。

対策としては $C_f \gg C_i$ なる C_f を追加することで安定度を増す事ができます。 (図 2)

反転アンプの場合には、

$$C_f = \frac{R_1}{R_f} C_i$$

で求められる C_f を追加すれば入力容量の影響を除去できます (図 3)。

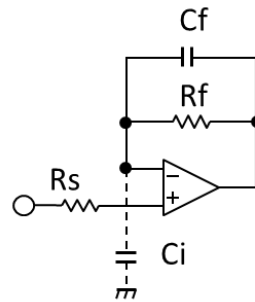


図 2

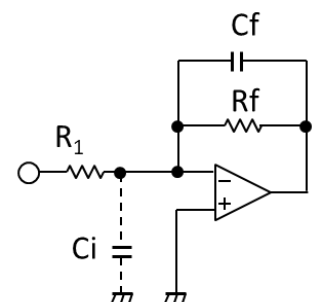


図 3

3-3 特性例について

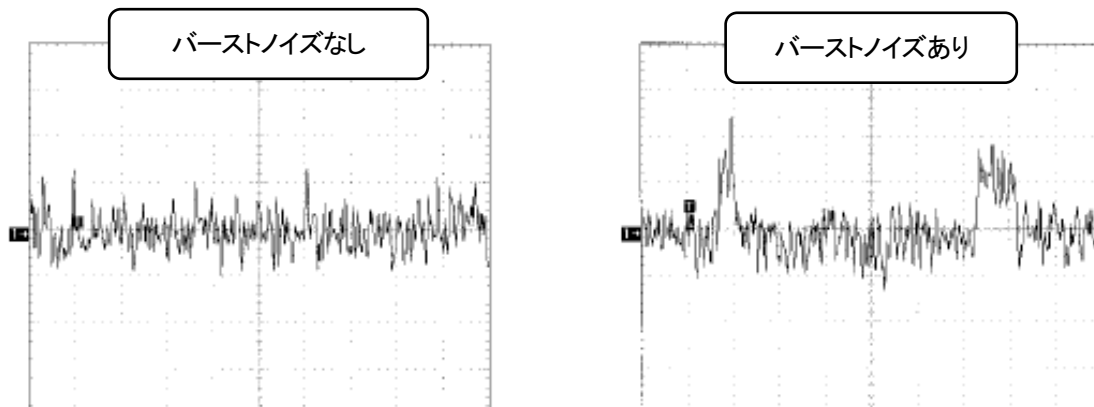
特性例は各製品の特性を代表するものでありますが、技術データであり、特性の保証及び使用条件の保証をするものではありません。特にパワーに関する特性例は、最大定格内であることを検討の上活用して下さい。

3-4 ノイズの種類

ノイズには外来ノイズとオペアンプ内部で発生するノイズがあります。オペアンプ内部で発生する代表的なノイズには①サーマルノイズ②1/f ノイズ③ショットノイズ④バーストノイズがあります。セット仕様により高い信号品質が要求される場合、オペアンプ内部のノイズを考慮した設計が必要となります。また、このノイズには、原理的に常時発生するノイズと突発的に発生するノイズがあります。

常時発生するノイズには、サーマルノイズ、ショットノイズ、1/f ノイズ”等があります。これらのノイズは、半導体集積回路が独自に持つ固有のノイズです。

また、突発的に発生するノイズは、結晶の乱れに起因するノイズであり”バーストノイズ”または“ポップコーンノイズ”と言われ、IC 内部回路のバイアス電流またはバイアス電圧の突然の変化として発生します。この突然の電流もしくは電圧の変化は、時間的にランダムに発生するために低周波領域のノイズとして現れるため、ポップコーンノイズが回路へ影響を与えないような設計をお願いします。



製品毎のノイズ特性例はデータシートを掲載しております。データシートに掲載がない場合には、当社へ連絡いただければ代表特性例を提出させていただきます。尚、ポップコーンノイズに大きく影響を受けるアプリケーションにつきましては、選別品の提供可否を検討させていただきます。



＜注意事項＞

1. 本資料の掲載内容の正確さには万全を期しておりますが、掲載内容について何らかの法的な保証を行うものではありません。
2. 工業所有権その他の権利の実施権の許諾を伴うものではなく、第三者の権利を侵害しないことを保証するものでもありません。
3. 本資料に記載されている商標は、各社に帰属します。
4. 掲載されている内容等は、予告なく変更することがあります。