

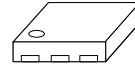
1 回路 小型ハイサイドスイッチ

■ 概要

NJW4832 は、0.2A の電流を供給できる 1 回路のハイサイドスイッチです。Pch MOS FET にアクティブクランプ、過電流、サーマルシャットダウンの保護回路機能を内蔵しています。FLT 論理は、アクティブハイ(A-ver)及びロー(B-ver)の 2 種類を用意しています。3V 系のマイコンや DSP のロジック信号でも直接制御できるため、3V マイコン等の使用時にレベルシフタが不要です。

保護回路も充実しており、光電・圧力・流量センサ等の出力部の集積化に最適です。Nch 出力の NJW4822 とコンプリメンタリです。

外形

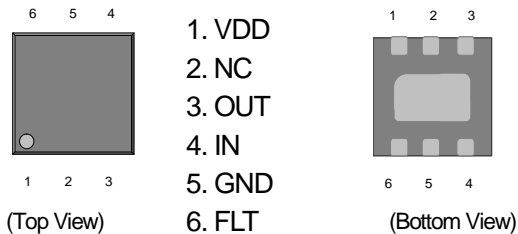


NJW4832KH1

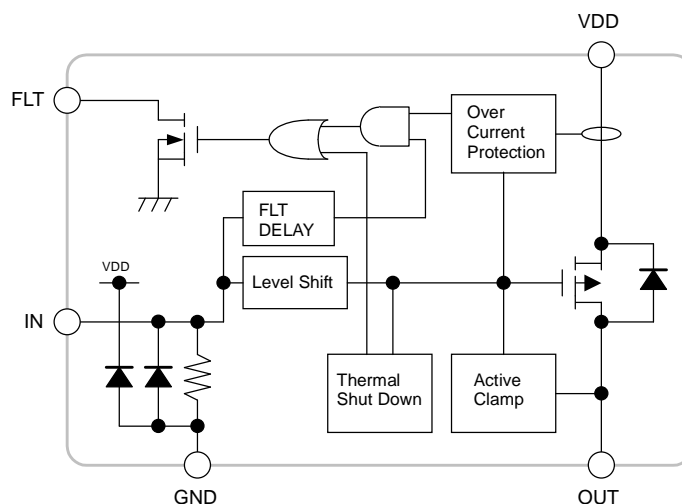
■ 特長

- ドレイン・ソース間電圧 45V
- ドレイン電流 0.2A
- 3V/5V 系ロジック電圧対応
- 低 ON 抵抗 0.75Ω (typ.)
- 低消費電流 110μA (typ.)
- アクティブクランプ回路
- 過電流検出回路
- サーマルシャットダウン
- 外形 ESON6-H1

■ 端子配列



■ ブロック図



NJW4832

■ 絶対最大定格

(Ta=25°C)

項目	記号	定格値	単位	備考
ドレイン・ソース間電圧	V_{DS}	+45	V	VDD-OUT端子
電源電圧	V_{DD}	+45	V	VDD-GND端子
入力電圧	V_{IN}	-0.3 to +6	V	IN-GND端子
FLT端子電圧	V_{FLT}	-0.3 to +6	V	FLT-GND端子
消費電力	P_D	445 (*1) 1135 (*2)	mW	
アクティブクランプ耐量(単発)	E_{AS}	100	mJ	
アクティブクランプ電流	I_{AP}	0.2	A	
接合部温度範囲	T_j	-40 to +150	°C	
動作温度範囲	T_{opr}	-40 to +125	°C	
保存温度範囲	T_{stg}	-50 to +150	°C	

(*1): 基板実装時 101.5mm × 114.5 mm × 1.6mm(EIA/JEDEC 規格サイズ 2層 FR-4)且つ Exposed Pad 使用

(*2): 基板実装時 101.5mm × 114.5 mm × 1.6mm(EIA/JEDEC 規格サイズ 4層 FR-4)且つ Exposed Pad 使用

(4層基板内箔 : 99.5x99.5mm、JEDEC 規格 JESD51-5 にづき、基板にサーマルビアホールを適用)

■ 推奨動作条件

(Ta=25°C)

項目	記号	最小	標準	最大	単位	備考
ドレイン・ソース間電圧	V_{DS}	0	-	40	V	VDD-OUT 端子
電源電圧	V_{DD}	4.6	-	40	V	VDD-GND 端子
出力電流	I_O	0	-	0.2	A	VDD-OUT 端子
入力電圧	V_{IN}	0	-	5.5	V	IN-GND端子
FLT 端子電圧	V_{FLT}	0	-	5.5	V	FLT-GND端子

■ 製品バージョン

製品名	FLT 論理
NJW4832KH1-A	アクティブハイ
NJW4832KH1-B	アクティブロー

■ 電気的特性

(特記事項なき場合、 $V_{DD}=13V$, $T_a=25^{\circ}C$)

項目	記号	条件	最小	標準	最大	単位
ドレイン・ソース間 クランプ電圧	V_{DSS_CL}	$V_{IN}=0V, I_O=1mA, V_{DD}=40V$	$V_{DD}-45$	-	-	V
High level 入力電圧	V_{IH}	$I_O=10mA$	2.64	-	-	V
Low level 入力電圧	V_{IL}	$I_O=100\mu A$	-	-	0.9	V
保護回路動作入力電圧範囲	V_{IN_opr}		2.64	-	5.5	V
OUT端子OFF時リーク電流	$I_{OLEAKOUT}$	$V_{IN}=0V, V_{DD}=40V$	-	-	1	μA
消費電流 1	I_{DD1}	$V_{IN}=0V, V_{DD}=40V$	-	-	1	μA
消費電流 2	I_{DD2}	$V_{IN}=5V$	-	110	150	μA
入力電流	I_{IN}	$V_{IN}=5V$	-	150	190	μA
ドレイン・ソース間ON抵抗	R_{DS_ON}	$V_{IN}=5V, I_O=0.2A$	-	0.75	1.2	Ω
過電流リミット	I_{LIMIT}	$V_{IN}=5V, V_{DS}=5V$	0.2	0.4	0.8	A
ONスイッチング時間	t_{ON}	$V_{IN}=0$ to $5V, I_O=0.2A$	-	10	-	μs
OFFスイッチング時間	t_{OFF}	$V_{IN}=5$ to $0V, I_O=0.2A$	-	10	-	μs
OUT端子-VDD端子間電位差	V_{PDOV}	$V_{IN}=0V, I_{ORH}=0.2A$	-	0.85	1.2	V
FLT端子Lowレベル出力電圧	V_{LFLT}	$I_{FLT}=500\mu A$	-	0.25	0.5	V
FLT端子OFF時リーク電流	$I_{OLEAKFLT}$	$V_{FLT}=5.5V$	-	-	1	μA
FLT遅延時間	t_{DFLT}	$V_{IN}=0$ to $5V$	-	5	-	ms

NJW4832

■ 端子動作表

【Aバージョン：アクティブハイ】

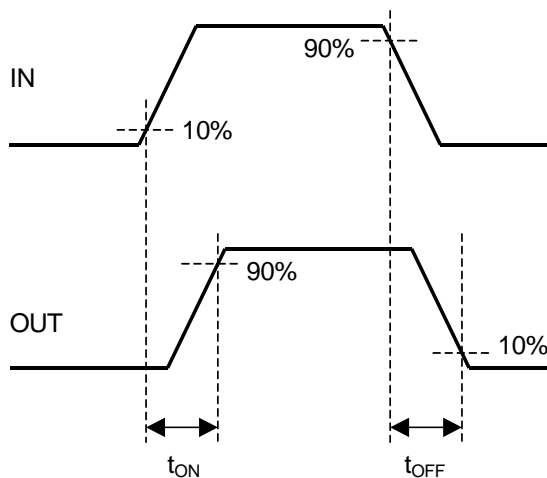
入力信号	動作状態	FLT 端子	出力状態
L	通常	H	OFF
H		L	ON
L	過電流 I_{LIMIT}	H	OFF
H		H	I_{LIMIT}
L	$T_j > 150^\circ\text{C}$	H	OFF
H		H	OFF

【Bバージョン：アクティブロー】

入力信号	動作状態	FLT 端子	出力状態
L	通常	H	OFF
H		H	ON
L	過電流 I_{LIMIT}	H	OFF
H		L	I_{LIMIT}
L	$T_j > 150^\circ\text{C}$	H	OFF
H		L	OFF

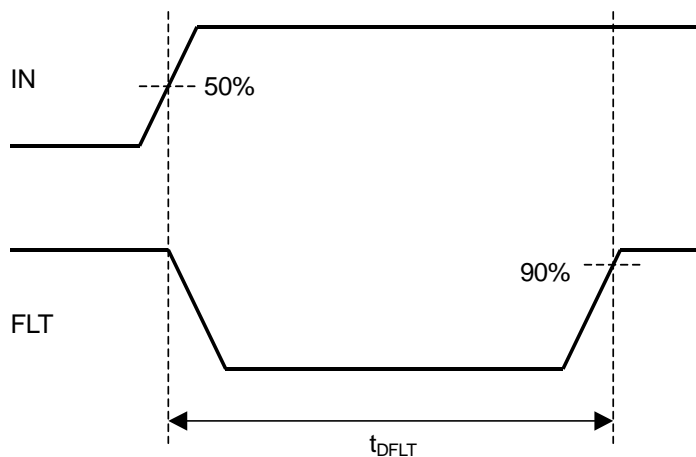
■ タイミングチャート

ON, OFF スイッチング時間 ($V_{IN}=0$ to 5V, $V_{DD}=13V$, $I_O=0.2A$)

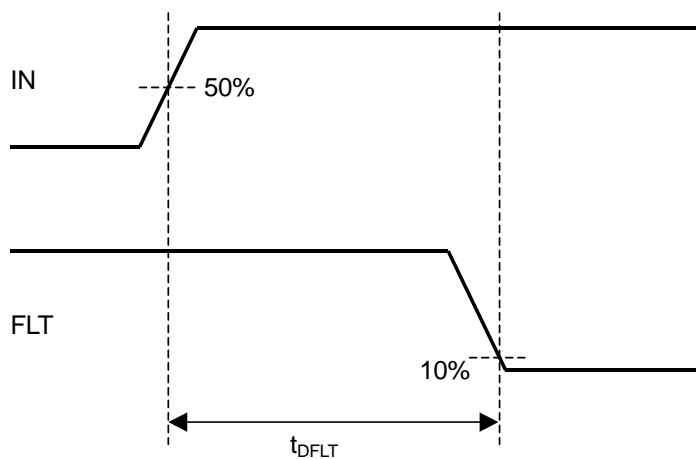


FLT 遅延時間 ($V_{IN}=0$ to 5V, $V_{DD}=V_{DS}=13V$, FLT=Pull-up, OUT-GND 短絡)

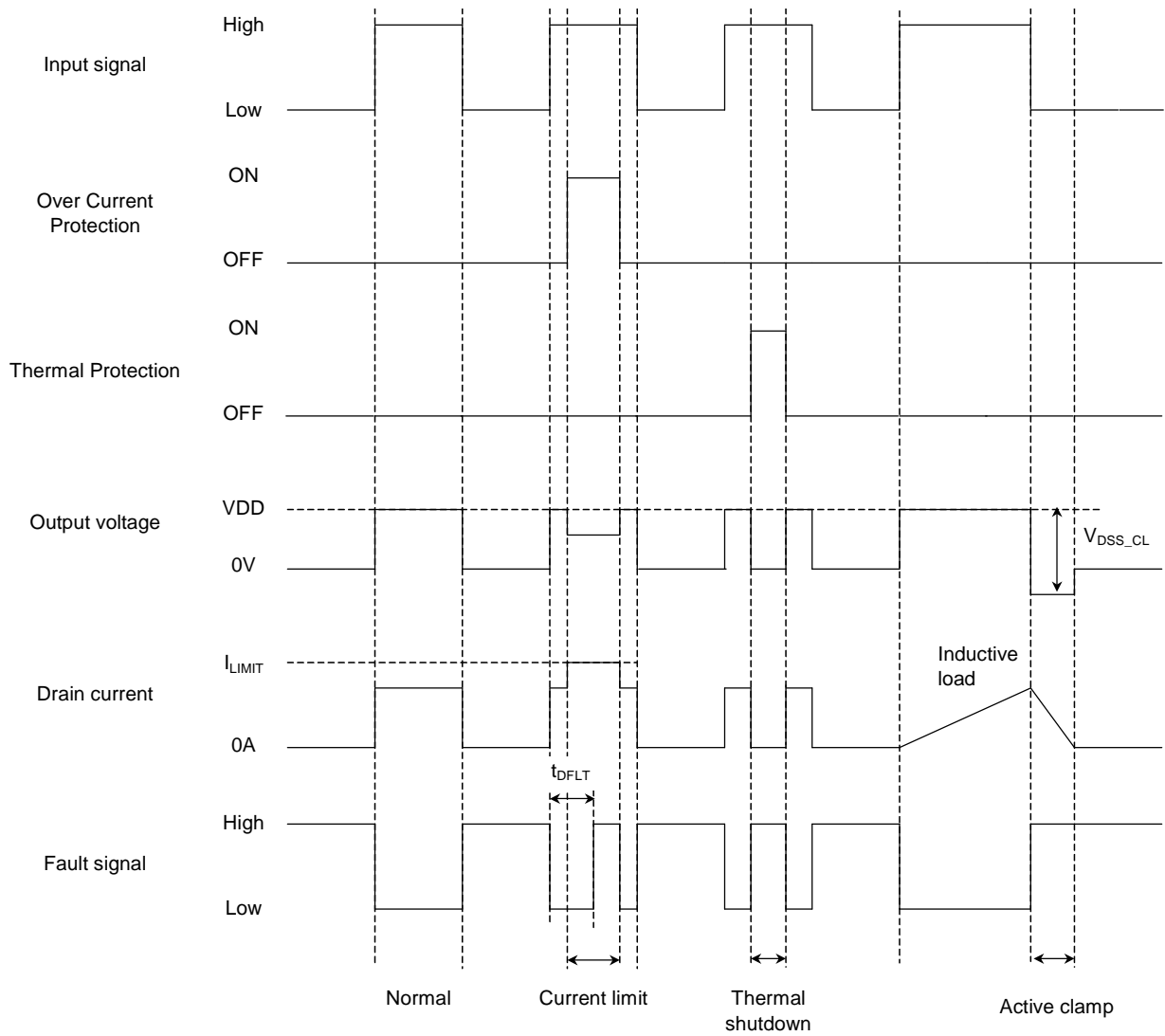
【Aバージョン：アクティブハイ】



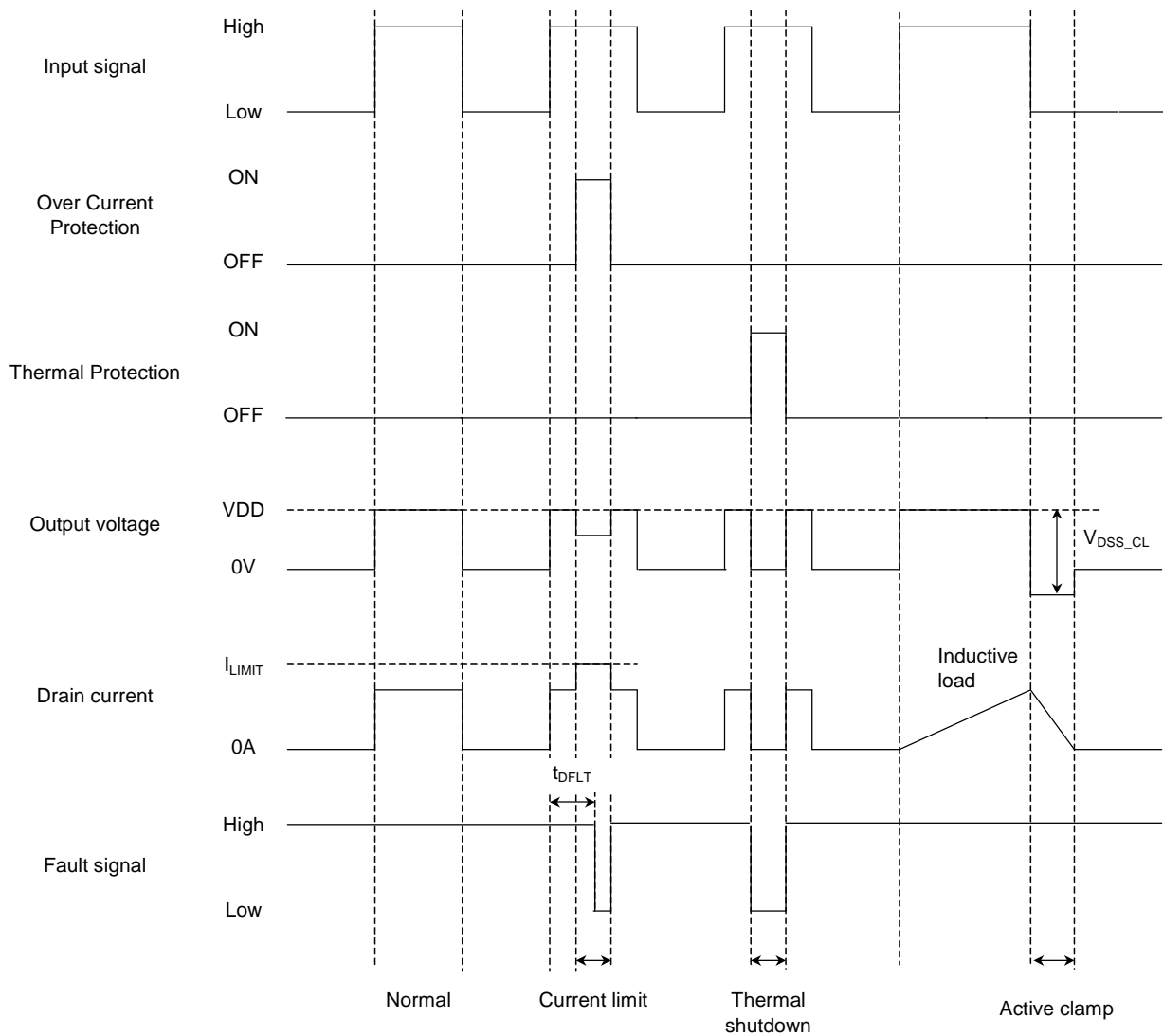
【Bバージョン：アクティブロー】



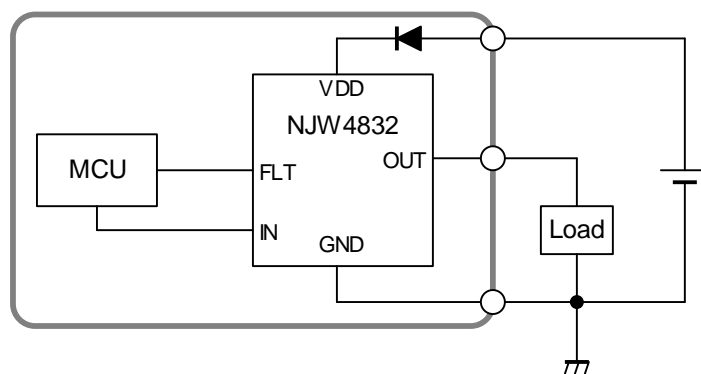
【Aバージョン：アクティブハイ】



【Bバージョン：アクティブロー】

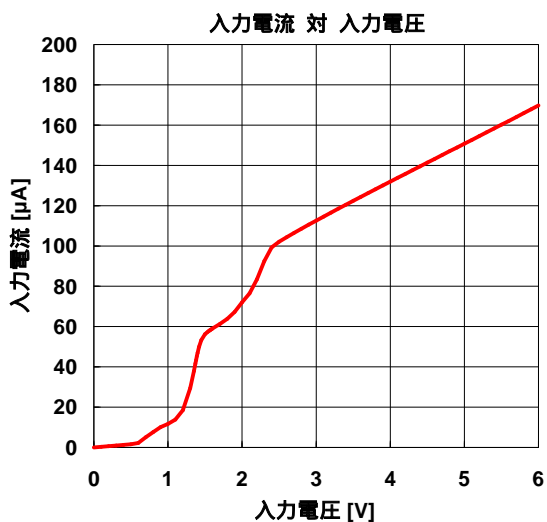
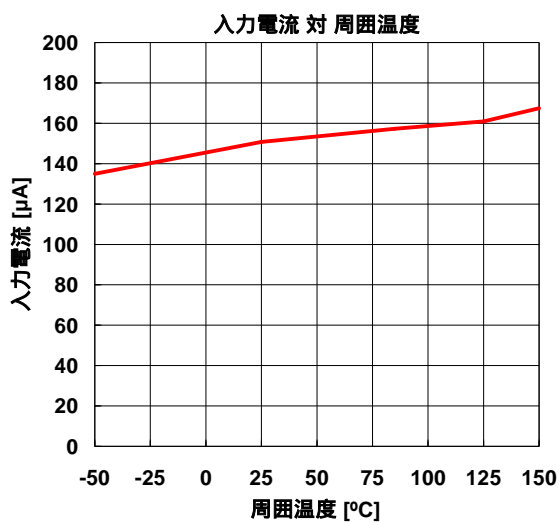
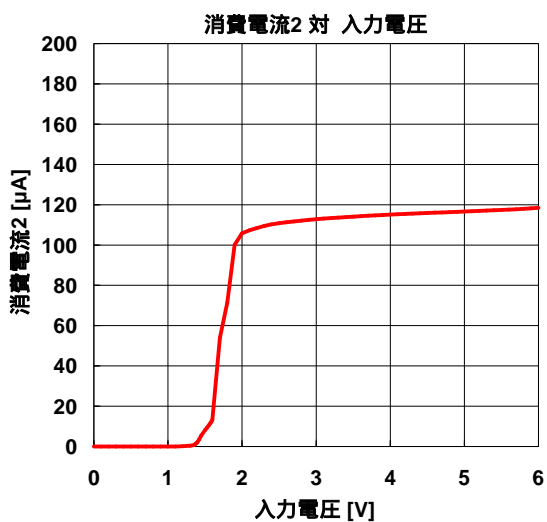
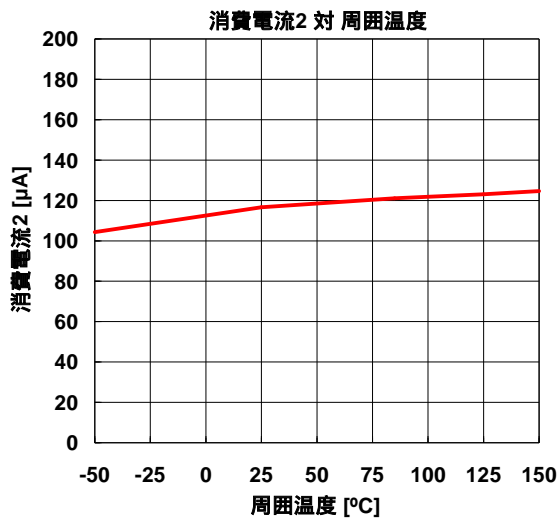
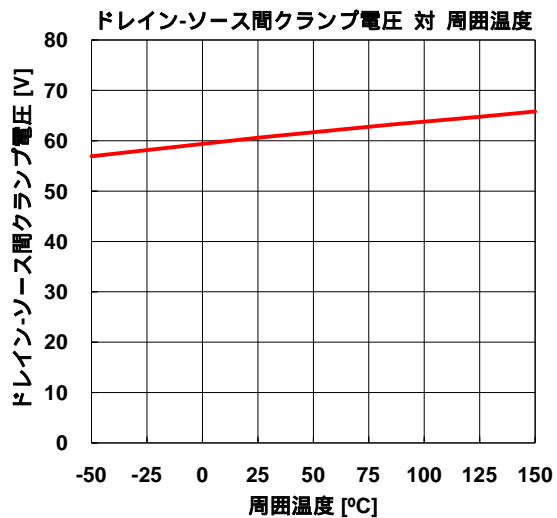


■ アプリケーション回路例

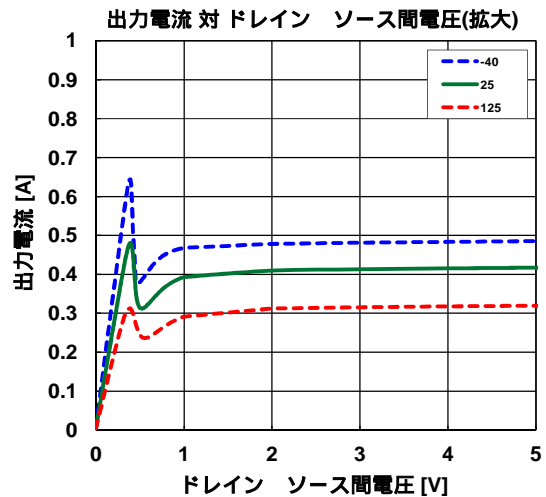
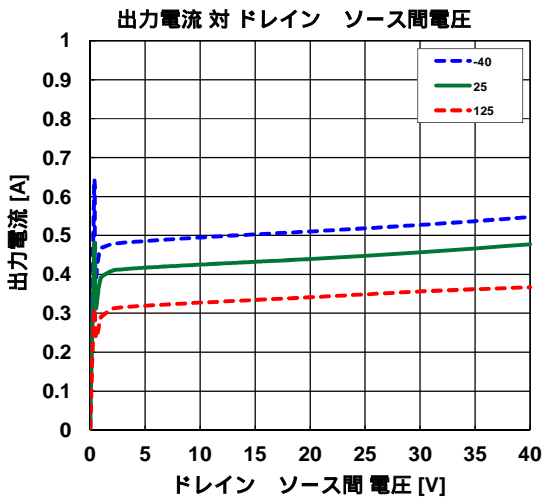
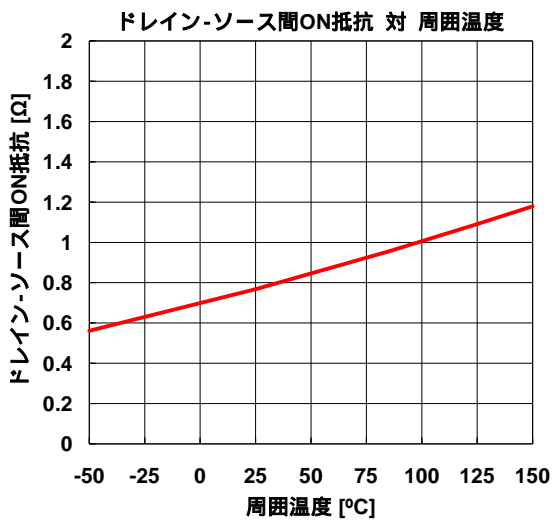
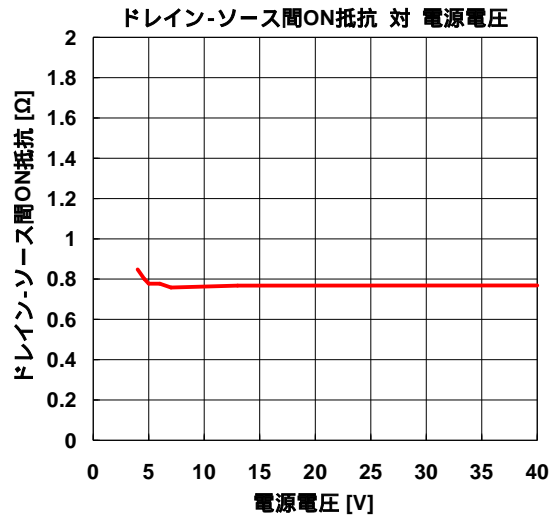
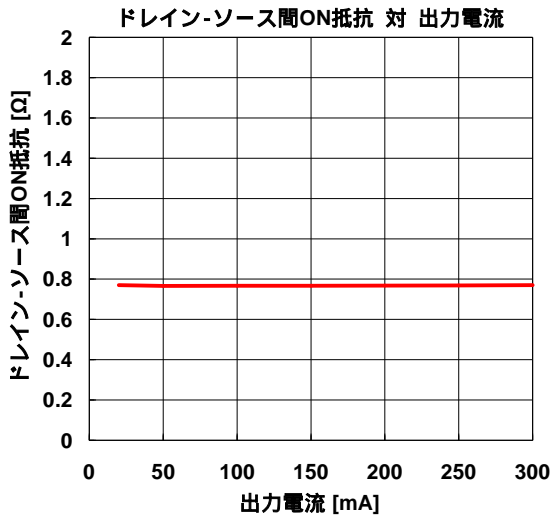


FLT 端子を他の電源等に接続する場合はプルアップ抵抗を挿入してください。

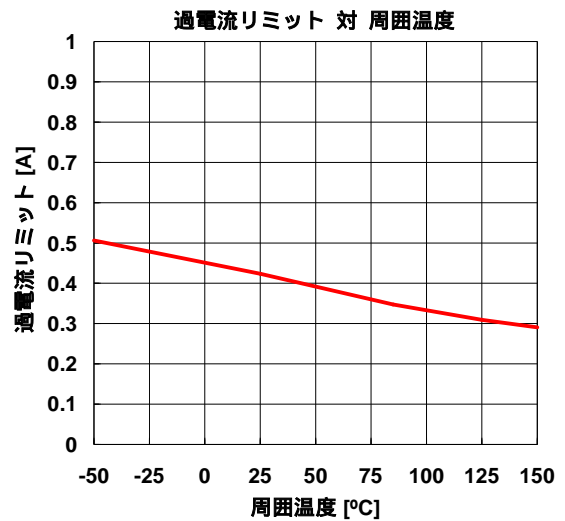
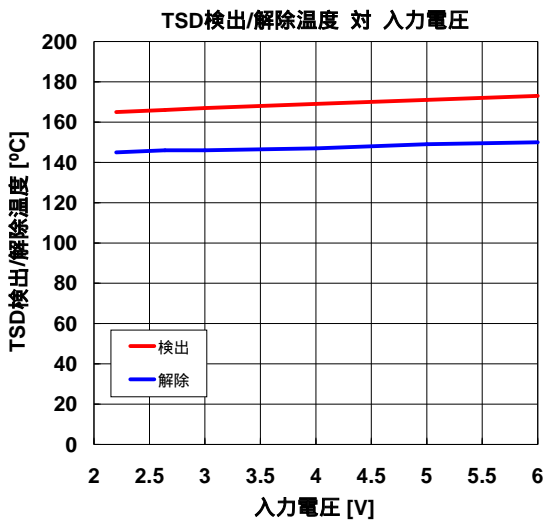
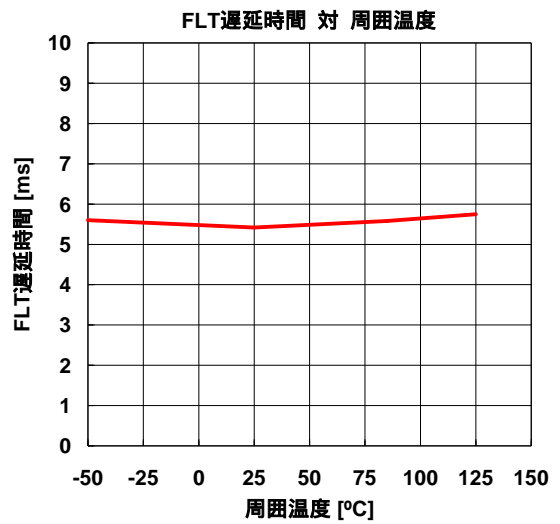
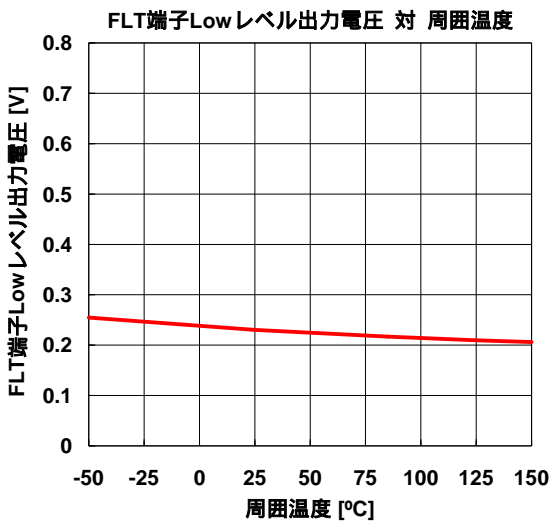
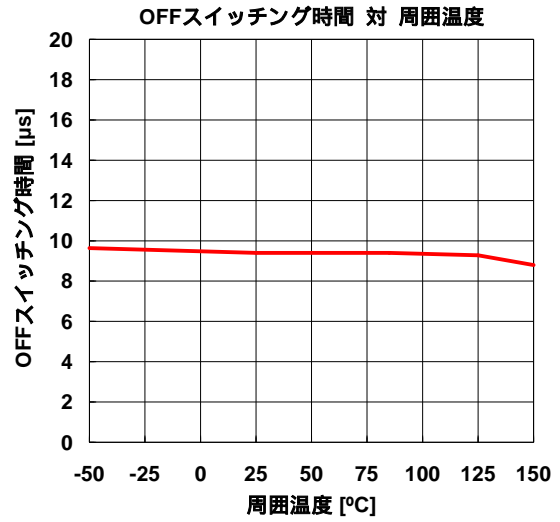
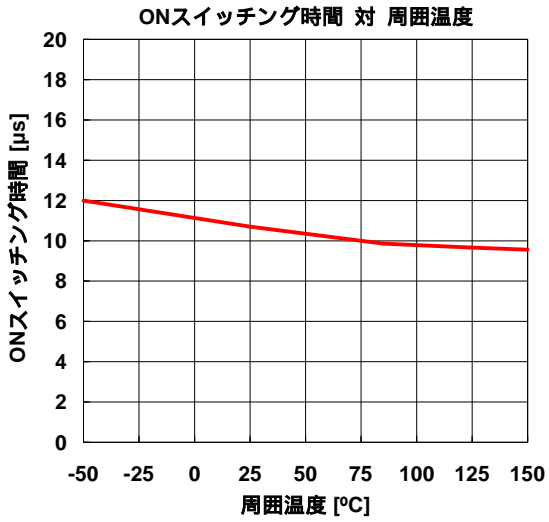
■ 特性例



■ 特性例



■ 特性例



■ ハイサイド/ローサイドスイッチ製品のアクティブクランプ耐量について

● アクティブクランプ耐量とは

ハイサイド/ローサイドスイッチの負荷にモーターやソレノイドなどの誘導性負荷(L 負荷)を使用するアプリケーションでは、IC が ON 状態から OFF 状態に移る際に、L 負荷に蓄えられたエネルギーによる逆起電力によって IC にダメージを与える可能性があります。

このダメージを緩和するために用いられるのがアクティブクランプ回路と呼ばれるものです。アクティブクランプ回路を用いることによって、L 負荷から IC を保護する事ができるエネルギーをアクティブクランプ耐量(E_{AS})と呼びます。

ハイサイド/ローサイドスイッチの負荷に誘導性負荷を使用する際は、このアクティブクランプ耐量を超えないように設計する必要があります。

● 外部の保護素子を用いない場合の IC の動作(図 1)

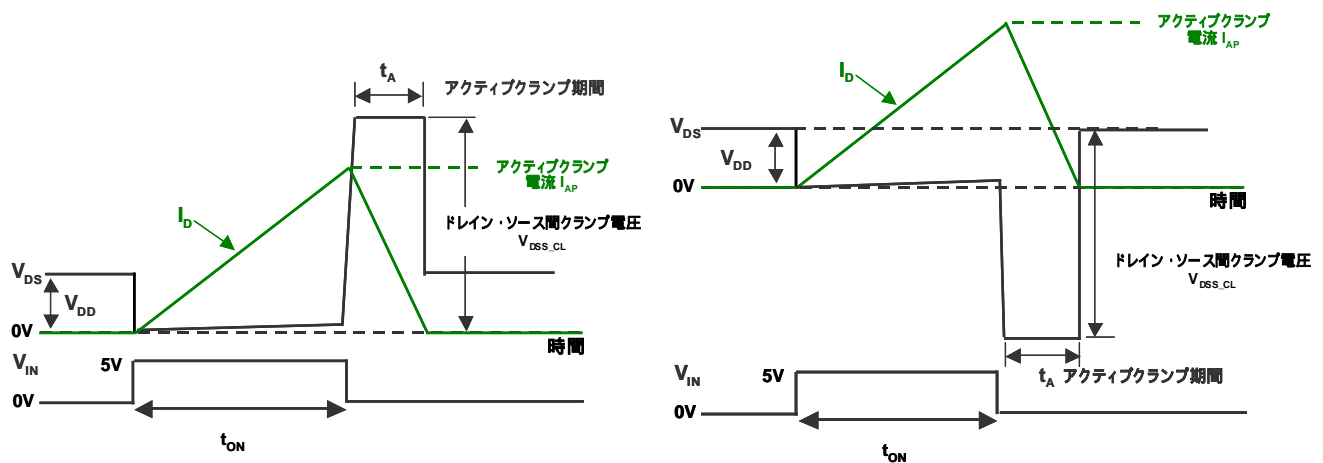


図 1. アクティブクランプ動作波形 (左: ローサイドスイッチ 右: ハイサイドスイッチ)

V_{IN} が ON するとドレイン電流(I_D)が徐々に増加します。このとき V_{IN} がオフになると、電流を流し続けようとする L 負荷の性質により、ドレイン・ソース間電圧 (V_{DS}) は急激に増加し、アクティブクランプ回路によって V_{DSS_CL} でクランプされます。また同時に、出力トランジスタのゲート電圧を調整してドレインに電流を流し、そのエネルギーを出力トランジスタで消費します。

このエネルギー E_{SW} は下式で表すことができます。

$$E_{SW} = \int_0^{t_A} V_{DS}(t) \cdot I_D(t) dt = \frac{1}{2} L I_{AP}^2 \cdot \frac{V_{DSS_CL}}{V_{DSS_CL} - V_{DD}}$$

この E_{SW} は IC 内で熱として消費されますが、 $V_{IN}=0V$ の時はサーマルシャットダウンが機能していないため、最悪の場合 IC が破壊に至ります。そのため、誘導性負荷を駆動する際は、上式の E_{SW} が E_{AS} を超えないように設計してください。

● アプリケーションヒント

L 負荷の逆起エネルギーから IC を保護する一番簡単な方法は、負荷に対して外部フライホイール(回生)ダイオードを追加することです(図 2)。

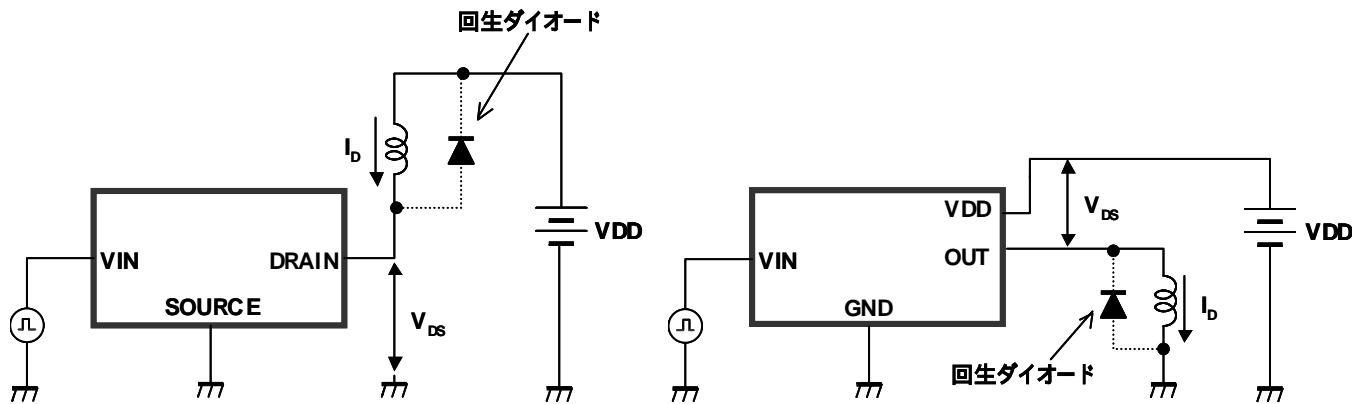


図 2 . 誘導性負荷駆動回路図 (左 : ローサイドスイッチ 右 : ハイサイドスイッチ)

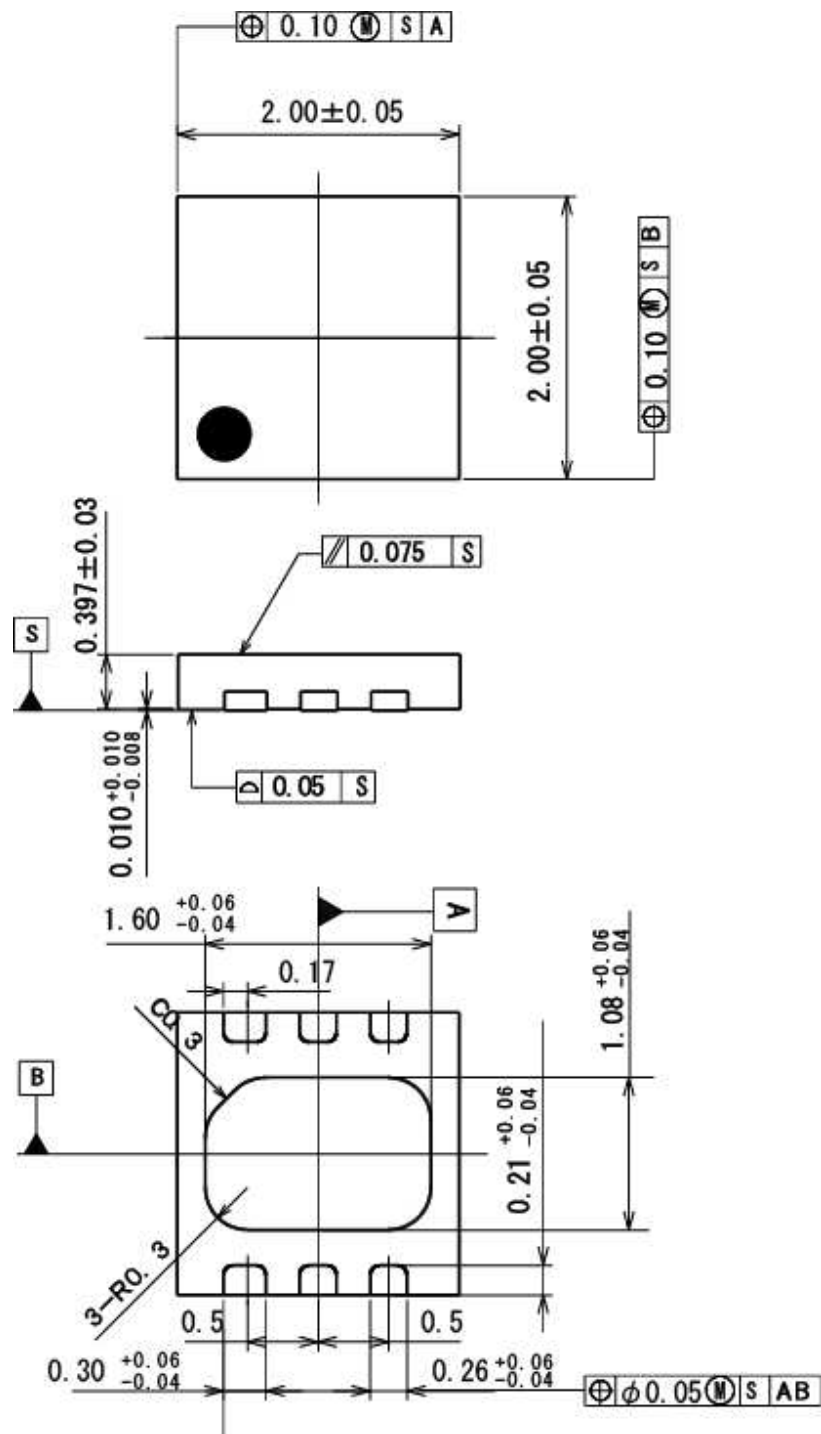
<注意事項>

このデータブックの掲載内容の正確さには万全を期しておりますが、掲載内容について何らかの法的な保証を行うものではありません。とくに応用回路については、製品の代表的な応用例を説明するためのものです。また、工業所有権その他の権利の実施権の許諾を伴うものではなく、第三者の権利を侵害しないことを保証するものではありません。

NJW4832

■パッケージ外形図

ESON6-H1



GD-N00602A-0

単位 : mm