

## 1 回路 小型ローサイドスイッチ

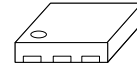
### ■ 概要

NJW4822 は、0.2A の電流を供給できる 1 回路のローサイドスイッチです。Nch MOS FET にアクティブクランプ、過電流、サーマルシャットダウンの保護回路機能を内蔵しています。FLT 論理は、アクティブハイ(A-ver)及びロー(B-ver)の 2 種類を用意しています。

3V 系のマイコンや DSP のロジック信号でも直接制御できるため、3V マイコン等の使用時にレベルシフタが不要です。

保護回路も充実しており、光電・圧力・流量センサ等の出力部の集積化に最適です。Pch 出力の NJW4832 とコンプリメンタリです。

### 外形

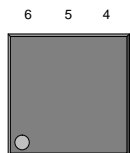


NJW4822KH1

### ■ 特長

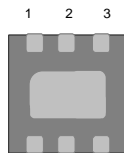
- ドレイン・ソース間電圧 43V
- ドレイン電流 0.2A
- 3V/5V 系ロジック電圧対応
- 低 ON 抵抗
  - 1.1Ω (typ.) ( $V_{IN}=5V$ )
  - 1.3Ω (typ.) ( $V_{IN}=3.3V$ )
- 低消費電流
  - 160μA (typ.) ( $V_{IN}=5V$ )
  - 135μA (typ.) ( $V_{IN}=3.3V$ )
- アクティブクランプ回路
- 過電流検出回路
- サーマルシャットダウン
- 外形 ESON6-H1

### ■ 端子配列



(Top View)

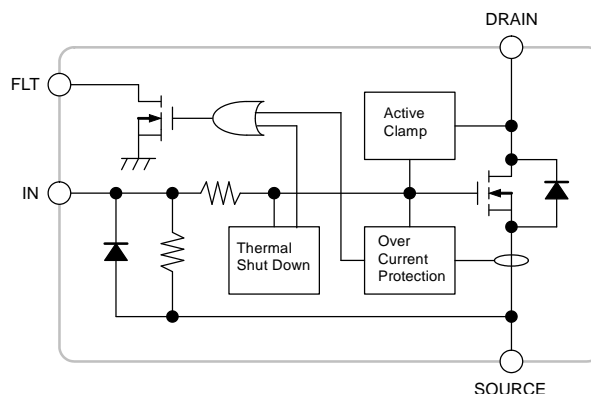
1. NC
2. NC
3. DRAIN
4. IN
5. SOURCE
6. FLT



(Bottom View)

Exposed PAD on backside connect to GND.

### ■ ブロック図



# NJW4822

## ■ 絶対最大定格

(Ta=25°C)

項目	記号	定格	単位	備考
ドレイン・ソース間電圧	$V_{DS}$	+43	V	DRAIN-SOURCE端子
入力電圧	$V_{IN}$	-0.3 to +6	V	IN-SOURCE端子
FLT端子電圧	$V_{FLT}$	-0.3 to +6	V	FLT-SOURCE端子
消費電力	$P_D$	445 (*1) 1135 (*2)	mW	-
アクティブクランプ耐量(単発)	$E_{AS}$	100	mJ	-
アクティブクランプ電流	$I_{AP}$	0.2	A	-
接合部温度範囲	$T_j$	-40 to +150	°C	-
動作温度範囲	$T_{opr}$	-40 to +125	°C	-
保存温度範囲	$T_{stg}$	-50 to +150	°C	-

(\*1): 基板実装時 101.5mm × 114.5 mm × 1.6mm(EIA/JEDEC 規格サイズ 2層 FR-4)且つ Exposed Pad 使用

(\*2): 基板実装時 101.5mm × 114.5 mm × 1.6mm(EIA/JEDEC 規格サイズ 4層 FR-4)且つ Exposed Pad 使用

(4層基板内箔 : 99.5x99.5mm、JEDEC 規格 JESD51-5 に基づき、基板にサーマルビアホールを適用)

## ■ 推奨動作条件

(Ta=25°C)

項目	記号	最小	標準	最大	単位	備考
ドレイン・ソース間電圧	$V_{DS}$	0	-	40	V	DRAIN-SOURCE 端子
ドレイン電流	$I_D$	0	-	0.2	A	DRAIN-SOURCE 端子
入力電圧	$V_{IN}$	0	-	5.5	V	IN-SOURCE端子
FLT 端子電圧	$V_{FLT}$	0	-	5.5	V	FLT-SOURCE端子

## ■ 製品バージョン

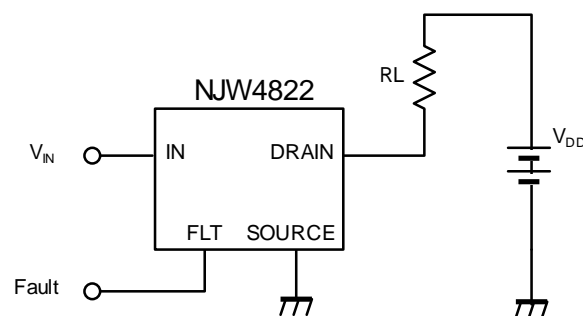
製品名	FLT 論理
NJW4822KH1-A	アクティブハイ
NJW4822KH1-B	アクティブロー

## ■ 電気的特性

(特記事項なき場合、 $V_{DS}=13V$ ,  $T_a=25^\circ C$ )

項目	記号	条件	最小	標準	最大	単位
ドレイン・ソース間 クランプ電圧	$V_{DSS\_CL}$	$V_{IN}=0V, I_D=1mA$	43	—	—	V
入力しきい値電圧	$V_{th}$	$V_{DS}=13V, I_D=10mA$	0.55	0.8	1.05	V
保護回路動作入力電圧範囲	$V_{IN\_opr}$		2.64	—	5.5	V
ドレイン遮断電流	$I_{DSS}$	$V_{IN}=0V, V_{DS}=40V$	—	—	1	$\mu A$
入力電流 1(定常動作時)	$I_{IN1}$	$V_{IN}=5V$	—	160	225	$\mu A$
入力電流 2(定常動作時)	$I_{IN2}$	$V_{IN}=3.3V$	—	135	195	$\mu A$
入力電流 3 (過電流リミット動作時)	$I_{IN3}$	$V_{IN}=5V, V_{DD}=13V$	—	260	345	$\mu A$
入力電流 4 (過電流リミット動作時)	$I_{IN4}$	$V_{IN}=3.3V, V_{DD}=13V$	—	175	240	$\mu A$
ドレイン・ソース間ON抵抗1	$R_{DS\_ON1}$	$V_{IN}=5V, I_D=0.2A$	—	1.1	1.45	$\Omega$
ドレイン・ソース間ON抵抗2	$R_{DS\_ON2}$	$V_{IN}=3.3V, I_D=0.2A$	—	1.2	1.6	$\Omega$
過電流リミット1	$I_{LIMIT1}$	$V_{IN}=5V, V_{DD}=13V$	0.2	0.45	0.85	A
過電流リミット2	$I_{LIMIT2}$	$V_{IN}=3.3V, V_{DD}=13V$	0.2	0.4	0.8	A
ONスイッチング時間1	$t_{ON1}$	$V_{IN}=0$ to $5V$ , $V_{DD}=13V, I_D=0.2A$	—	2	—	$\mu s$
ONスイッチング時間2	$t_{ON2}$	$V_{IN}=0$ to $3.3V$ , $V_{DD}=13V, I_D=0.2A$	—	4	—	$\mu s$
OFFスイッチング時間1	$t_{OFF1}$	$V_{IN}=5$ to $0V$ , $V_{DD}=13V, I_D=0.2A$	—	13	—	$\mu s$
OFFスイッチング時間2	$t_{OFF2}$	$V_{IN}=3.3$ to $0V$ , $V_{DD}=13V, I_D=0.2A$	—	8	—	$\mu s$
SOURCE端子-DRAIN端子間 電位差	$V_{PDSD}$	$V_{IN}=0V, I_{DR}=0.2A$	—	0.95	1.25	V
FLT端子Lowレベル出力電圧	$V_{LFLT}$	$I_{FLT}=500\mu A$	—	0.25	0.5	V
FLT端子OFF時リーク電流	$I_{OLEAKFLT}$	$V_{FLT}=5.5V$	—	—	1	$\mu A$
過電流検出時FLT遅延	$T_{dFLT}$	$I_D < I_{LIMIT} \rightarrow I_D \geq I_{LIMIT}$	—	0.85	—	ms
過電流解除時FLT遅延	$T_{dRFLT}$	$I_D \geq I_{LIMIT} \rightarrow I_D < I_{LIMIT}$	—	0.3	—	ms

## ■ 測定回路図



# NJW4822

## ■ 端子動作表

【Aバージョン：アクティブハイ】

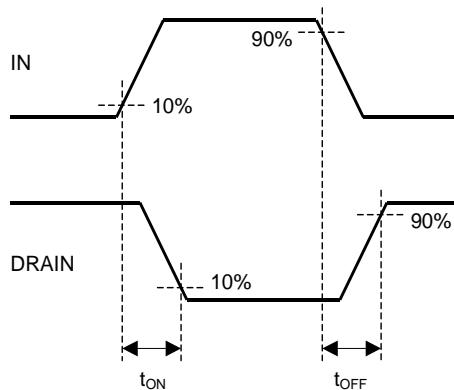
入力信号	動作状態	FLT 端子	出力状態
L	通常	H	OFF
H		L	ON
L	過電流 $I_{LIMIT}$	H	OFF
H		H	$I_{LIMIT}$
L	$T_j > 150^\circ\text{C}$	H	OFF
H		H	OFF

【Bバージョン：アクティブロー】

入力信号	動作状態	FLT 端子	出力状態
L	通常	H	OFF
H		H	ON
L	過電流 $I_{LIMIT}$	H	OFF
H		L	$I_{LIMIT}$
L	$T_j > 150^\circ\text{C}$	H	OFF
H		L	OFF

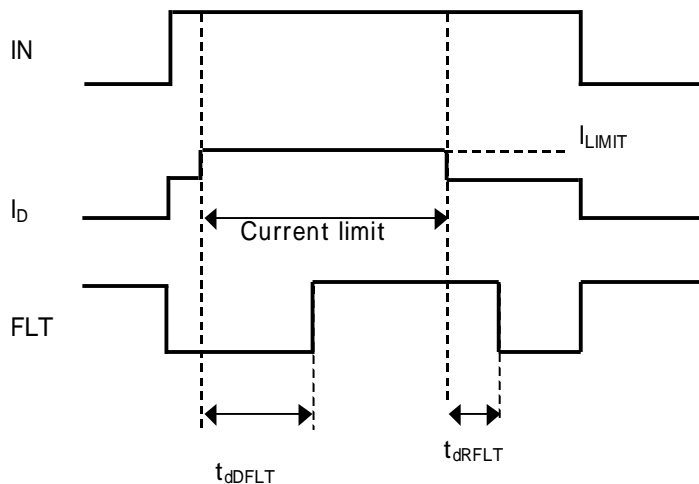
## ■ タイミングチャート

ON, OFF スイッチング時間 ( $V_{IN}=0$  to 5V,  $V_{DS}=13V$ ,  $I_D=0.2A$ )

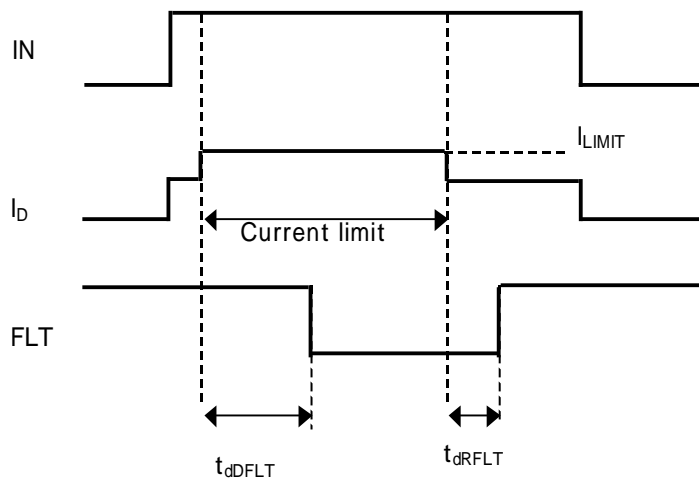


過電流検出時及び解除時 FLT 遅延時間( $V_{IN}=0$  to 5V, FLT=Pull-up)

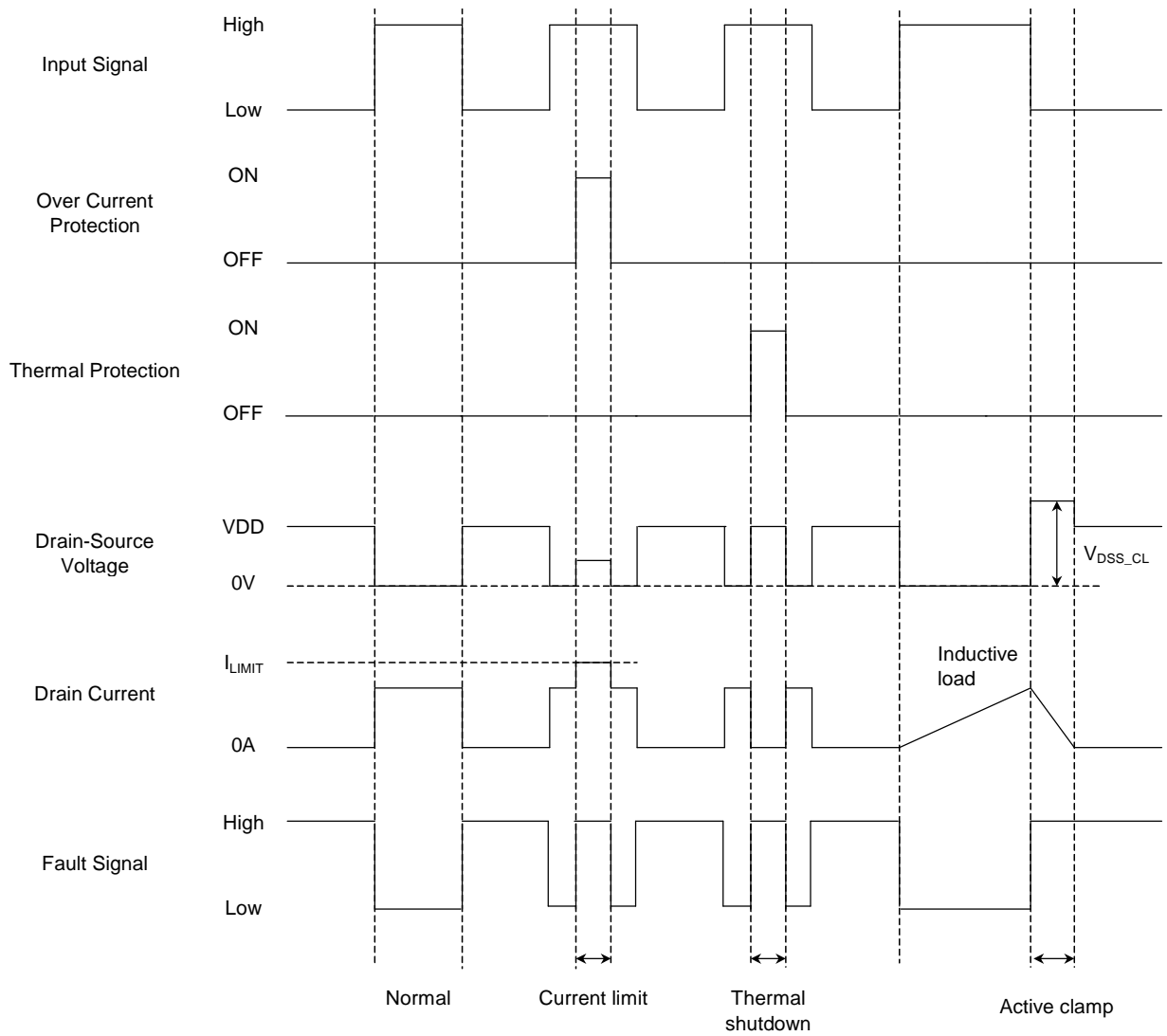
【A バージョン : アクティブハイ】



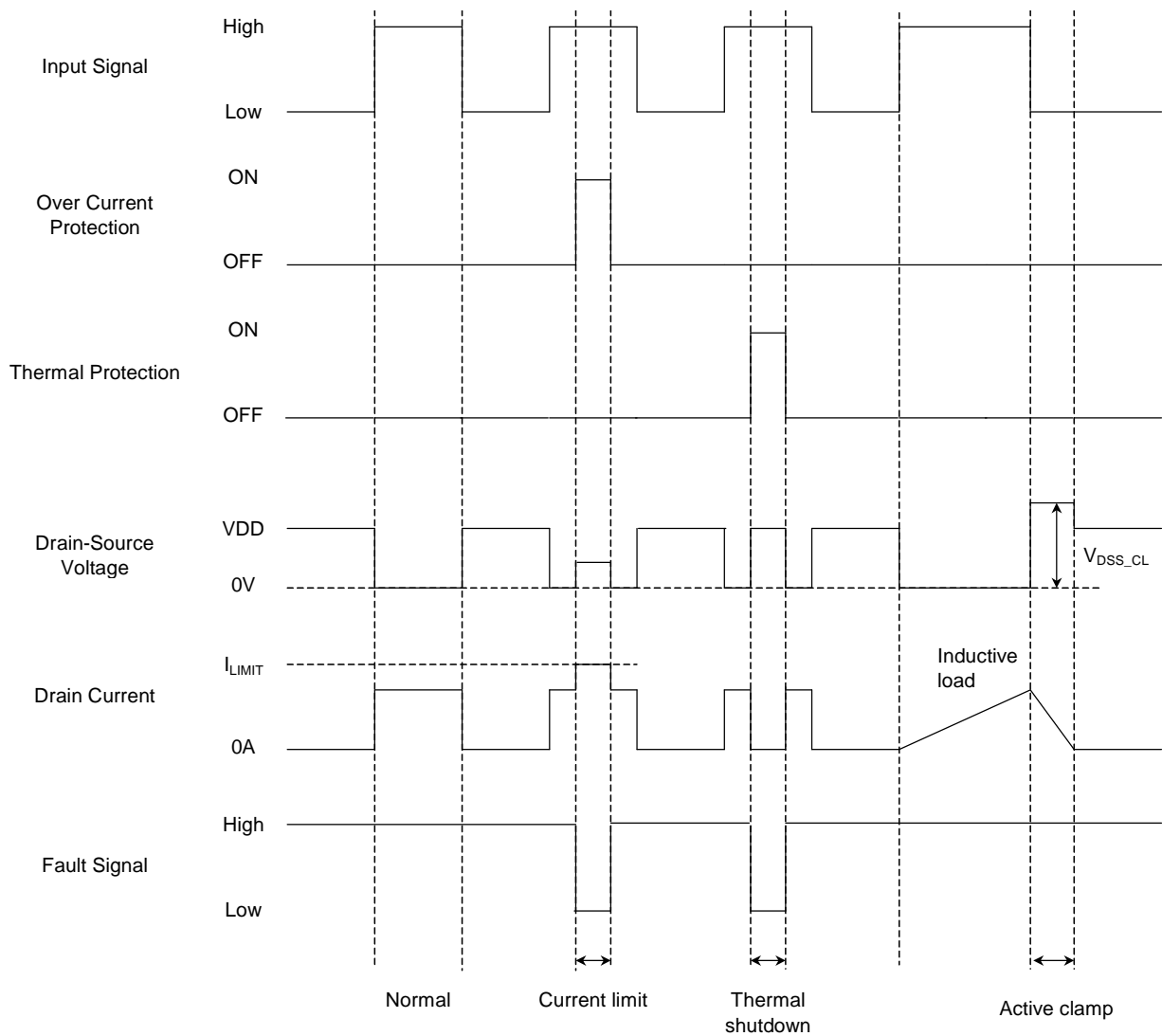
【B バージョン : アクティブロー】



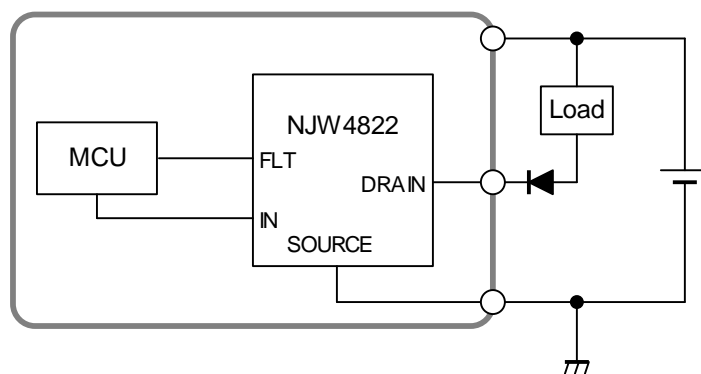
【Aバージョン：アクティブハイ】



## 【Bバージョン：アクティブロー】



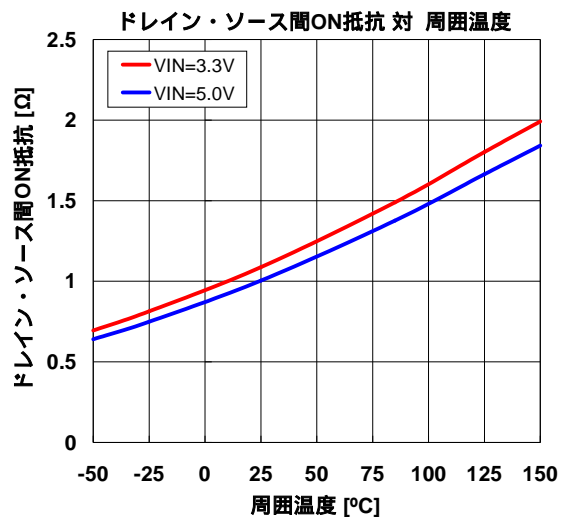
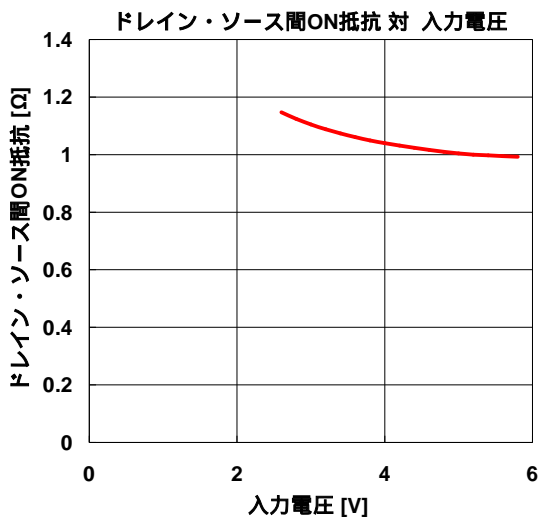
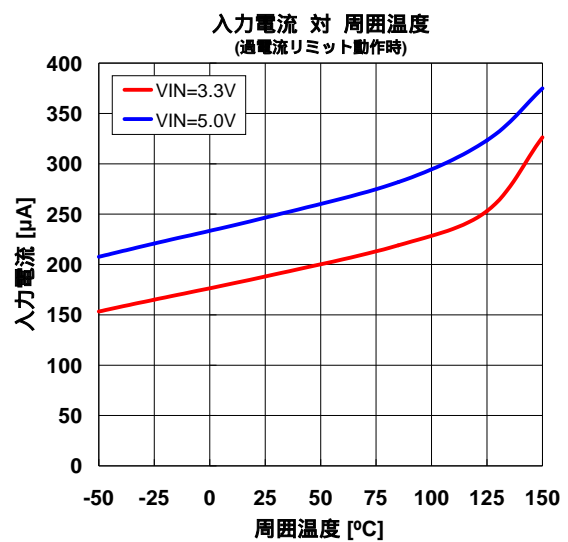
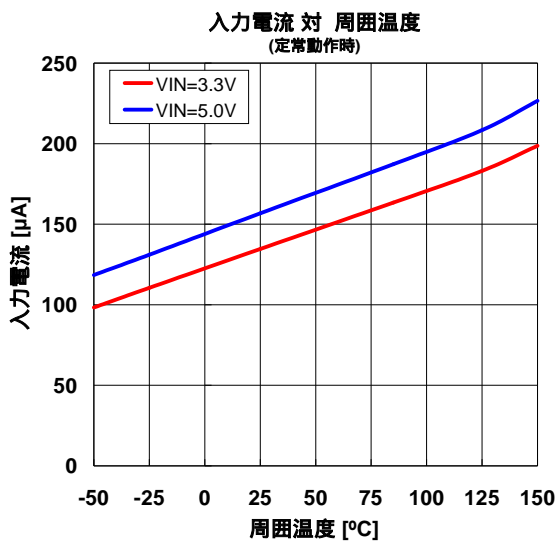
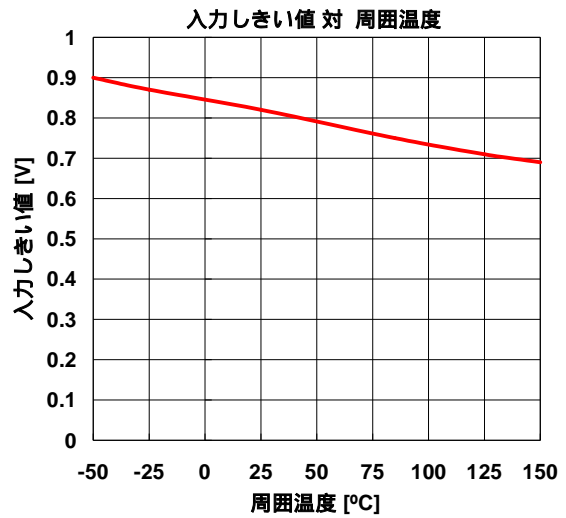
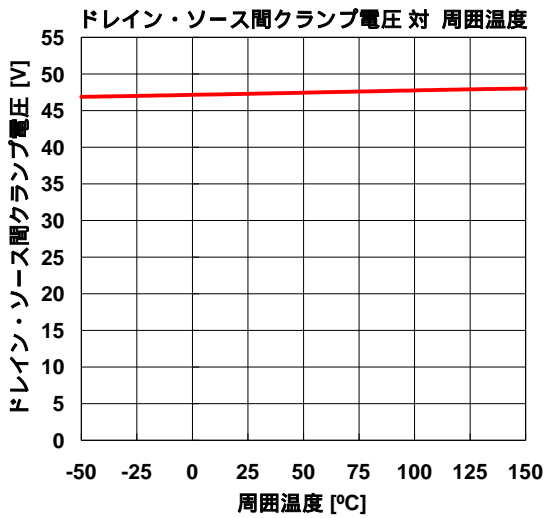
## ■ アプリケーション回路例



FLT 端子を他の電源等に接続する場合はプルアップ抵抗を挿入してください。

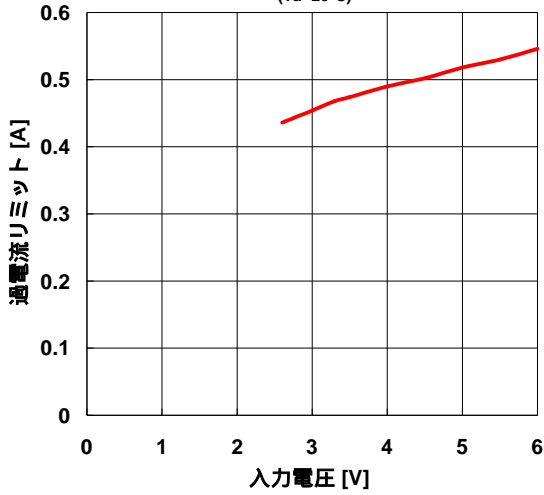


## ■ 特性例

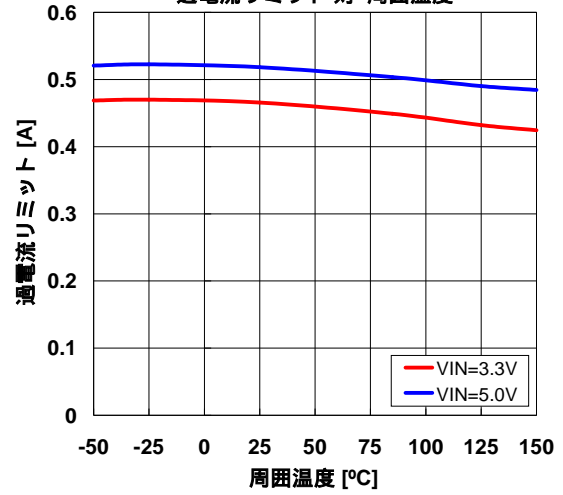


## ■ 特性例

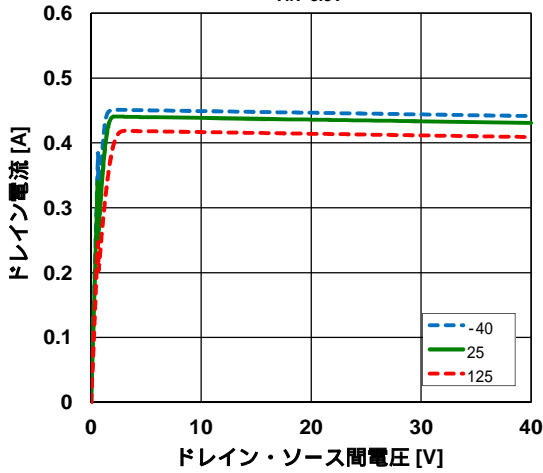
過電流リミット 対 入力電圧  
(Ta=25°C)



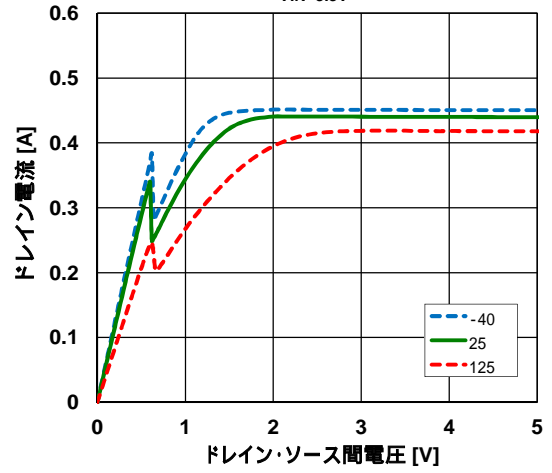
過電流リミット 対 周囲温度



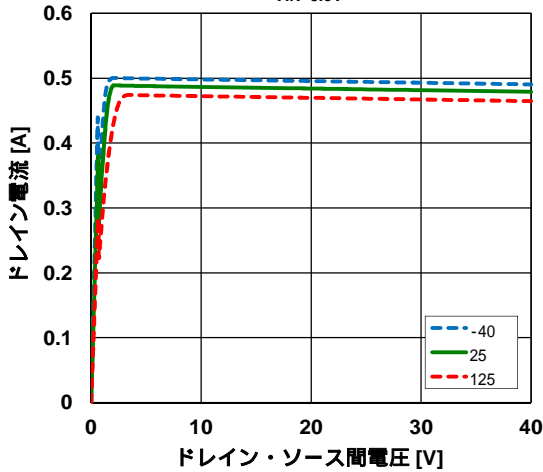
ドレイン電流 対 ドレイン・ソース間電圧  
VIN=3.3V



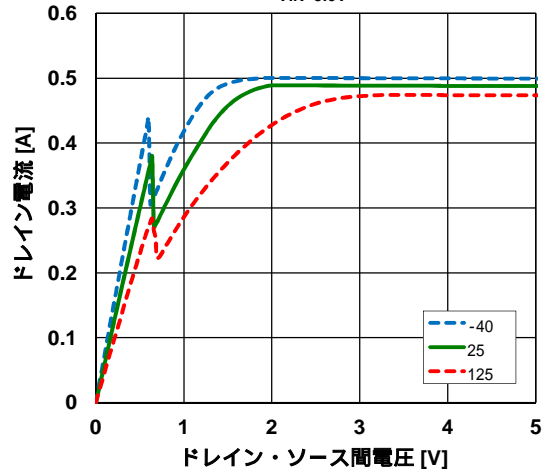
ドレイン電流 対 ドレイン・ソース間電圧(拡大)  
VIN=3.3V



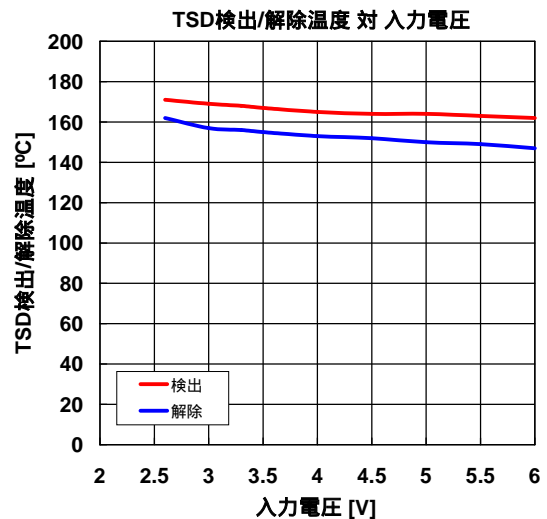
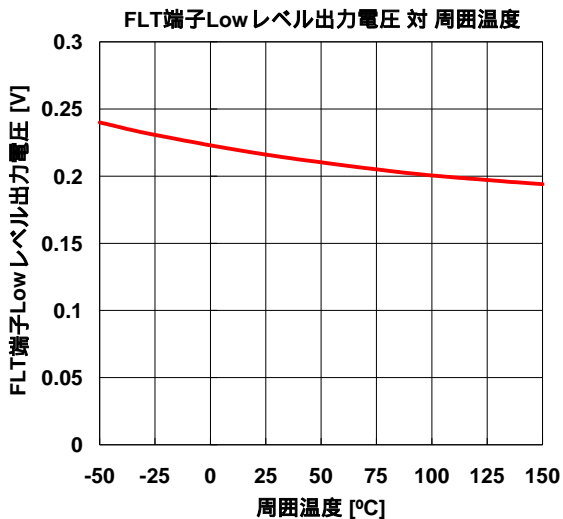
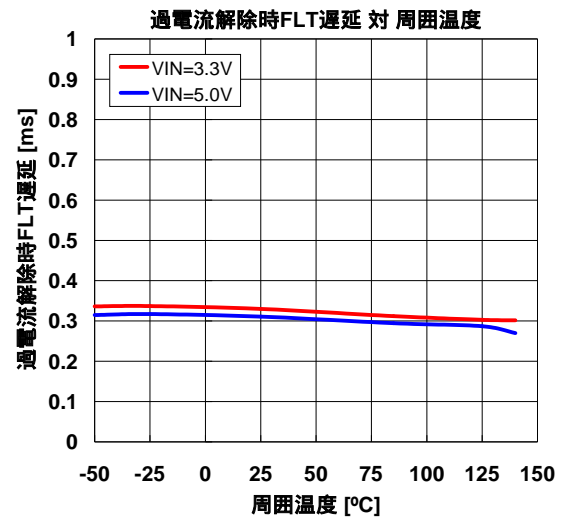
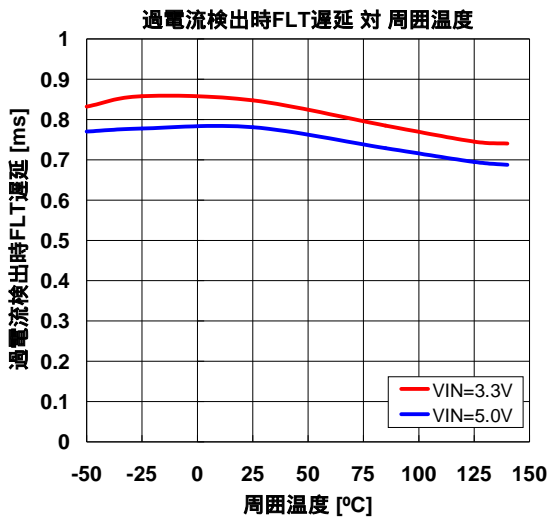
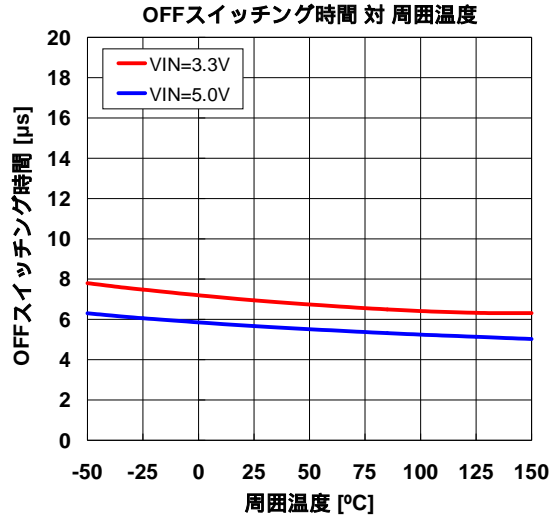
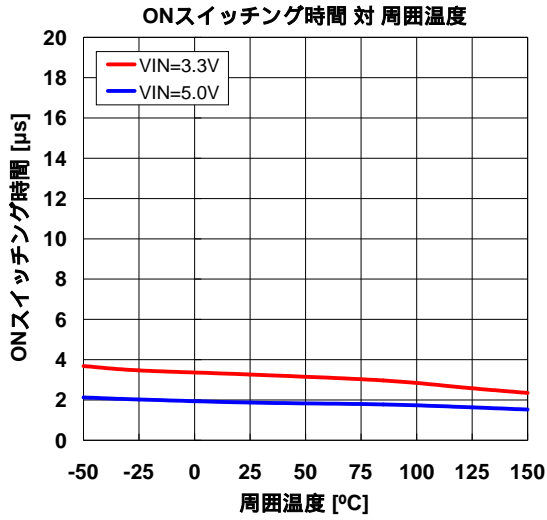
ドレイン電流 対 ドレイン・ソース間電圧  
VIN=5.0V



ドレイン電流 対 ドレイン・ソース間電圧(拡大)  
VIN=5.0V



## ■ 特性例



### ■ ハイサイド/ローサイドスイッチ製品のアクティブクランプ耐量について

#### ● アクティブクランプ耐量とは

ハイサイド/ローサイドスイッチの負荷にモーターやソレノイドなどの誘導性負荷(L 負荷)を使用するアプリケーションでは、IC が ON 状態から OFF 状態に遷移する際に、L 負荷に蓄えられたエネルギーによる逆起電力によって IC にダメージを与える可能性があります。

このダメージを緩和するために用いられるのがアクティブクランプ回路と呼ばれるものです。アクティブクランプ回路を用いることによって、L 負荷から IC を保護する事ができるエネルギーをアクティブクランプ耐量( $E_{AS}$ )と呼びます。

ハイサイド/ローサイドスイッチの負荷に誘導性負荷を使用する際は、このアクティブクランプ耐量を超えないように設計する必要があります。

#### ● 外部の保護素子を用いない場合の IC の動作(図 1)

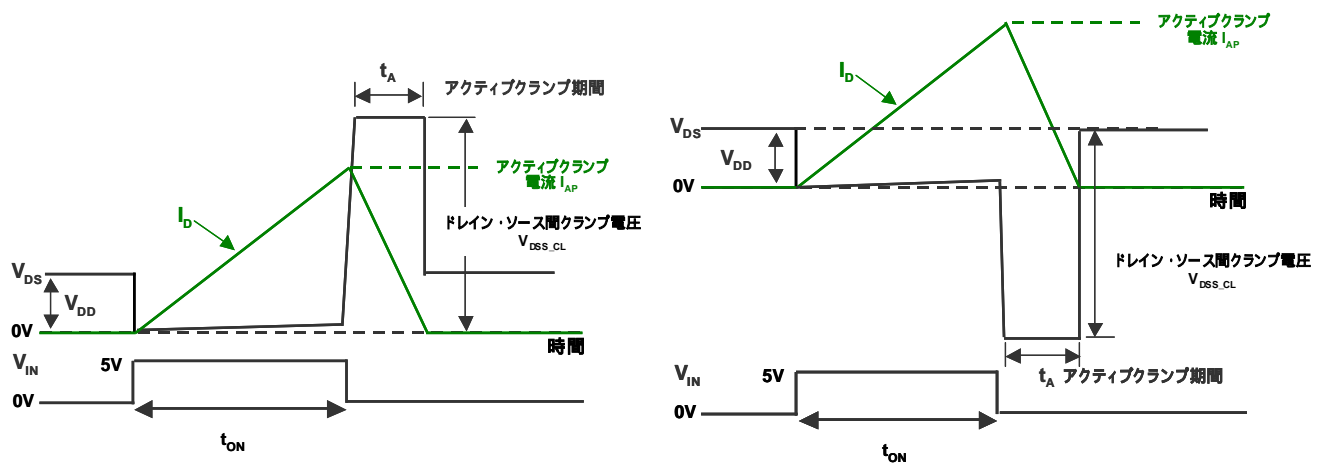


図 1. アクティブクランプ動作波形 (左: ローサイドスイッチ 右: ハイサイドスイッチ)

$V_{IN}$  が ON するとドレイン電流( $I_D$ )が徐々に増加します。このとき  $V_{IN}$  がオフになると、電流を流し続けようとする L 負荷の性質により、ドレイン・ソース間電圧 ( $V_{DS}$ ) は急激に増加し、アクティブクランプ回路によって  $V_{DSS\_CL}$  でクランプされます。また同時に、出力トランジスタのゲート電圧を調整してドレインに電流を流し、そのエネルギーを出力トランジスタで消費します。

このエネルギー $E_{SW}$  は下式で表すことができます。

$$E_{SW} = \int_0^{t_A} V_{DS}(t) \cdot I_D(t) dt = \frac{1}{2} L I_{AP}^2 \cdot \frac{V_{DSS\_CL}}{V_{DSS\_CL} - V_{DD}}$$

この $E_{SW}$  は IC 内で熱として消費されますが、 $V_{IN}=0V$  の時はサーマルシャットダウンが機能していないため、最悪の場合 IC が破壊に至ります。そのため、誘導性負荷を駆動する際は、上式の  $E_{SW}$  が  $E_{AS}$  を超えないように設計してください。

● アプリケーションヒント

L 負荷の逆起エネルギーから IC を保護する一番簡単な方法は、負荷に対して外部フライホイール(回生)ダイオードを追加することです(図2)。

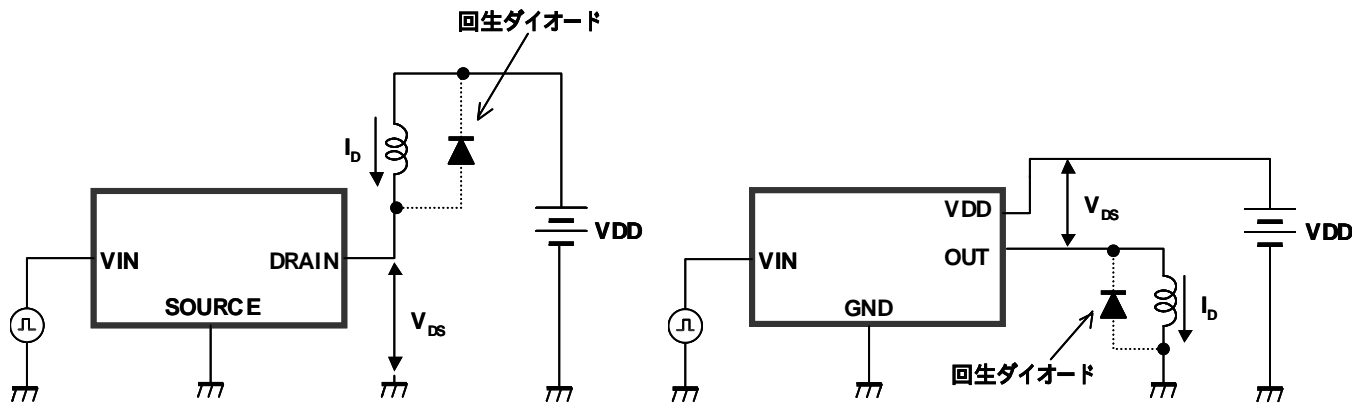


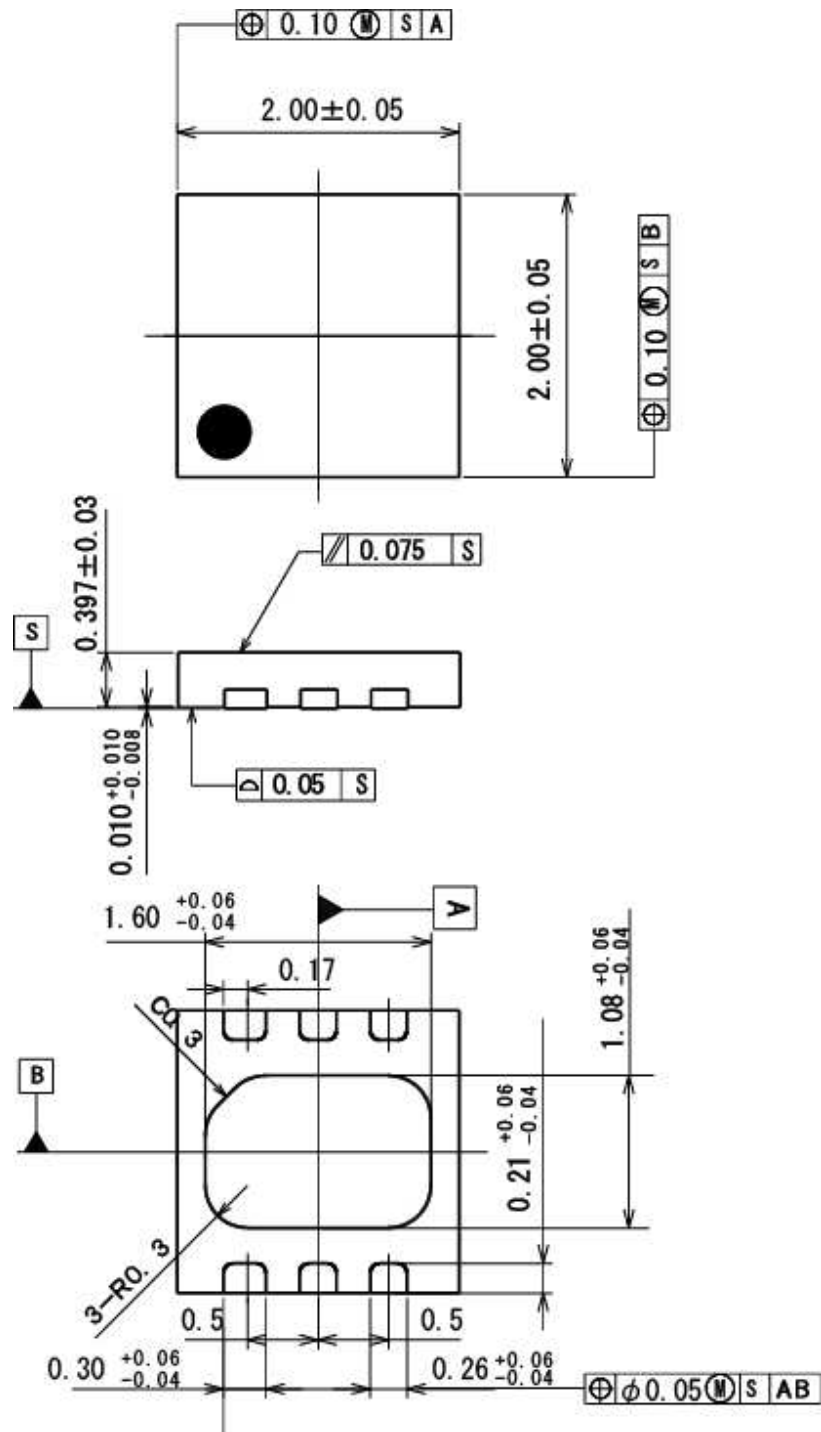
図2. 誘導性負荷駆動回路図 (左: ローサイドスイッチ 右: ハイサイドスイッチ)

<注意事項>  
このデータブックの掲載内容の正確さには万全を期しておりますが、掲載内容について何らかの法的な保証を行うものではありません。とくに応用回路については、製品の代表的な応用例を説明するためのものです。また、工業所有権その他の権利の実施権の許諾を伴うものではなく、第三者の権利を侵害しないことを保証するものではありません。

# NJW4822

## ■ パッケージ外形図

### ESON6-H1



GD-N00602A-0

単位 : mm