

## 昇圧スイッチング電源内蔵 デュアル・Hブリッジドライバ IC

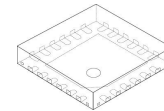
### ■概要

NJW4814 は、昇圧用スイッチングレギュレータを内蔵したデュアル・HブリッジドライバICです。Li-ion バッテリーや5V 電源からの昇圧を行い、2つのHブリッジドライバによりピエゾモータやピエゾスピーカーを駆動することができます。

昇圧スイッチングレギュレータには、48 ms (typ.)のソフトスタート機能を内蔵し、電源投入時の突入電流を制限します。

デュアル・Hブリッジドライバは、ch間で独立した信号入力に対応し、マイコンからの制御性を向上しています。入力周波数は300kHz まで対応し、異常時には FAULT 信号を出力することが可能です。

### ■外形



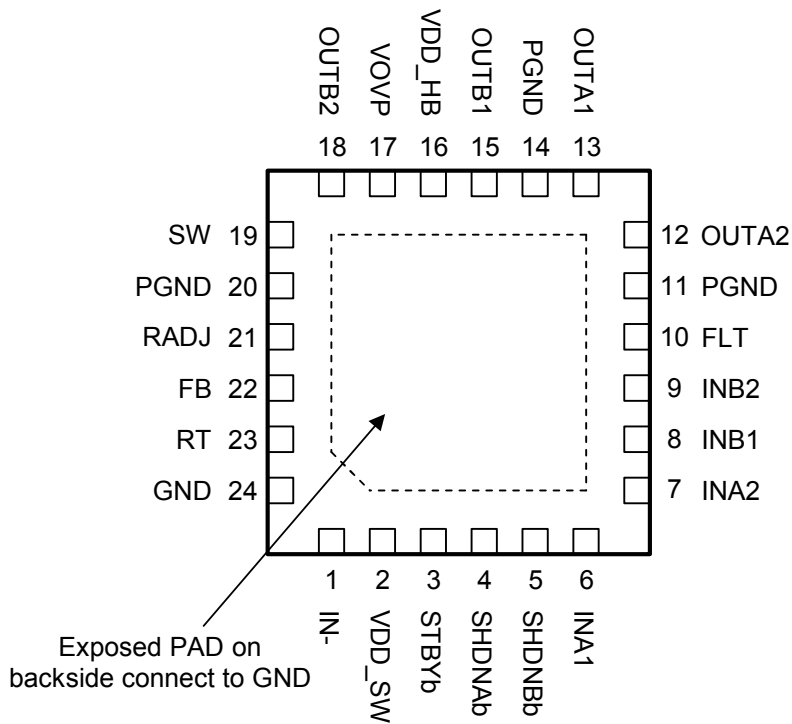
NJW4814MLE

### ■特徴

●昇圧スイッチングレギュレータ部	出力スイッチ電圧	40V max.	
	スイッチング電流	1.5A min.	
	PWM 制御方式		
	動作電圧範囲	2.7~5.5V	
	発振周波数	380k~1MHz	
	ソフトスタート機能	48 ms typ.	
	過電流保護機能		
	過電圧保護機能		
	●Hブリッジドライバ部		
		Hブリッジを2ch 搭載	
	独立した信号入力		
	過電流検出電流	±300mA typ.	
	動作電圧範囲	7.0~35V	
	スイッチング周波数	300kHz max.	
	出力シャットダウン機能		
	FAULT 信号出力機能		
●低電圧誤動作防止回路			
●過熱保護機能			
●スタンバイ機能			
●外形	NJW4814MLE	: EQFN24-LE	

# NJW4814

## ■端子配列



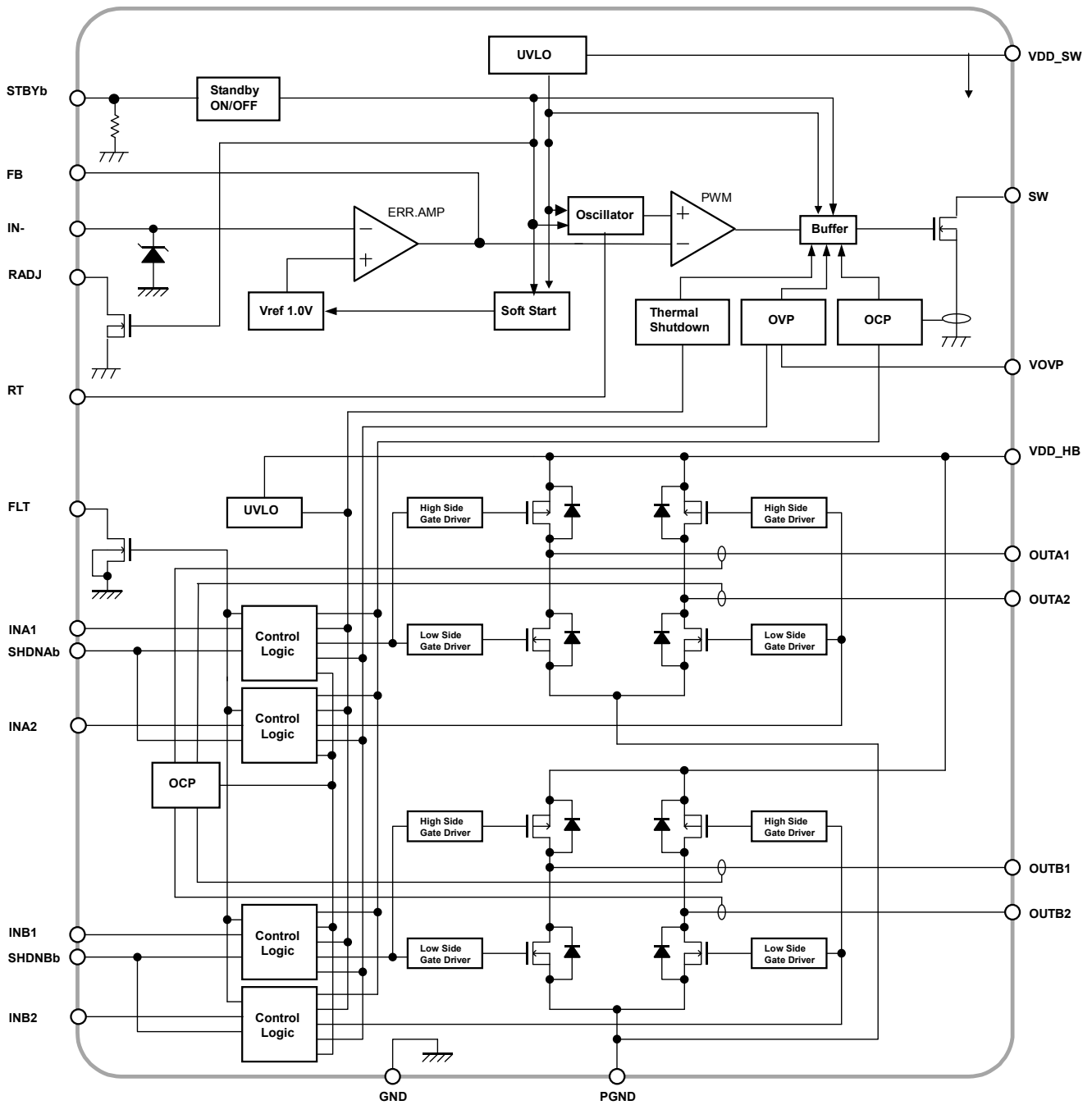
## ピン配置

- |           |            |
|-----------|------------|
| 1. IN-    | 13. OUTA1  |
| 2. VDD_SW | 14. PGND   |
| 3. STBYb  | 15. OUTB1  |
| 4. SHDNAb | 16. VDD_HB |
| 5. SHDNBb | 17. VOVP   |
| 6. INA1   | 18. OUTB2  |
| 7. INA2   | 19. SW     |
| 8. INB1   | 20. PGND   |
| 9. INB2   | 21. RADJ   |
| 10. FLT   | 22. FB     |
| 11. PGND  | 23. RT     |
| 12. OUTA2 | 24. GND    |

<Top View>

**NJW4814MLE**

## ■ ブロック図



# NJW4814

## ■絶対最大定格 (Ta=25°C)

項目	記号	定格	単位
昇圧 SW.REG 部			
電源電圧	$V_{DD\_SW}$	-0.3~+6	V
SW 端子電圧	$V_{SW}$	-0.3~+40	V
RADJ 端子電圧	$V_{RADJ}$	-0.3~+6 (*1)	V
IN-端子電圧	$V_{IN-}$	-0.3~+6 (*1)	V
STBYb 端子電圧	$V_{STBYb}$	-0.3~+6 (*1)	V
VOVP 端子電圧 (*2)	$V_{OVP}$	-0.3~+40	V
Hブリッジドライバ部			
電源電圧	$V_{DD\_HB}$	-0.3~+40	V
SHDNAb, SHDNBb 端子電圧	$V_{SHDNAb}$ $V_{SHDNBb}$	-0.3~+6 (*1)	V
INA1, INA2, INB1, INB2 端子電圧	$V_{INA1}, V_{INA2}$ $V_{INB1}, V_{INB2}$	-0.3~+6 (*1)	V
総合			
FLT 端子電圧	$V_{FLT}$	-0.3~+6	V
消費電力	$P_D$	910 (*3) 2,100 (*4)	mW
接合部温度範囲	$T_j$	-40~+150	°C
動作温度範囲	$T_{opr}$	-40~+85	°C
保存温度範囲	$T_{stg}$	-40~+150	°C

(\*1): 電源電圧が6V以下の時は電源電圧と等しくなります

(\*2): VOVP 端子と VDD\_HB 端子は、必ずショートしてご使用ください。

(\*3): 基板実装時 101.5×114.5×1.6mm (2層 FR-4)で EIA/JEDEC 規格サイズ、且つ Exposed Pad 使用

(\*4): 基板実装時 101.5×114.5×1.6mm (4層 FR-4)で EIA/JEDEC 規格サイズ、且つ Exposed Pad 使用  
(4層基板内径: 99.5×99.5mm、JEDEC 規格 JESD51-5 に基づき、基板にサーマルビアホールを適用)

## ■推奨動作条件

項目	記号	最小	標準	最大	単位
昇圧 SW.REG 部					
動作電源電圧範囲	$V_{DD\_SW}$	2.7	—	5.5	V
STBYb 端子電圧	$V_{STBYb}$	0	—	$V_{DD\_SW}$	V
タイミング抵抗	$R_T$	68	100	200	kΩ
発振周波数	$f_{OSC}$	380	700	1,000	KHz
Hブリッジドライバ部					
動作電源電圧範囲	$V_{DD\_HB}$	7	—	35	V
出力スイッチ直流電流	$I_{OM}$	0	20	—	mA
SHDNAb, SHDNBb 端子電圧	$V_{SHDNAb}$ $V_{SHDNBb}$	0	—	$V_{DD\_SW}$	V
IN1A, IN1B, IN2A, IN2B 端子電圧	$V_{INA1}, V_{INA2}$ $V_{INB1}, V_{INB2}$	0	—	$V_{DD\_SW}$	V
FLT 端子電圧	$V_{FLT}$	0	—	5.5	V

## ■電気的特性

昇圧 SW.REG.部 ( $V_{DD\_SW}=V_{STBYb}=3.7V$ ,  $R_T=100k\Omega$ ,  $T_a=25^\circ C$ )

項 目	記 号	条 件	最小	標準	最大	単位
<b>低電圧誤動作防止回路部</b>						
UVLO 解除電圧	$V_{RUVLO\_SW}$		2.1	2.4	2.7	V
UVLO 動作電圧	$V_{DUVLO\_SW}$		2.0	2.2	2.5	V
UVLO ヒステリシス電圧幅	$\Delta V_{UVLO\_SW}$	$V_{RUVLO\_SW} - V_{DUVLO\_SW}$	-	0.2	-	V
<b>ソフトスタート部</b>						
ソフトスタート時間	$T_{SS}$	$V_B=0.95V$	34	48	60	ms
<b>発振器部</b>						
発振周波数	$f_{OSC}$	$R_T=100k\Omega$	630	700	770	kHz
周波数電源電圧変動	$f_{DV}$	$V_{DD\_SW}=3.0V\sim 5.5V$	-	1	-	%
周波数温度変動	$f_{DT}$	$T_a=-40^\circ C\sim +85^\circ C$	-	3	-	%
<b>誤差増幅器部</b>						
基準電圧	$V_B$	Short IN- and FB, Measuring IN- Pin	-1.0%	1.00	+1.0%	V
入力バイアス電流	$I_B$	$V_B=1.0V$	-0.1	-	+0.1	$\mu A$
IN-端子 クランプ電圧	$V_{CLIN-}$	$V_{STBYb}=0V$ , $V_{DD\_SW}=5.5V$ , $I_{CLIN-}=10\mu A$	4.8	5.2	5.6	V
RADJ 端子 FET ON 抵抗	$R_{ON\_RADJ}$	$I_{RADJ}=10mA$	-	6	12	$\Omega$
RADJ 端子 FET リーク電流	$I_{LEAK\_RADJ}$	$V_{STBYb}=0V$ , $V_{RADJ}=3.3V$	-	-	1	$\mu A$
<b>PWM 比較器部</b>						
最大デューティサイクル	$M_{AX}D_{UTY}$	$V_{IN-}=0.9V$	90	93	98	%
<b>出力部</b>						
スイッチング FET ON 抵抗	$R_{ON\_SW}$	$I_{SW}=100mA$	-	0.6	1.2	$\Omega$
スイッチング電流制限	$I_{LMT\_SW}$		1.5	2	-	A
スイッチング FET リーク電流	$I_{LEAK\_SW}$	$V_{STBYb}=0V$ , $V_{SW}=40V$	-	-	1	$\mu A$
<b>過電圧保護回路部</b>						
OVP 動作電圧	$V_{DOVP}$		36	38	40	V
OVP 解除電圧	$V_{ROVP}$		31	33	35	V
OVP ヒステリシス電圧幅	$\Delta V_{OVP}$	$V_{DOVP} - V_{ROVP}$	-	5	-	V
OVP 端子入力電流 1	$I_{OVP1}$	$V_{OVP}=V_{DD\_HB}=35V$ , OVP 解除時	-	60	120	$\mu A$
OVP 端子入力電流 2	$I_{OVP2}$	$V_{OVP}=V_{DD\_HB}=40V$ , OVP 動作時	1,200	2,400	4,000	$\mu A$
OVP 端子リーク電流	$I_{OVP\_LEAK}$	$V_{STBYb}=0V$ , $V_{OVP}=V_{DD\_HB}=40V$	-	-	1	$\mu A$

# NJW4814

## ■電気的特性

Hブリッジドライバ部

( $V_{DD\_SW}=V_{STBYb}=V_{SHDNAb}=V_{SHDNBb}=3.7V$ ,  $V_{DD\_HB}=25V$ ,  $R_T=100k\Omega$ ,  $T_a=25^\circ C$ )

INA1, INA2, INB1, INB2 端子、OUTA1, OUTA2, OUTB1, OUTB2 端子、SHDNAb, SHDNBb 端子共通

項目	記号	条件	最小	標準	最大	単位
低電圧誤動作防止(UVLO) 回路						
UVLO 解除電圧	$V_{RUVLO\_HB}$		5.6	6.2	6.8	V
UVLO 動作電圧	$V_{DUVLO\_HB}$		5.0	5.6	6.2	V
UVLO ヒステリシス電圧幅	$\Delta V_{UVLO\_HB}$	$V_{RUVLO\_HB} - V_{DUVLO\_HB}$	-	0.6	-	V

### 入力部

IN 端子 High 電圧	$V_{IHIN}$		1.0	-	$V_{DD\_SW}$	V
IN 端子 Low 電圧	$V_{ILIN}$		0	-	0.4	V
IN 端子 流入電流	$I_{IIN}$	$V_{IN} = 3.3V$	-	-	1	$\mu A$
SHDNb 端子 High 電圧 (動作モード)	$V_{IHSHDNb}$		1.0	-	$V_{DD\_SW}$	V
SHDNb 端子 Low 電圧 (停止モード)	$V_{ILSHDNb}$		0	-	0.4	V
SHDNb 端子 プルダウン抵抗	$R_{PDSHDNb}$	$V_{SHDNb}=3.3V$	210	300	390	$k\Omega$

### 出力部

ハイサイド SW ON 抵抗	$R_{DSH}$	$I_{OSOURCE}=20mA$	4.0	6.0	8.0	$\Omega$
ローサイド SW ON 抵抗	$R_{DSL}$	$I_{OSINK}=20mA$	4.0	6.0	8.0	$\Omega$
ハイサイド過電流検出電流	$I_{DCTH}$	High-Side	200	300	400	mA
ローサイド過電流検出電流	$I_{DCTL}$	Low-Side	200	300	400	mA
出力立ち上がり時間	$t_r$	$V_{IN}=0$ to 3.3V	-	400	-	ns
出力立ち下がり時間	$t_f$	$V_{IN}=0$ to 3.3V	-	340	-	ns
立ち上がりデッドタイム	$D_r$	$V_{IN}=0$ to 3.3V	-	200	-	ns
立ち下がりデッドタイム	$D_f$	$V_{IN}=0$ to 3.3V	-	180	-	ns
立ち上がり遅延時間	$t_{d\_ON}$	$V_{IN}=0$ to 3.3V	-	310	-	ns
立ち下がり遅延時間	$t_{d\_OFF}$	$V_{IN}=0$ to 3.3V	-	270	-	ns
入力周波数	$f_{IN}$		-	-	300	kHz
ハイサイド SW OFF 時リーク電流	$I_{OLEAKOUTH}$	$V_{STBYb}=V_{SHDNb}=0V$ , $V_{OUT}=0V$	-	-	1	$\mu A$
ローサイド SW OFF 時リーク電流	$I_{OLEAKOUTL}$	$V_{STBYb}=V_{SHDNb}=0V$ , $V_{OUT}=25V$	-	-	1	$\mu A$
OUT 端子-VDD 端子間電位差	$V_{PDOV}$	$V_{STBYb}=V_{SHDNb}=0V$ , $I_{ORH}=20mA$	-	0.7	1.0	V
GND 端子-OUT 端子間電位差	$V_{PDGO}$	$V_{STBYb}=V_{SHDNb}=0V$ , $I_{ORL}=20mA$	-	0.7	1.0	V

■電気的特性

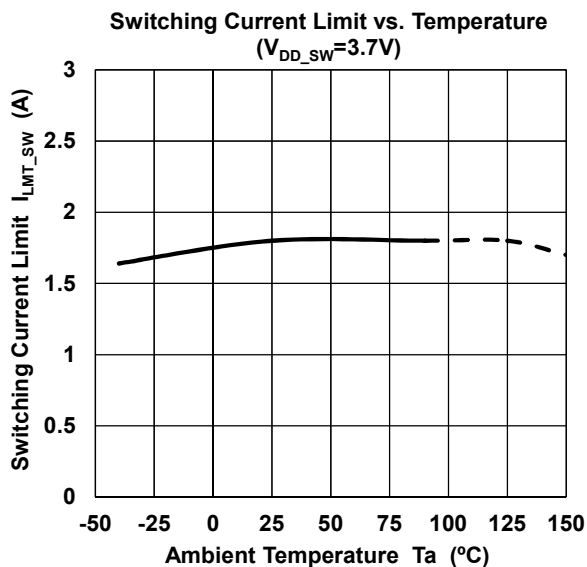
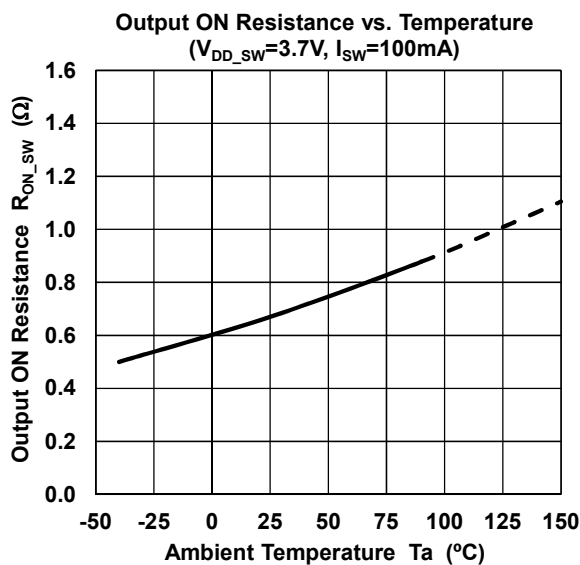
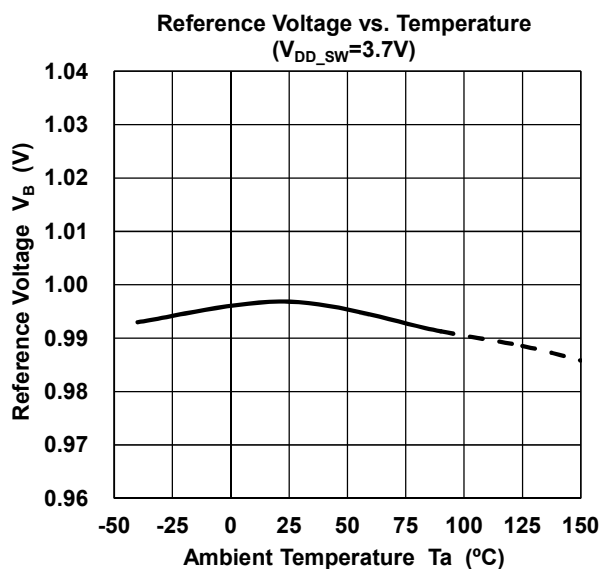
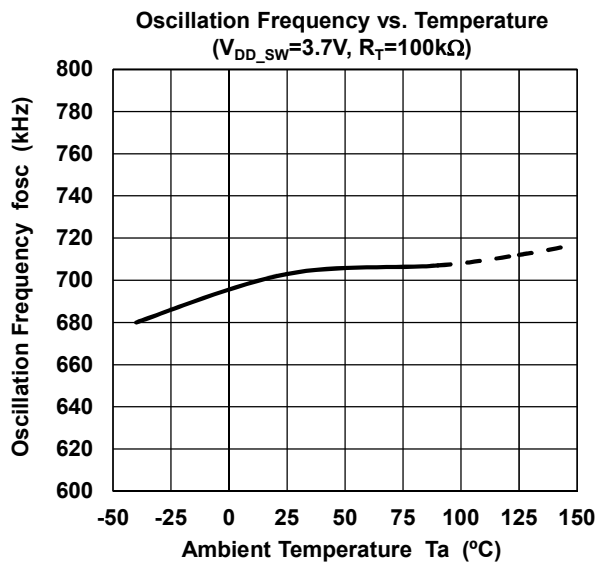
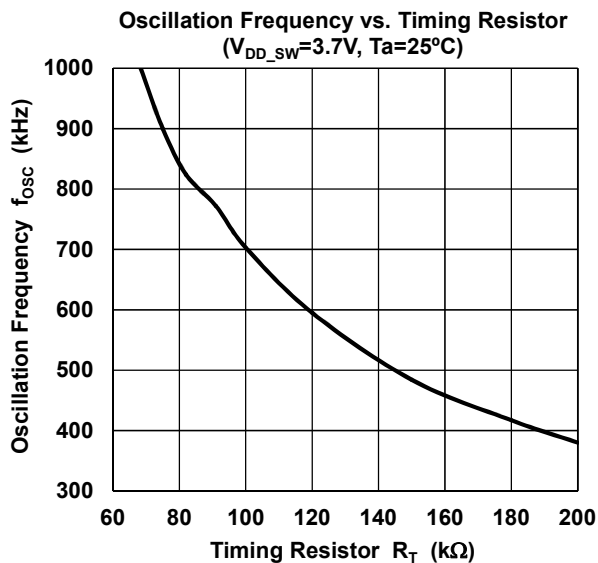
総合特性

( $V_{DD\_SW}=V_{STBYb}=V_{SHDNAb}=V_{SHDNBb}=3.7V$ ,  $V_{DD\_HB}=25V$ ,  $R_T=100k\Omega$ ,  $T_a=25^\circ C$ )

INA1, INA2, INB1, INB2 端子、OUTA1, OUTA2, OUTB1, OUTB2 端子、SHDNAb, SHDNBb 端子共通

項 目	記 号	条 件	最小	標準	最大	単位
STBYb端子 High電圧 (動作モード)	$V_{IHSTBYb}$		1.0	–	$V_{DD\_SW}$	V
STBYb端子 Low電圧 (スタンバイモード)	$V_{ILSTBYb}$		0	–	0.4	V
STBYb端子プルダウン抵抗	$R_{PDSTBYb}$	$V_{STBYb}=3.3V$	210	300	390	$k\Omega$
FLT端子 Lowレベル出力電圧	$V_{LFLT}$	$I_{FLT}=500\mu A$	–	0.20	0.40	V
FLT端子 OFF時リーク電流	$I_{OLEAKFLT}$	$V_{FLT}=5.5V$	–	–	1	$\mu A$
消費電流 (スイッチングレギュレータ)	$I_{QSW}$	無負荷	–	1.9	2.8	mA
消費電流 (Hブリッジドライバ)	$I_{QHB}$	$f_{INA}=f_{INB}=10kHz$ antiphase 50% Duty Cycle	–	1.0	2.0	mA
消費電流 (スタンバイ時)	$I_{QSTBY}$	$V_{STBYb}=V_{SHDNb}=0V$ $V_{DD\_HB}=0V$	–	1.6	3.6	$\mu A$

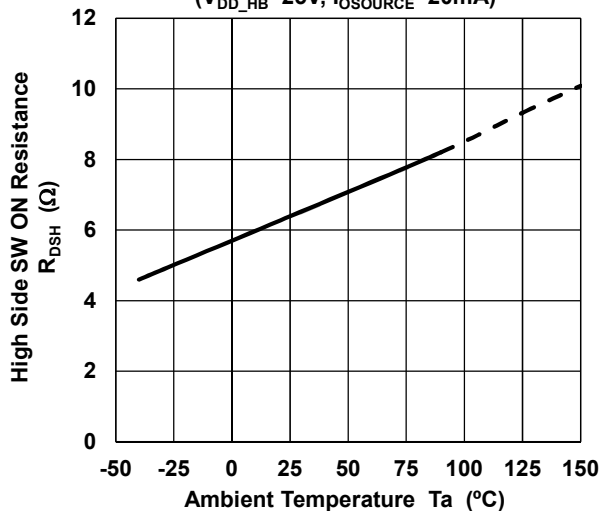
■特性例 (昇圧 SW.REG部)



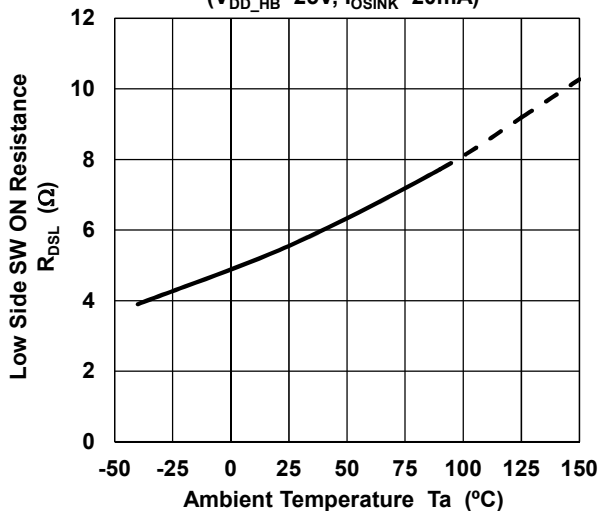


■特性例 (Hブリッジドライバ部)

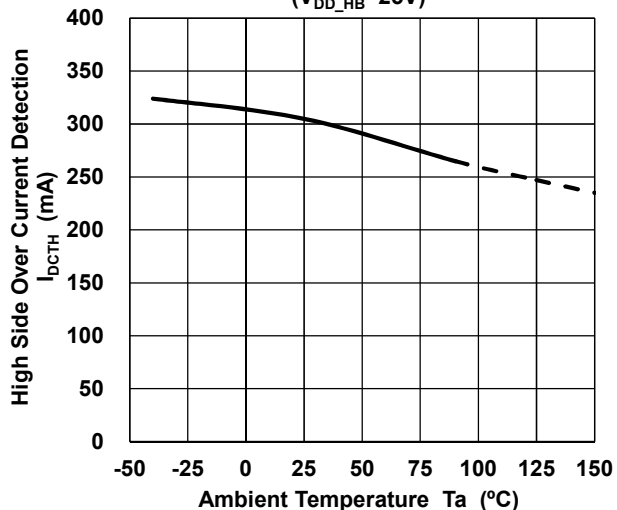
High Side SW ON Resistance vs. Temperature  
( $V_{DD\_HB}=25V, I_{OSOURCE}=20mA$ )



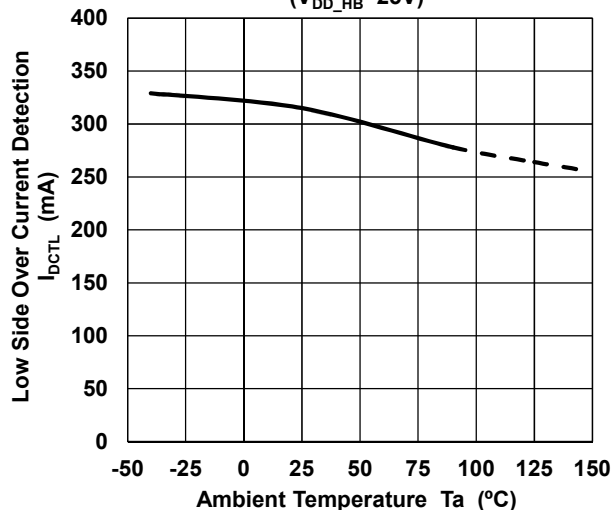
Low Side SW ON Resistance vs. Temperature  
( $V_{DD\_HB}=25V, I_{OSINK}=20mA$ )



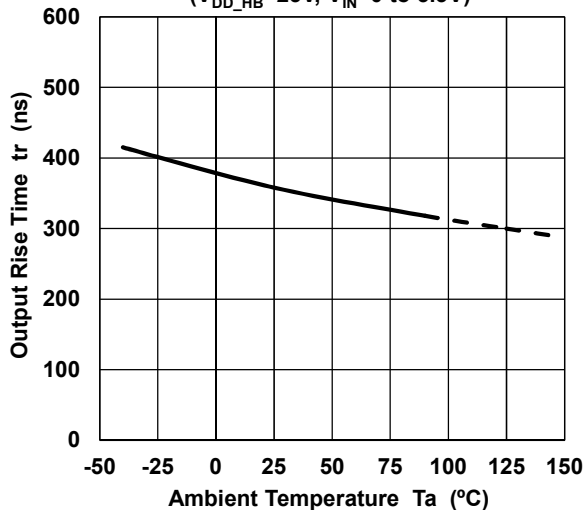
High Side Over Current Detection vs. Temperature  
( $V_{DD\_HB}=25V$ )



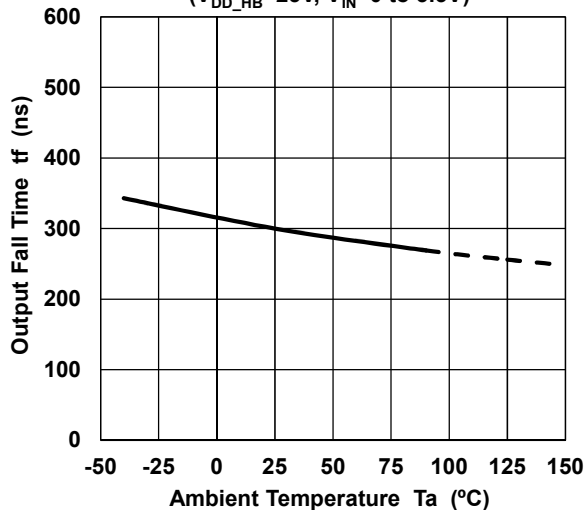
Low Side Over Current Detection vs. Temperature  
( $V_{DD\_HB}=25V$ )



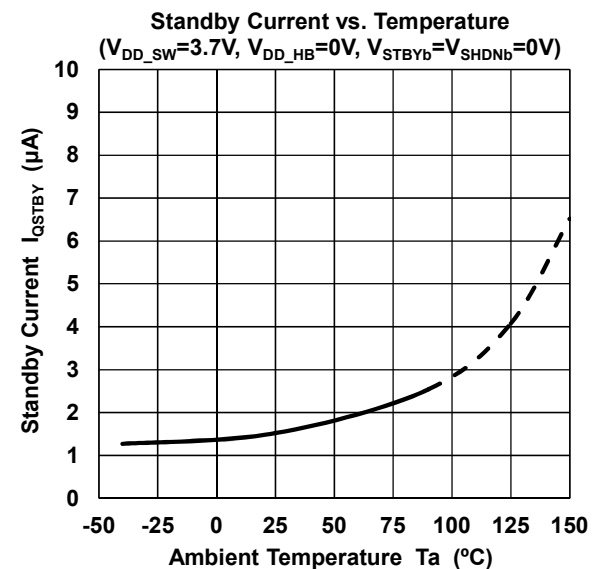
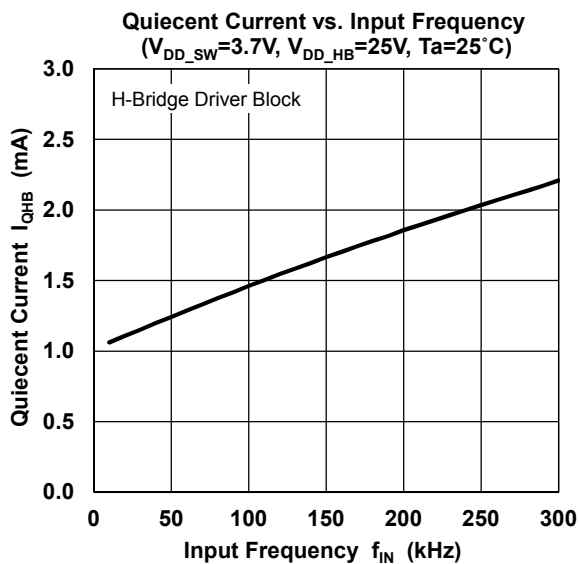
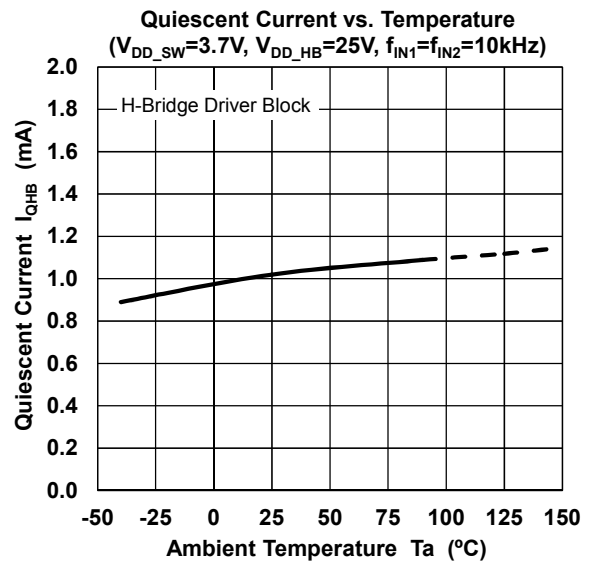
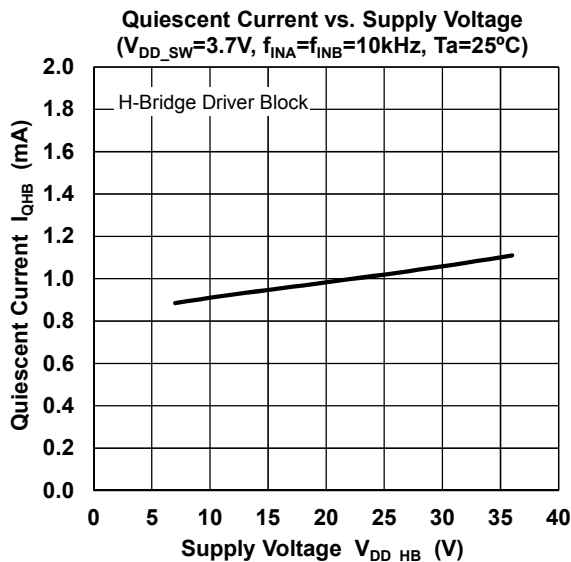
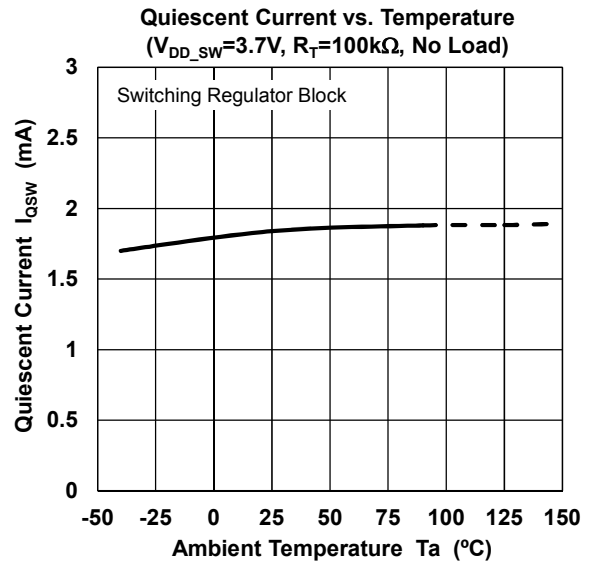
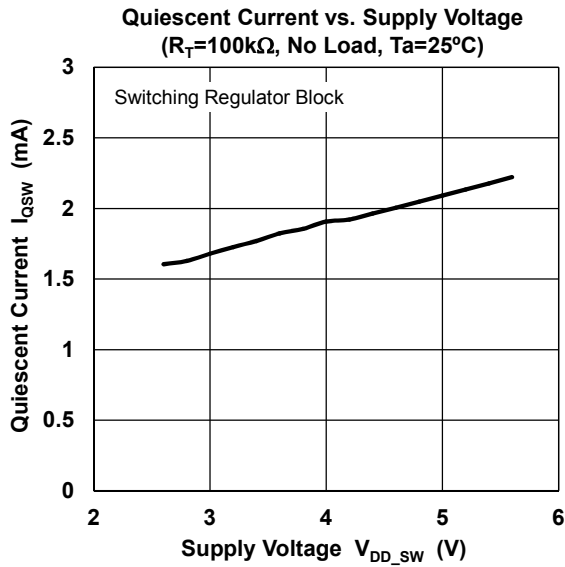
Output Rise Time vs. Temperature  
( $V_{DD\_HB}=25V, V_{IN}=0$  to 3.3V)



Output Fall Time vs. Temperature  
( $V_{DD\_HB}=25V, V_{IN}=0$  to 3.3V)



## ■特性例 (総合特性)



## ■Hブリッジドライバ部 端子動作表

Ach

INPUT			OUTPUT	
SHDNAb	INA1	INA2	OUTA1	OUTA2
Low	*	*	Hi-Z	Hi-Z
High	Low	*	Low	*
High	High	*	High	*
High	*	Low	*	Low
High	*	High	*	High

\* Don't Care

Bch

INPUT			OUTPUT	
SHDNBb	INB1	INB2	OUTB1	OUTB2
Low	*	*	Hi-Z	Hi-Z
High	Low	*	Low	*
High	High	*	High	*
High	*	Low	*	Low
High	*	High	*	High

\* Don't Care

## ■ タイミングチャート

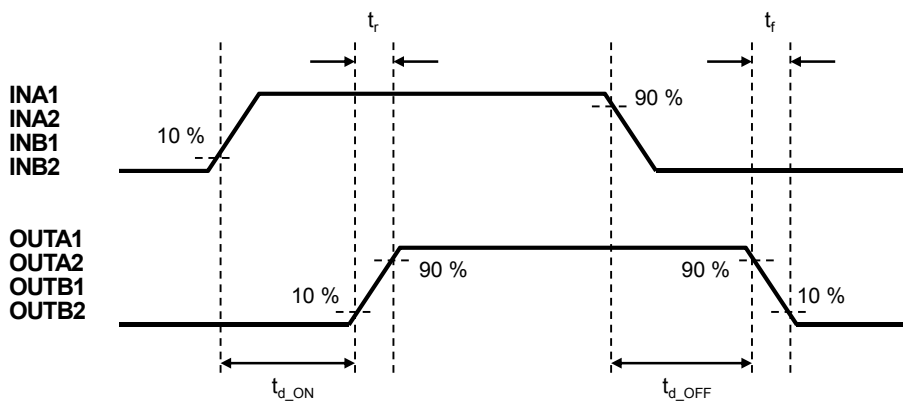


図1 出力立ち上がり/下がり時間、立ち上がり/下がり遅延時間

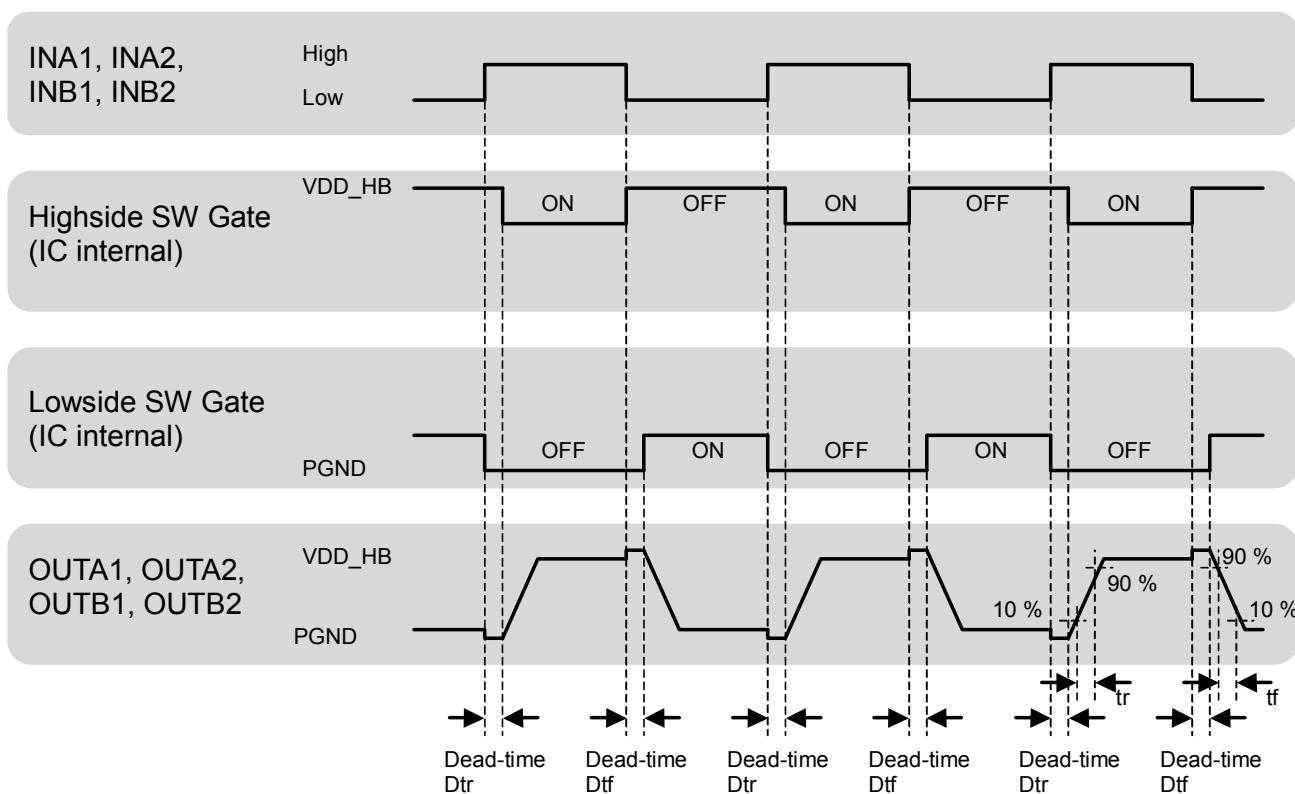


図2 Hブリッジドライバ部

## ■ 端子説明

端子名称	端子番号	機能
IN-	1	出力電圧を検出する端子です。 IN-端子電圧が基準電圧 1.0V typ.となるように出力電圧を抵抗分割して入力します。
VDD_SW	2	SW.REGへの電源供給端子です。 電源供給のインピーダンスを下げるため、ICの近傍にバイパスコンデンサを接続してください。
STBYb	3	NJW4814の動作・停止を制御する端子です。 内部は300kΩ typ.でプルダウンされています。 Highレベルで動作、Lowレベルまたはオープンでスタンバイモードとなります。
SHDNAb	4	HブリッジドライバAchの動作・停止を制御する端子です。 内部は300kΩ typ.でプルダウンされています。 Highレベルで動作、LowレベルまたはオープンでHブリッジドライバAchのFETはOFF(Hi-Z)となります。
SHDNBb	5	HブリッジドライバBchの動作・停止を制御する端子です。 機能は4pinと同様です。
INA1	6	HブリッジドライバAch(片側)の制御信号入力端子です。 ハイサイドSWを動作させるにはHighレベル、ローサイドSWを動作させるにはLowレベル信号を入力してください。
INA2	7	HブリッジドライバAch(片側)の制御信号入力端子です。 機能は6pinと同様です。
INB1	8	HブリッジドライバのBch(片側)の制御信号入力端子です。 機能は6pinと同様です。
INB2	9	HブリッジドライバBch(片側)の制御信号入力端子です。 機能は6pinと同様です。
FLT	10	異常時に信号を出力します。 オープンドレイン形式になっており、プルアップ抵抗を通じて、外部電源に接続してください。正常時はFETがOFFし出力電圧: Highレベル、異常時はFETがONし、出力電圧: Lowレベルになります。
PGND	11	HブリッジドライバのパワーGND端子(注1)
OUTA2	12	HブリッジドライバAch(片側)の出力端子です。 300mA typ.以上の電流が流れると、過電流検出機能によって動作を停止します。
OUTA1	13	HブリッジドライバAch(片側)の出力端子です。 機能は12pinと同様です。
PGND	14	HブリッジドライバのパワーGND端子(注1)
OUTB1	15	HブリッジドライバBch(片側)の出力端子です。 機能は12pinと同様です。

## ■端子説明（続き）

端子名称	端子番号	機能
VDD_HB	16	Hブリッジドライバへの電源供給端子です。 電源供給のインピーダンスを下げるため、ICの近傍にバイパスコンデンサを接続してください。
VOVP	17	SW.REGの過電圧検出端子です。 過電圧を検出するとVOVP端子は電流を吸い込み、出力電圧を放電します。 VOVP端子とVDD_HB端子は、必ずショートしてご使用ください。
OUTB2	18	HブリッジドライバBch(片側)の出力端子です。 機能は12pinと同様です。
SW	19	SW.REGのFETスイッチ出力端子です。
PGND	20	SW.REGのパワーGND端子（注1）
RADJ	21	スタンバイ時にRADJ端子はハイインピーダンスとなり、出力電圧設定抵抗に電流が流れるのを防止します。
FB	22	SW.REGのフィードバック設定端子です。 FB端子-IN端子間にフィードバック抵抗・コンデンサを接続します。
RT	23	タイミング抵抗を接続して、SW.REGの発振周波数を決める端子です。 発振周波数は、380k~1MHzの間で設定してください。
GND	24	GND端子（注1）
Exposed PAD	-	GND端子に接続されています。

（注1）GNDは、チップ内部でショートしています。

**■Hブリッジドライバ部 過電流保護回路**

内蔵のハイサイドSWに $I_{DCTH}$ 以上またはローサイドSWに $I_{DCTL}$ 以上の電流が流れると、過電流保護機能が動作します。過電流保護機能は次の3段階で動作します。

**(1) 検出動作**

- ・スイッチングレギュレータパワーMOSFET をオフ
- ・HブリッジドライバのパワーMOSFET をオフ
- ・ソフトスタートをリセット
- ・FB端子電圧をリセット
- ・VOVP端子-GND端子間にダミーロードを接続

**(2) 出力停止**

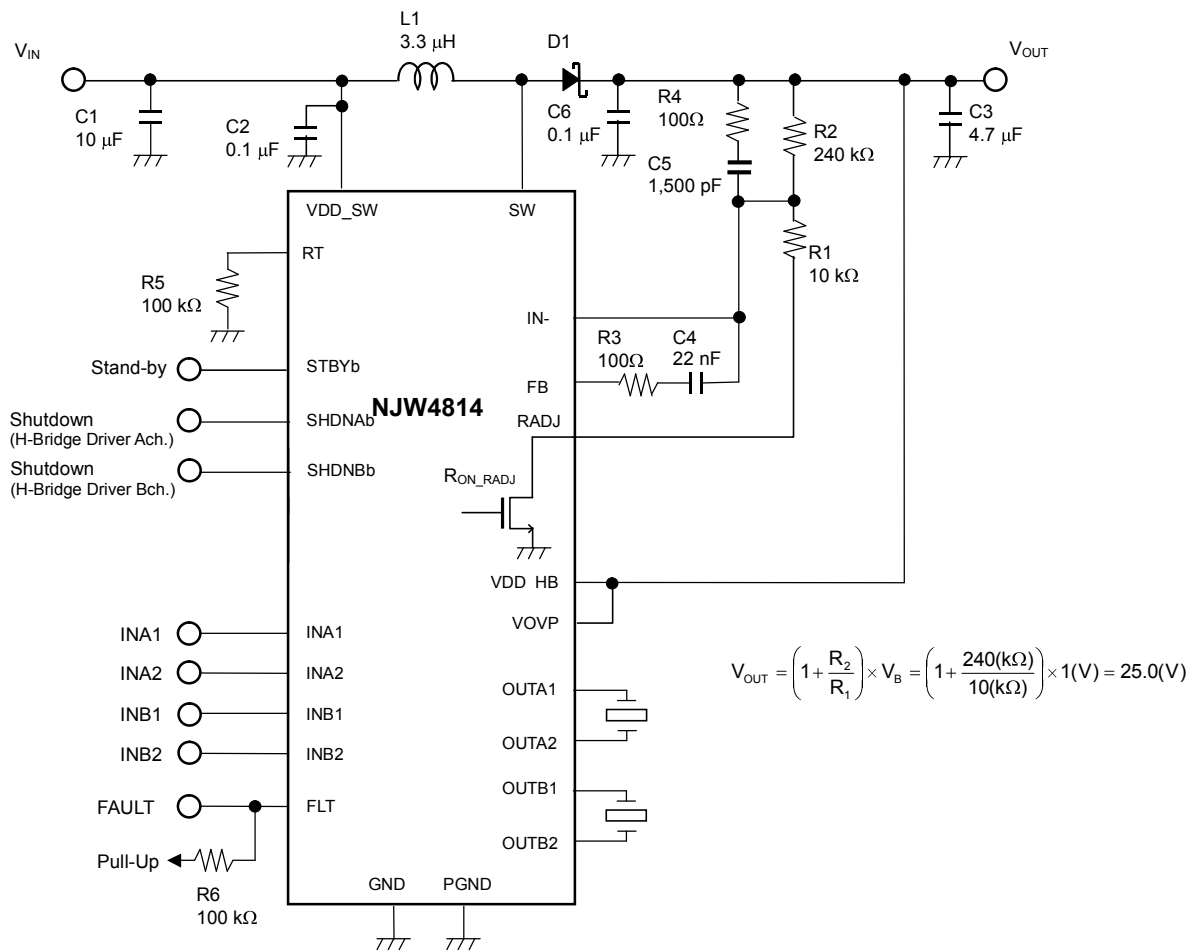
過電流検出後、500 ms typ.の間、(1)に示した保護動作を継続します。

**(3) 復帰動作**

出力停止後、ソフトスタート動作を開始します。ソフトスタート完了後は、通常動作に移行します。

# NJW4814

## ■アプリケーション回路例



<注意事項>  
 このデータブックの掲載内容の正確さには  
 万全を期しておりますが、掲載内容について  
 何らかの法的な保証を行うものではありません。  
 とくに応用回路については、製品の代表的  
 な応用例を説明するためのものです。また、  
 工業所有権その他の権利の実施権の許諾を伴  
 うものではなく、第三者の権利を侵害しない  
 ことを保証するものではありません。