

小型ハーフブリッジドライバ

■ 概要

NJW4801 は、450mA の電流を供給できる汎用ハーフブリッジドライバです。内蔵のゲートドライバによって、ハイサイド及びローサイドのパワーMOSFET を 700kHz(max.) で高速スイッチングすることが可能です。

過電流保護、サーマルシャットダウンの保護機能を搭載し、異常時には FAULT 信号を出力することができます。

マイコンや DSP などのロジック信号からパワー・スイッチングを行うアプリケーションに最適です。

外形

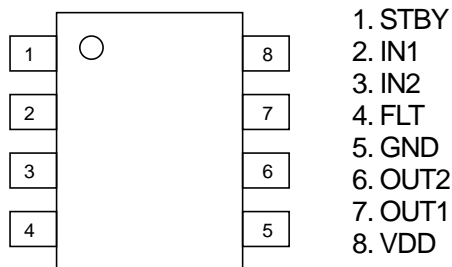


NJW4801R

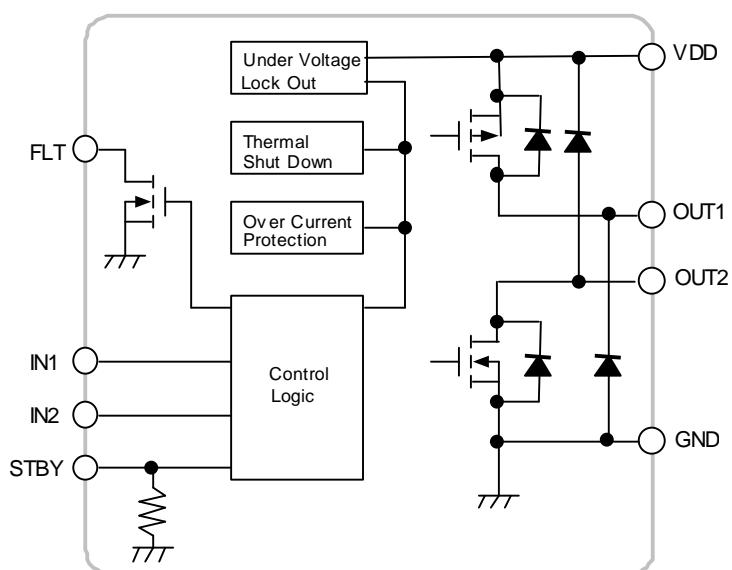
■ 特長

- 出力スイッチ電流 ±450mA
- 動作電圧範囲 8.0V to 35V
- 独立したハイサイド、ローサイド出力
- スwitching周波数 700kHz (max.)
- サーマルシャットダウン
- 過電流検出回路
- 低電圧誤動作防止回路
- FAULT 信号出力機能
- スタンバイモード 3µA (typ.)
- 外形 VSP8

■ 端子配列



■ ブロック図



■ 絶対最大定格

(Ta=25°C)

項目	記号	定格	単位	備考
電源電圧	V ⁺	40	V	VDD-GND端子
入力電圧	V _{STBY}	-0.3 to 6	V	STBY-GND端子
入力電圧	V _{IN1} V _{IN2}	-0.3 to 6	V	IN1/2-GND端子
FLT 端子電圧	V _{FLT}	-0.3 to 6	V	FLT-GND端子
消費電力	P _D	595 (*1) 805 (*2)	mW	-
接合部温度範囲	T _j	-40 to +150	°C	-
動作温度範囲	T _{opr}	-40 to +85	°C	-
保存温度範囲	T _{stg}	-50 to +150	°C	-

(*1): 基板実装時 76.2×114.3×1.6mm(2層 FR-4)でEIA/JEDEC 準拠による

(*2): 基板実装時 76.2×114.3×1.6mm(4層 FR-4)でEIA/JEDEC 準拠による (4層基板内箔: 74.2×74.2mm)

■ 推奨動作条件

(Ta=25°C)

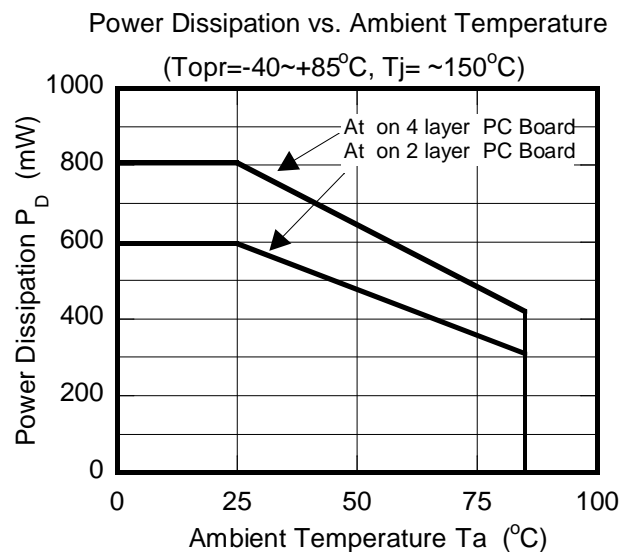
項目	記号	最小	標準	最大	単位	備考
動作電源電圧範囲	V _{opr}	8	-	35	V	VDD-GND 端子
出力スイッチ電流	I _{OM}	0	-	450	mA	OUT-GND 端子
入力電圧	V _{STBY}	0	-	5.5	V	STBY-GND 端子
入力電圧	V _{IN1} , V _{IN2}	0	-	5.5	V	IN1/2-GND 端子
FLT 端子電圧	V _{FLT}	0	-	5.5	V	FLT-GND 端子

■ 熱抵抗

項目	記号	熱抵抗値	単位
接合部 - 周囲雰囲気間	θ _{ja}	210 (*1) 155 (*2)	°C/W
接合部 - ケース間	ψ _{jt}	33 (*1) 25 (*2)	°C/W

(*1): 基板実装時 76.2×114.3×1.6mm(2層 FR-4)でEIA/JEDEC 準拠による

(*2): 基板実装時 76.2×114.3×1.6mm(4層 FR-4)でEIA/JEDEC 準拠による (4層基板内箔: 74.2×74.2mm)



NJW4801

■ 電気的特性

(特記事項なき場合、 $V^+=12V$, $V_{STBY}=0V$, $T_a=25^\circ C$)

項目	記号	条件	最小	標準	最大	単位
全体						
消費電流1 (動作時)	I_{Q1}	$V_{IN1}=V_{IN2}=0V$	–	1	1.4	mA
消費電流2 (スイッチング時)	I_{Q2}	$V_{IN1}=V_{IN2}=0$ to 3V, $f_{PWM1}=f_{PWM2}=700kHz$, 50% Duty Cycle	–	3	4	mA
消費電流3 (スタンバイ時)	I_{QOFF}	$V_{STBY}=5V$, $V_{IN1}=V_{IN2}=0V$	–	2.9	4	μA
出力部						
ハイサイド SW ON 抵抗 (OUT1)	R_{DSH}	$I_{OSOURCE}=450mA$	–	0.65	1	Ω
ローサイド SW ON 抵抗 (OUT2)	R_{DSL}	$I_{OSINK}=450mA$	–	0.65	1	Ω
過電流リミット	I_{LIMIT}	High-side and Low-side	600	1200	1800	mA
出力立ち上がり時間	t_r	$V_{IN1}=V_{IN2}=0$ to 3V, OUT1-OUT2 端子ショート	–	5	–	ns
出力立ち下がり時間	t_f	$V_{IN1}=V_{IN2}=0$ to 3V, OUT1-OUT2 端子ショート	–	5	–	ns
デッドタイム	Dt	$V_{IN1}=V_{IN2}=0$ to 3V, OUT1-OUT2 端子ショート	–	50	–	ns
出力立ち上がり伝播遅延時間	t_{d_ON}	$V_{IN1}=V_{IN2}=0$ to 3V, OUT1-OUT2 端子ショート	–	100	–	ns
出力立ち下がり伝播遅延時間	t_{d_OFF}	$V_{IN1}=V_{IN2}=0$ to 3V, OUT1-OUT2 端子ショート	–	100	–	ns
OUT1端子-VDD端子間電位差	V_{PDOV}	$I_{ORH}=450mA$	–	0.87	1.22	V
GND端子-OUT2端子間電位差	V_{PDGO}	$I_{ORL}=450mA$	–	0.82	1.15	V
OUT2端子-VDD端子間電位差	V_{RDOV}	$I_{ORH}=450mA$	–	0.96	1.25	V
OUT1端子-GND端子間電位差	V_{RDGO}	$I_{ORL}=450mA$	–	1.13	1.46	V
OUT1端子リーク電流	I_{OLEAK1}	$V^+=35V$, $V_{IN1}=0V$, $V_{OUT1}=0V$	–	–	1	μA
OUT2端子リーク電流	I_{OLEAK2}	$V^+=35V$, $V_{IN2}=3V$, $V_{OUT2}=35V$	–	–	1	μA
入力回路部						
STBY端子 High電圧 (スタンバイモード)	V_{IHSTBY}		2.4	–	5.5	V
STBY端子 Low電圧 (動作モード)	V_{ILSTBY}		0	–	0.4	V
STBY端子流入電流	I_{STBY}	$V_{STBY}=1V$	1	2	4	μA
IN1, IN2端子 High電圧	V_{IHIN1} , V_{IHIN2}		2.4	–	5.5	V
IN1, IN2端子 Low電圧	V_{ILIN1} , V_{ILIN2}		0	–	0.9	V
IN1, IN2端子 流入電流	I_{IN1} , I_{IN2}	V_{IN1} , $V_{IN2}=5.5V$	–	–	1	μA
低電圧誤動作防止(UVLO) 回路						
UVLO 解除電圧	V_{UVLO2}		6.4	7.1	7.8	V
UVLO 動作電圧	V_{UVLO1}		6	6.7	7.4	V
UVLO ヒステリシス電圧幅	V_{UVLO}	$V_{UVLO2}-V_{UVLO1}$	–	0.4	–	V
FLT端子						
Lowレベル出力電圧	V_{FLT}	$I_{FLT}=500\mu A$	–	0.25	0.5	V
OFF時リーク電流	$I_{OLEAKFLT}$	$V_{FLT}=5.5V$	–	–	1	μA

■ 端子動作表

INPUT		OUTPUT	
IN1	IN2	ハイサイド SW (OUT1)	ローサイド SW (OUT2)
L	L	OFF	ON
L	H	OFF	OFF
H	L	ON	ON
H	H	ON	OFF

INPUT			OUTPUT			Mode
IN1, IN2	STBY	VDD	FLT	ハイサイド SW (OUT1)	ローサイド SW (OUT2)	
L or H	L	$V^+ \geq V_{RUVLO}$	ON	OFF or ON	OFF or ON	Active
L or H	H	—	OFF	OFF	OFF	Stand-by
L or H	L	$V^+ < V_{DUVLO}$	OFF	OFF	OFF	UVLO

INPUT		OUTPUT			Mode
Tj	I _{OUT}	FLT	ハイサイド SW (OUT1)	ローサイド SW (OUT2)	
Tj > 150°C	—	OFF	OFF	OFF	TSD
—	I _{OUT} ≥ I _{LIMIT}	OFF	OFF	OFF	OCP

■ タイミングチャート

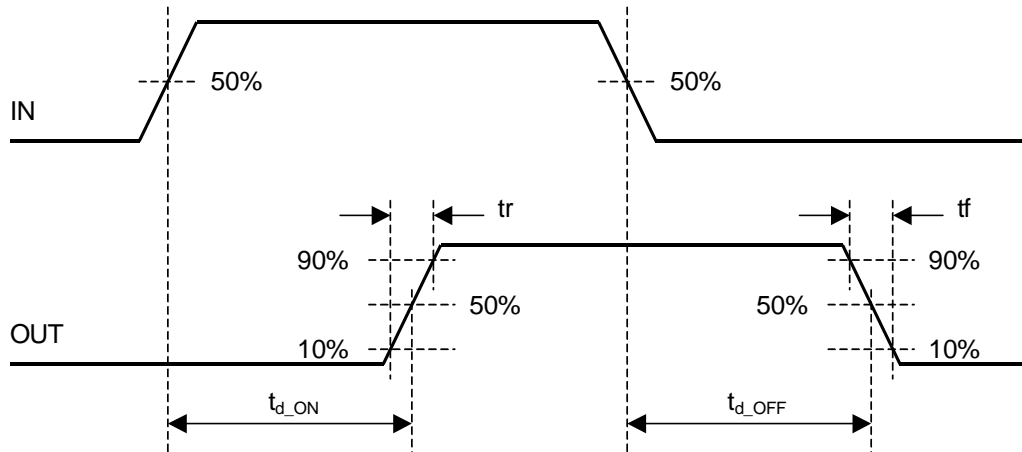


図1 出力立ち上がり/下がり時間、出力立ち上がり/下がり伝播遅延時間

■ 測定回路図

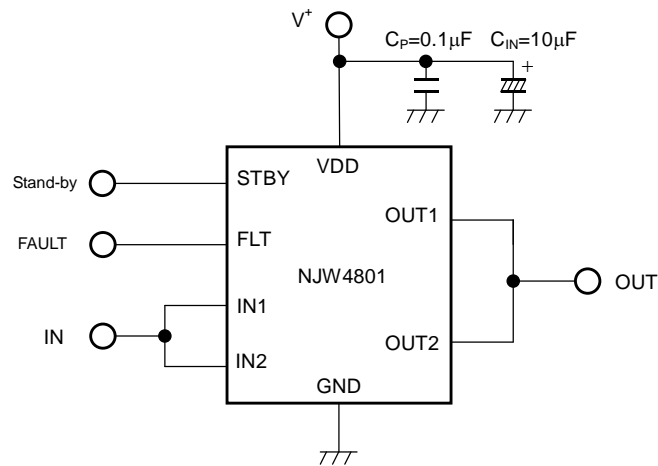
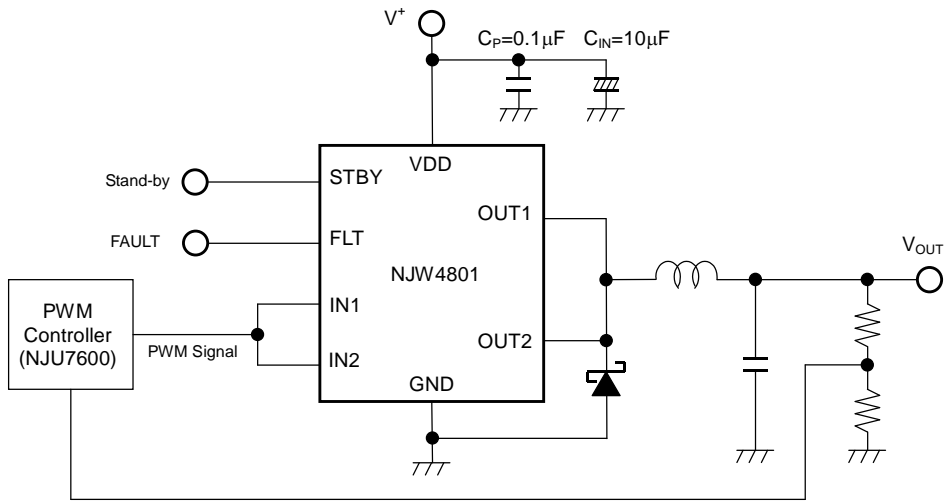
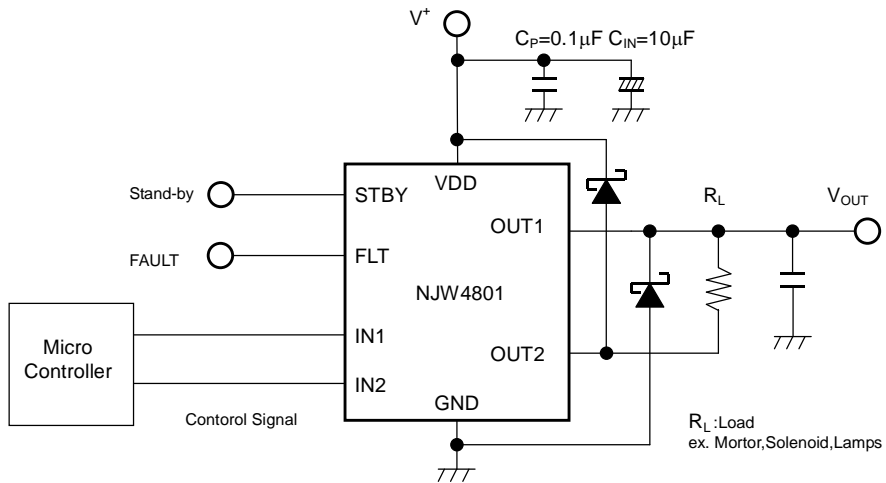


図2 スイッチング時間測定回路図

■ アプリケーション回路例

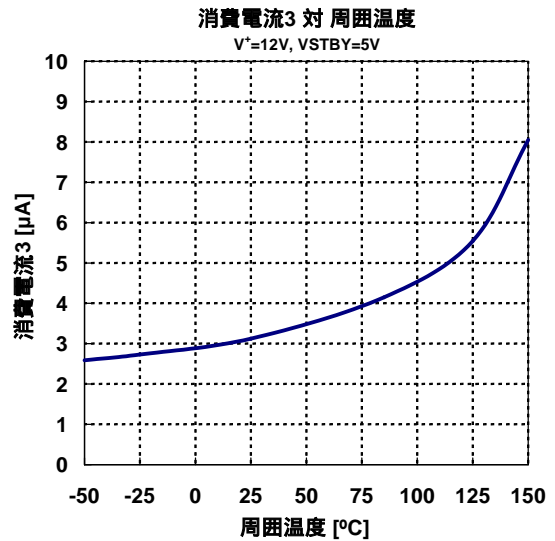
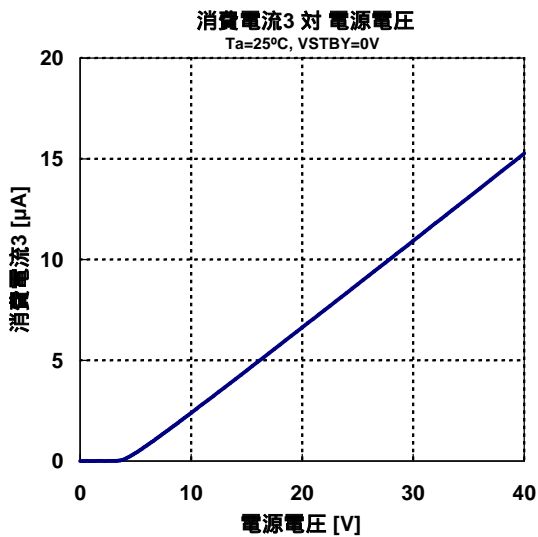
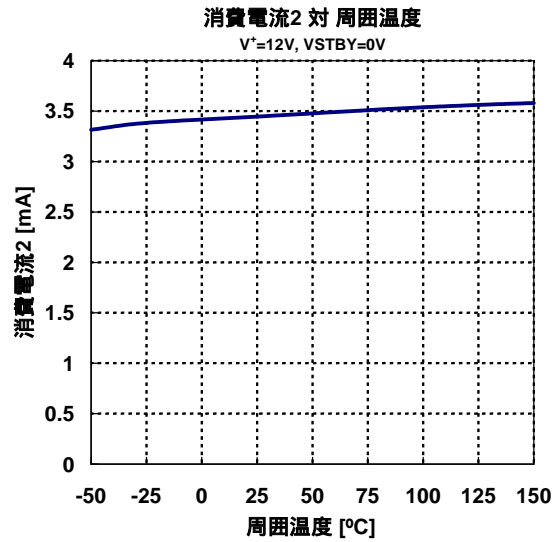
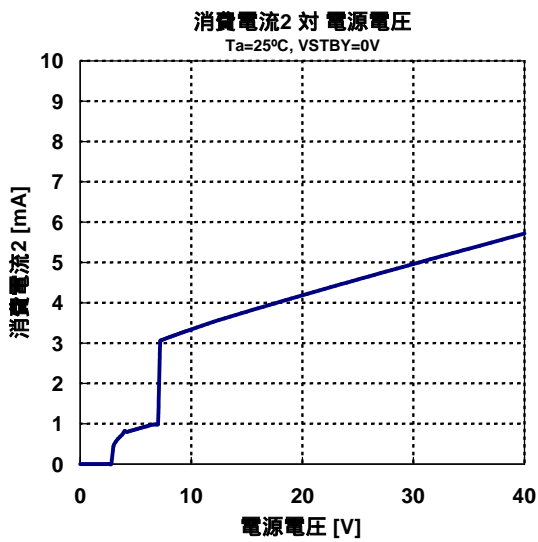
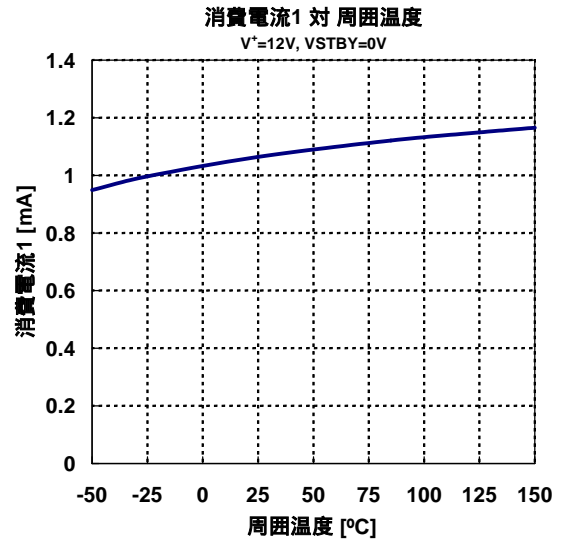
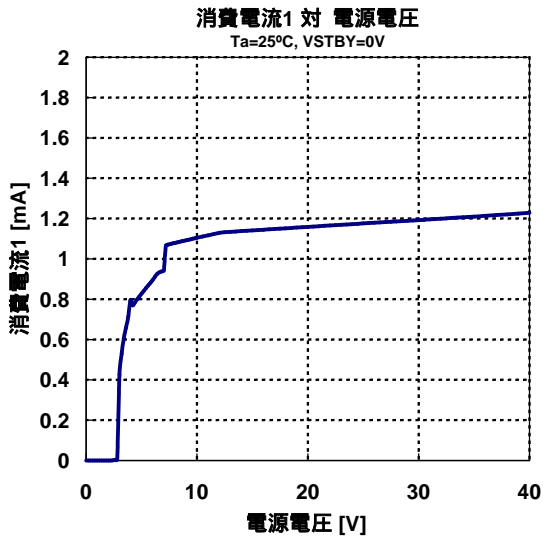


Synchronous PWM step down switching regulator

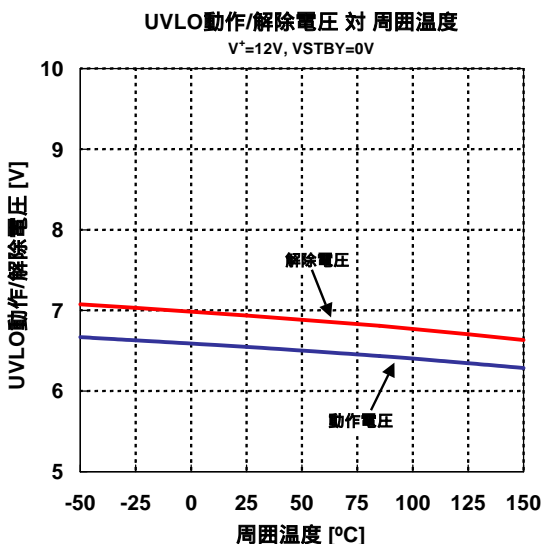
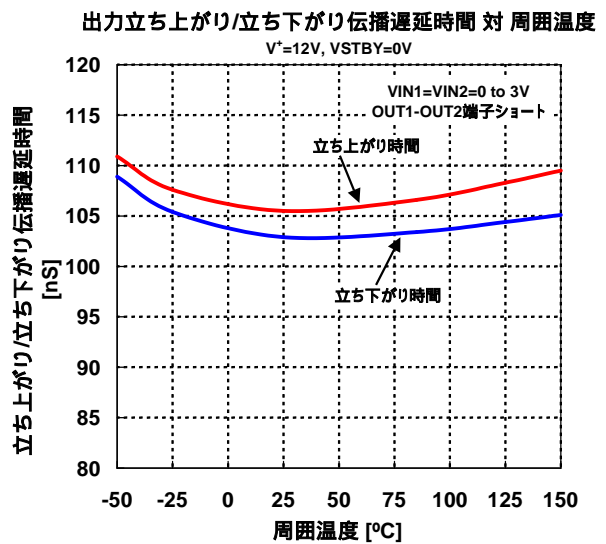
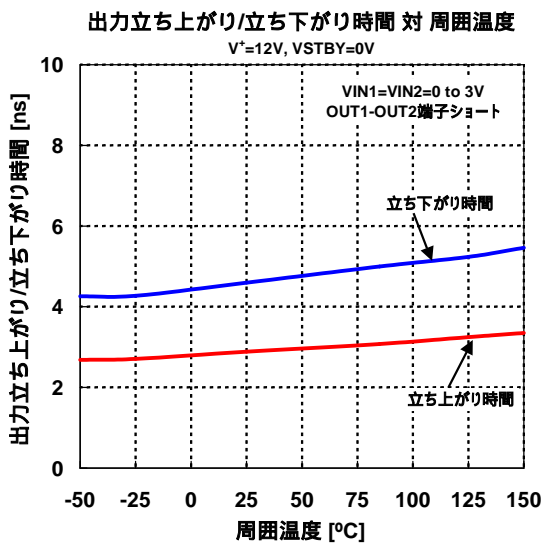
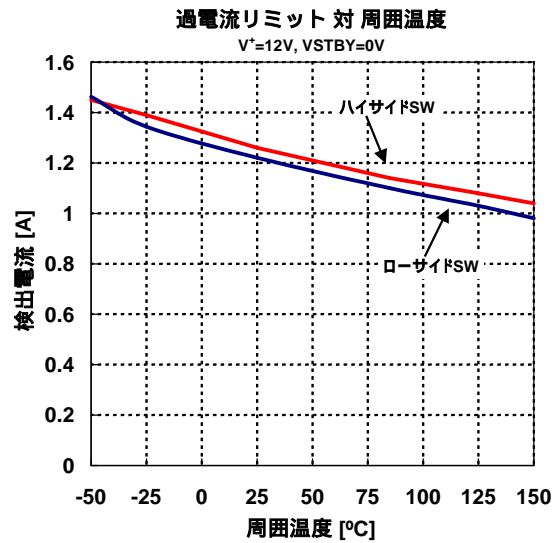
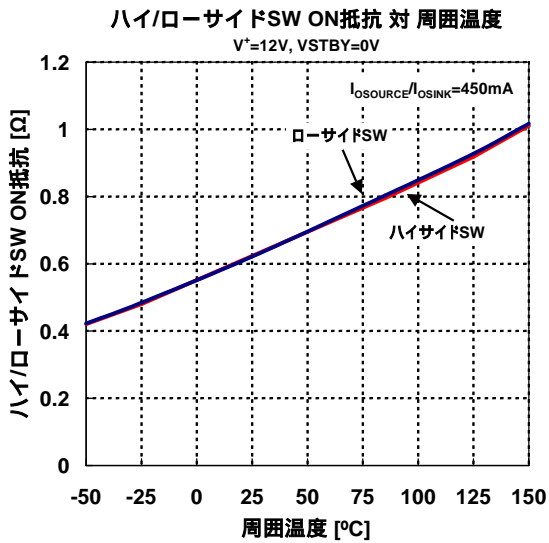


High Side SW and Low Side SW application

■ 特性例



■ 特性例



NJW4801 Application Manual

■ 端子説明

端子番号	端子名称	機能
1	STBY	スタンバイ端子です。 High レベルで NJW4801 のスタンバイによる停止、Low レベルで NJW4801 が動作します。
2	IN1	ハイサイド SW のドライバ信号入力端子です。 High レベルでハイサイド SW が ON、Low レベルでハイサイド SW が OFF します。IN1 と IN2 は、逆論理で動作します。
3	IN2	ローサイド SW のドライバ信号入力端子です。 High レベルでローサイド SW が OFF、Low レベルでローサイド SW が ON します。IN1 と IN2 は、逆論理で動作します。
4	FLT	異常時に信号を出力します。オープンドレイン形式になっており、プルアップ抵抗を通じて、外部電源に接続してください。 正常時は FET が ON し出力電圧 : Low レベル、異常時は FET が OFF し、出力電圧 : High レベルになります。
5	GND	接地
6	OUT2	ローサイド SW の出力端子です。過電流検出機能によって 1.2A typ.に制限されます。
7	OUT1	ハイサイド SW の出力端子です。過電流検出機能によって 1.2A typ.に制限されます。
8	VDD	電源供給端子です。IC の制御回路および、出力部への電流供給を行います。電源供給のインピーダンスを下げるため、IC の近傍に電解コンデンサとセラミックコンデンサを接続してください。

■ 機能説明

● ハイサイド、ローサイド SW

OUT1 端子はハイサイド SW 出力、OUT2 端子はローサイド SW 出力に接続されています。それぞれの SW は、IN1、IN2 端子によって制御され、独立した動作が行えます。

ハイサイド SW は、IN1 端子が 2.4V 以上で SW が動作、0.9V 以下で SW が停止します。

ローサイド SW は、IN2 端子が 2.4V 以上で SW が停止、0.9V 以下で SW が動作します。

IN1 と IN2 端子の逆論理入力となっているため、1 入力信号によるハーフブリッジアプリケーションを容易に構成することができます。この場合、OUT1 と OUT2 端子をショートした使い方が可能です。ハイサイド、ローサイド SW の動作切り替えには、短絡を防止するためにデッドタイム時間が設けられています。(図 3)デッドタイムは 50ns (typ.)に設計されており、高周波を必要とするスイッチングレギュレータのアプリケーションにも使用が可能です。IN 端子の入力周波数は、700kHz 以下で行ってください。

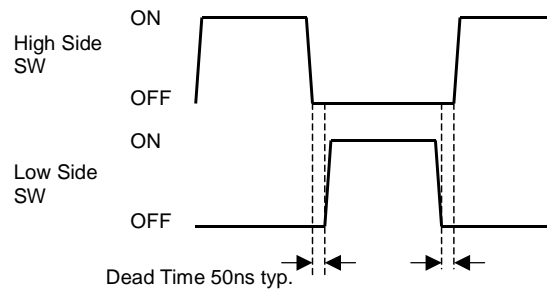


図 3 SW 動作とデッドタイム

● 過電流保護機能

ハイサイド、ローサイド SW に流れる電流は、過電流保護機能によって監視されます。電流リミットの 1.2A (typ.)を超えるとハイサイド、ローサイド両方の SW を OFF にし、同時に FLT 端子より異常検出信号を出力します。

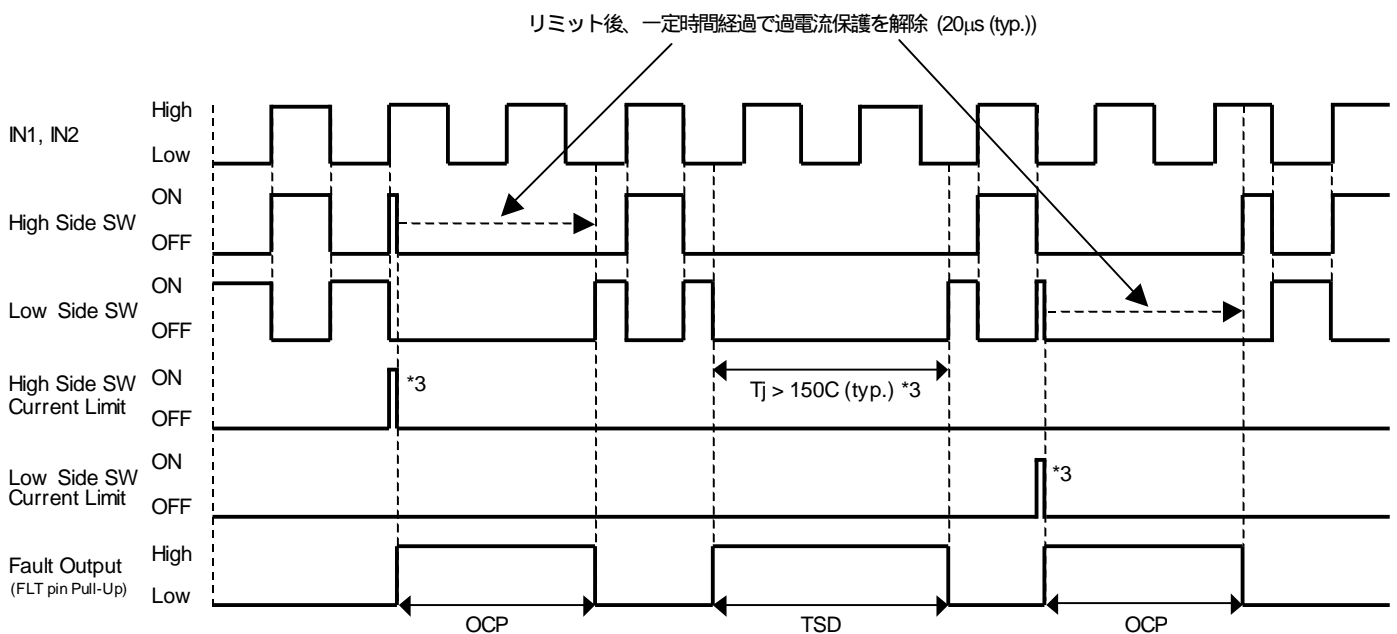
過電流保護は、過電流を検出した 20 μ s 後に自動で解除されます。

(図 4 参照)

OUT 端子の負荷が短絡した場合、電流変化(di/dt)が速いため大きなサージ電流が流れ、電流リミットを越える可能性があります。そのとき NJW4801 には瞬間的に大きな消費電力が発生するため、十分な放熱設計を行ってください。

また誘導性負荷の逆起電力は、ハイサイド、ローサイド SW のダイオードに逆方向の電流が流れます。

NJW4801 の過電流保護機能では、逆電流に対して保護することができないため、アプリケーションによっては逆起電力を回生するためのダイオードを外部に設けることを検討してください。



*3: 過電流保護及びサーマルシャットダウンが動作すると、ハイサイド、ローサイドともに OFF します。

図 4 ハイサイド、ローサイド SW と過電流保護時の動作(IN1 と IN2 信号が同じ場合)

NJW4801 Application Manual

■ 機能説明(続き)

● サーマルシャットダウン機能

サーマルシャットダウン機能は、NJW4801 のチップ温度が 170°C^* を超えると SW 動作を停止し、同時に FLT 端子より異常信号を出力します。SW 動作を復帰させるには、チップ温度を 150°C^* 以下にしてください。

サーマルシャットダウン機能は、高温時における IC の熱暴走を防止するための予備回路であり、不適切な熱設計を補うためでは有りません。IC のジャンクション温度($\sim 150^{\circ}\text{C}$)範囲内で動作させるように、十分な余裕を満たすことをお奨めします。

(* 参考値)

● 低電圧誤動作防止(UVLO)回路

電源電圧が低い場合、UVLO 回路によって動作を停止し、 $V^+=7.1\text{V}$ (typ.)以上で UVLO 回路が解除されて IC の動作が開始します。電源電圧の立ち上がり立ち下がりに 0.4V (typ.)のヒステリシス電圧幅を持たせています。これにより、UVLO の解除と動作のばたつきを防止し、NJW4801 を安定させて動作させます。

● FAULT 信号出力

NJW4801 の動作に異常がある場合、FLT 端子より信号を出力します。オープンドレイン形式になっておりプルアップ抵抗を通じて、外部電源に接続してください。正常時は FET が ON し Low レベル電圧、異常時は FET が OFF し High レベル電圧になります。

FAULT 信号として反映される情報は、下記の通りです。

- ・低電圧誤動作防止(UVLO)による動作停止
- ・過電流保護機能
- ・サーマルシャットダウン

スタンバイ状態における機能停止状態では、FLT 端子が OFF するため High レベル電圧となります。

● スタンバイ機能

STBY 端子を $V_{\text{IHSTBY}}=2.4\text{V}$ (min.)以上にすることで NJW4801 の機能を停止させスタンバイ状態になります。

スタンバイ機能を使用しない場合は、ノイズによる誤動作を防ぐため、STBY 端子を GND に接続してください。

■ アプリケーション情報

NJW4801 で高速スイッチングを行うアプリケーションにおいては、入力周波数に応じて電流が流れるため基板レイアウトが重要な項目です。

NJW4801 は、スイッチング時の損失を抑えるためにゲートを高速駆動しています。ハイサイド、ローサイド SW に流れる高速の電流変化が、配線の寄生インダクタンスによって過渡電圧を発生させるため、電流の流れるラインは太く、短くし、電流ループ面積を最小限にすることで過渡電圧の低減を図ってください。

あわせて、過渡電圧発生による誤動作・最大定格の超過を防ぐために、電源ライン(VDD 端子-GND 間)にはバイパスコンデンサを挿入してください。バイパスコンデンサには高周波特性の優れた $0.1\mu\text{F}$ 以上のセラミックコンデンサを推奨します。

また誘導性負荷の供給電流が大きい場合は、逆起電流によって電源電圧が上昇することがあります。

エネルギー吸収用のバイパスコンデンサとして、 $10\mu\text{F}$ の電解コンデンサを標準としていますが、負荷の特性やアプリケーション環境に応じてこれ以上の容量を確保してください。これらのバイパスコンデンサは、VDD 端子の近傍に接続する必要があります。

MEMO

<注意事項>

このデータブックの掲載内容の正確さには万全を期しておりますが、掲載内容について何らかの法的な保証を行うものではありません。とくに応用回路については、製品の代表的な応用例を説明するためのものです。また、工業所有権その他の権利の実施権の許諾を伴うものではなく、第三者の権利を侵害しないことを保証するものではありません。