

I2C 制御 バックライト用 白色 LED ドライバ

概要

NJW4605 は、多数の LED を高効率駆動するために設計された、I2C 制御バックライト用白色 LED ドライバ IC です。

3ch の定電流ドライバと昇圧スイッチングレギュレータで構成されており、最大 24 個 の LED を駆動することができます。

定電流ドライバは各 ch 最大 80mA の電流で LED を駆動でき、ドライバ間 $\pm 2\%$ (max.) の高精度で定電流制御が行われます。

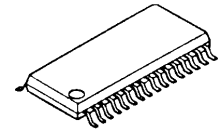
I2C 制御信号により、定電流ドライバの電流切り替えおよび PWM 調光設定、定電流ドライバの使用 ch 数の変更など各種制御ができます。

低電圧・過電流・過電圧・サーマルシャットダウンの保護機能を搭載し、電源部の異常をサポートします。

LED 点灯時に異常が生じた場合は、FAULT 端子より異常信号を出力し、CPU などの制御部に知らせるとともに、I2C インターフェースから異常検出の詳細情報を読み出すことができます。

NJW4605 は 6V から 30V の広範囲の電源電圧に対応し、動作温度が $+105^{\circ}\text{C}$ まで拡大されています。そのため、カーナビゲーションやノート PC、アミューズメント用途などの、中型 LCD の LED バックライトアプリケーションに最適です。

外形



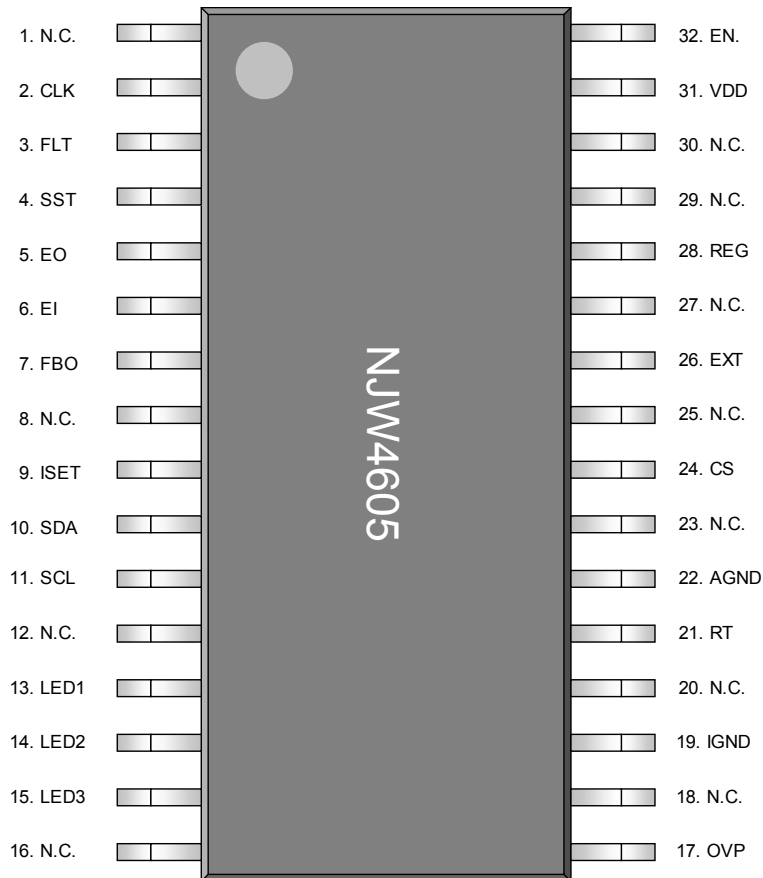
NJW4605V

特長

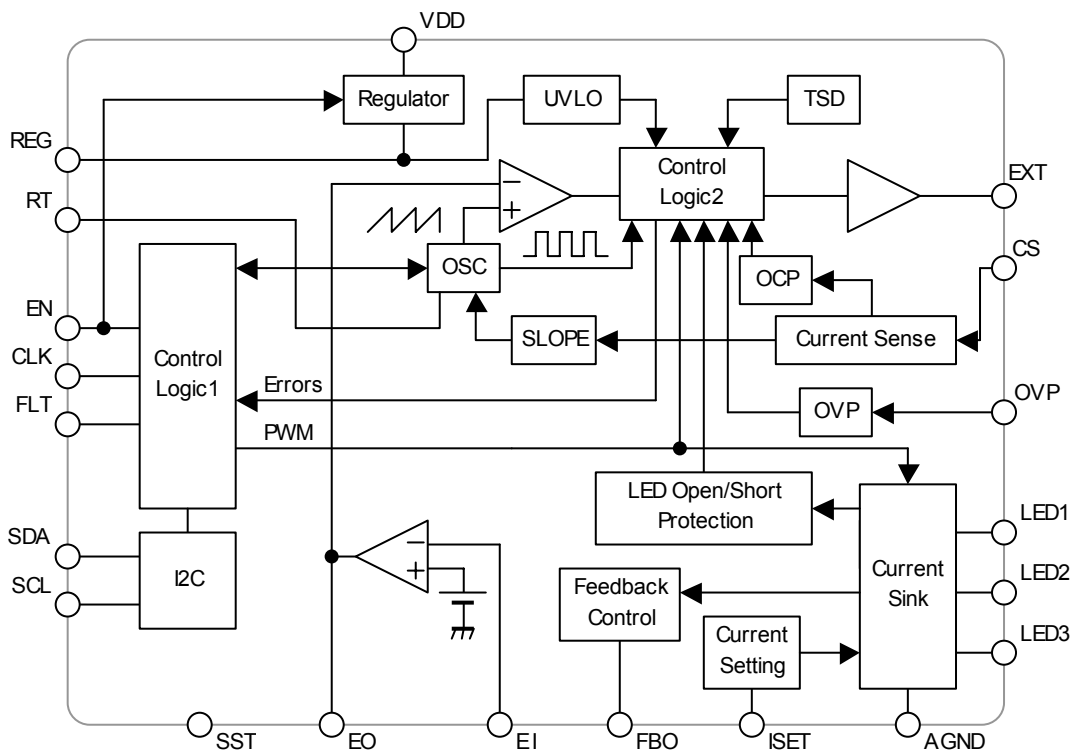
- 電源電圧範囲 6.0V to 30V
- 3ch 定電流ドライバ 10mA to 80mA (各 ch)
- 高精度 LED 電流設定 $\pm 2\%$ max. (@ $I_{LED}=40\text{mA}$)
- スwitching 周波数 300kHz to 1MHz
- I2C Bus 制御
- PWM 調光機能 (外部信号制御 / 自動調光制御)
- 内蔵発振周波数の外部同期機能
- ソフトスタート機能
- FAULT 信号出力
- LED オープン/ショート保護
- PWM 調光 Duty 比 0.1% 設定可能
- 過電流保護
- 過電圧保護
- 低電圧誤動作防止回路
- サーマルシャットダウン
- 外形 SSOP32

NJW4605-T

端子配列



ブロック図



絶対最大定格

(Ta=25°C)

項 目	記 号	定 格	単 位
電源電圧	V^+	+35	V
LED端子電圧	$V_{LED1}, V_{LED3}, V_{LED3}$	-0.3 to +40	V
OVP端子電圧	V_{OVP}	-0.3 to +42	V
EN端子電圧	V_{EN}	-0.3 to +35	V
REG端子電圧	V_{REG}	-0.3 to +6	V
各端子電圧: CS, EXT, SST, EO, EI, FBO, ISET, RT	$V_{CS}, V_{EXT}, V_{SST}, V_{EO}, V_{EI}, V_{FBO}, V_{ISET}, V_{RT}$	-0.3 to V_{REG}	V
FLT端子電圧	V_{FLT}	-0.3 to +6	V
各端子電圧: CLK, SCL, SDA	$V_{CLK}, V_{SCL}, V_{SDA}$	-0.3 to +6	V
EXT端子出力電流	I_{EXT}	±100	mA
消費電力	P_D	1200 (*1) 1800 (*2)	mW
接合部温度範囲	T_j	-40 to +150	°C
動作温度範囲	T_{opr}	-40 to +105	°C
保存温度範囲	T_{stg}	-50 to +150	°C

(*1): 基板実装時 76.2×114.3×1.6mm(2層 FR-4)でEIA/JEDEC 準拠による

(*2): 基板実装時 76.2×114.3×1.6mm(4層 FR-4)でEIA/JEDEC 準拠による (4層基板内箔 : 74.2×74.2mm)

推奨動作条件

(Ta=25°C)

項 目	記 号	動 作 範 囲	単 位
動作電源電圧範囲	V^+	6 to 30	V
LED駆動電流(*3)	$I_{LED1} \sim I_{LED3}$	10 to 80	mA
EN端子電圧	V_{EN}	0 to 35	V
各端子電圧: CLK, SCL, SDA	$V_{CLK}, V_{SCL}, V_{SDA}$	0 to 5.5	V
発振周波数	f_{OSC}	0.3 to 1	MHz
外部同期発振周波数(*4)	f_{OSC_SYNC}	0.3 to 1	MHz

(*3): 1ch あたり

(*4): ただし $1.1 \times f_{OSC} < f_{OSC_SYNC} < 1.5 \times f_{OSC}$ の範囲

熱抵抗

項 目	記 号	熱 抵 抗 値	単 位
接合部 - 周囲雰囲気間	θ_{ja}	104(*1)	°C/W
		69.4(*2)	
接合部 - ケース間	ψ_{jt}	19.3(*1)	°C/W
		13.1(*2)	

(*1): 基板実装時 76.2×114.3×1.6mm(2層 FR-4)でEIA/JEDEC 準拠による

(*2): 基板実装時 76.2×114.3×1.6mm(4層 FR-4)でEIA/JEDEC 準拠による (4層基板内箔 : 74.2×74.2mm)

NJW4605-T

電気的特性

(特記事項なき場合、 $V^+ = 12V$, $V_{EN} = 5V$, $C_{REG} = 1\mu F$, $R_{ISET} = 10k\Omega$, $R_T = 47k\Omega$, $T_a = 25^\circ C$)

項目	記号	条件	最小	標準	最大	単位
----	----	----	----	----	----	----

< 全体 >

消費電流 1 (動作時)	I_{Q1}	Switching	-	3.3	6.6	mA
消費電流 2 (動作時)	I_{Q2}	PWM Duty = 0/1024, No switching	-	2.4	4.8	mA
消費電流 3 (スタンバイ時)	I_{Q3_OFF}	$V_{EN} = 0V$, $V_{REG} = 0V$	-	-	1	μA

< 内蔵レギュレータ >

REG 端子電圧	V_{REG}	$I_{REG} = 0mA$, PWM Duty = 0/1024	4.75	5.0	5.25	V
ラインレギュレーション	$\Delta V_{REG-VDD}$	$V_{IN} = 6 \sim 35V$, $I_{REG} = 0mA$, PWM Duty = 0/1024	-10	20	40	mV
ロードレギュレーション	ΔV_{REG-IO}	$I_{REG} = 0 \sim 20mA$, PWM Duty = 0/1024	-	40	100	mV
REG 端子出力電流 (*5)	I_{OREG}	$V_{REG} \times 0.95$, PWM Duty = 0/1024	20	-	-	mA

< 低電圧誤動作防止 (UVLO) 回路 >

UVLO 解除電圧 (REG 出力)	V_{RUVLO}		3.4	3.9	4.4	V
UVLO 動作電圧 (REG 出力)	V_{DUVLO}		3.3	3.8	4.3	V
UVLO ヒステリシス電圧幅 (REG 出力)	ΔV_{UVLO}	$V_{RUVLO} - V_{DUVLO}$	-	0.1	-	V

< EN, CLK, SCL, SDA, RT, SST, FLT, 端子 >

EN 端子" H "レベル電圧 (動作モード)	V_{IH_EN}		2	-	5.5	V
EN 端子" L "レベル電圧 (スタンバイモード)	V_{IL_EN}		0	-	0.4	V
EN 端子入力" H "レベルリーク電流	$I_{IH_EN_LEAK}$	$V_{EN} = 5.0V$	-1	-	4.5	μA
EN 端子入力" L "レベルリーク電流	$I_{IL_EN_LEAK}$	$V_{EN} = 0V$	-1	-	-	μA
CLK 端子入力" H "レベル電圧	V_{IH_CLK}		2.1	-	5.5	V
CLK 端子入力" L "レベル電圧	V_{IL_CLK}		0	-	0.8	V
CLK 端子入力" H "レベルリーク電流	$I_{IH_CLK_LEAK}$	$V_{CLK} = 5.0V$	-1	-	1	μA
CLK 端子入力" L "レベルリーク電流	$I_{IL_CLK_LEAK}$	$V_{CLK} = 0V$	-1	-	-	μA
SCL 端子入力" H "レベル電圧	V_{IH_SCL}		2.1	-	5.5	V
SCL 端子入力" L "レベル電圧	V_{IL_SCL}		0	-	0.8	V
SCL 端子入力" H "レベルリーク電流	$I_{IH_SCL_LEAK}$	$V_{SCL} = 5.0V$	-1	-	1	μA
SCL 端子入力" L "レベルリーク電流	$I_{IL_SCL_LEAK}$	$V_{SCL} = 0V$	-1	-	-	μA
SDA 端子入力" H "レベル電圧	V_{IH_SDA}		2.1	-	5.5	V
SDA 端子入力" L "レベル電圧	V_{IL_SDA}		0	-	0.8	V
SDA 端子入力" H "レベルリーク電流	$I_{IH_SDA_LEAK}$	$V_{SDA} = 5.0V$	-1	-	1	μA
SDA 端子入力" L "レベルリーク電流	$I_{IL_SDA_LEAK}$	$V_{SDA} = 0V$	-1	-	-	μA
SDA 端子出力" L "レベル電圧	V_{OL_SDA}	$I_O = 3mA$	-	-	0.4	V

(*5): 内蔵レギュレータが供給可能な電流

電気的特性

(特記事項なき場合、 $V^+ = 12V$, $V_{EN} = 5V$, $C_{REG} = 1\mu F$, $R_{ISET} = 10k\Omega$, $R_T = 47k\Omega$, $T_a = 25^\circ C$)

項目	記号	条件	最小	標準	最大	単位
< EN, CLK, SCL, SDA, RT, SST, FLT, 端子 >						
SST 端子ソース電流	I_{SST_SOURCE}	$V_{SST} = 1.5V$	3.5	5.5	7.5	μA
SST 端子シンク電流	I_{SST_SINK}	$V_{SST} = 1.5V$, $V_{OVP} = 41V$	0.60	1.25	2.10	μA
SST 端子 ON 抵抗	R_{SST_ON}	$V_{REG} = 3.2V$	0.6	1.0	1.4	$k\Omega$
動作時 SST 端子電圧	V_{SST_OPR}		-	3.3	-	V
SST リセット電圧	V_{SST_RES}		-	0.1	-	V
FLT 端子出力"L"レベル電圧	V_{FLT}	$I_{FLT} = 500\mu A$	-	0.25	0.5	V
FLT 端子リーク電流	I_{FLT_LEAK}	$V_{FLT} = 5.0V$	-	-	1	μA

< 出力ドライバ (EXT 端子) >

出力"H"側 ON 抵抗	R_{OH_EXT}	$I_{EXT} = -20mA$	-	8.4	16.8	Ω
出力"L"側 ON 抵抗	R_{OL_EXT}	$I_{EXT} = 20mA$	-	2.8	5.6	Ω
EXT 端子出力"H"レベル電圧	V_{OH_EXT}	$I_{EXT} = -20mA$	4.3	4.8	-	V
EXT 端子プルダウン抵抗	R_{PD_EXT}	$V_{EN} = 0V$, $V_{REG} = 0V$	50	100	150	$k\Omega$

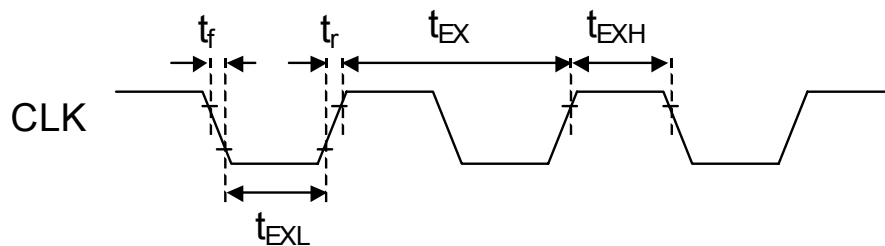
< 発振回路 >

発振周波数	f_{OSC}		0.585	0.650	0.715	MHz
最大デューティ比	D_{MAX}	$V_{EI} = 0V$	84	89	93	%
最小デューティ比	D_{MIN}		-	10	-	%

< 外部クロック入力 >

外部システム クロック最大周波数	f_{EX_sys}		-	-	1.5	MHz
外部システムクロック パルス幅"L"期間	t_{EXL}		100	-	-	ns
外部システムクロック パルス幅"H"期間	t_{EXH}		100	-	-	ns
立ち上がり時間	t_r		-	-	300	ns
立ち下がり時間	t_f		-	-	300	ns

外部クロック



NJW4605-T

電気的特性

(特記事項なき場合、 $V^+ = 12V$, $V_{EN} = 5V$, $C_{REG} = 1\mu F$, $R_{ISET} = 10k\Omega$, $R_T = 47k\Omega$, $T_a = 25^\circ C$)

項目	記号	条件	最小	標準	最大	単位
< 過電流保護回路 >						
電流制限検出電圧 1	V_{DCS1}	OCP(instruction) = 0	0.214	0.35	0.476	V
電流制限検出電圧 2	V_{DCS2}	OCP(instruction) = 1	0.135	0.25	0.355	V
CS 端子リーク電流	I_{CS_LEAK}	$V_{CS} = 1.0V$, $V_{EN} = 0V$	-1	-	1	μA
電流制限遅延時間	t_{CS_LEAK}	$V_{CS} = 0.4V$	-	200	-	ns

< 過電圧保護 (OVP) 回路 >

OVP動作電圧	V_{DOVP}		28.4	30.4	32.4	V
OVP解除電圧	V_{ROVP}		24.4	26.4	28.4	V
OVPヒステリシス電圧幅	V_{OVP}	$V_{DOVP} - V_{ROVP}$	-	4	-	V
OVP端子入力電流1	I_{OVP1}	$V_{OVP} = 27V$	-	24	48	μA
OVP端子入力電流2	I_{OVP2}	$V_{OVP} = 42V$	550	900	1800	μA
OVP端子リーク電流	I_{OVP_LEAK}	$V_{EN} = 0V$, $V_{OVP} = 42V$	-	-	1	μA

< 誤差増幅器 >

基準電圧	V_{REF_EA}		0.57	0.6	0.63	V
EI端子入力バイアス電流	I_{EI}		-0.1	-	0.1	μA
EO端子ソース電流	I_{EO_SOURCE}	$V_{EI} = 0.5V$, $V_{EO} = 0.6V$	15	22	31	μA
EO端子シンク電流	I_{EO_SINK}	$V_{EI} = 0.8V$, $V_{EO} = 0.6V$	300	500	700	μA

< 定電流回路 >

LED駆動電流(*3)	$I_{LED1}/I_{LED3}/I_{LED3}$	$R_{ISET}=10k\Omega$, V_{LED1} to $V_{LED3}=0.9V$	77.6	80	82.4	mA
		$R_{ISET}=20k\Omega$, V_{LED1} to $V_{LED3}=0.77V$	38.4	40	41.6	
LED 駆動電流マッチング(*6)	I_{MLED}	$R_{ISET}=10k\Omega$, V_{LED1} to $V_{LED3}=0.9V$	-3	0	+3	%
		$R_{ISET}=20k\Omega$, V_{LED1} to $V_{LED3}=0.77V$	-2	0	+2	
LED ショート保護検出電圧	V_{LED_SHORT}		8	9	10	V
LED ショート保護 検出遅延時間	t_{LED_SHORT}	V_{LED1} to $V_{LED3} = 11V$	-	50	-	μs
LED オープン保護検出電圧	V_{LED_OPEN}	$V_{OVP} = 41V$	0.6	0.8	1.0	V
LED 端子リーク電流(*3)	I_{LED_LEAK}	$V_{EN} = 0V$, $V_{LED} = 36V$	-	-	1	μA
LED端子制御電圧(*7)	$V_{CLED1} \sim V_{CLED3}$	$R_{ISET}=10k\Omega$, $I_{LED}=80mA$	0.8	1.05	1.3	V
		$R_{ISET}=20k\Omega$, $I_{LED}=40mA$	0.67	0.92	1.17	
ISET端子ショート保護 検出電流	I_{SET_MAX}		140	-	270	μA
最大LED電流(*3, *8)	I_{LED_MAX}		120	-	230	mA

(*3): 1ch あたり

(*6): $(I_{LED1}+I_{LED2}+I_{LED3})/I_{LED_AVG} \times 100$, $I_{LED_AVG} = (I_{LED1}+I_{LED2}+I_{LED3})/3$

I_{LED} は I_{LED1} , I_{LED2} , I_{LED3} のいずれかを意味します

(*7): 1ch 動作時

(*8): ISET 端子ショート保護が動作するまでに、LED 端子に流れるピーク電流です。

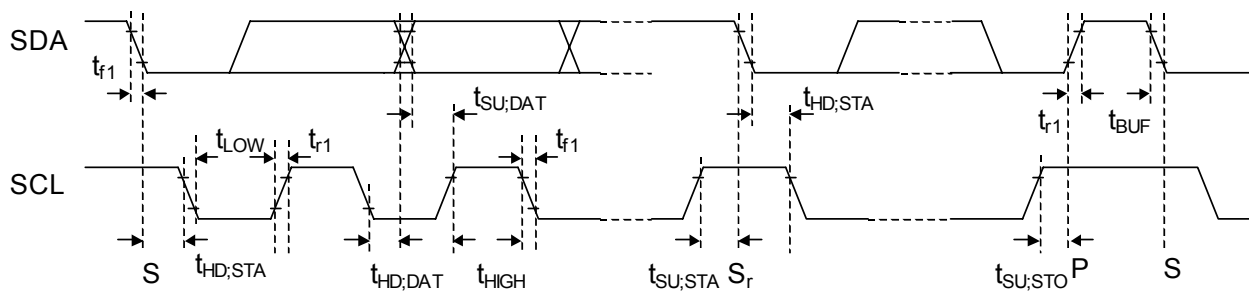
LED 駆動電流($I_{LED1} \sim I_{LED3}$)は 10mA から 80mA の範囲で設定してください。

電気的特性

(特記事項なき場合、 $V^+ = 12V$, $V_{EN} = 5V$, $C_{REG} = 1\mu F$, $R_{SET} = 10k\Omega$, $R_T = 47k\Omega$, $T_a = 25^\circ C$)

項目	記号	条件	最小	標準	最大	単位
< I2C バスタイミング (高速モードに準拠) >						
SCLクロック周波数	f_{SCL}	SCL	-	-	400	kHz
ホールド時間(反復) 「START」条件	$t_{HD,STA}$	SCL, SDA	0.6	-	-	μs
SCLクロック“L”期間	t_{LOW}	SCL	1.3	-	-	μs
SCLクロック“H”期間	t_{HIGH}	SCL	0.6	-	-	μs
反復「START」条件 セットアップ時間	$t_{SU,STA}$	SCL, SDA	0.6	-	-	μs
データホールド時間	$t_{HD,DAT}$	SCL, SDA	0	-	0.9	μs
データセットアップ時間	$t_{SU,DAT}$	SCL, SDA	100	-	-	ns
立ち上がり時間1	t_{r1}	SCL, SDA	-	-	300	ns
立ち下がり時間1	t_{f1}	SCL, SDA	-	-	300	ns
「STOP」条件 セットアップ時間	$t_{SU,STO}$	SCL, SDA	0.6	-	-	μs
「STOP」-「START」間 バス・フリー時間	t_{BUF}	SDA	1.3	-	-	μs

I2C バスタイミング



- S : スタート条件
- S_r : 反復スタート条件
- P : ストップ条件

NJW4605-T

電気的特性 2

(特記事項なき場合、 $V^+ = 12V$, $V_{EN} = 5V$, $C_{REG} = 1\mu F$, $R_{ISET} = 10k\Omega$, $R_T = 47k\Omega$, $T_a = -40$ to $105^\circ C$)

項目	記号	条件	最小	標準	最大	単位
----	----	----	----	----	----	----

< 全体 >

消費電流 1 (動作時)	I_{Q1}	Switching	-	-	6.6	mA
消費電流 2 (動作時)	I_{Q2}	PWM Duty = 0/1024, No switching	-	-	4.8	mA
消費電流 3 (スタンバイ時)	I_{Q3_OFF}	$V_{EN} = 0V$, $V_{REG} = 0V$	-	-	1	μA

< 内蔵レギュレータ >

出力電圧	V_{REG}	$I_{REG} = 0mA$, PWM Duty = 0/1024	4.75	-	5.25	V
ラインレギュレーション	$\Delta V_{REG-VDD}$	$V_{IN} = 6 \sim 35V$, $I_{REG} = 0mA$, PWM Duty = 0/1024	-10	-	60	mV
ロードレギュレーション	$\Delta V_{REG-I/O}$	$I_{REG} = 0 \sim 20mA$, PWM Duty = 0/1024	-	-	120	mV

< 低電圧誤動作防止 (UVLO) 回路 >

UVLO 解除電圧 (REG 出力)	V_{RUVLO}		3.4	-	4.4	V
UVLO 動作電圧 (REG 出力)	V_{DUVLO}		3.3	-	4.3	V

< EN, CLK, SCL, SDA, RT, SST, FLT, 端子 >

EN 端子 "H" レベル電圧 (動作モード)	V_{IH_EN}		2	-	5.5	V
EN 端子 "L" レベル電圧 (スタンバイモード)	V_{IL_EN}		0	-	0.4	V
EN 端子入力 "H" レベルリーク電流	$I_{IH_EN_LEAK}$	$V_{EN} = 5.0V$	-1	-	4.5	μA
EN 端子入力 "L" レベルリーク電流	$I_{IL_EN_LEAK}$	$V_{EN} = 0V$	-1	-	-	μA
CLK 端子入力 "H" レベル電圧	V_{IH_CLK}		2.1	-	5.5	V
CLK 端子入力 "L" レベル電圧	V_{IL_CLK}		0	-	0.8	V
CLK 端子入力 "H" レベルリーク電流	$I_{IH_CLK_LEAK}$	$V_{CLK} = 5.0V$	-1	-	1	μA
CLK 端子入力 "L" レベルリーク電流	$I_{IL_CLK_LEAK}$	$V_{CLK} = 0V$	-1	-	-	μA
SCL 端子入力 "H" レベル電圧	V_{IH_SCL}		2.1	-	5.5	V
SCL 端子入力 "L" レベル電圧	V_{IL_SCL}		0	-	0.8	V
SCL 端子入力 "H" レベルリーク電流	$I_{IH_SCL_LEAK}$	$V_{SCL} = 5.0V$	-1	-	1	μA
SCL 端子入力 "L" レベルリーク電流	$I_{IL_SCL_LEAK}$	$V_{SCL} = 0V$	-1	-	-	μA
SDA 端子入力 "H" レベル電圧	V_{IH_SDA}		2.1	-	5.5	V
SDA 端子入力 "L" レベル電圧	V_{IL_SDA}		0	-	0.8	V
SDA 端子入力 "H" レベルリーク電流	$I_{IH_SDA_LEAK}$	$V_{SDA} = 5.0V$	-1	-	1	μA
SDA 端子入力 "L" レベルリーク電流	$I_{IL_SDA_LEAK}$	$V_{SDA} = 0V$	-1	-	-	μA
SDA 端子出力 "L" レベル電圧	V_{OL_SDA}	$I_O = 3mA$	-	-	0.4	V

(*5): 内蔵レギュレータが供給可能な電流

電気的特性 2

(特記事項なき場合、 $V^+ = 12V$, $V_{EN} = 5V$, $C_{REG} = 1\mu F$, $R_{ISET} = 10k\Omega$, $R_T = 47k\Omega$, $T_a = -40$ to $105^\circ C$)

項目	記号	条件	最小	標準	最大	単位
----	----	----	----	----	----	----

< EN, CLK, SCL, SDA, RT, SST, FLT, 端子 >

SST 端子ソース電流	I_{SST_SOURCE}	$V_{SST} = 1.5V$	3	-	7.5	μA
SST 端子シンク電流	I_{SST_SINK}	$V_{SST} = 1.5V$	0.50	-	2.10	μA
SST 端子 ON 抵抗	R_{SST_ON}	$V_{REG} = 3.2V$	0.6	-	1.6	$k\Omega$
FLT 端子出力“L”レベル電圧	V_{FLT}	$I_{FLT} = 500\mu A$	-	-	0.5	V
FLT 端子リーク電流	I_{FLT_LEAK}	$V_{FLT} = 5.0V$	-	-	1	μA

< 出力ドライバ (EXT 端子) >

EXT 端子出力“H”レベル電圧	V_{OH_EXT}	$I_{EXT} = -5mA$	4.40	-	-	V
------------------	---------------	------------------	------	---	---	---

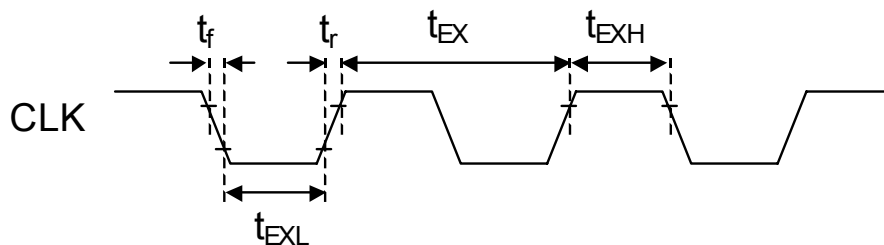
< 発振回路 >

発振周波数	f_{OSC}		0.585	-	0.715	MHz
最大デューティ比	D_{MAX}	$V_{EI} = 0V$	84	-	93	%

< 外部クロック入力 >

外部システム クロック最大周波数	f_{EX_sys}		-	-	1.5	MHz
外部システムクロック パルス幅“L”期間	t_{EXL}		100	-	-	ns
外部システムクロック パルス幅“H”期間	t_{EXH}		100	-	-	ns
立ち上がり時間	t_r		-	-	300	ns
立ち下がり時間	t_f		-	-	300	ns

外部クロック



NJW4605-T

電気的特性2 (特記事項なき場合、 $V^+ = 12V$, $V_{EN} = 5V$, $C_{REG} = 1\mu F$, $R_{ISET} = 10k\Omega$, $R_T = 47k\Omega$, $T_a = -40$ to $105^\circ C$)

項目	記号	条件	最小	標準	最大	単位
----	----	----	----	----	----	----

< 過電流保護回路 >

電流制限検出電圧1	V_{DCS1}	OCP(instruction) = 0	0.195	-	0.495	V
電流制限検出電圧2	V_{DCS2}	OCP(instruction) = 1	0.135	-	0.355	V
CS 端子リーク電流	I_{CS_LEAK}	$V_{CS} = 1.0V$, $V_{EN} = 0V$	-2	-	2	μA

< 過電圧保護 (OVP) 回路 >

OVP動作電圧	V_{DOVP}		28.4	-	32.4	V
OVP解除電圧	V_{ROVP}		24.4	-	28.4	V
OVP端子入力電流1	I_{OVP1}	$V_{OVP} = 27V$	-	-	48	μA
OVP端子入力電流2	I_{OVP2}	$V_{OVP} = 42V$	450	-	1900	μA
OVP端子リーク電流	I_{OVP_LEAK}	$V_{EN} = 0V$, $V_{OVP} = 42V$	-	-	1	μA

< 誤差増幅器 >

基準電圧	V_{REF_EA}		0.564	-	0.636	V
EI端子入力バイアス電流	I_{EI}		-0.1	-	0.1	μA
EO端子ソース電流	I_{EO_SOURCE}	$V_{EI} = 0.5V$, $V_{EO} = 0.6V$	15	-	31	μA
EO端子シンク電流	I_{EO_SINK}	$V_{EI} = 0.8V$, $V_{EO} = 0.6V$	300	-	700	μA

< 定電流回路 >

LED駆動電流(*3)	$I_{LED1} \sim I_{LED3}$	$R_{ISET} = 20k\Omega$, V_{LED1} to $V_{LED3} = 0.77V$	38	-	42	mA
LED駆動電流マッチング(*6)	I_{MLED}	$R_{ISET} = 20k\Omega$, V_{LED1} to $V_{LED3} = 0.77V$	-3	-	+3	%
LEDショート保護検出電圧	V_{LED_SHORT}		8	-	10	V
LEDオープン保護検出電圧	V_{LED_OPEN}	$V_{OVP} = 41V$	0.6	-	1.0	V
LED端子リーク電流(*3)	I_{LED_LEAK}	$V_{EN} = 0V$, $V_{LED} = 36V$	-	-	1	μA
LED端子制御電圧(*7)	$V_{CLED1} \sim V_{CLED3}$	$R_{ISET} = 20k\Omega$, $I_{LED} = 40mA$	0.67	-	1.17	V
ISET端子ショート保護検出電流	I_{SET_MAX}		140	-	270	μA

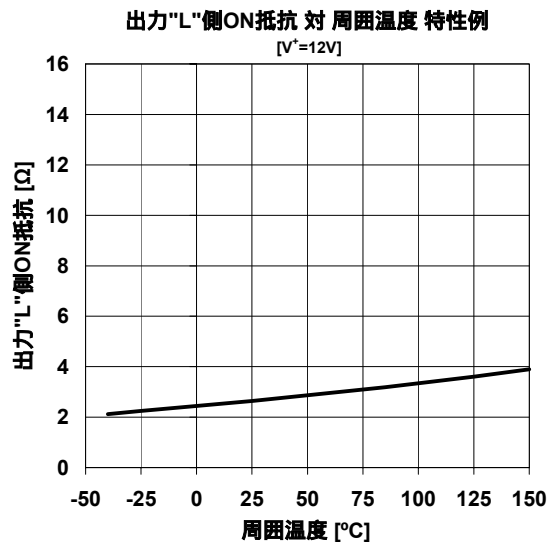
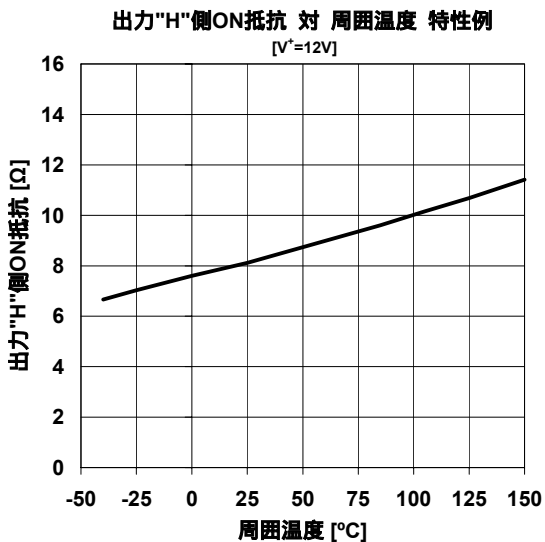
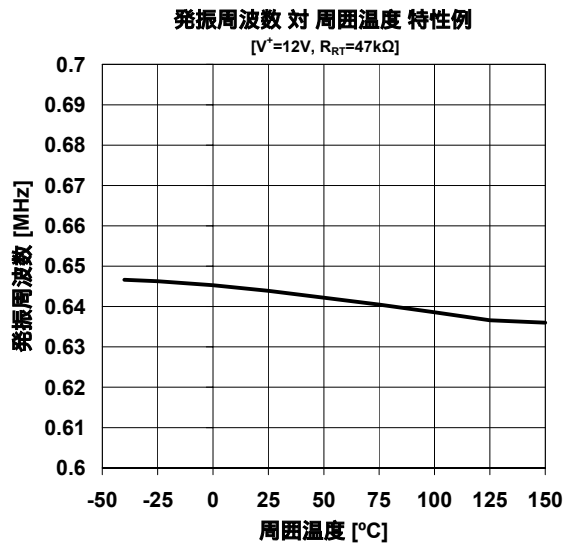
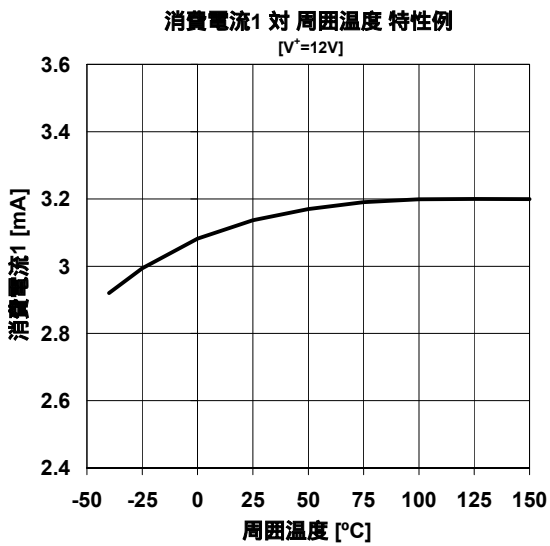
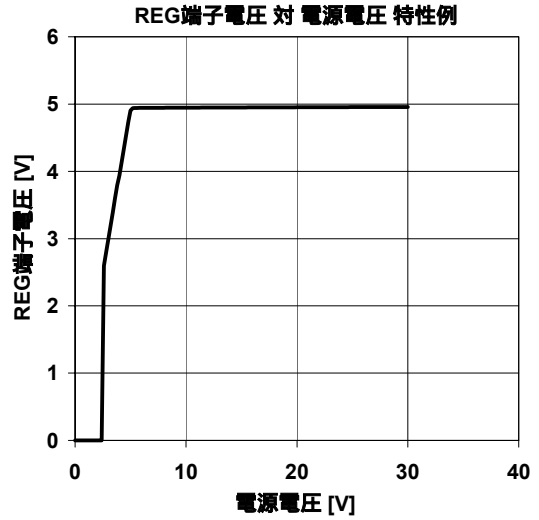
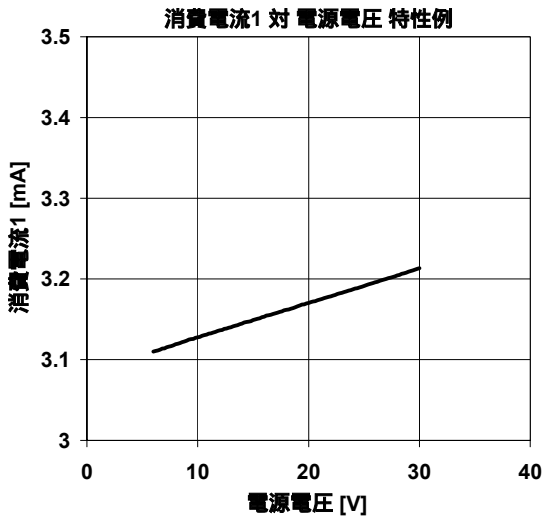
(*3): 1ch あたり

(*6): $(I_{LED} - I_{LED_AVG}) / I_{LED_AVG} \times 100$, $I_{LED_AVG} = (I_{LED1} + I_{LED2} + I_{LED3}) / 3$

I_{LED} は I_{LED1} , I_{LED2} , I_{LED3} のいずれかを意味します

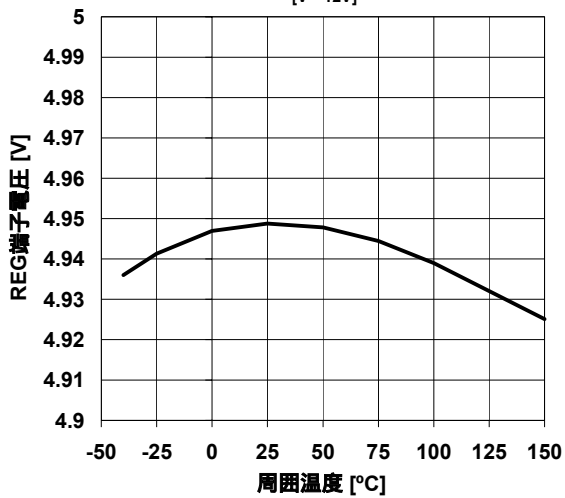
(*7): 1ch 動作時

特性例

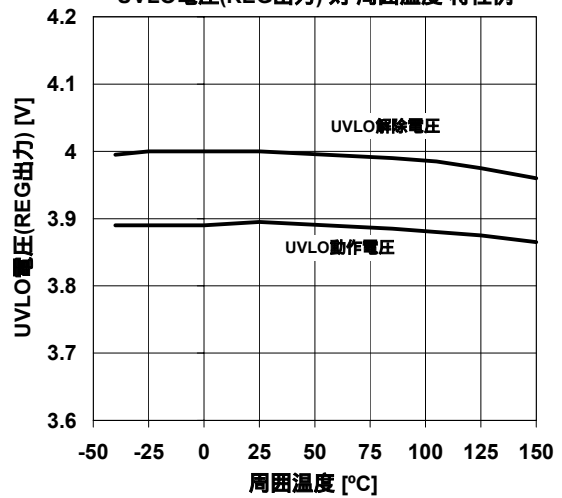


特性例

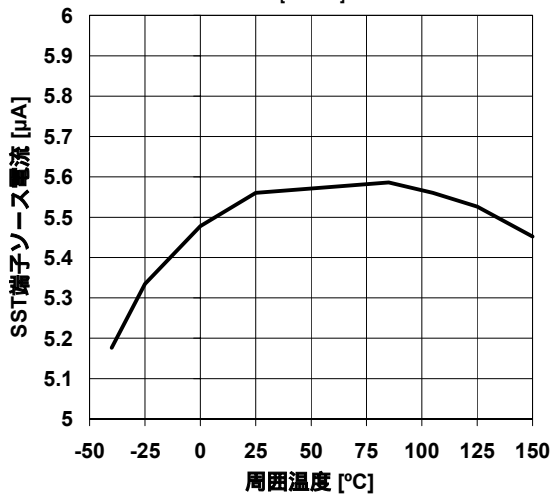
REG端子電圧 対 周囲温度 特性例
[V'=12V]



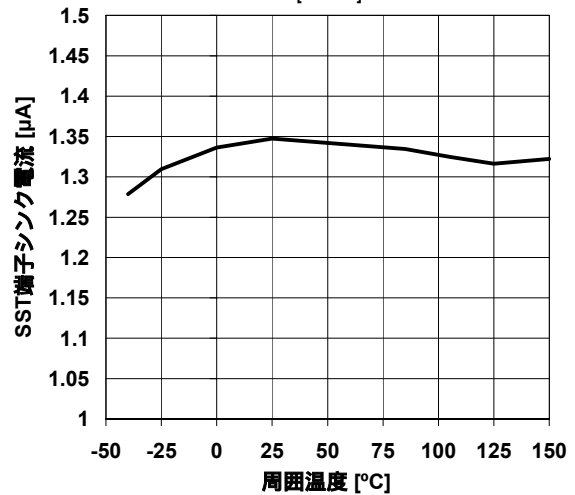
UVLO電圧(REG出力) 対 周囲温度 特性例



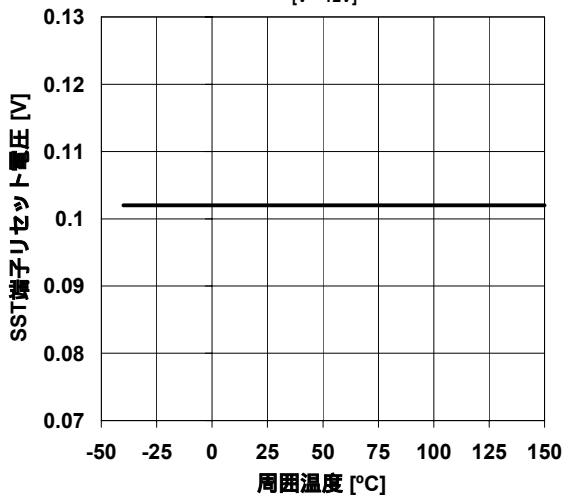
SST端子ソース電流 対 周囲温度 特性例
[V'=12V]



SST端子シンク電流 対 周囲温度 特性例
[V'=12V]

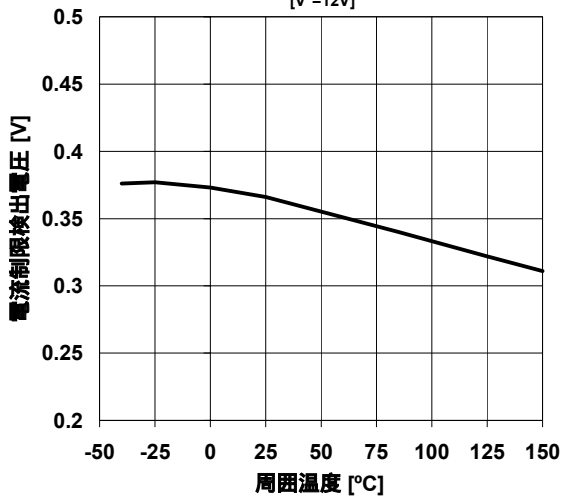


SST端子リセット電圧 対 周囲温度 特性例
[V'=12V]

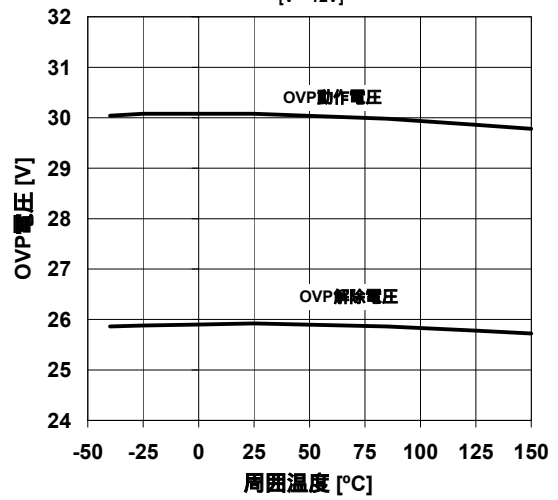


特性例

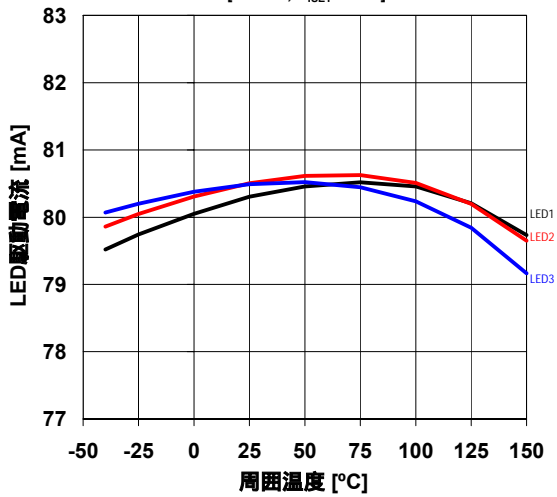
電流制限検出電圧 対 周囲温度 特性例
[V⁺=12V]



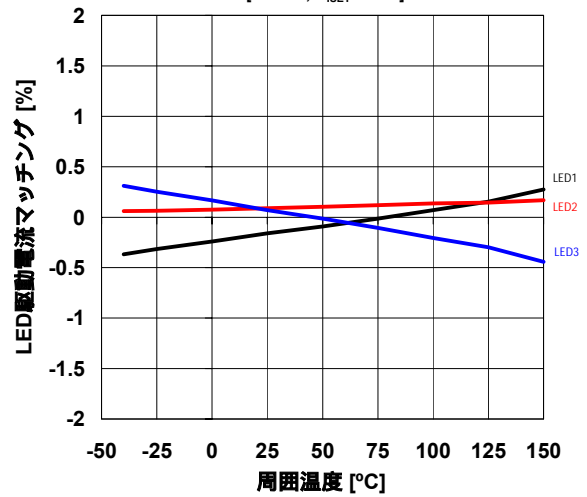
OVP電圧 対 周囲温度 特性例
[V⁺=12V]



LED駆動電流 対 周囲温度 特性例
[V⁺=12V, R_{ISET}=10kΩ]



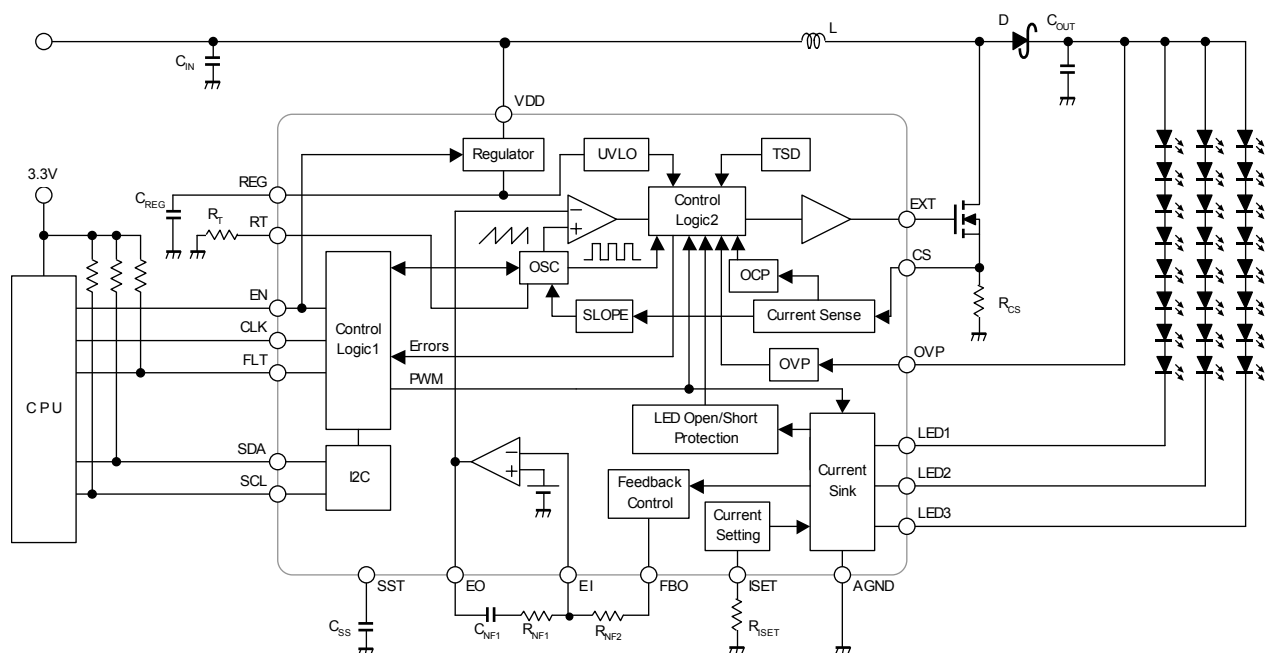
LED駆動電流マッチング 対 周囲温度 特性例
[V⁺=12V, R_{ISET}=10kΩ]



端子機能説明

記号	説明
AGND	アナログ部 GND 端子
CLK	外部クロック入力端子
CS	昇圧回路電流検出端子
EI	エラーアンプ入力端子
EN	イネーブル端子
EO	エラーアンプ出力端子
EXT	外付け MOSFET ゲート駆動端子
FBO	フィードバックコントロール出力端子
FLT	フォールト状態出力端子。 オープンレイン出力で、動作モード時に"L"レベル。 フォールト検出時にハイインピーダンスになります。 インストラクションにより反転出力、強制出力固定を設定できます。
ISET	LED 電流設定用抵抗接続端子。AGND 端子との間に抵抗(RISET)を接続することにより、LED1~LED3 端子の LED 駆動電流(ILED1~ILED3)を決めることができます。
IGND	定電流回路 GND 端子
LED1	定電流回路出力端子
LED2	LED 駆動電流 ILED1~ILED3 を出力します。電流値は RISET の抵抗値によって決まります。
LED3	RISET=10kΩ のとき、ILED1~ILED3 は 80mA を出力します。
N.C.	未接続
OVP	過電圧保護回路センス端子
REG	内蔵レギュレータ出力端子。5.0V の電圧を出力します。
SCL	I2C シリアルクロック入力端子
SDA	I2C シリアルデータ入力端子
SST	ソフトスタート容量(CSS)接続端子。 UVLO 解除後、CSS を SST 端子ソース電流 I _{SST_SOURCE} で充電します。
RT	内蔵発振回路の周波数調整用抵抗接続端子
VDD	電源端子

応用回路例



NJW4605 Application Manual

機能説明

1. 概要

NJW4605 は中型 LCD バックライト向けの白色 LED ドライバ IC で、LED ドライバ回路を 3 回路内蔵しています。電流モード制御の PWM 型昇圧 DC-DC コンバータと外付け部品を組み合わせ、複数の LED を直列駆動することができます。また、LED ドライバは定電流出力のため、各 LED の電流は LED の順方向電圧によらず一定となります。LED の調光は、LED 駆動電流の直流値の設定と、パルス点灯方式を組み合わせで行うことができます。LED 駆動電流の直流値は外付けの抵抗および、内蔵の電流倍率設定回路で制御します。パルス点灯方式は、内蔵の 10bit パルス調光信号生成回路とグラデュアル ディミング機能を併用することにより、明るさを緩やかに可変することができます。パルス調光信号は CLK 端子から外部入力することもできます。保護機能は、LED オープンショート保護回路、外部 MOSFET の過電流保護回路、LED 駆動電源の過電圧保護回路、サーマルシャットダウン回路、UVLO 回路、ISET 端子ショート保護回路を内蔵しています。これらの保護機能が異常を検出した場合、I2C インターフェースからフォールト状態を読み出すことができます。

2. LED の輝度設定

LED の輝度設定は、次の 4 つの方法があります。

- 2.1 ISET 端子による LED 電流値の設定
- 2.2 LED 電流倍率の設定
- 2.3 外部入力パルス調光信号による LED 輝度の設定
- 2.4 内蔵パルス調光回路を使用した LED 輝度の設定

2.1 ISET 端子による LED 電流値の設定

ISET 端子と AGND 間に抵抗(R_{ISET})を接続することで LED 駆動電流(ILED1~ILED3)を設定します。ILED は 10mA から 100mA まで設定可能です。

計算式は以下のようになります。

$$ILED1\sim ILED3 = 800 [\text{倍}] \times 1.0[V] / R_{ISET} = 800 / R_{ISET}$$

(例: ILED = 80mA を設定する場合、 $R_{ISET} = 10k\Omega$)

2.2 LED 電流倍率の設定

LED 駆動電流を、 R_{ISET} によって設定した最大 LED 電流値に対して、16/16 倍、15/16、…、1/16 倍の 16 段階に設定することができます。

この設定は、I2C のインストラクションで行います(「9.4 LED 電流設定」参照)。

2.3 外部入力パルス調光信号による LED 輝度の設定

CLK 端子より入力される信号の DUTY サイクルによって、ILED1~ILED3 の動作/停止期間の比を変更し、LED の調光を行うことができます。CLK 端子電圧が"H"レベルの際に各定電流回路は、電流を流して LED を点灯させ、"L"レベルの際には各定電流回路を OFF して LED1~LED3 の端子をハイインピーダンスにします。

2.4 内蔵パルス調光回路を使用した LED 輝度の設定

パルス調光回路(グラデュアル ディミング回路)を内蔵しています。パルス調光回路ではフレーム周期の 1/1024 を最小 PWM 幅として制御します。フレーム周波数、パルス調光信号幅はユーザー側で設定が可能です。

1 フレーム = パルス調光信号の 1 周期
となります。

この設定は、I2C のインストラクションで行います(「9.7 パルス調光データ設定」参照)。

3. グラデュアル ディミング

グラデュアル ディミング機能とは、既に設定しているパルス調光データから新規に設定したパルス調光データへ中間データを補間しながら変化させる機能です。例えば、現在のパルス調光データが 001h の時、新規にパルス調光データ 400h のデータをセットした場合は、グラデュアル ディミング機能により 001h 002h 003h・・・400h と 1024 ステップでパルス調光信号を変化させるので自然な調光ができます。グラデュアル ディミング有効/無効、グラデュアル ディミング実行時間、計算テーブルの設定はインストラクションで行います。

(「9.6 グラデュアル ディミング設定」「9.8 グラデュアル ディミングスタート」参照)。

4. スタンバイモード

EN 端子電圧を EN 端子"L"レベル電圧(V_{IL_EN})以下にすると、スタンバイモードになります。スタンバイモードでは、内蔵のレギュレータの動作を停止し、内部の各回路の動作も停止します。各端子の状態は以下のようになります。またスタンバイモードを使用しない場合は、この端子を VDD 端子に接続してください。

EN	スタンバイモード時の各端子の状態					
	REG	FLT	EXT	LED1-3	SST	OVP
$EN \leq V_{IL_EN}$	0V	Hi-Z	0V	Hi-Z	0V	Hi-Z

5. フォールト出力

内蔵保護回路からフォールトを検出すると FLT 端子をハイインピーダンス状態にします。FLT 端子は NMOS のオープンドレインとなっており、正常動作時は、NMOS が ON しています。電源電圧の低下や各種の保護回路の動作を検出した際には NMOS が OFF しハイインピーダンスになります。抵抗 R_{FLT} (47k Ω)を介して、REG 端子または外部から電圧印加する端子に接続することにより、フォールト状態を検出することができます。フォールトを検出する条件は以下のようになります。

入力	条件	説明
REG	$V_{REG} \leq V_{RUVLO}$	UVLO 回路動作。
OVP	$V_{OVP} \geq V_{DOVP}$	過電圧保護回路動作。
LED1~3	$V_{LED} \geq V_{LED_SHORT}$	LED ショート検出。LED1~3 のいずれか 1 つでもショート検出した場合。
	$V_{LED} \leq V_{LED_OPEN}$, $V_{OVP} \geq V_{DOVP}$	LED オープン検出。LED1~3 のいずれか 1 つでもオープン検出した場合。
EN	$V_{EN} \leq V_{IL_EN}$	スタンバイモード。
ISET	$I_{LED1-3} \geq I_{LED_MAX}$	ISET 端子ショート保護。
Temperature	$T_j \geq T_{jmax}$	T_{jmax} 以上でサーマルシャットダウン回路動作。
CS	$V_{CS} \geq V_{DCS}$	過電流保護タイマラッチモード。 $V_{CS} \geq V_{DCS}$ の状態が T_{CST} 以上の時間継続した場合。

表内の記号説明

V_{RUVLO} : UVLO 解除電圧	V_{DOVP} : OVP 動作電圧	V_{LED_SHORT} : LED ショート保護検出電圧
I_{LED_MAX} : 最大 LED 電流	V_{CS} : CS 端子電圧	V_{LED_OPEN} : LED オープン保護検出電圧
V_{LED} : LED 端子電圧	V_{EN} : EN 端子電圧	V_{IL_EN} : EN 端子入力"L"レベル入力電圧
V_{OVP} : OVP 端子電圧	V_{REG} : REG 端子電圧	

数値は電気的特性を参照。

各保護回路からのフォールト状態はシリアルインターフェースからデータを読み出すことで確認できます。フォールト状態を解除するには、フォールト発生の原因を取り除いてください。

各 LED のオープン/ショート検出については、各 LED 端子をイネーブル設定している場合のみ、有効になります。そのため、LED オープン/ショートを検出した LED 端子について初期設定インストラクションによりディセーブル状態に設定すると FLT 端子出力は正常動作時の出力になります。しかし、内部レジスタにはエラー検出した情報は保持されていますので、EN 端子等でリセットするまでは、I2C インターフェースによりエラーフラグ読み出しを行うとエラーフラグを返します。

初期設定インストラクションにより、FLT 端子出力の制御および出力論理を反転させることができます。(「9.2.2 FLT 端子出力制御」参照)

NJW4605 Application Manual

6. ソフトスタート

電源投入後、消灯状態から点灯状態に移行したときに、PWM 型昇圧 DC-DC コンバータのソフトスタート機能が働きます。ソフトスタート実行時間はソフトスタート容量 CSS と負荷電流で決まります。ソフトスタート中は SST 端子から 5 μ A (Typ.) の電流を出力し、CSS を充電します。CSS 充電期間中(SST 端子電圧(V_{SST}) ≤ E0 端子電圧(V_{E0}))の状態、EXT 端子から出力される昇圧用 PWM 出力の DUTY が制限されます。また以下の保護回路動作条件が検出された場合、CSS は放電され V_{SST} は 0V になります。この状態から 動作状態に復帰した際には、再度ソフトスタートが実行されます。

EN 端子信号によりスタンバイモードから復帰したときもソフトスタート機能が働きます。

入力	ソフトスタート再実行条件	条件説明
REG	$V_{REG} \leq V_{RUVLO}$	UVLO 回路動作。
OVP	$V_{OVP} \geq V_{DOVP}$	OVP 回路動作。 I _{SST_SINK} (1.25 μ A Typ.)で放電。
Temperature	$T_j \geq T_{jmax}$	T _{jmax} 以上でサーマルシャットダウン回路動作。
ISET	$I_{SET} \geq I_{SET_MAX}$	ISET 端子ショート保護。

7. 内部クロック、外部クロック、外部クロックとの同期

内部クロックは昇圧回路のパワートランジスタのスイッチング周波数とシステムクロック(*)に使用します。RT 端子 -AGND 間に接続される抵抗により 300k~1MHz まで調整が可能です。また、CLK 端子から外部クロックを入力することも可能です。内部クロック/外部クロックの切り替えはインストラクションにより行い、電源投入時は内部クロックを使用する設定にリセットされます。

外部クロックを使用する場合は、インストラクションによりシステムクロックまたはパルス調光信号に切り替えて使用します。(昇圧回路のパワートランジスタのスイッチング周波数は常に内部クロックを使用します。昇圧回路のパワートランジスタのスイッチング周波数を微調整したい場合は「外部クロックとの同期」を使用します。)

【外部クロックとの同期】

内部クロックを使用する設定時に CLK 端子から内蔵発振より早い周波数の外部クロックを入力すると内部クロックが外部クロックと同期します。この外部クロックとの同期は内蔵発振周波数に対して+50%までの微調整ができます。また、CLK 端子からの入力クロックは DUTY40~60%の信号入力をお願いします。

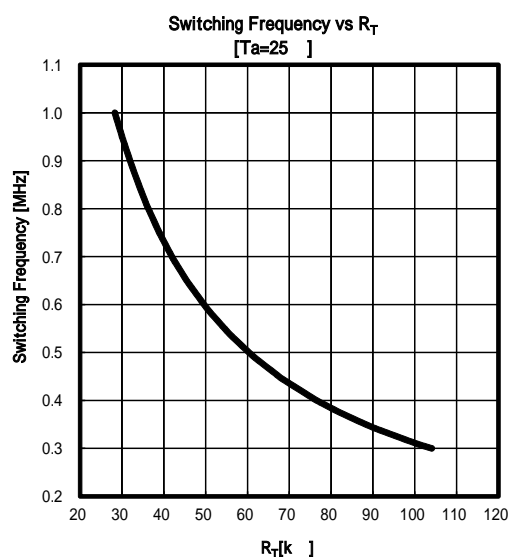
*システムクロックはパルス調光信号生成用のグラデュアル デミング回路動作クロックおよび保護回路のタイマーに使用されます。

【発振周波数】

内部クロックの発振周波数は、おおよそ以下の式で算出できます。

$$R_T [k] = \frac{30550}{f_{osc} [kHz]} \times (\text{ : 補正係数})$$

f _{osc} [kHz]	correction value α
1000	0.957
950	0.965
900	0.973
850	0.978
800	0.983
750	0.988
700	0.993
650	1
600	1.008
550	1.015
500	1.022
450	1.028
400	1.036
350	1.046
300	1.057



8. 保護回路

	検出端子	保護回路動作時の各端子の状態				
		FLT	EXT	LED1~3	SST	
LED ショート保護	LED1~3	Hi-Z	-	Hi-Z	-	短絡検出 LED 端子のみ Hi-Z
LED オープン保護	LED1~3	Hi-Z	-	-	-	
過電流保護	CS	-	L	-	-	発振周期ごとに解除
過電流保護タイマーラッチ	CS	Hi-Z	L	-	-	
過電圧保護	OVP	Hi-Z	L	Hi-Z	L	LED ショート保護を解除
サーマルシャットダウン	-	Hi-Z	L	Hi-Z	L	
UVLO	REG	Hi-Z	L	Hi-Z	L	
ISET 端子ショート保護	ISET	Hi-Z	L	Hi-Z	L	

*FLT 端子の状態は、インストラクションにより変更することができます。(「9.2.2. FLT 端子出力制御」参照)。上表はデフォルト設定 (FT1=FT0=0) 時の出力になります。

8.1 LED ショート保護

LED 端子電圧が、LED ショート保護検出電圧(V_{LED_SHORT})以上になるとその端子に接続された LED が故障して短絡状態になったと判断し、その端子の定電流回路の動作を停止します。しかし、他の正常に動作している定電流回路および、昇圧回路は動作し続けます。ショート保護回路は、パルス調光時の LED 端子電圧のリングングによる誤動作を防止するために、検出するまでに 50 μ s 程度の遅延時間を持たせてあります。ショート保護回路の動作を解除する条件は以下のようになります。

- EN 端子電圧を下げて、スタンバイ状態にする。
- 電源電圧 V^+ を低下させて、UVLO 回路を動作させる。
- OVP 端子電圧を V_{DOVP} 以上にし、過電圧保護回路を動作させる。

8.2 LED オープン保護

OVP 端子電圧が OVP 動作電圧(V_{DOVP})以上になり、過電圧保護が動作している状態において、LED1~3 の端子電圧が LED オープン保護検出電圧(V_{LED_OPEN})以下の場合、その LED 端子に接続された LED がオープン状態で故障していると判定して、昇圧回路の制御信号からその LED 端子の電圧信号を切り離します。この機能によって、過電圧保護回路が解除され昇圧回路が再起動したときには、残りの LED 端子の電圧信号によって昇圧回路の出力電圧が制御されるため、他の LED 端子に接続された LED は正常に点灯します。

LED オープン保護状態になった LED 端子は、再度 LED オープン保護検出電圧(V_{LED_OPEN})以上になると正常動作状態に戻り、FLT 端子も正常動作時出力に戻ります。

8.3 過電流保護

過電流保護回路は、CS 端子-AGND 端子間の電位差が、電流制限検出電圧(V_{DCS})以上になると、EXT 端子電圧を“L”レベルにします。これにより、昇圧回路の外付け MOSFET に過電流が流れることを防止します。過電流保護動作は、昇圧パルス毎のパルス・バイ・パルス方式で動作します。よって、昇圧パルスごとに解除されますが、タイマーラッチ機能と組み合わせることにより、一定時間後にラッチすることができます。例えば、パルス・バイ・パルス過電流保護が 1024 回動作すると、EXT 端子を“L”レベルに固定して昇圧回路を停止させます。タイマーラッチを解除するには、過電流の原因を取り除いた後、スタンバイモードへ切り替え、またはインストラクションによるリセットが必要です(「9.5 過電圧保護閾値設定」参照)。

8.4 過電圧保護

OVP 端子を昇圧回路出力端子に接続することによって、昇圧回路の出力電圧が何らかの異常で上昇し OVP 動作電圧(V_{DOVP})を超えた場合、昇圧回路の動作を停止させると共に、LED1~LED3 の駆動電流を停止させます。過電圧保護回路が動作すると、OVP 端子より OVP 端子入力電流 $2(I_{OVP2})$ の電流値でシンクして OVP 端子電圧を引き下げます。また、再ソフトスタートのため SST 端子より SST 端子シンク電流(I_{SST_SINK})の電流で一定時間をかけて SST 端子電圧を引き下げます。この機能により過電圧保護回路が動作した場合、再起動まで遅延時間を持たせています。

OVP 端子電圧が OVP 解除電圧(V_{ROVP})以下になり、かつ SST 端子電圧が SST リセット電圧(V_{SST_RES})以下になると、過電圧保護が解除されて再度ソフトスタートが実行されます。

動作電圧を OVP 解除電圧以上で使用する場合は、外部で意図的に過電圧保護回路を解除する必要があります。意図的に解除する理由は、昇圧回路の動作が停止後、昇圧回路出力には入力電圧が現れるので、単体での動作復帰を補助するためです。

OVP 動作電圧(V_{DOVP})はインストラクションによって 3 値から選択することができます(「9.5 過電圧保護閾値設定」参照)。

8.5 サーマルシャットダウン

チップの温度が、 T_{jmax} を超えるとサーマルシャットダウン回路が動作して昇圧回路の動作を停止すると共に、LED1~LED3 の駆動電流を停止し、チップの温度がそれ以上に上昇することを防ぎます。チップの温度が T_{jmax} 以下になると、サーマルシャットダウン動作は解除されます。またこの際には、再度ソフトスタート動作が実行されます。

8.6 低電圧誤動作防止(UVLO)

電源投入時、または、電源電圧 V^+ の低下等で内蔵レギュレータの出力端子である REG 端子電圧が UVLO 動作電圧(V_{DUMLO})以下に低下すると UVLO 回路が動作し、EXT 端子の出力を "L" レベルにして LED1~LED3 の駆動電流を停止します。また FLT 端子をハイインピーダンスにします。REG 端子電圧が UVLO 解除電圧(V_{RUVLO})以上になると UVLO は解除されます。

UVLO 回路が動作すると、システム全体がリセットされますのでインストラクションレジスタの値は全て 0 になります。

8.7 ISET 端子ショート保護

ISET 端子が AGND または IGND 端子に短絡された場合、ILED1~ILED3 が非常に大きな電流値に設定され、駆動する LED を破壊する可能性があります。

これを防ぐため、ISET 端子の流出電流(I_{ISET})が、ISET 最大設定電流(I_{ISET_MAX})以上になると、ISET 端子短絡保護回路が動作し、ILED1~ILED3 を停止すると共に、昇圧回路の動作も停止します。

ISET 端子の流出電流(I_{ISET})が、ISET 最大設定電流(I_{ISET_MAX})以下になると、ISET 端子ショート保護回路は解除され、ILED1~ILED3 は、LED 電流設定用抵抗(R_{ISET})で設定される電流を流します。

8.8 フォールト状態

上記保護回路が動作した場合、IC 内部にエラーフラグがラッチされます。フォールト状態は、シリアルインターフェースから読み出すことができます。(「9.9 フォールト/BUSY の読み出し」参照)

8.9 内蔵発振周波数の外部クロック信号同期機能

CLK 端子から入力したクロック信号に内蔵発振周波数を同期させることができます。RT により設定された内蔵発振周波数に対し、+50%の範囲で同期させることができます。

9. シリアルインターフェース

I2C スレーブアドレスは 0110_001x です。

- 書き込み 62h
- 読み出し 63h

パリティビット

データ中の1が、奇数個になるように、MSBにパリティビットを設定し、データを転送してください。パリティビットが一致した場合データが有効になります。データの設定例は下記の通りです。

設定データ	パリティ	パリティビット付きデータ
0001_1011b[1Bh]	1	1001_1011b[9Bh]
0110_1110b[6Eh]	0	0110_1110b[6Eh]

パリティが一致しない場合、ACKを返さず、以降のデータも無視されます。パリティが一致しなかった場合、スタートコンディションから、再送してください。

I2C スレーブアドレスには、パリティビットはありません。

9.1 インストラクション一覧表

I2C インターフェースにより、動作設定および、フォールトの読み出しが可能です。

オートインクリメント機能により、レジスタアドレスが00h~07hのループをしますので、I2C ストップ条件が成立するまで、インストラクションを連続して書き込むことが可能です。

(*:Don't care)

インストラクション	アドレス	機能									説明
		D7	D6	D5	D4	D3	D2	D1	D0		
(1) 初期設定	00h	PRTY	EXT1	EXT0	FT1	FT0	LED3EN	LED2EN	LED1EN	LED1端子 ON/OFF(LED1EN) LED2端子 ON/OFF(LED2EN) LED3端子 ON/OFF(LED3EN) FLT端子出力制御(FT1~FT0) 外部クロック/パルス調光信号 入力切り替え(EXT1~EXT0)	
(2) フレーム周波数設定	01h	PRTY	*	*	FD4	FD3	FD2	FD1	FD0	フレーム分周比設定(FD4~FD0)	
(3) LED電流設定	02h	PRTY	*	*	*	I3	I2	I1	I0	LED電流の倍率設定(I3~I0)	
(4) 過電圧保護閾値設定 過電流保護設定	03h	PRTY	SLOPE	OCP	OCP1	OCP0	OCPTIM	OVP1	OVP0	過電圧保護閾値設定(OVP1~OVP0) 過電流保護設定 (OCP, OCP1~OCP0, OCPTIM) 電流帰還量の切り替え(SLOPE)	
(5) グラデュアル ディミング設定	04h	PRTY	*	*	COEF1	COEF0	FRM2	FRM1	FRM0	グラデュアル ディミング フレーム数設定 (FRM2~FRM0) グラデュアル ディミング 係数設定 (COEF1~COEF0)	
(6) パルス調光信号 データ設定	05h	PRTY	PWM10	PWM9	PWM8	PWM7	PWM6	PWM5	PWM4	パルス調光信号 PWM 上位データの設定	
	06h	PRTY	*	*	*	PWM3	PWM2	PWM1	PWM0	パルス調光信号 PWM 下位データの設定	
(7) グラデュアル ディミング スタート	07h	PRTY	*	*	*	*	*	SKIP	START	グラデュアル ディミング スタート(START) グラデュアル ディミング無し (SKIP)	
使用禁止	08h ~ FFh	*	*	*	*	*	*	*	*	使用禁止	

注1: PRTY: パリティビット

注2: 低電圧誤動作防止回路(UVLO)が動作すると、システム全体がリセットされますので
インストラクションレジスタの値は全て0になります。

NJW4605 Application Manual

インストラクションコード

9.2 初期設定

初期設定インストラクションは、LED 端子の ON/OFF、クロックの切り替えが設定できます。

アドレス	D7	D6	D5	D4	D3	D2	D1	D0
00h	PRTY	EXT1	EXT0	FT1	FT0	LED3EN	LED2EN	LED1EN

9.2.1 LED 端子イネーブル

LED1EN : LED1 端子イネーブル/ディセーブル切り替え

LED2EN : LED2 端子イネーブル/ディセーブル切り替え

LED3EN : LED3 端子イネーブル/ディセーブル切り替え

0 : ディセーブル状態 (消灯)

1 : イネーブル状態

ディセーブル状態の端子は、エラーフラグを検出しません。

また、LED オープン検出または LED ショート検出した LED 端子に対応するビットを 0(ディセーブル)に設定すると、FLT 端子出力は正常動作時の出力に切り替わります。しかし、内部レジスタにはエラー検出した情報は保持されていますので、I2C インターフェースによりエラーフラグの読み出しを行うとエラーフラグを返します。エラーフラグのクリア、または EN 端子等でリセットすると、エラー検出した内部レジスタはリセットされます。

全端子ディセーブル状態から、LED3EN~LED1EN のいずれかをイネーブル状態に設定すると、ソフトスタート回路が起動します。

9.2.2 FLT 端子出力制御

FT1: FLT 端子からのエラーフラグの動作ステータス出力/反転出力の切り替え

FT0: FLT 端子の強制出力固定

電源投入時、UVLO 動作時は、FT1=FT0=0 になります。

FT1	FT0	FLT 端子	正常動作時	保護回路動作時
0	0	エラーフラグの動作ステータス出力	0V	Hi-Z
0	1	エラーフラグの動作ステータス反転出力	Hi-Z	0V
1	0	強制 0V 出力	0V	0V
1	1	強制 Hi-Z 出力	Hi-Z	Hi-Z

9.2.3 外部クロックパルス調光信号入力切り替え

EXT1,EXT0 :

CLK 端子から入力した信号を「システムクロック」または「パルス調光信号」に切り替えます。

EXT1	EXT0	昇圧回路クロック(*)	システムクロック	パルス調光信号
0	0	内蔵発振 / CLK 端子入力 クロック信号と同期	内蔵発振 / CLK 端子入力 クロック信号と同期	グラデュアル ディミング回路により 生成(システムクロックと同期)
0	1	内蔵発振	CLK 端子入力クロック信号	グラデュアル ディミング回路により 生成(システムクロックと同期)
1	0	内蔵発振	内蔵発振	CLK 端子入力信号 (内部クロックに同期)
1	1	内蔵発振	内蔵発振	CLK 端子入力信号

*昇圧回路クロック: 昇圧回路のパワートランジスタのスイッチング信号

EXT1=EXT0=0 設定時

- ・CLK 端子を REG 端子または AGND 端子とショートして、内蔵発振を使用します。
- ・CLK 端子から内蔵発振周波数より早い周波数のクロック信号を入力することで入力したクロック信号と内部発振を同期させることができます。

EXT1=0,EXT0=1 設定時

・CLK 端子から入力されたクロック信号をシステムクロックとして使用します。パルス調光信号はシステムクロックから生成されるため、CLK 端子から入力されたクロック信号に同期しますが、昇圧回路クロックは内蔵発振を使用します。

EXT1=1,EXT0=0 設定時

・CLK 端子から入力された信号をパルス調光信号として使用します。このとき内部でパルス調光信号を生成するグラデュアル ディィミング回路は停止します。外部入力されたパルス調光信号は、内部システムクロックにより、リタイミングされます。従って、システムクロック周期より短いパルス調光信号は失われます。また、パルス調光信号は内蔵発振と同期して出力されます。昇圧回路クロックは内蔵発振を使用します。

EXT1=1,EXT0=1 設定時

・CLK 端子から入力された信号をパルス調光信号として使用します。パルス調光信号を生成するグラデュアル ディィミング回路は停止します。外部入力された信号をそのままパルス調光信号として使用します。昇圧回路クロックは内蔵発振を使用します。

NJW4605 Application Manual

9.3 フレーム周波数設定

アドレス	D7	D6	D5	D4	D3	D2	D1	D0
01h	PRTY	*	*	FD4	FD3	FD2	FD1	FD0

9.3.1 フレーム周波数設定

FD4~FD0 :

グラデュアル ディミング回路のフレーム周波数を設定できます。フレーム周波数は、発振周波数(または外部クロック周波数)と設定したフレーム分周比によって決定します。フレーム分周比は1~1/32の32通り選択できます。アプリケーションにより、発振周波数と分周比を適切に組み合わせ使用してください。

フレーム分周比設定

FD4	FD3	FD2	FD1	FD0	分周比	フレーム周波数例(Hz)		
						f _{osc} =800kHz	f _{osc} =1MHz	f _{osc} =1.5MHz
0	0	0	0	0	1	781	977	1465
0	0	0	0	1	1/2	391	488	732
0	0	0	1	0	1/3	260	326	488
0	0	0	1	1	1/4	195	244	366
0	0	1	0	0	1/5	156	195	293
0	0	1	0	1	1/6	130	163	244
0	0	1	1	0	1/7	112	140	209
0	0	1	1	1	1/8	98	122	183
0	1	0	0	0	1/9	87	109	163
0	1	0	0	1	1/10	78	98	146
0	1	0	1	0	1/11	71	89	133
0	1	0	1	1	1/12	65	81	122
0	1	1	0	0	1/13	60	75	113
0	1	1	0	1	1/14	56	70	105
0	1	1	1	0	1/15	52	65	98
0	1	1	1	1	1/16	49	61	92
1	0	0	0	0	1/17	46	57	86
1	0	0	0	1	1/18	43	54	81
1	0	0	1	0	1/19	41	51	77
1	0	0	1	1	1/20	39	49	73
1	0	1	0	0	1/21	37	47	70
1	0	1	0	1	1/22	36	44	67
1	0	1	1	0	1/23	34	42	64
1	0	1	1	1	1/24	33	41	61
1	1	0	0	0	1/25	31	39	59
1	1	0	0	1	1/26	30	38	56
1	1	0	1	0	1/27	29	36	54
1	1	0	1	1	1/28	28	35	52
1	1	1	0	0	1/29	27	34	51
1	1	1	0	1	1/30	26	33	49
1	1	1	1	0	1/31	25	32	47
1	1	1	1	1	1/32	24	31	46

9.4 LED 電流設定

LED 電流設定インストラクションにより LED 駆動電流の倍率を設定できます。

アドレス	D7	D6	D5	D4	D3	D2	D1	D0
02h	PRTY				I3	I2	I1	I0

ISET 端子により設定した LED 電流をインストラクションにより 1 倍 ~ 1/16 倍に変更できます。

I3	I2	I1	I0	電流倍率	LED 電流(typ) ILED=80mA
0	0	0	0	1/16	5.0 mA
0	0	0	1	2/16	10.0 mA
0	0	1	0	3/16	15.0 mA
0	0	1	1	4/16	20.0 mA
0	1	0	0	5/16	25.0 mA
0	1	0	1	6/16	30.0 mA
0	1	1	0	7/16	35.0 mA
0	1	1	1	8/16	40.0 mA
1	0	0	0	9/16	45.0 mA
1	0	0	1	10/16	50.0 mA
1	0	1	0	11/16	55.0 mA
1	0	1	1	12/16	60.0 mA
1	1	0	0	13/16	65.0 mA
1	1	0	1	14/16	70.0 mA
1	1	1	0	15/16	75.0 mA
1	1	1	1	16/16	80.0 mA

9.5 過電圧保護閾値設定・過電流保護設定

過電圧保護回路の閾値と過電流保護回路の動作を設定できます。

アドレス	D7	D6	D5	D4	D3	D2	D1	D0
03h	PRTY	SLOPE	OCPTIM	OCP1	OCP0	OCPTIM	OVP1	OVP0

過電圧検出閾値は下表から選択できます。

過電圧検出閾値

OVP1	OVP0	過電圧(V)
0	0	30.4(typ)
0	1	34.2(typ)
1	0	38.0(typ)
1	1	OVP 端子から OVP 端子入力電流 2(I _{OVF2})で AGND ヘシンクします。

過電流保護回路の動作設定 1

OCPTIM	過電流保護回路		
	保護機能	フォールト出力	ゲートドライバ出力 (EXT 端子)
0	パルス・パイ・パルス&タイマーラッチ	出力しません	停止
1	パルス・パイ・パルス	出力します	-

本 IC の過電流保護回路は、パルス・パイ・パルス方式とタイマーラッチ式を搭載しています。

- ・パルス・パイ・パルス方式は昇圧パルス毎に保護を行います。

- ・タイマーラッチ式は、一定期間パルス・パイ・パルス方式で過電流を検出すると昇圧回路を停止します。一定期間とは昇圧パルス 1024 回(650kHz 発振時 1.575ms)の時間を基準としてインストラクションにより設定変更が可能です。タイマーラッチが掛かるとフォールト信号が出力され、ゲートドライバ出力は停止します。タイマーラッチは EN 端子によりスタンバイモードに切り替える、または、過電流保護回路の動作設定 1 (OCPTIM) をパルス・パイ・パルスに切り替えることでリセットされます。

NJW4605 Application Manual

過電流保護回路の動作設定 2

OCP1	OCP0	タイマーラッチ検出時間
0	0	発振周期×1024
0	1	発振周期×1024×2
1	0	発振周期×1024×4
1	1	発振周期×1024×8

過電流検出電流は電流制限検出電圧を切り替えることで調整が可能です。

過電流保護回路の動作設定 3

OCP	電流制限検出電圧
0	0.35V typ(電流制限検出電圧 1 V_{DCS1})
1	0.25V typ(電流制限検出電圧 2 V_{DCS2})

電流帰還量の切り替え

電流モード制御のPWM型昇圧DC-DCコンバータは、その特性上、DUTYサイクルが50%以上でサブハーモニック発振を起こす可能性があります。NJW4605は、この現象を回避するため、スロープ補償回路を内蔵しています。

昇圧回路のインダクタを流れる電流は、CS端子の外付け電流検出抵抗で電圧変換され、CS端子から内部回路に帰還されます。この帰還信号と内蔵発振回路によって生成されるランプ信号をスロープ補償回路で加算し、DC-DCコンバータの制御に使用します。この帰還信号の大きさはインストラクションにより1:1.48(typ)の比で切り替えが可能です。

SLOPE	電流帰還量の比率(typ)
0	1
1	1.48

9.6 グラデュアル ディミング設定

自動調光の設定ができます。

アドレス	D7	D6	D5	D4	D3	D2	D1	D0
04h	PRTY			COEF1	COEF0	FRM2	FRM1	FRM0

グラデュアル ディミング機能とは、既に設定しているパルス調光データから新規に設定したパルス調光データへ中間データを補間しながら変化させる機能です。最大 1024 ステップでパルス調光信号を補完調光します

グラデュアル ディミング設定インストラクションでは、グラデュアル ディミング実行時間の基準となる、基準フレーム数（基準となる 1 ステップ当たりのフレーム数）の設定、計算テーブルの設定ができます。

グラデュアル ディミングはパルス調光データの現在値と設定値の差分を計算し、現在値に+1 または-1 し現在値が設定値になるまで、繰り返されます。1 ステップを保持する時間は、現在値、基準フレーム数(FRM)、計算テーブルにより変化します。

基準フレーム数

FRM2	FRM1	FRM0	基準フレーム数 (FRM)
0	0	0	1
0	0	1	2
0	1	0	3
0	1	1	4
1	0	0	5
1	0	1	6
1	1	0	7
1	1	1	8

計算テーブル

計算テーブルを 3 種類の中から選択できます。

COEF1	COEF0	計算テーブル
0	0	テーブル 1
0	1	テーブル 2
1	-	テーブル 3 (リニア補間)

選択できるテーブルと 1 ステップを保持する時間は、下表の通りです。テーブル 1 とテーブル 2 は、現在値の上位 3 ビットにより、1 ステップを保持する時間が変化します。また、その組み合わせは、選択したテーブルにより変わります。

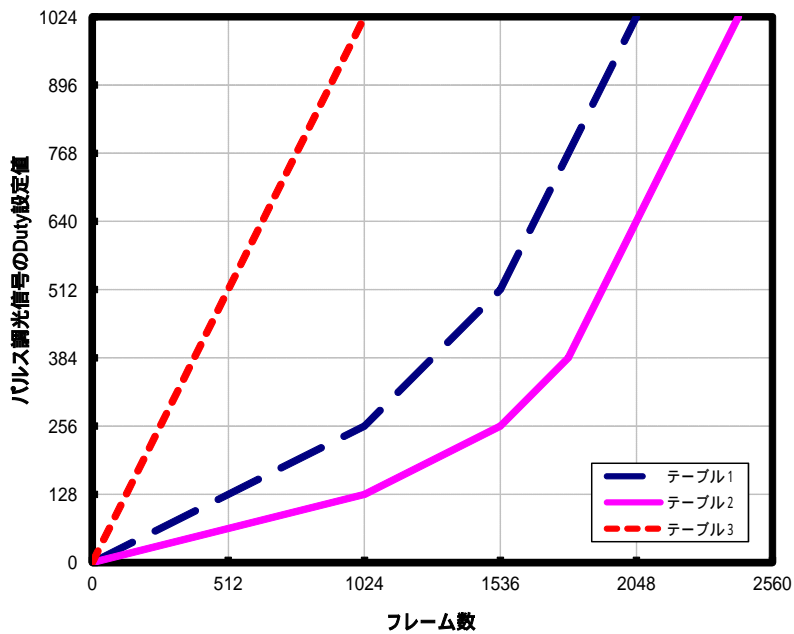
例えば、基準フレーム数(FRM)を 1、テーブル 1 を選択した場合、パルス調光データの現在値が 0~255 の間は、 $FRM \times 4 = 1 \times 4 = 4$ となり、4 フレーム毎にパルス調光データに+1(または-1)します。同様に 256~511 の間は、2 フレーム毎にパルス調光データに+1(または-1)、512~1024 の間は、1 フレーム毎に+1(または-1)します。

PWM データの現在値		1 ステップ当たりのフレーム数		
上位 3 ビット	範囲	テーブル 1	テーブル 2	テーブル 3
000	0~127	FRM×4	FRM×8	FRM×1
001	128~255	FRM×4	FRM×4	FRM×1
010	256~383	FRM×2	FRM×2	FRM×1
011	384~511	FRM×2	FRM×1	FRM×1
100	512~639	FRM×1	FRM×1	FRM×1
101	640~767	FRM×1	FRM×1	FRM×1
110	768~895	FRM×1	FRM×1	FRM×1
111	896~1024	FRM×1	FRM×1	FRM×1

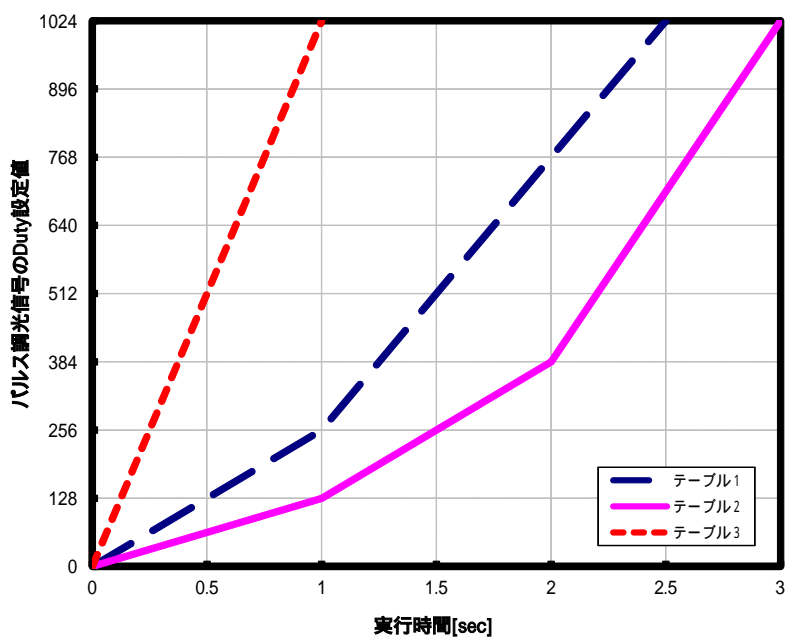
下記は、FD(分周比)=1、FRM(基準フレーム数)=1、 $f_{osc} = 1\text{MHz}$ の例です。

NJW4605 Application Manual

パルス調光信号のDUTY設定値 -
グラデュアル ディミング実行のフレーム数



パルス調光信号のDUTY設定値 -
グラデュアル ディミング実行時間



9.7 パルス調光データ設定

LED 端子に出力するパルス調光データを設定します。

パルス調光データは、0~1024 までの 1025 ステップの出力設定が可能です。

アドレス	D7	D6	D5	D4	D3	D2	D1	D0
05h	PRTY	PWM10	PWM9	PWM8	PWM7	PWM6	PWM5	PWM4
06h	PRTY				PWM3	PWM2	PWM1	PWM0

パルス調光データに対応したパルス調光信号 DUTY は下表になります。

PWM10	PWM9	PWM8	PWM7	PWM6	PWM5	PWM4	PWM3	PWM2	PWM1	PWM0	PWM DUTY
0	0	0	0	0	0	0	0	0	0	0	0/1024
0	0	0	0	0	0	0	0	0	0	1	1/1024
0	0	0	0	0	0	0	0	0	1	0	2/1024
0	0	0	0	0	0	0	0	0	1	1	3/1024
0	0	0	0	0	0	0	0	1	0	0	4/1024
0	0	0	0	0	0	0	0	1	0	1	5/1024

⋮

0	1	1	1	1	1	1	1	1	0	0	1020/1024
0	1	1	1	1	1	1	1	1	0	1	1021/1024
0	1	1	1	1	1	1	1	1	1	0	1022/1024
0	1	1	1	1	1	1	1	1	1	1	1023/1024
1	*	*	*	*	*	*	*	*	*	*	1024/1024

9.8 グラデュアル ディミングスタート

グラデュアル ディミングスタートインストラクションでグラデュアル ディミング機能の開始と停止、グラデュアル ディミング機能を使用しないパルス調光信号設定の出力ができます。

アドレス	D7	D6	D5	D4	D3	D2	D1	D0
07h	PRTY						SKIP	START

9.8.1 グラデュアル ディミング機能の開始/停止

START: グラデュアル ディミング機能の開始/停止

START=1 で、グラデュアル ディミング機能を開始します。開始はフレーム信号に同期します。パルス調光データが設定値になるまで動作します。動作中は、BUSY 状態になり、アドレス 07h 以外、アクセスできなくなります。また、BUSY 中は ACK を返しません。START=0 により強制停止できます。

I2C スレーブアドレス、レジスタアドレス書き込みは、BUSY の影響を受けません。常にアクセス可能です。

9.8.2 グラデュアル ディミング機能のスキップ

SKIP: グラデュアル ディミング機能のスキップ

0: グラデュアル ディミング機能をスキップしません。

1: グラデュアル ディミング機能をスキップし、グラデュアル ディミング無しで設定したパルス調光信号を出力します。

NJW4605 Application Manual

9.9 フォールト/BUSY の読み出し

アドレス	D7	D6	D5	D4	D3	D2	D1	D0
00h	0	0	0	BUSY	OCP	TSD	ISET	OVP
01h	0	0	SHORT3	OPEN3	SHORT2	OPEN2	SHORT1	OPEN1
03h	エラーフラグのクリア							

OVP: 過電圧保護回路

ISET: ISET 端子ショート(AGND)保護回路

TSD: サーマルシャットダウン回路

OCP: 過電流保護回路

BUSY: BUSY 状態

OPEN1~3: LED オープン保護回路

SHORT1~3: LED ショート(V_{LED_SHORT})保護回路

内部レジスタは、03h を読み出すことによりクリアされます (BUSY は除きます)。ただし、エラー発生の原因が取り除かれていない場合は、再びレジスタがセットされます。

内部レジスタは、次の手順に従い、読み出してください。

スタート条件、スレーブアドレス(62h Write)に続き、読み出したいアドレスを送信します。

デバイスはデータを 8 ビット正しく受信する毎に ACK を返します。

次に、スタート条件、スレーブアドレス(63h Read)を送信すれば、以降デバイスは 8 ビットのデータをマスターに送信します。最初のデータは、無効です。2byte 目が、最初に指定したアドレスのデータになります。マスター側から ACK を送信する毎に、デバイスのアドレスカウンタがインクリメントされ、次のデータを取り込み、送信待ちになります。

マスターは、最後のデータを受信後、ACK を送信せずに、ストップ条件を送信してください。

読み出しタイミングについては、データ入力タイミングも参照してください。

電源投入時、間違ったエラーフラグがラッチされる場合があります(そのとき FLT 端子は正常動作時出力になっています)。そのため、電源投入後、最初のシリアルインターフェースからのフォールト状態の読み出しは、最初に 03h の読み出しによりエラーフラグのクリアを行い、2 回目以降のデータを使用してください。

9.10 データ入力タイミング

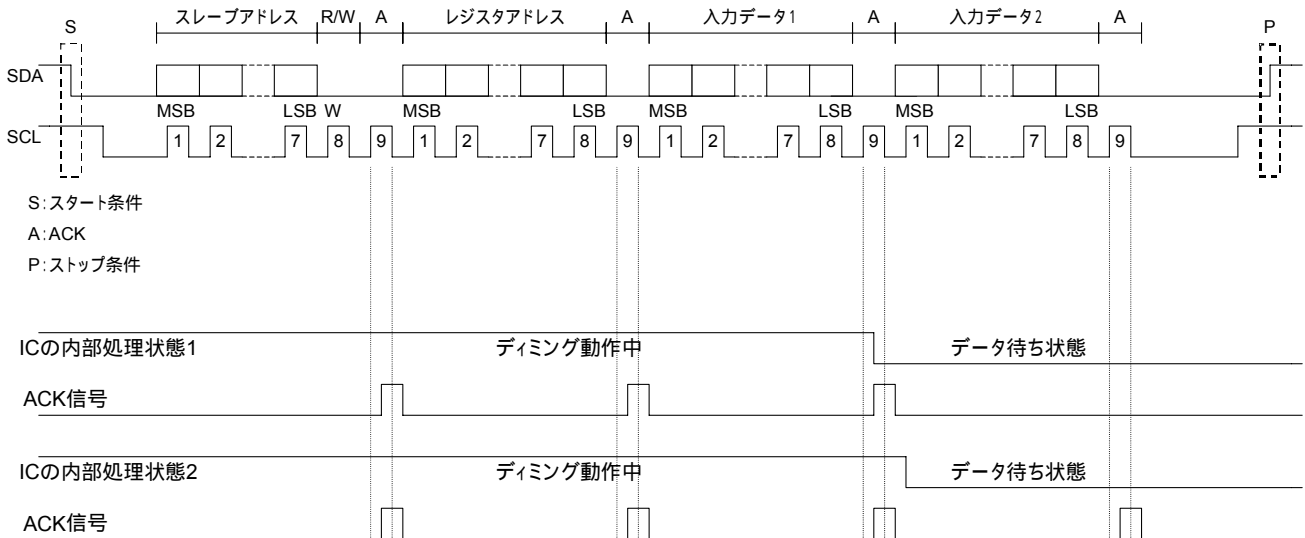
データのフォーマットは下記ようになります。

スレーブアドレスのほかに、レジスタアドレスがあり各インストラクションの識別に用いられます。

SCL の立ち上がりで SDA のデータを取り込みます。

レジスタアドレスがインクリメントしますので、ストップ条件が成立するまで、連続してインストラクションを書き込むことが可能です。

9.10.1 Write モード



スタート条件

SCL 端子が HIGH レベルの時、SDA 端子に立ち下がりエッジを入力することで、データの読み込みを開始します。

スレーブアドレス

1 バイト目のデータは、スレーブアドレスと Write 条件を入力してください。スレーブアドレスは(0110_0010)となります。スレーブアドレスが一致すると、9 ビット目に ACK を出力します。ゼネラル・コール・アドレスには対応していません。

レジスタアドレス

2 バイト目のデータは、レジスタアドレスを入力してください。スレーブアドレスが一致していればレジスタアドレスが一致しなくても9 ビット目に ACK を出力します。

データ

3 バイト目以降にデータを入力してください。

IC 内部でグラデュアル ディミングによる内部処理が完了していないときのみ、入力データに対して ACK が出力されません(IC 内部処理状態 2)。ACK が出力されなかった場合は、スタート条件よりデータを再入力してください。

グラデュアル ディミング動作時間については、「9.6 グラデュアル ディミング設定」を参照してください。

ストップ条件

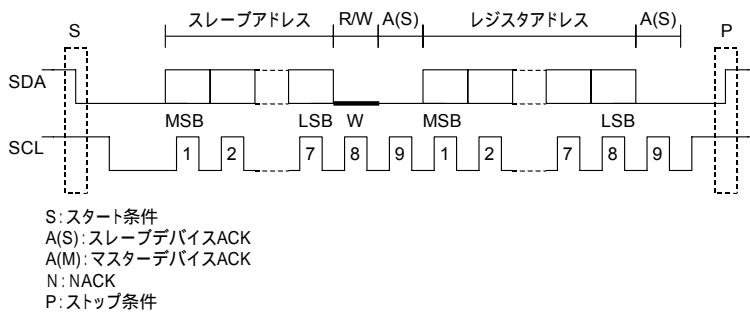
SCL 端子が HIGH レベルの時、SDA 端子に立ち上がりエッジを入力することで、データの送信を終了します。

反復スタート条件

スタート条件設定後に SCL 端子が HIGH レベルの時、SDA 端子に立ち下がりエッジを入力することで、再度データの送信を開始します。

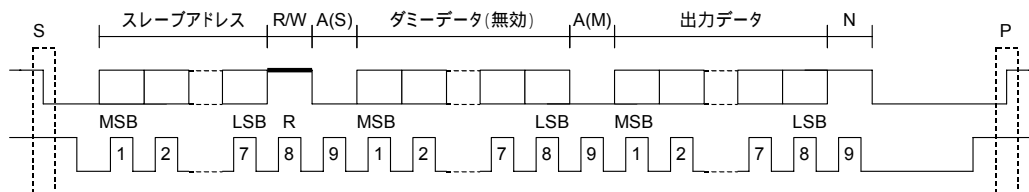
NJW4605 Application Manual

9.10.2 Read モード



Read アドレスセット

Write モード、スタート条件、スレーブアドレス、レジスタアドレス、ストップ条件(任意)と同じ手続きで、Read アドレスをセットします。



スタート条件

SCL 端子が HIGH レベルの時、SDA 端子に立ち下がりエッジを入力することで、データの読み込みを開始します。

スレーブアドレス

1 バイト目のデータは、スレーブアドレスと Read 条件を入力してください。NJW4605 のスレーブアドレスは(0110_0011)となります。スレーブアドレスが一致すると、9 ビット目に ACK を出力します。ゼネラル・コール・アドレスには対応していません。

ダミーデータ

1 バイトデータを読み出し、マスターデバイスから ACK を送信してください。この時に読み出されるデータは無効データとなります。マスターデバイスからの ACK を受けて、内部レジスタの値が、シフトレジスタに取り込まれます。

出力データ

ダミーデータの次に、読み出されるデータが、設定したアドレスのデータになります。続けて読み出す場合は、マスターデバイスから ACK を送信してください。レジスタアドレスがインクリメントされ、シフトレジスタにデータが取り込まれます。レジスタアドレスが(0000_0011)になると、エラーフラグ用レジスタがクリアされます。ただし、エラー発生の原因が取り除かれていない場合は、再びレジスタがセットされます。

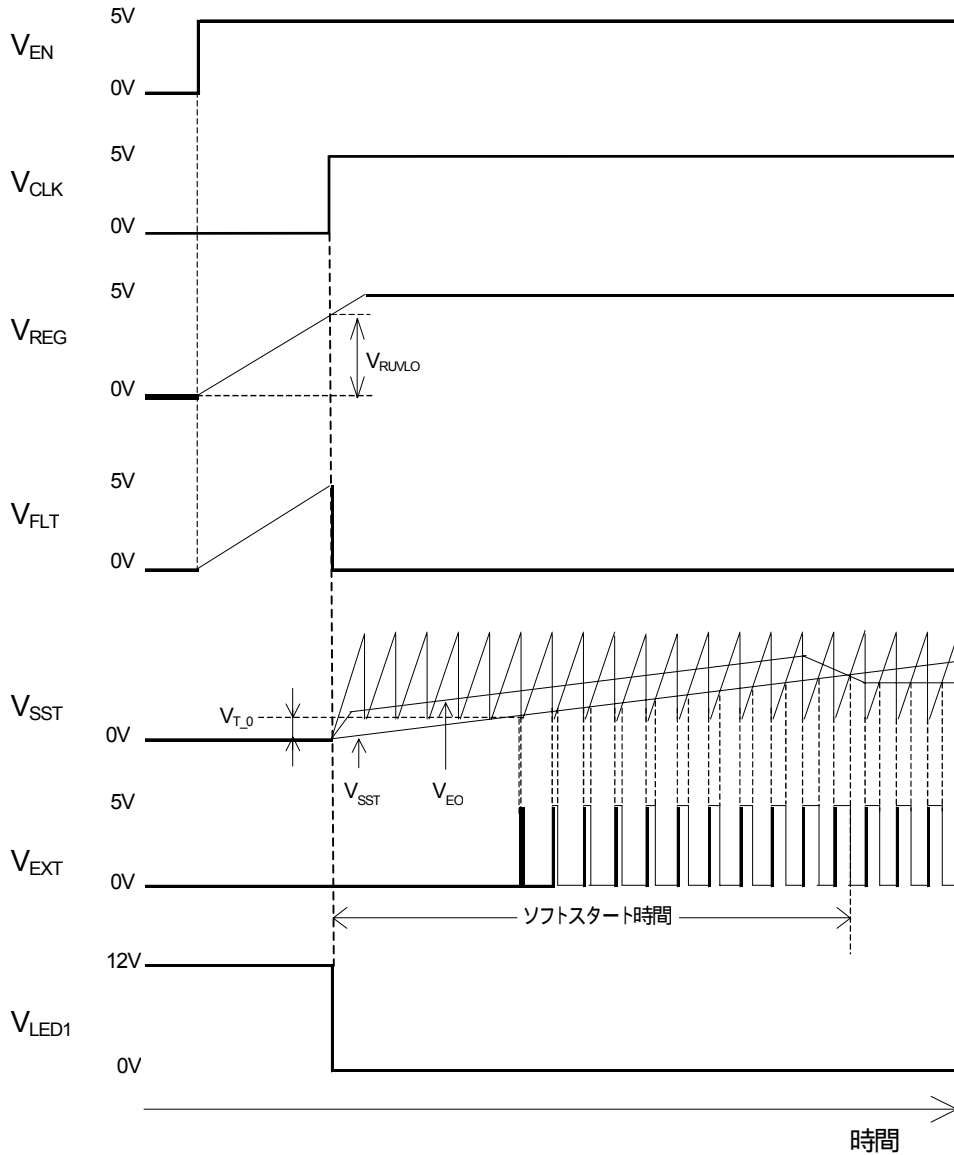
ストップ条件

ストップ条件を入力する場合は、直前の読み出しデータの後、ACK を送信しないで、バスを開放してください。その後、SCL 端子が HIGH レベルにし、SDA 端子に立ち上がりエッジを入力することで、データの送信を終了します。

各端子の動作図

起動時の各端子の電圧

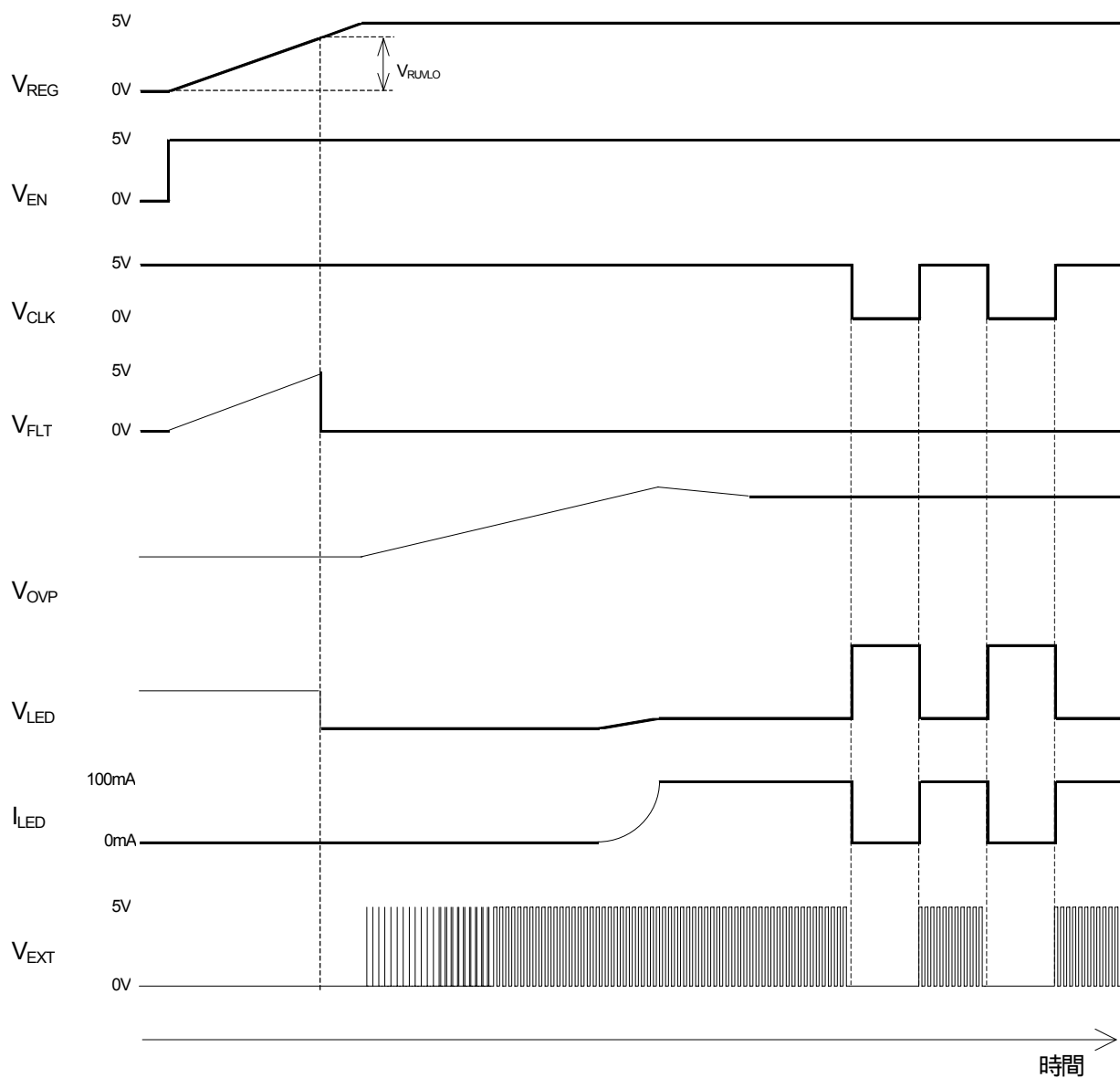
$V^*=12V$, $C_{REG}=1\mu F$, $R_{FLT}=47k\Omega$, $R_{ISET}=10k\Omega$ (パルス調光信号外部入力時)



NJW4605 Application Manual

PWM 調光の各端子の電圧

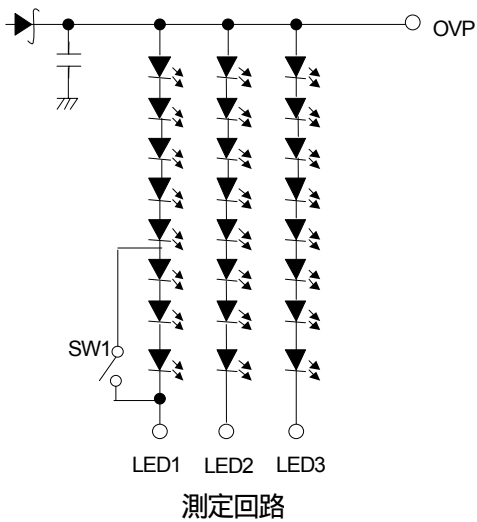
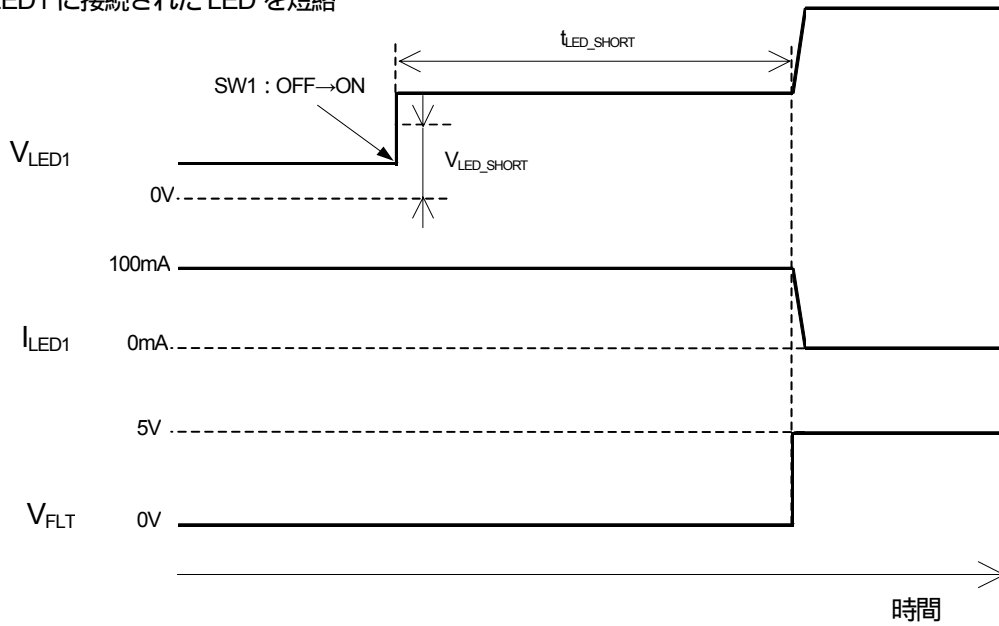
$V^+=12V$, $C_{REG}=1\mu F$, $R_{FLT}=47k\Omega$, $R_{ISET}=10k\Omega$, (パルス調光信号外部入力時)



短絡保護回路動作時の動作

$V^+ = 12V$, $C_{REG} = 1\mu F$, $R_{FLT} = 47k\Omega$, $R_{ISET} = 10k\Omega$, (パルス調光信号外部入力時)

LED1 に接続された LED を短絡



<注意事項>

このデータブックの掲載内容の正確さには万全を期しておりますが、掲載内容について何らかの法的な保証を行うものではありません。とくに応用回路については、製品の代表的な応用例を説明するためのものです。また、工業所有権その他の権利の実施権の許諾を伴うものではなく、第三者の権利を侵害しないことを保証するものではありません。