

三相DCブラシレスモータ コントロールIC

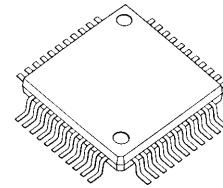
概要

NJW4302 は、ホールセンサを利用した三相DCブラシレスモータ用のプリドライバコントロールICです。

このICは、内部に速度制御回路、FGアンプ、積分アンプ回路等を内蔵しています。

本ICを使用することにより、希望の出力のモータを精度良く速度制御が可能となります。

外形

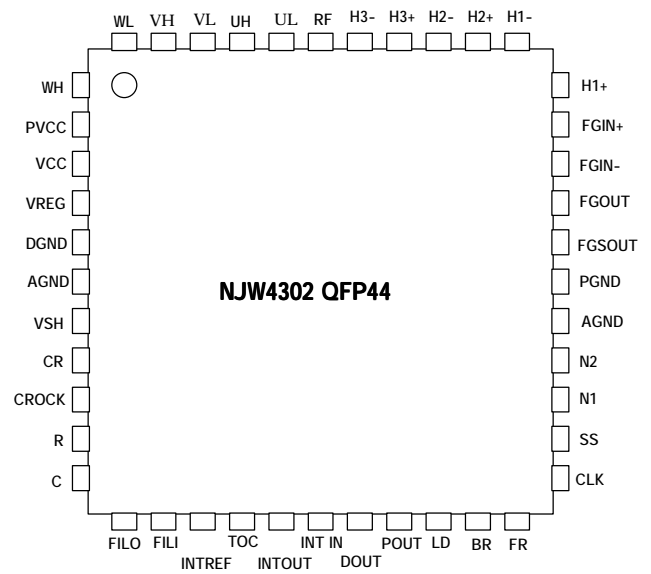


NJW4302FA1

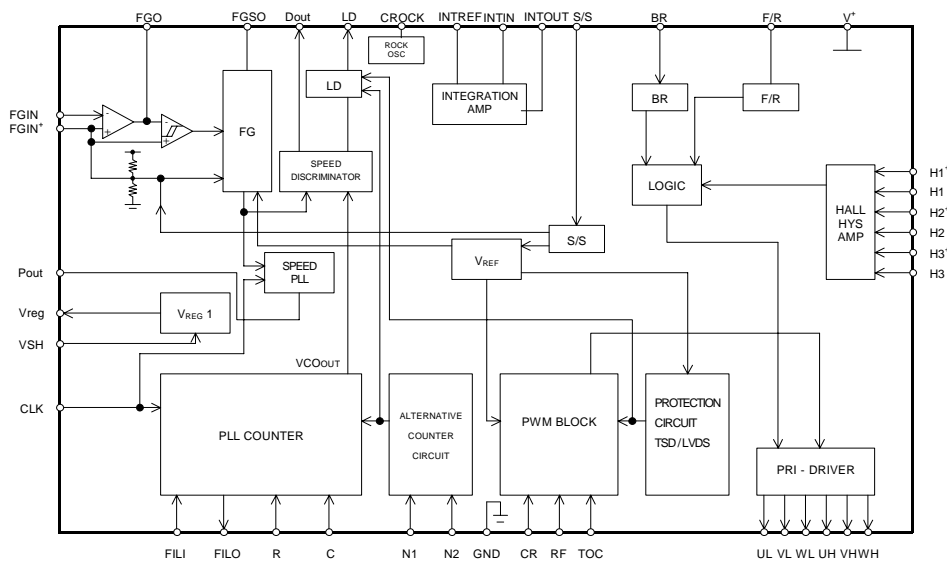
特徴

- PWM駆動出力
- CR発振器
- ロック検知出力
- ブレーキ回路(ショートブレーキ方式)
- スタート/ストップ切換回路
- 電流制限回路
- 過熱保護回路
- FGアンプ、積分アンプ内蔵
- シャントレギュレータ出力(5V)
- Bi-CMOS構造
- 外形 QFP44

端子配列



ブロック図



端子機能の説明

端子名	ピン番号	説明
H1+,H1- H2+,H2- H3+,H3-	33, 34 35, 36 37, 38	各相からのホール入力端子。 ロジックの「H」とは $VH+>VH-$ を示す。
UH VH WH	41 43 1	出力端子 (定電流ソース出力)
UL VL WL	40 42 44	出力端子 (オープンコレクタ・シンク出力) PWM によるデューティ制御を行う。
PVCC VCC	2 3	電源端子。ノイズ等が入らないように GND 間にコンデンサを接続する。 IC 内では未接続のため、各端子は必ず外部にて PVCC、VCC に接続のこと。
VREG	4	シャントレギュレータ出力端子。 外付けの Bias 抵抗と NPN TR により、V+ 用の安定した 5V を生成する。
PGND, DGND AGND	5, 6 27, 28	接地端子。 IC 内では未接続のため、各端子は必ず外部にて PGND、DGND、AGND に接続のこと。
VSH	7	シャントレギュレータ ON/OFF 端子。「H」又は「オープン」で ON、「L」で OFF。
CR	8	PWM の発振周波数を設定する端子
CROCK	9	モータ拘束保護回路用クロック断線時誤動作防止回路等の基準信号発振端子。 GND 間にコンデンサを接続する。
R	10	VCO 発振周波数設定端子。GND 間に抵抗を接続する。
C	11	VCO 発振周波数設定端子。GND 間にコンデンサを接続する。 C 端子の発振周波数が 1 MHz を超えない容量値に設定すること。
FILI	13	VCO フィルターアンプ入力端子。(IC 内部で) 10 k の抵抗を介して VCO PLL 出力に接続されている。
FILO	12	VCO フィルターアンプ出力端子。(IC 内部で) VCO 回路に接続される。
DOUT	18	速度ディスクリミネータ出力端子。オーバースピード時「L」が出力される。
POUT	19	PLL 出力端子。1/2fCLK と 1/2fFG の位相比較を出力する。
LD	20	ロック検知出力端子。オープンコレクタ出力モータ回転数がロック範囲内 ($\pm 6.25\%$) のとき「L」となる。
INT REF	14	積分アンプ正転入力端子。(1/2V+で Bias)
INT IN	17	積分アンプ反転入力端子。
INT OUT	16	積分アンプ出力端子。
TOC	15	トルク指令入力端子。通常、INT OUT 端子と接続する。TOC 電位を下げると UL, VL, WL の PWM デューティが変化してトルク力が UP するよう作用する。
FGIN+	32	FG アンプ正転入力端子 (1/2V+で Bias) GND 間にコンデンサを接続する。
FGIN-	31	FG アンプ反転入力端子。
FGOUT	30	FG アンプ出力端子。
FGOUT	29	FG アンプ出力端子 (シュミット後)、オープンコレクタ出力。
RF	39	出力電流検出端子。GND 間に低抵抗を接続する。出力最大電流 $I_{OUT}=0.5/R_f$ で設定する。
SS	24	スタート・ストップ制御端子。「L」でスタート、「H」又は「オープン」でストップ。
FR	22	正転/逆転制御端子。「L」で正転、「H」又は「オープン」で逆転。
BR	21	ブレーキ端子 (ショートブレーキ動作)「L」でスタート、「H」又は「オープン」でブレーキ。
CLK	23	外部クロック信号入力端子。10kHz max.
N1 N2	25 26	速度ディスクリミネータ カウント数切り替え端子。

機能説明

1. VCO 回路

基準信号周波数の可変範囲は、R 及び C 端子に接続する素子と VCO ループフィルタ定数等により決まる。

ただし、VCO の発振周波数範囲は、約 160kHz ~ 1.0MHz である。

定数の参考値を以下に記す。

R=20k、C=100pF

フィルタ定数：0.47 μF、27k

2. 出力駆動回路

PWM は、外付けトランジスタの上側で行っている。

3. 速度ロックの範囲

速度ロックの範囲は、定速の ±6.25% 以内である。モータの回転数がロック範囲内で LD 端子は「L」となる（オープンコレクタ）。モータの回転数がロック範囲を外れると LD 端子は「H」となる。

LD 信号は、起動時に初期点灯することがある。

4. PWM 周波数

PWM 周波数は、CR 端子に接続する抵抗とキャパシタにより決まり、下記の式により計算できる。

$$f_{PWM} = 1 / (0.48CR)$$

C=1500pF, R=75k で、約 19kHz が得られる。

5. 拘束保護回路(CROCK)

スタート状態でモータ拘束時に IC 及びモータの保護を行う。LD 出力が一定時間「H」であると上側の出力トランジスタの全相をオフする。

設定時間は、CROCK 端子に接続するキャパシタで決まり、下記の式により計算できる。

$$\text{設定時間 (秒)} = 66C (\mu F)$$

C=0.068 μF で約 4.5 秒が得られる。

拘束保護が動作した場合、解除するにはストップ状態または電源の再投入が必要である。この機能を使用しない場合は、CROCK 端子を AGND に接続する。

6. F/R 切り替え

モータの回転方向の切り替えは、F/R 端子で行うことができ、モータの回転状態で行っても問題はない。

7. ブレーキ

ブレーキは、外付けトランジスタの上側を全相オンさせるショートブレーキ方式である。この時、下側トランジスタは全相オフになる。

8. VREG 端子と VSH 端子

モータ駆動回路を 1 電源で構成する場合、VREG 端子を使用し、本 IC の電源電圧 (5V) を作る事ができる。VREG 端子と V+端子でシャントレギュレータ回路を構成しており外付け素子 (抵抗、トランジスタ) を付加することにより V+端子に 5V ±5% を発生する。この場合、VSH 端子を「H」またはオープンにする。

本 IC 用に別電源が用意されている場合は、VREG 端子はオープンにし VSH 端子を「L」にする。

9. FG アンプ

FG アンプは通常、ノイズを除去するために応用回路例のようなフィルタアンプを構成する。FG アンプ後にはシュミットコンパレータが接続されているのでアンプの出力振幅は 250mVp-p 以上になるように増幅度を設定する。

FGIN+端子対 GND に接続するキャパシタは、バイアス電圧安定化と内部ロジックの初期リセットパルス発生のために必要である。リセットパルスは、FGIN+端子が 0V 約 1.25V となる時間に発生する。

10. 積分アンプ

積分アンプは、Dout および Pout を積分し、速度指令電圧に変換するとともに制御ループのゲイン及び周波数特性を外付けで設定する。

11. 速度制御

本 IC は、PLL 回路を付加した速度ディスクリ回路と位相比較回路の 2 系統により速度制御を行っており、モータからの FG パルスと CLK 端子から入力されるクロック周波数が同じになる様に制御がかかる。よって、クロック周波数を変えることによりモータの回転数を変化させることができる。

回転数は以下に記す要領で計算することができる。

例) FGパルス数が36パルス/一回転とすると、回転数Nは、

$$N = \text{CLK} (\text{Hz}) * (60 / 36) [\text{RPM}]$$

となる。

VCOの発振周波数は、約160kHz~1.0MHzまでの範囲なのでカウント数を1024とすると、入力クロックの幅は、約156Hz~960Hzであり、回転数は、260回転~1600回転となる。

絶対最大定格

項目	記号	条件	定格	単位
最大電源電圧	V+		7	V
最大入力電流	I _{reg}	V _{reg} 端子 (5.6V)	10	mA
出力電流	I _o	UL, VL, WL	30	mA
動作周囲温度	T _{opr}		- 40 ~ 85	
保存周囲温度	T _{stg}		- 55 ~ 150	
許容消費電力	P _d		700	mW

許容動作範囲 / Ta=25

項目	記号	条件	定格	単位
入力電流範囲	I _{REG}	V _{REG} 端子 (5.6V)	1.0 ~ 5.0	mA
FG シュミットアウト印加電圧	V _{FGSO}		0 ~ 8	V
FG シュミットアウト出力電流	I _{FGSO}		0 ~ 5	mA
ロック検出出力電流	I _{LD}		0 ~ 20	mA
電源電圧	V ⁺		4.5 ~ 5.5	V

電気的特性 / Ta=25 , V+=5.0V

項目	記号	条件	最小	標準	最大	単位
電源電流 1	ICC1		-	38	55	mA
電源電流 2	ICC2	STOP 時	-	8	18	mA
出力飽和電圧	V _O (sat)	UL, VL, WL 出力 I _O =20mA	-	0.2	0.7	V
出力電流	I _O	UH, VH, WH 出力 V _{out} =1.4V	-20	-16	-12	mA
出力リーク電流	I _O (leak)	UL, VL, WL 出力	-	-	100	μA
出力オフ電圧	V _O (off)	UH, VH, WH 出力	-	-	0.5	V

ホールアンプ

項目	記号	条件	最小	標準	最大	単位
入力バイアス電流	I _{HB} (HA)		-4	-1	-	μA
同相入力電圧範囲	V _{ICM}		1.5	-	V _{CC} -1.5	V
ホール入力感度	V _{IN} (HA)		-	60	-	mV _{P-P}
ヒステリシス幅	V _{IN} (HA)		17	32	60	mV
入力電圧 L H	V _{SLH}		8	16	30	mV
入力電圧 H L	V _{SHL}		-30	-16	-8	mV

CR 発振器

項目	記号	条件	最小	標準	最大	単位
出力Hレベル電圧	V _{OH} (CR)		2.4	2.7	3.0	V
出力Lレベル電圧	V _{OL} (CR)		1.3	1.6	1.9	V
発振周波数	f(CR)	R=75k , C=1500pF	-	19	-	kHz
振幅	V(CR)		0.9	1.1	1.3	V _{P-P}

CROCK 発振器

項目	記号	条件	最小	標準	最大	単位
出力Hレベル電圧	V _{OH} (RK)		2.7	3.0	3.3	V
出力Lレベル電圧	V _{OL} (RK)		0.1	0.4	0.7	V
外付けC充電電流	I _{CHG1}		-	-10	-	μA
外付けC放電電流	I _{CHG2}		-	10	-	μA
発振周波数	f(RK)	C=0.068 μF	-	35	-	Hz
振幅	V(RK)		2.4	2.6	2.8	V _{P-P}

VCO 発振器(PLL COUNTER)

項目	記号	条件	最小	標準	最大	単位
C端子出力Hレベル電圧	V _{OH} (C)		1.15	1.25	1.35	V
C端子出力Lレベル電圧	V _{OL} (C)		0.9	1.0	1.1	V
発振周波数	f(C)		-	-	1.0	MHz
振幅	V(C)		0.15	0.25	0.6	V _{P-P}

電流制限動作

項目	記号	条件	最小	標準	最大	単位
リミッタ	V _{RF}		0.47	0.52	0.57	V

FG アンプ

項目	記号	条件	最小	標準	最大	単位
入力オフセット電圧	V _{IO} (FG)		-10	0	10	mV
入力バイアス電流	I _B (FG)		-1	0	1	μA
出力Hレベル電圧	V _{OH} (FG)		V ⁺ -1.5	V ⁺ -1.0	-	V
出力Lレベル電圧	V _{OL} (FG)		-	1	1.5	V
FG入力感度	V _{IN} (FG)	GAIN 40dB	-	3	-	mV
次段のシュミット幅	V _{SH} (FG)		100	180	250	mV
動作周波数範囲	FG		-	16	-	kHz
オープンループゲイン	A _V (FG)	f(FG)=2kHz	-	51	-	dB

FGSO 出力

項目	記号	条件	最小	標準	最大	単位
出力飽和電圧	V _O (FGSO)	I _O (FGS)=2mA	-	0.1	0.5	V
出力リーク電流	I _L (FGSO)	V _O =V ⁺	-	-	10	μA

速度ディスクリ出力(Dout)

項目	記号	条件	最小	標準	最大	単位
出力Hレベル電圧	V _{OH} (D)		V ⁺ -1.0	V ⁺ -0.7	-	V
出力Lレベル電圧	V _{OL} (D)		-	0.4	-	V

速度制御PLL 出力(Pout)

項目	記号	条件	最小	標準	最大	単位
出力Hレベル電圧	V _{OH} (P)		3.35	3.65	3.95	V
出力Lレベル電圧	V _{OL} (P)		1.35	1.65	1.95	V

ロック検出(LD)

項目	記号	条件	最小	標準	最大	単位
出力飽和電圧	V _{OL} (LD)	I _{LD} =10mA	-	0.1	0.5	V
出力リーク電流	I _L (LD)	V _O =V ⁺	-	-	10	μA
ロック範囲	LOCK	設計目標値	-6.25	-	+6.25	%

積分アンプ

項目	記号	条件	最小	標準	最大	単位
入力オフセット電圧	V _{IO} (INT)		-10	-	10	mV
入力バイアス電流	I _B (INT)		-0.4	-	0.4	μA
出力Hレベル電圧	V _{OH} (INT)		V ⁺ -0.12	V ⁺ -0.8	-	V
出力Lレベル電圧	V _{OL} (INT)		-	0.8	1.2	V
オープンループゲイン	A _V (INT)		-	60	-	dB
利得帯域幅積	GBW(INT)		-	1.6	-	MHz
基準電圧	V _B (INT)		2.375	2.5	2.625	V

フィルターアンプ(PLL COUNTER)

項目	記号	条件	最小	標準	最大	単位
入力バイアス電流	I _B (FIL)		-	0.4	-	μA
出力Hレベル電圧	V _{OH} (FIL)		V ⁺ -1.2	V ⁺ -0.8	-	V
出力Lレベル電圧	V _{OL} (FIL)		-	0.8	1.2	V
基準電圧	V _B (FIL)		2.375	2.5	2.625	V

S/S 端子

項目	記号	条件	最小	標準	最大	単位
入力Hレベル電圧	V _{IH} (S/S)		3.5	4.2	V ⁺	V
入力Lレベル電圧	V _{IL} (S/S)		0	0.8	1.0	V
ヒステリシス幅	V _{IN} (S/S)		1.0	1.3	1.6	V
プルアップ抵抗	R _U (S/S)		60	80	100	k

F/R 端子

項目	記号	条件	最小	標準	最大	単位
入力Hレベル電圧	V _{IH} (F/R)		3.5	4.2	V ⁺	V
入力Lレベル電圧	V _{IL} (F/R)		0	0.8	1.0	V
ヒステリシス幅	V _{IN} (F/R)		1.0	1.3	1.6	V
プルアップ抵抗	R _U (F/R)		60	80	100	k

BR 端子

項目	記号	条件	最小	標準	最大	単位
入力Hレベル電圧	V _{IH} (BR)		3.5	4.2	V ⁺	V
入力Lレベル電圧	V _{IL} (BR)		0	0.8	1.0	V
ヒステリシス幅	V _{IN} (BR)		1.0	1.3	1.6	V
プルアップ抵抗	R _U (BR)		60	80	100	k

CLK 端子

項目	記号	条件	最小	標準	最大	単位
入力Hレベル電圧	V _{IH} (CLK)		3.5	4.2	V ⁺	V
入力Lレベル電圧	V _{IL} (CLK)		0	0.8	1.0	V
ヒステリシス幅	V _{IN} (CLK)		1.0	1.3	1.6	V
プルアップ抵抗	R _U (CLK)		60	80	100	k
入力周波数	f (CLK)		-	16	-	k H z

N1 端子

項目	記号	条件	最小	標準	最大	単位
入力Hレベル電圧	V _{IH} (N1)		3.5	4.2	V ⁺	V
入力Lレベル電圧	V _{IL} (N1)		0	0.8	1.0	V
ヒステリシス幅	V _{IN} (N1)		1.0	1.3	1.6	V
プルアップ抵抗	R _U (N1)		60	80	100	k

N2 端子

項目	記号	条件	最小	標準	最大	単位
入力Hレベル電圧	V _{IH} (N2)		3.5	4.2	V ⁺	V
入力Lレベル電圧	V _{IL} (N2)		0	0.8	1.0	V
ヒステリシス幅	V _{IN} (N2)		1.0	1.3	1.6	V
プルアップ抵抗	R _U (N2)		60	80	100	k

低電圧保護

項目	記号	条件	最小	標準	最大	単位
動作電圧	V _{SDL}		-	3.75	-	V
解除電圧	V _{SDH}		-	4.0	-	V
ヒステリシス幅	V _{SD}		0.15	0.25	0.35	V

シャントレギュレータ出力

項目	記号	条件	最小	標準	最大	単位
出力電圧	V _O (V _{SH})		4.75	5.0	5.25	V

VSH 端子

項目	記号	条件	最小	標準	最大	単位
入力Hレベル電圧	V _{IH} (VSH)		3.5	4.2	V ⁺	V
入力Lレベル電圧	V _{IL} (VSH)		0	0.8	1.0	V
ヒステリシス幅	V _{IN} (VSH)		1.0	1.3	1.6	V
プルアップ抵抗	R _U (VSH)		60	80	100	k

速度ディסקリカウント数

N 1	N 2	カウント数
Hまたはオープン	Hまたはオープン	128
Hまたはオープン	L	512
L	Hまたはオープン	256
L	L	1024

3相ロジック真理値表 (IN H とは、IN+>IN- の状態を示す)

	F / R=L			F / R=H			出力	
	H 1	H 2	H 3	H 1	H 2	H 3	Source	Sink
1	H	L	H	L	H	L	VH	UL
2	H	L	L	L	H	H	WH	UL
3	H	H	L	L	L	H	WH	VL
4	L	H	L	H	L	H	UH	VL
5	L	H	H	H	L	L	UH	WL
6	L	L	H	H	H	L	VH	WL

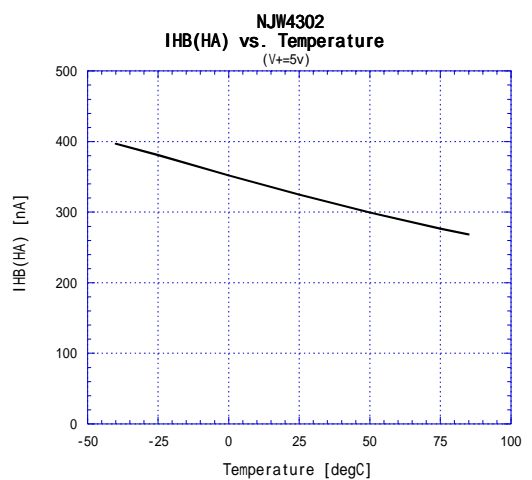
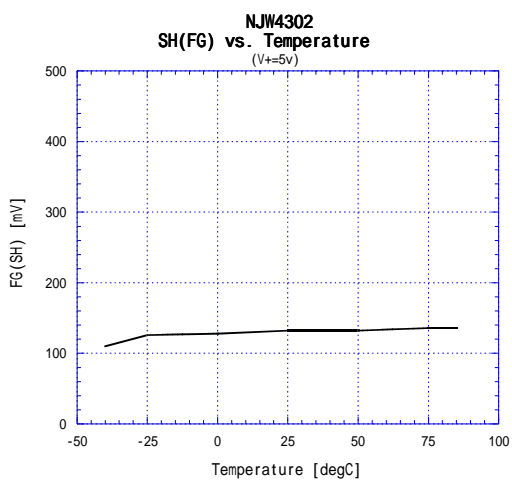
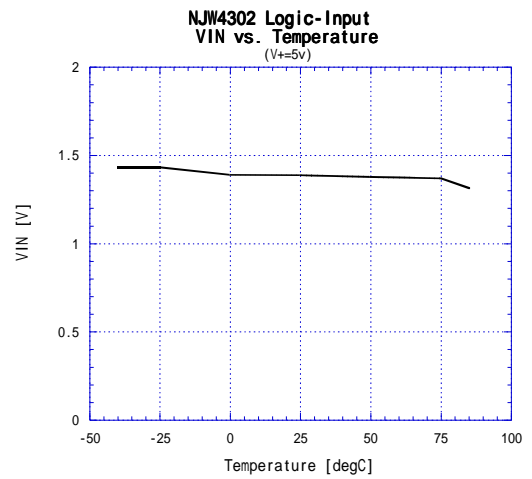
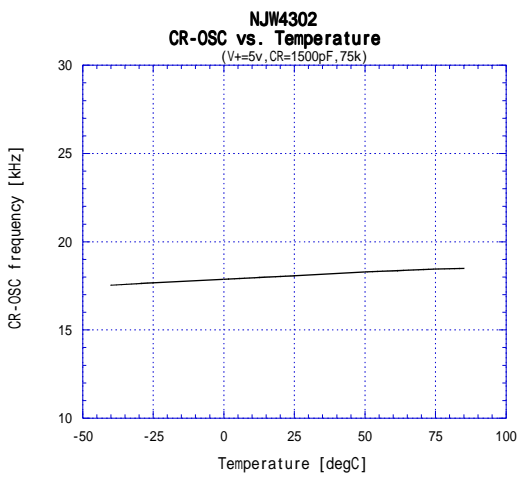
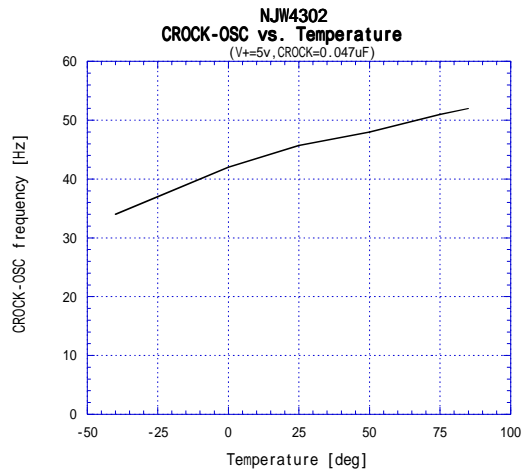
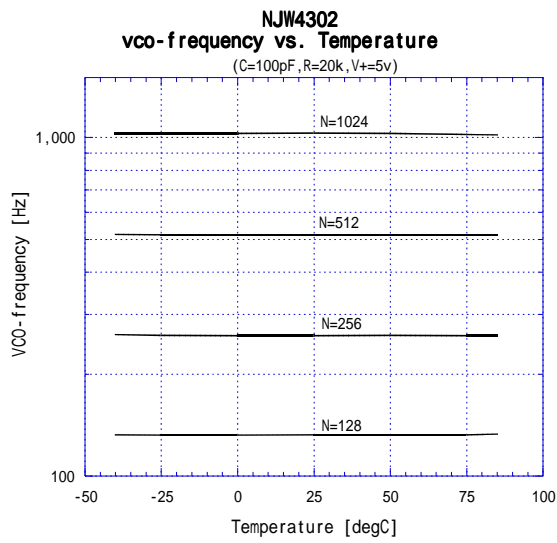
S/S 端子

Hまたはオープン	ストップ
L	スタート

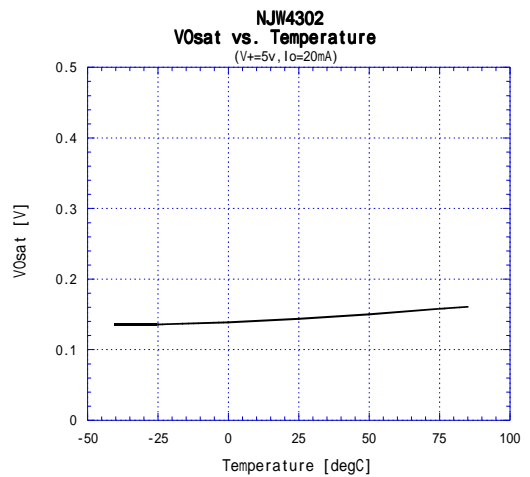
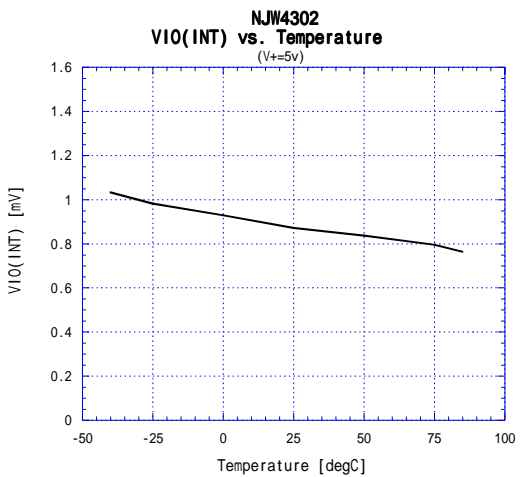
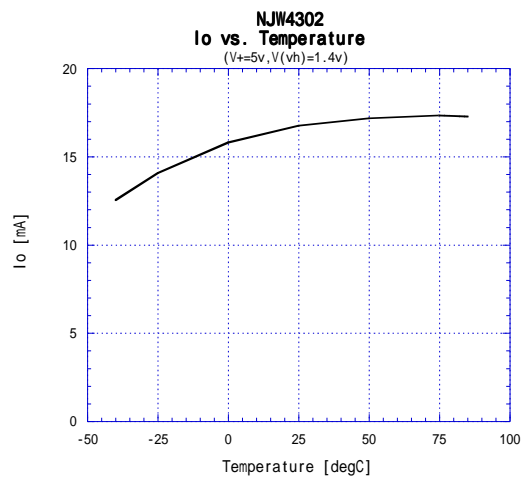
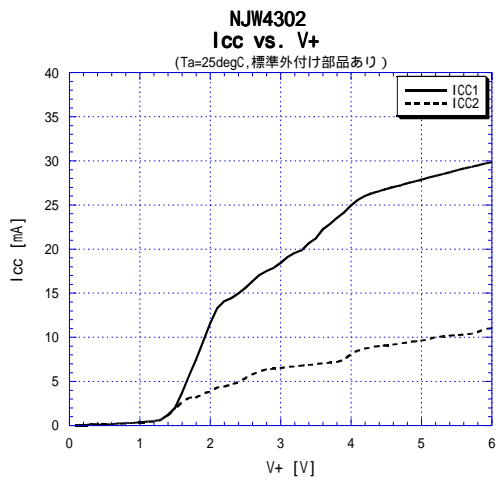
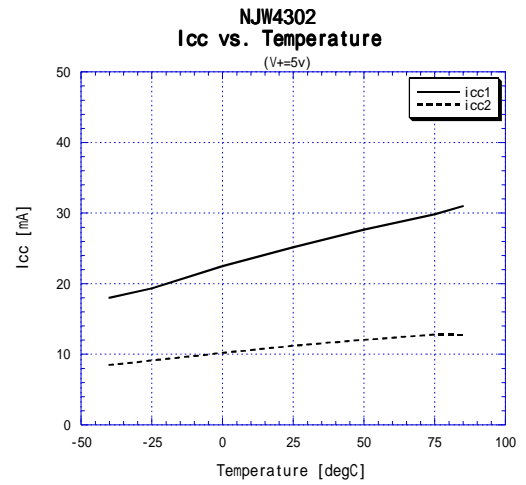
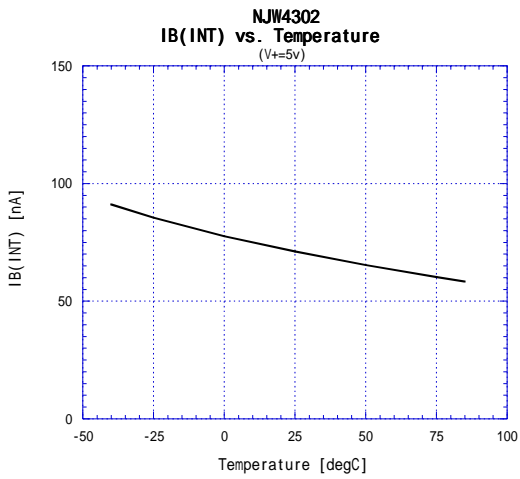
BR 端子

Hまたはオープン	ブレーキ
L	解除

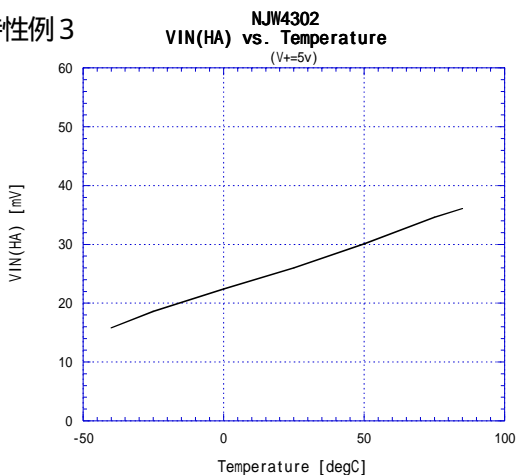
特性例 1



特性例 2



特性例 3



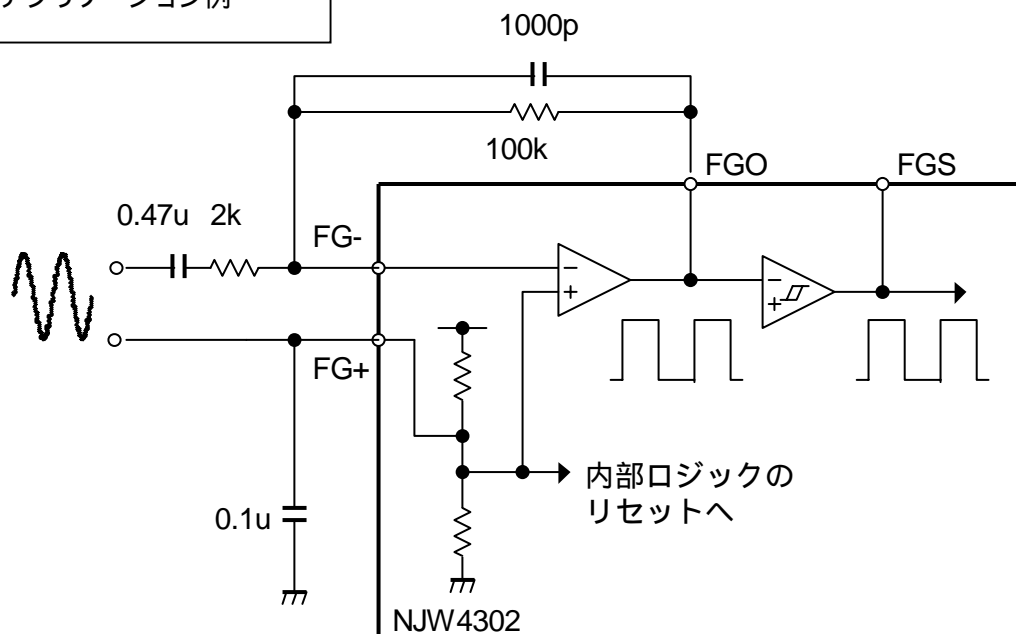
アプリケーションノート

FG アンプ部

FG アンプは、入力差動アンプと出力シュミットコンパレータから構成されています。アンプ部には外付け帰還 R、C 等でフィルタアンプを構成してノイズ対策を施します。FG 入力信号は微弱な信号なので、シュミットコンパレータのヒステリシス 250mVP-P 以上になるようにアンプゲインを設定する必要があります。

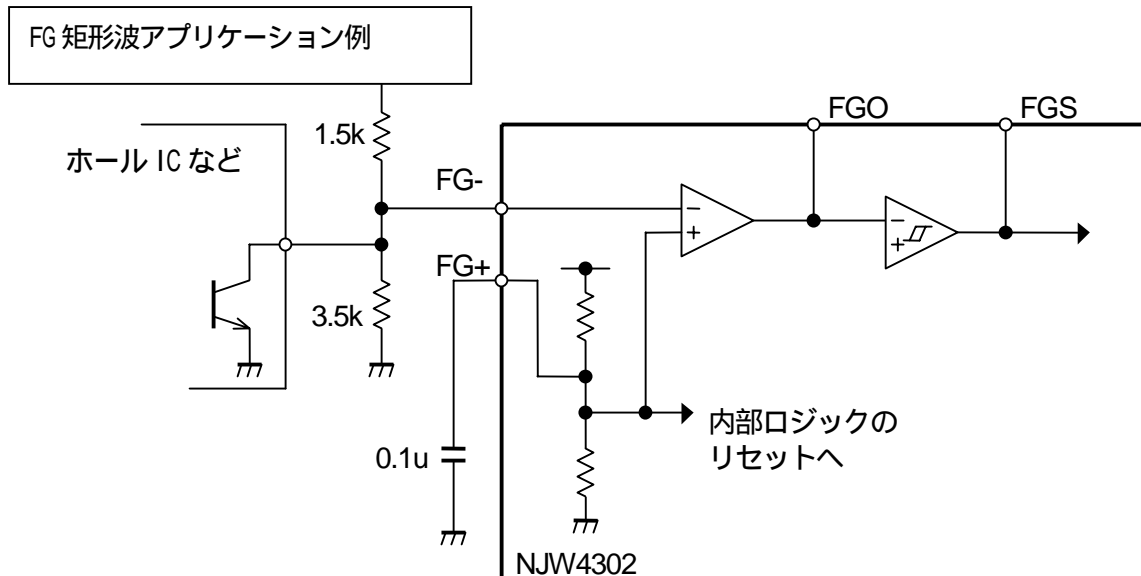
FG+端子は、内部で中点電圧にバイアスされています。この端子を利用して内部ロジックのリセットをかけているため外付け C が必要です。リセットパルスは、FG+端子の電圧が 0V から 1.25V に遷移する間に生成されます。

FG アンプアプリケーション例



矩形波 FG 信号へのアプリケーション

FG センサがホール IC やオプティカルエンコーダなどの 0V~5V スイング矩形波信号の場合のアプリケーション回路例は次のようになります。



FG入力に0.5Vの矩形波を入力する場合は、上図のように内部FGアンプの同相入力電圧範囲を超えないような信号を入力します。同相入力電圧範囲は、0V~VCC-1.5Vです。

内蔵基準電圧からの動作電圧設定

制御システム全体の電源は、NJW4302、ホール素子バイアス、出力段用に100mAの能力が必要です。

リップル除去用に47μF程度のCも付加してください。

ホールバイアス

ホールバイアスはNJW4302の入力感度以上になるように設定してください。

FG入力

NJW4302に内蔵のFGアンプは入出力共にピンに出力されています。ここで構成したアンプのゲイン、 A_{FG} は

$$A_{FG} = \frac{R7}{R8}$$

C8はノイズ低減用、C9はDCカットです。C10は0.1μFを標準とします。FGINに接続されたインダクタのマークの素子は、前出のプリント板上のFGパルス検出パターンです。

PWM周波数

PWMのクロック周波数は内蔵のCR発振器で以下の式で決まります。

$$f_{PWM} = \frac{1}{0.48 \cdot R1 \cdot C1}$$

この図の場合は約19kHzです。

VCO周波数の可変範囲

VCOの可変範囲は160kHzから1MHzです。外部定数は以下ようになります。

$$R2 = 20k\ \text{ohm},\ C3 = 100\text{pF},\ R3 = 27k\ \text{ohm},\ C4 = 0.47\ \mu\text{F}$$

VCOはこの値での使用を推奨します。変更の必要がある場合、まずは速度ディスクリの分割数変更をお奨めします。

ロック保護の検出時間

ロック保護の検出時間はC2によって以下のように決まります。

$$t_{ROCK} = 66 \cdot C2$$

この場合、約3.1秒になります。

積分アンプ

積分アンプには、速度ディスクリの出力とPLLの出力がそれぞれ抵抗を通して合成された後、入力されるよう構成します。C6には無極性型をお使いください。

上側パワートランジスタ

上側のパワートランジスタは、電源変動などの影響を軽減するため、基準電圧でバイアスされたNPNを介して出力しています。NJW4302の出力電流は最小でも12mAですので、1A程度のモータ電流なら1個、それ以上のモータ電流ならダーリントントランジスタを使用します。コレクターエミッタ間には回生用のダイオードを入れてください。

下側パワートランジスタ

下側は1.5A程度までの電流なら1段、それ以上ならダーリントントランジスタを使用します。ベース-エミッタ間の抵抗は素子のカットオフに効くため、PWM動作の場合は特に重要です。ノイズが生じる場合はこの抵抗に並列にCを入れます。コレクターエミッタ間には回生ダイオードを入れてください。R11はPWM用の電流検出の抵抗です。以下のように設定してください。VRFは検出電圧、Ioは検出電流です。R11の電力消費は大きいので、発熱に注意してください。

$$R11 = \frac{V_{RE}}{I_o}$$

回生用ダイオード

回生ダイオードにはショットキーバリア型をお奨めします。発熱の考慮のため、適切な電流容量と順方向電圧、逆方向復帰時間(100ns以下の物を推奨)に注意してください。

<注意事項>

このデータブックの掲載内容の正確さには万全を期しておりますが、掲載内容について何らかの適切な保証を行うものではありません。とくに応用回路については、製品の代表的な応用例を説明するためのものです。また、工業所有権その他の権利の実施権の許諾を伴うものではなく、第三者の権利を侵害しないことを保証するものではありません。