

## 40V耐圧 $I_o=100\text{mA}$ 超低消費レギュレータ

### ■ 概要

NJW4181シリーズは、高耐圧、低消費電流、小型化を実現した  $I_o=100\text{mA}$  のレギュレータです。

三端子の78Lシリーズからの置き換えが容易なSOT-89パッケージと、センサ等の小型化ニーズに対応したESON6パッケージをラインアップしています。

消費電流が  $9\mu\text{A}$  typ. と小さいため、マイコン、リアルタイムクロック、保護回路、監視回路などの軽負荷ながら、常時動作が要求されるアプリケーションに最適です。

### ■ 特徴

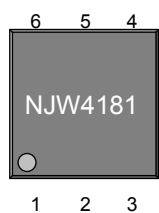
- 動作電圧範囲                    35V max.
- 消費電流                         $9\mu\text{A}$  typ.
- 小型セラミックコンデンサ対応
- 出力電流                         $I_o(\text{min.})=100\text{mA}$
- 高精度出力電圧                 $V_o \pm 1.0\%$
- サーマルシャットダウン回路内蔵
- 過電流保護回路内蔵
- 逆電流保護回路内蔵
- パッケージ                    ESON6-G1, SOT-89-3

### ■ 製品分類

製品名	バージョン	ON/OFF機能	パッケージ	状況
NJW4181KG1-xxA	A		ESON6-G1	PLAN
NJW4181U2-xxA	A		SOT-89-5	PLAN
NJW4181KG1-xxB	B	-	ESON6-G1	
NJW4181U3-xxB	B	-	SOT-89-3	

xx=出力電圧 例：33=3.3V 05=5.0V

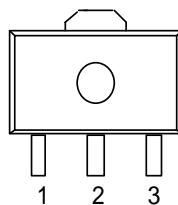
### ■ 端子配列



NJW4181KG1

#### ピン配置

1. N.C.
2. GND
3. N.C.
4.  $V_{IN}$
5. N.C.
6.  $V_{OUT}$



NJW4181U3

#### ピン配置

1.  $V_{OUT}$
2. GND
3.  $V_{IN}$

### ■ 入力電圧範囲

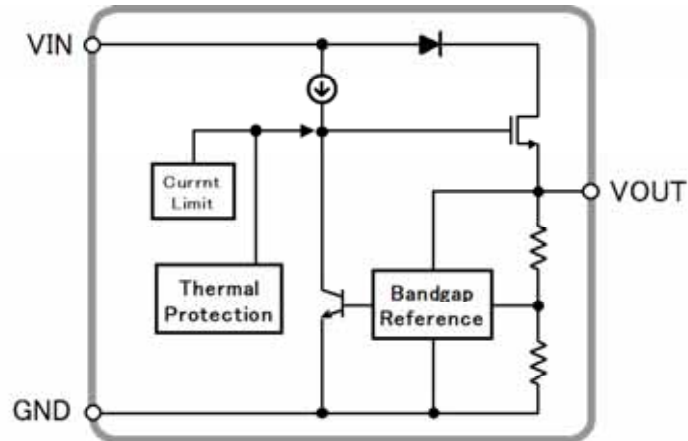
$V_o \leq 3\text{V}$ :  $V_{IN} = +4.7\text{V} \sim +35\text{V}$

$3\text{V} < V_o \leq 5\text{V}$ :  $V_{IN} = V_o + 1.7\text{V} \sim +35\text{V}$

$V_o > 5\text{V}$ :  $V_{IN} = V_o + 2.0\text{V} \sim +35\text{V}$

# NJW4181

## ■ 等価回路図



## ■ 出力電圧ランク

ESON6-G1

SOT-89-3

品名	出力電圧	品名	出力電圧
NJW4181KG1-25B	2.5V	NJW4181U3-25B	2.5V
NJW4181KG1-33B	3.3V	NJW4181U3-33B	3.3V
NJW4181KG1-05B	5.0V	NJW4181U3-05B	5.0V
NJW4181KG1-08B	8.0V	NJW4181U3-08B	8.0V
NJW4181KG1-15B	15.0V	NJW4181U3-12B	12.0V
		NJW4181U3-15B	15.0V

## ■ 絶対最大定格

(Ta=25°C)

項目	記号	定格	単位	
入力電圧	V <sub>IN</sub>	-0.3 ~ +40	V	
出力電圧	V <sub>OUT</sub>	-0.3 ~ V <sub>IN</sub> +7 ≤ 17 (Vo≤5.0V) -0.3 ~ +17 (Vo>5.0V)	V	
消費電力	P <sub>D</sub>	ESON6-G1	420(*1)	mW
			1200(*2)	
		SOT-89-3	625(*3)	
			2400(*4)	
接合部温度	T <sub>j</sub>	-40 ~ +150	°C	
動作温度	T <sub>opr</sub>	-40 ~ +85	°C	
保存温度	T <sub>stg</sub>	-40 ~ +150	°C	

(\*1): 基板実装時 101.5mm × 114.5 mm × 1.6mm(EIA/JEDEC規格サイズ 2層 FR-4)且つExposed Pad使用

(\*2): 基板実装時 101.5mm × 114.5 mm × 1.6mm(EIA/JEDEC規格サイズ 4層 FR-4)且つExposed Pad使用  
(4層基板内箔: 99.5×99.5mm、JEDEC規格JESD51-5に基づき、基板にサーマルビアホールを適用)

(\*3): 基板実装時 76.2 × 114.3 × 1.6mm(2層 FR-4)でEIA/JEDEC規格サイズ、且つ銅箔面積100mm<sup>2</sup>

(\*4): 基板実装時 76.2 × 114.3 × 1.6mm(4層 FR-4)でEIA/JEDEC準拠による

(4層基板内箔: 74.2 × 74.2mm、JEDEC規格JESD51-5に基づき、基板にサーマルビアホールを適用)

■ 電気的特性

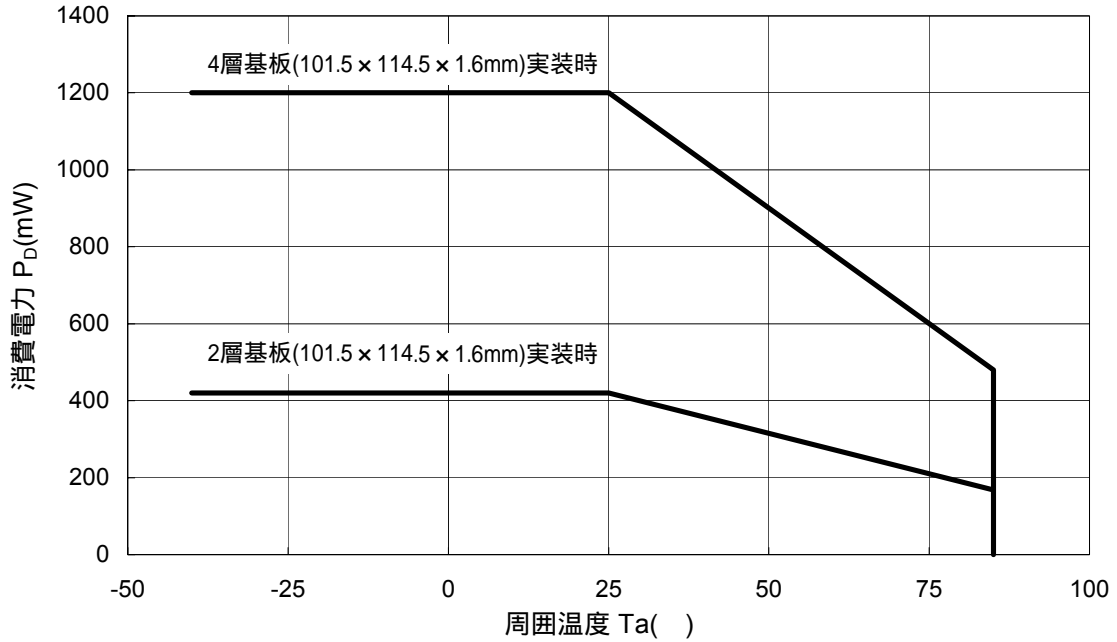
指定なき場合には  $V_{IN}=V_O+2.3V(3V<V_O\leq 5V: V_{IN}=V_O+2.0V, V_O\leq 3V: V_{IN}=5.0V)$   
 $C_{IN}=0.1\mu F, C_O=2.2\mu F, T_a=25^\circ C$

項目	記号	条件	最小	標準	最大	単位
出力電圧	$V_O$	$I_O=30mA$	-1.0%	-	+1.0%	V
無負荷時無効電流	$I_Q$	$I_O=0mA$	-	9	20	$\mu A$
出力電流	$I_O$	$V_O \times 0.9$	100	-	-	mA
ラインレギュレーション	$\Delta V_O/\Delta V_{IN}$	$V_O \leq 3V: V_{IN} = +5.0V \sim +35V$ $3V < V_O \leq 5V: V_{IN} = V_O + 2.0V \sim +35V$ $V_O > 5V: V_{IN} = V_O + 2.3V \sim +35V,$ $I_O = 30mA$	-	-	0.05	%/V
ロードレギュレーション	$\Delta V_O/\Delta I_O$	$I_O = 0mA \sim 100mA$	-	-	0.005	%/mA
出力電圧温度係数	$\Delta V_O/\Delta T_a$	$T_a = 0 \sim +85^\circ C, I_O = 10mA$	-	$\pm 100$	-	ppm/ $^\circ C$
回路流入電流	$I_{REVERSE}$	$V_{IN} = 0V, V_O = 5V(V_O \leq 5.0V)$	-	0	1	$\mu A$
		$V_{IN} = 0V, V_O = 15V(V_O > 5.0V)$		100	200	
入力電圧	$V_{IN}$	$V_O \leq 3V$	4.7	-	35	V
		$3V < V_O \leq 5V$	$V_O + 1.7$	-	35	
		$V_O > 5V$	$V_O + 2.0$	-	35	

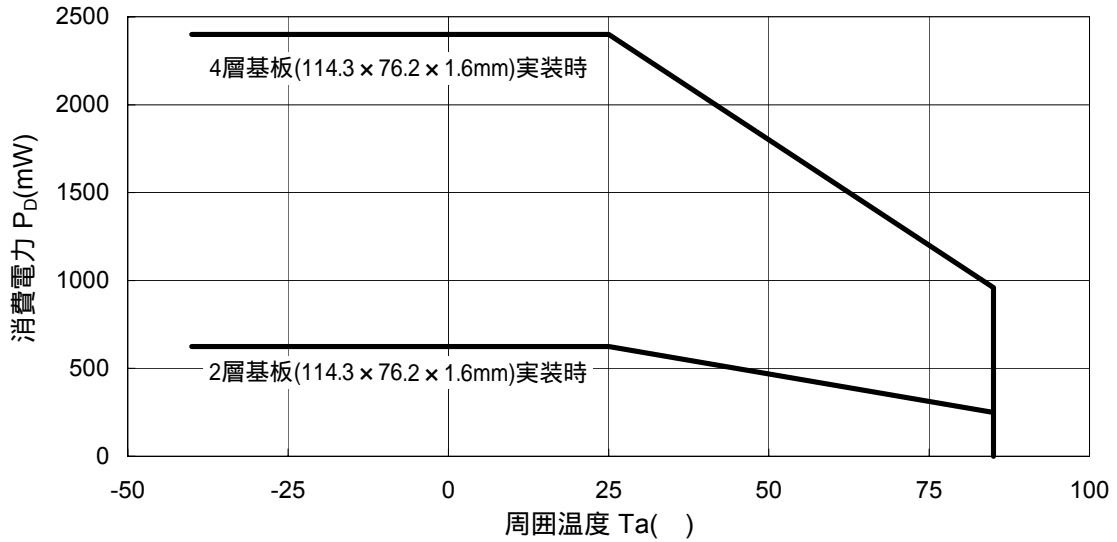
各出力電圧共通表記としているため、個別仕様書とは異なることがあります。  
 別途仕様書にて確認の程、お願いいたします。

■ 消費電力 - 周囲温度特性例

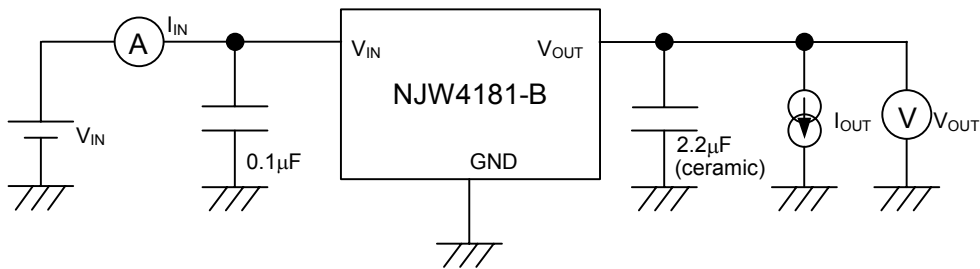
NJW4181KG1 消費電力特性例  
( $T_{opr} = -40 \sim +85$ ,  $T_j = 150$ )



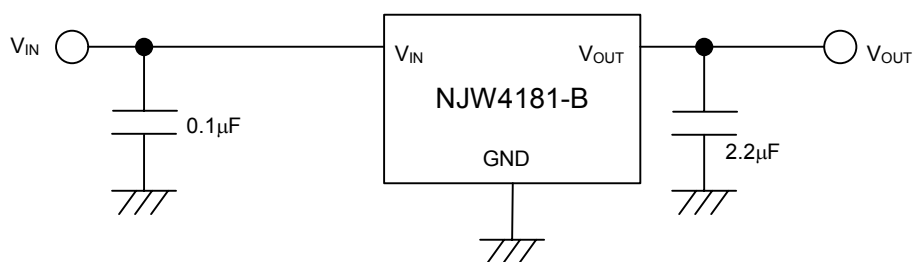
NJW4181U3 消費電力特性例  
( $T_{opr} = -40 \sim +85$ ,  $T_j = 150$ )



## ■ 測定回路図



## ■ 応用回路例



### ・入力コンデンサ $C_{IN}$ について

入力コンデンサ  $C_{IN}$  は、電源インピーダンスが高い場合や、 $V_{IN}$  又は GND 配線が長くなった場合の発振を防止する効果があります。

そのため、推奨値（電気的特性共通条件欄に記載している容量値）以上の入力コンデンサ  $C_{IN}$  を  $V_{IN}$  端子 - GND 端子間にできるだけ配線が短くなるように接続してください。

### ・出力コンデンサ $C_O$ について

出力コンデンサ  $C_O$  はレギュレータ内蔵のエラーアンプの位相補償を行うために必要であり、容量値と ESR (Equivalent Series Resistance: 等価直列抵抗) が回路の安定度に影響を与えます。

推奨容量値（電気的特性共通条件欄に記載している容量値）未満の  $C_O$  を使用すると内部回路の安定度が低下し、出力ノイズの増加、レギュレータの発振等が起こる可能性がありますので、安定動作のために推奨容量値以上の  $C_O$  を、 $V_{OUT}$  端子 - GND 端子間に最短配線で接続して下さい。

尚、 $C_O$  は容量値が大きいほど出力ノイズとリップル成分が減少し、出力負荷変動に対する応答性も向上させることができます。

また、コンデンサ固有の特性変動量(周波数特性、温度特性、DC バイアス特性)やバラツキを十分に考慮する必要がありますので、温度特性が良く、出力電圧に対し余裕を持った耐圧のものを推奨致します。

本製品は低 ESR 品を始め、幅広い範囲の ESR のコンデンサで安定動作するよう設計されておりますが、コンデンサの選定に際しては、上記特性変動等もご考慮の上、適切なコンデンサを選定してください。

### ・逆電流保護回路について

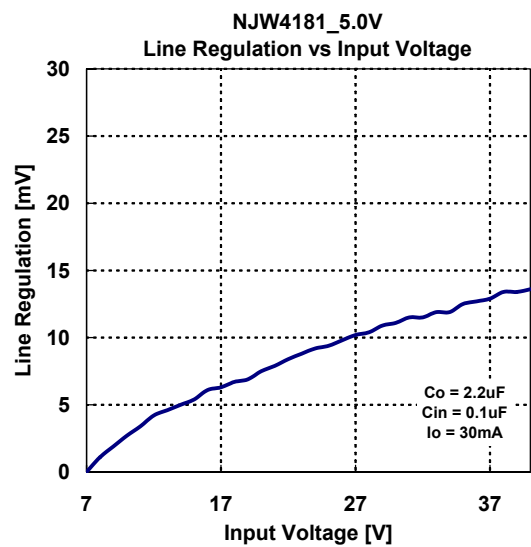
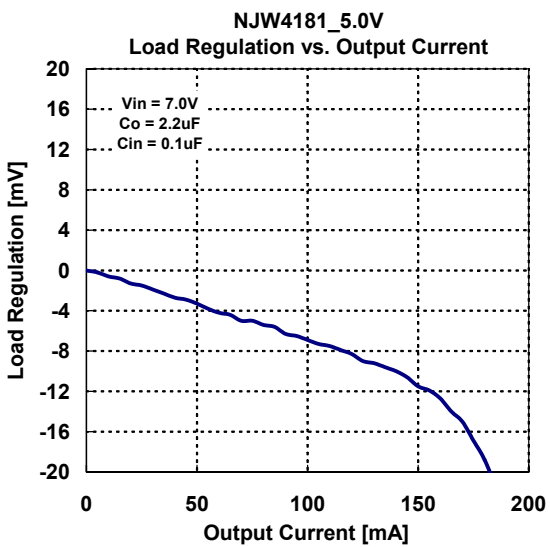
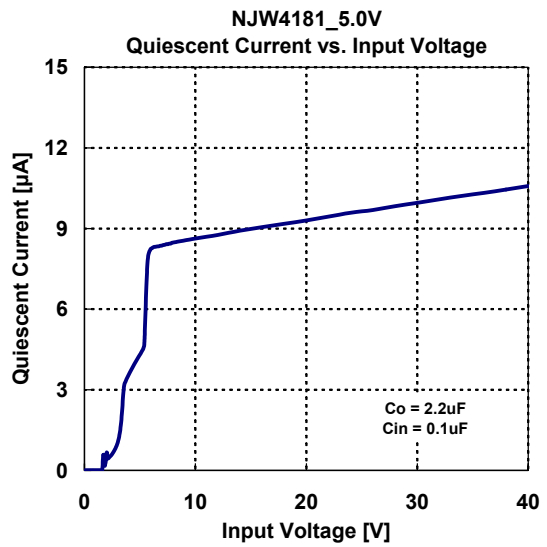
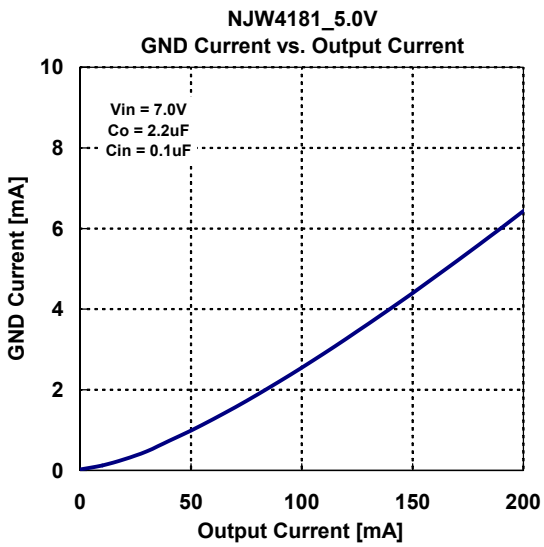
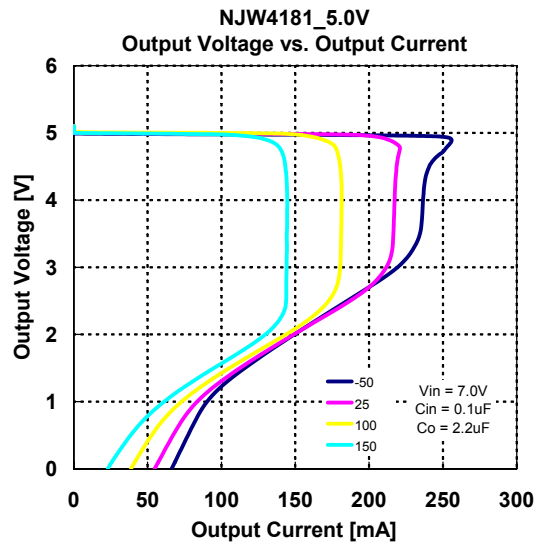
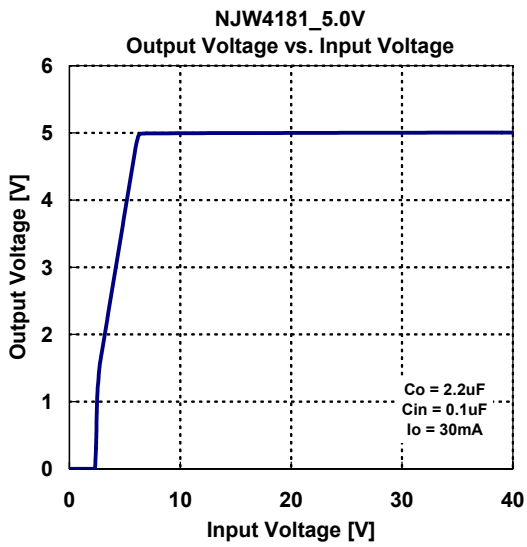
本製品には逆電流保護回路が内蔵されており、入力電圧が出力電圧を下回った場合の出力から入力への逆電流を抑制し IC を保護します。

但し、 $V_O$ :5V 以下の電圧ランク品について、入力端子-GND間短絡時に出力端子に出力電圧の設定値を大きく超える電圧が印加される等、入出力間の逆転電位差が大きくなると、逆電流値が大きくなり IC が破壊に至る可能性がありますので、入出力間逆転時の電位差は  $V_{IN}+7V$  以上にならないようにして下さい。

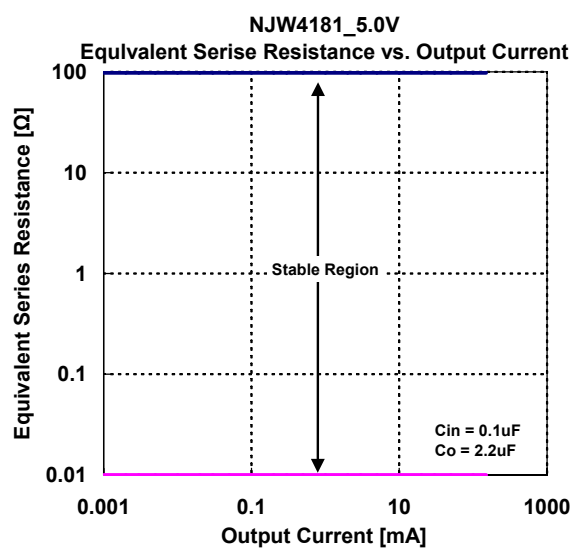
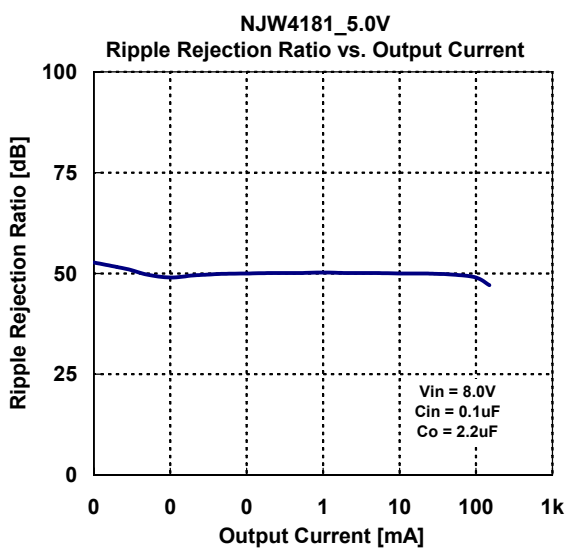
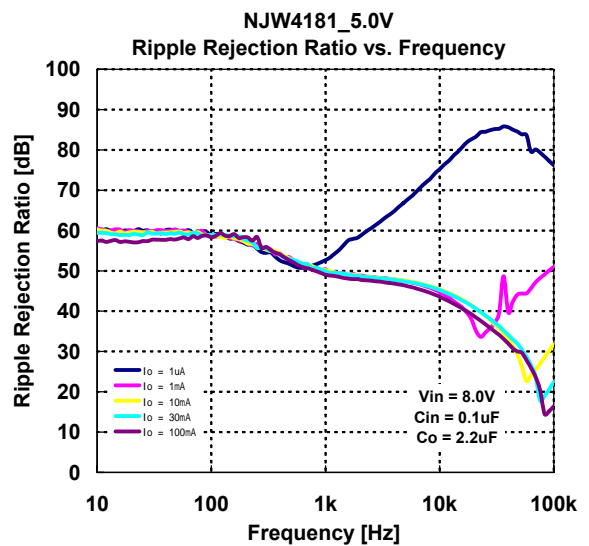
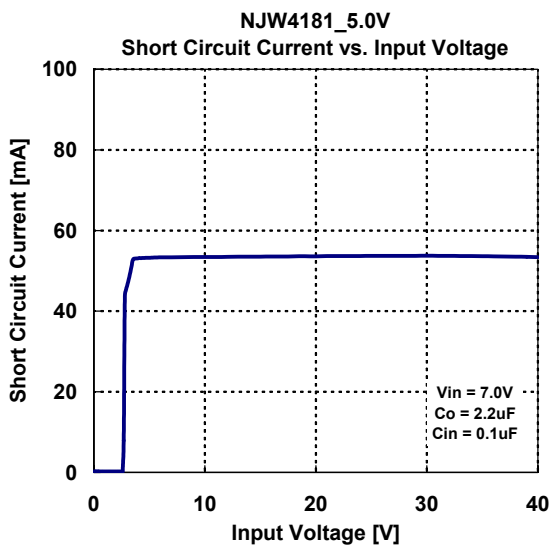
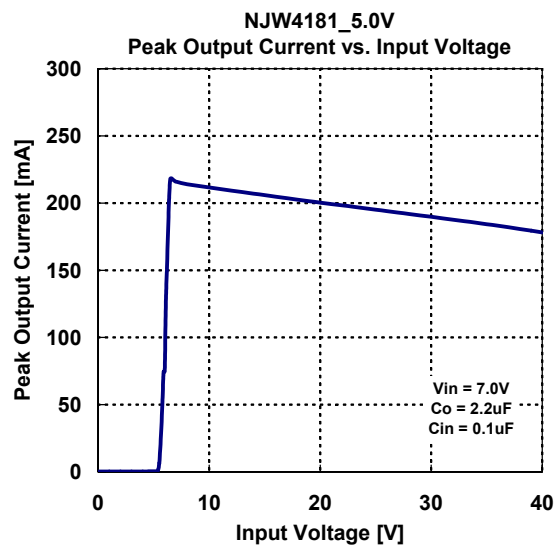
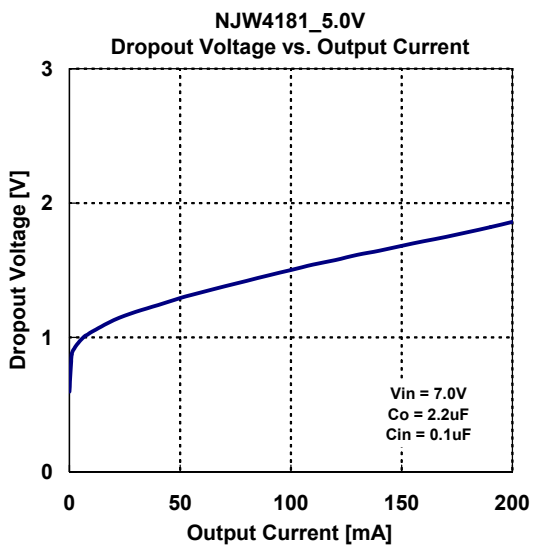
また、出力端子の定格(17V)を超えないように、ご注意願います。

# NJW4181

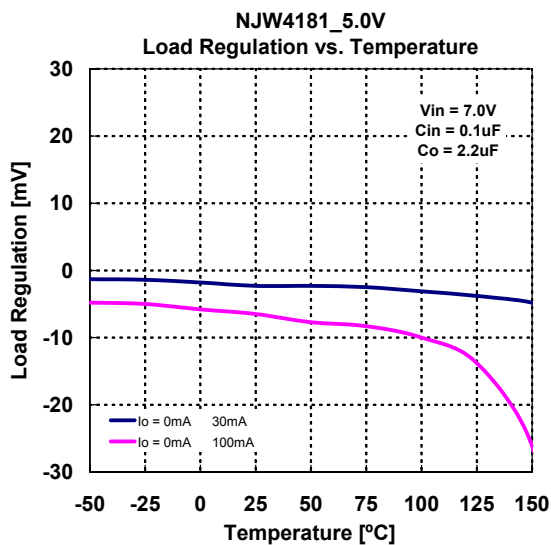
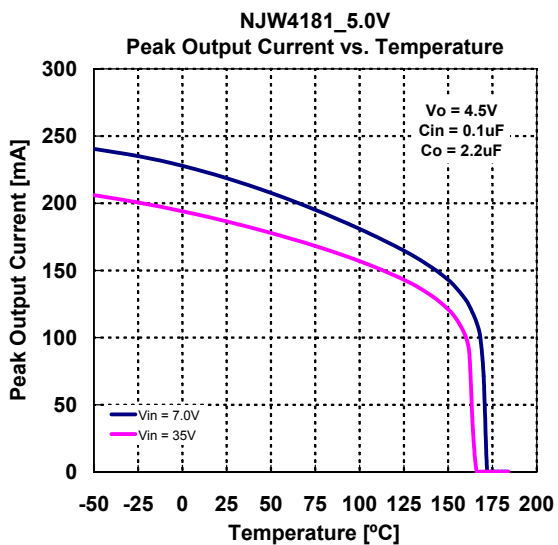
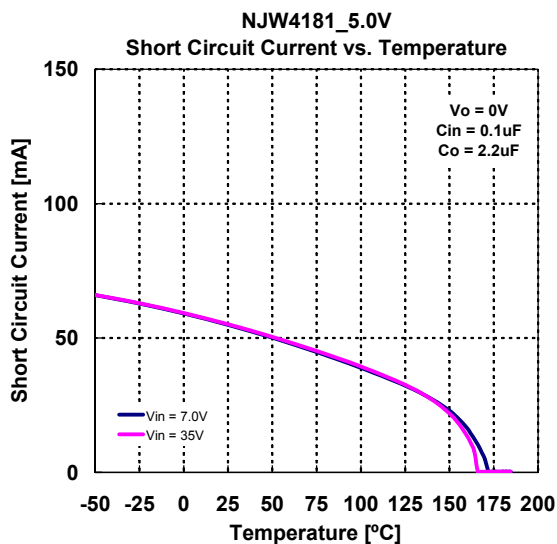
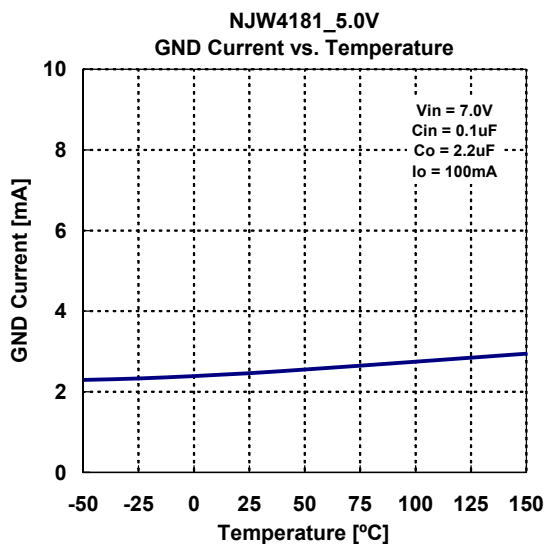
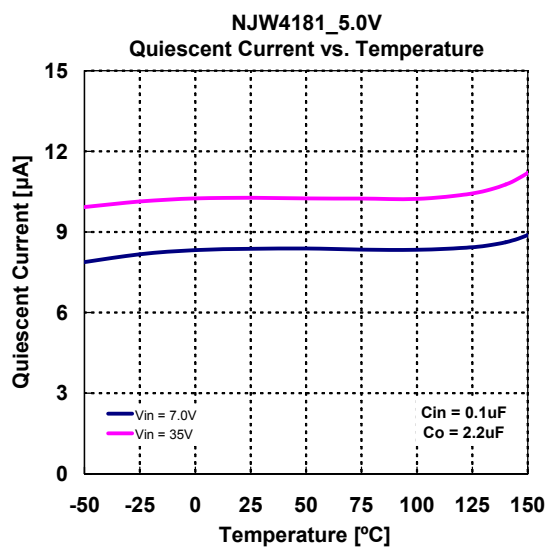
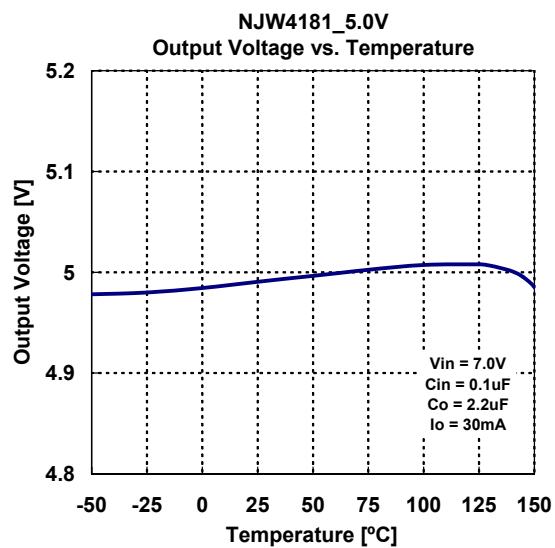
NJW4181-05 特性例



## NJW4181-05 特性例

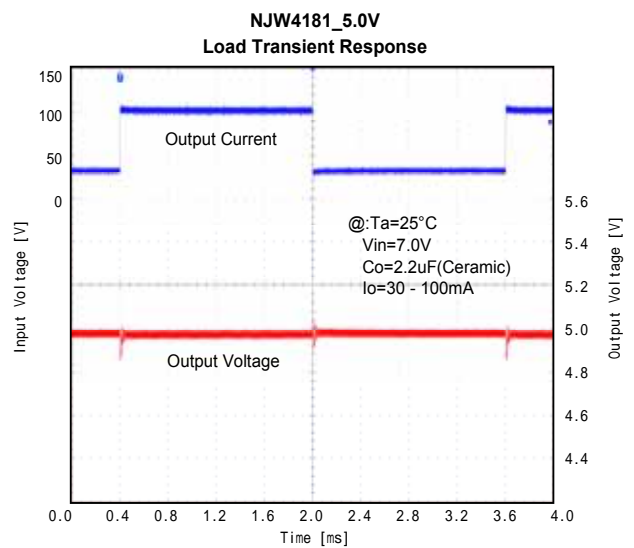
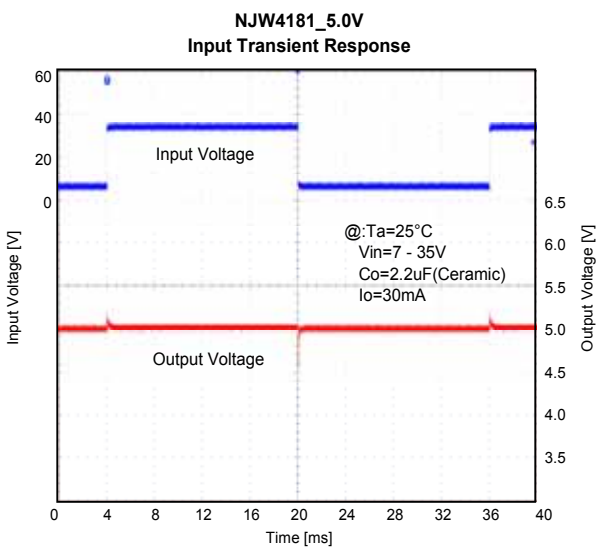
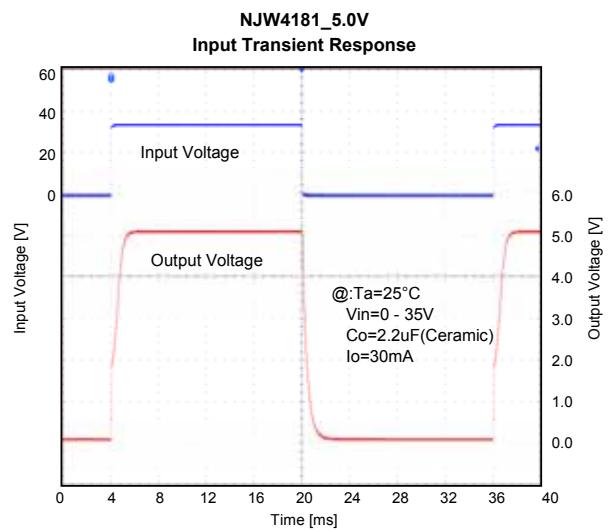
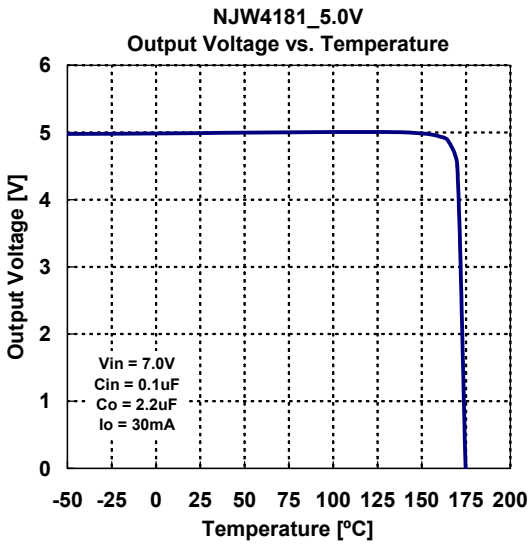
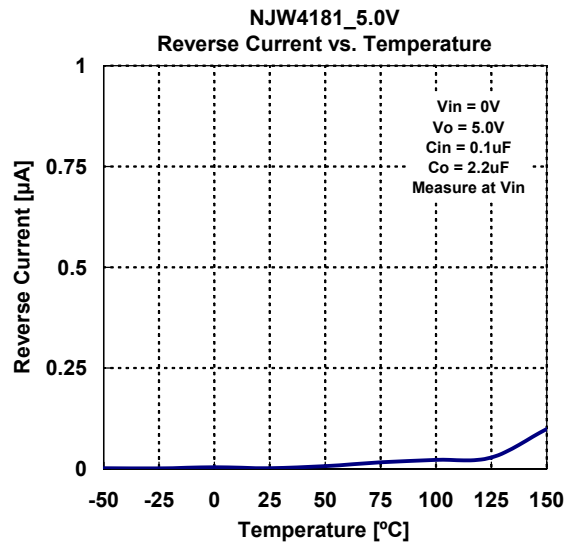
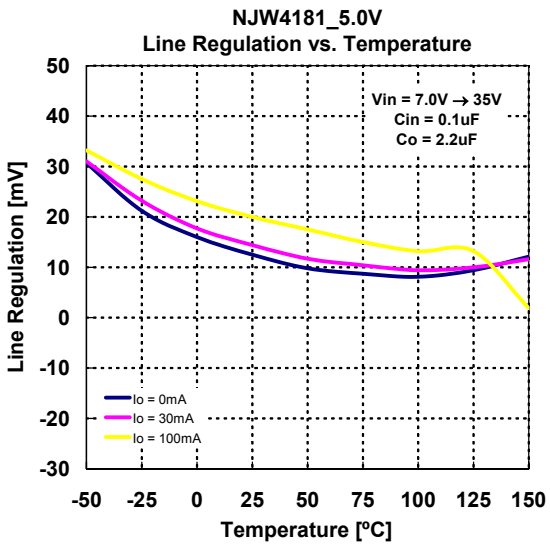


## NJW4181-05 特性例



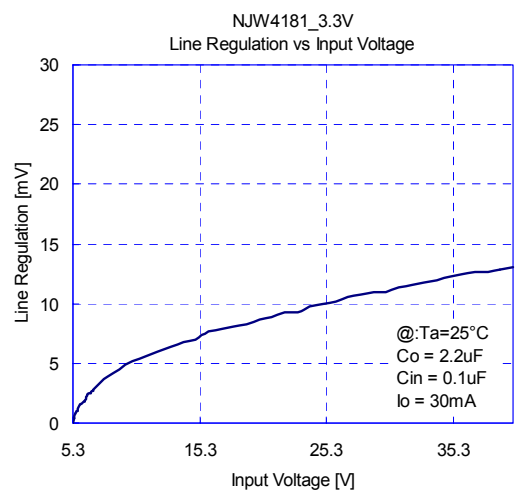
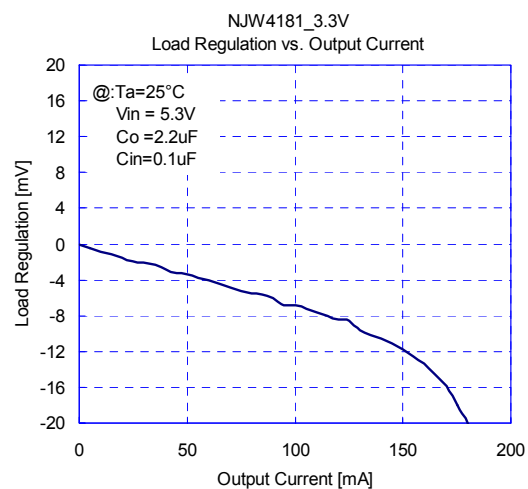
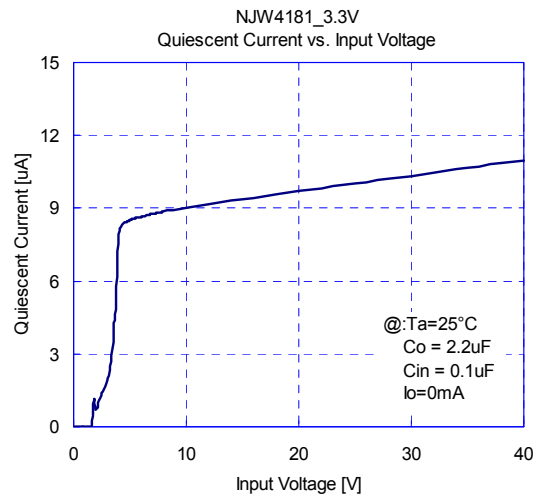
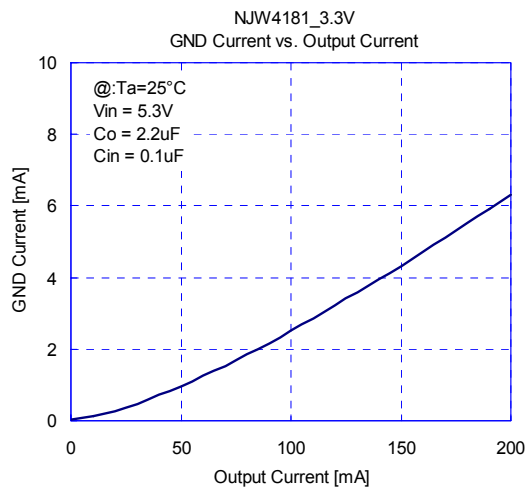
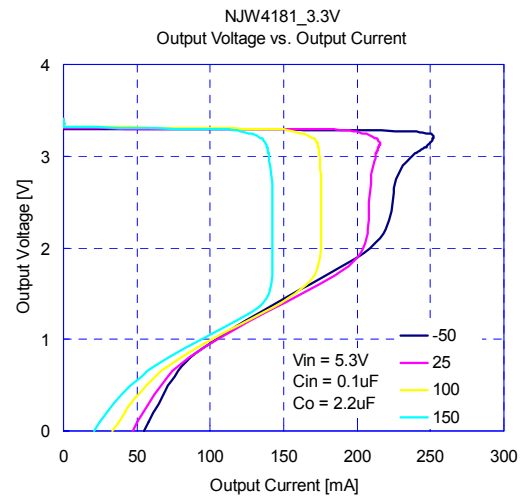
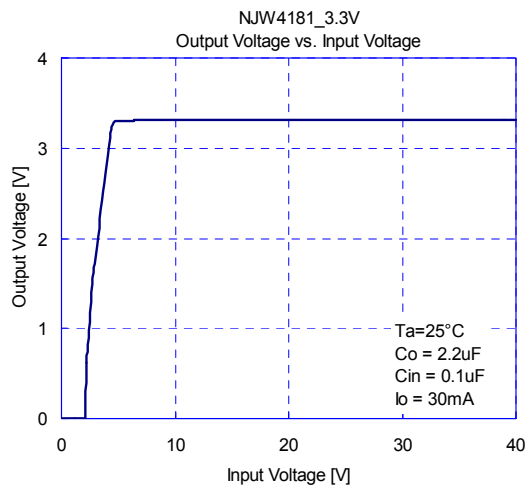


## NJW4181-05 特性例

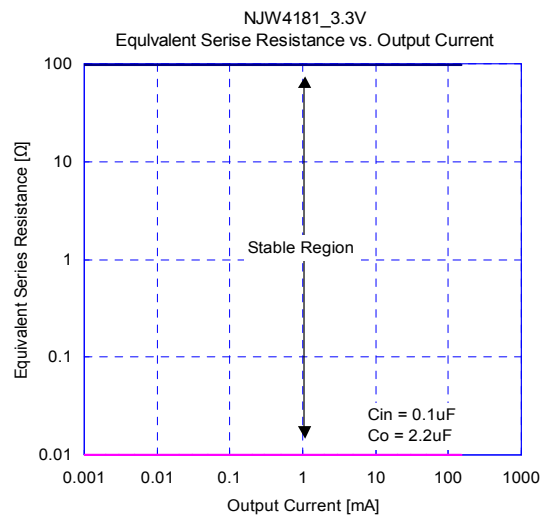
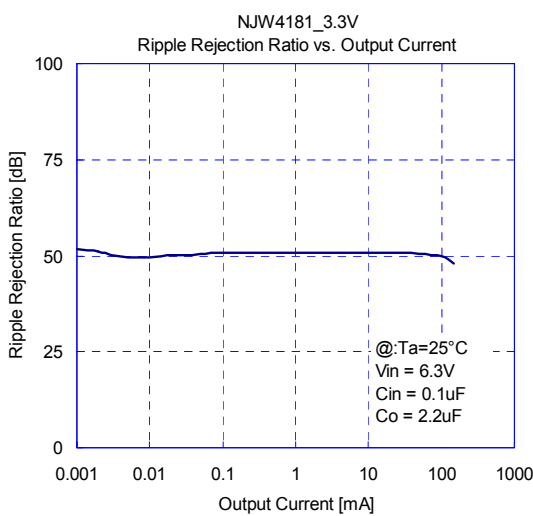
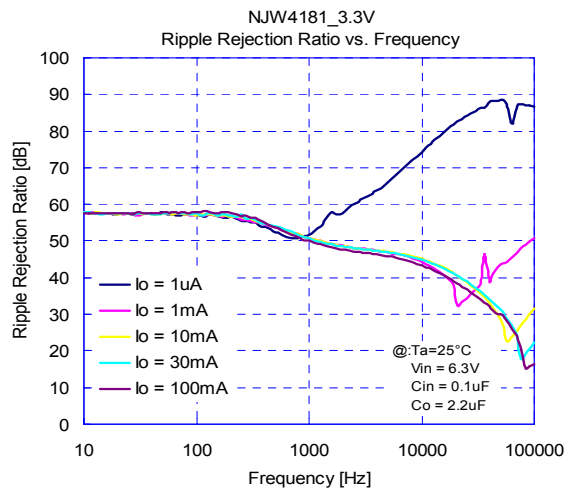
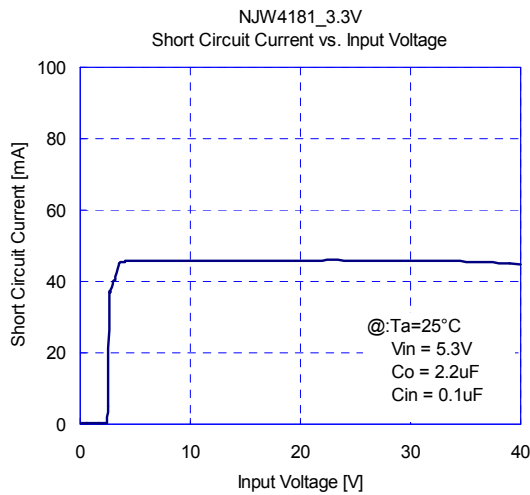
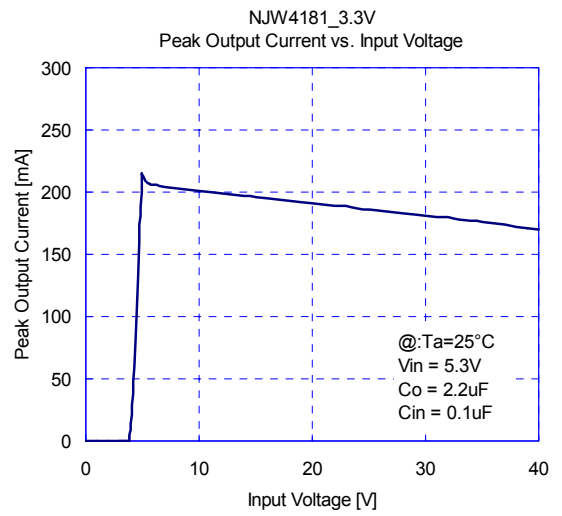
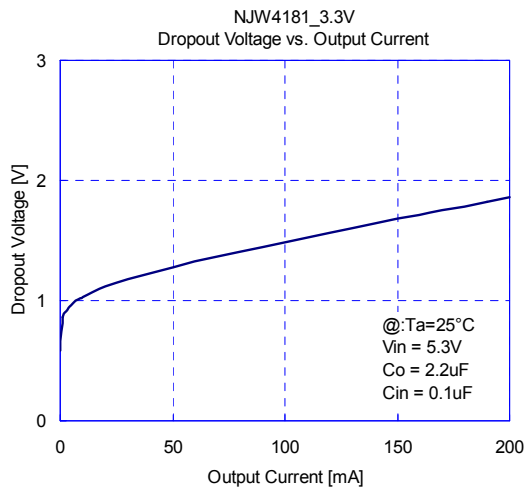


# NJW4181

## ■ NJW4181-33 特性例

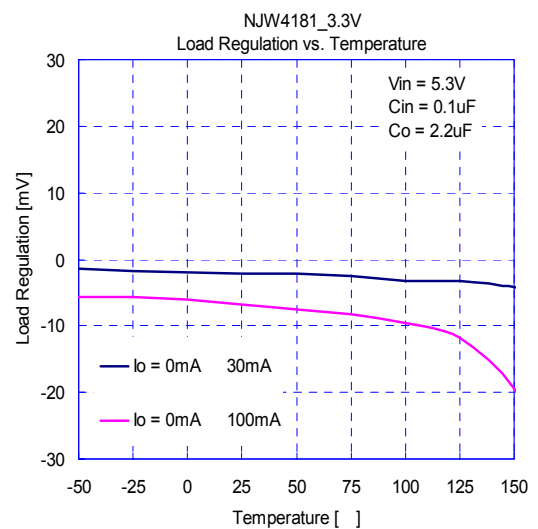
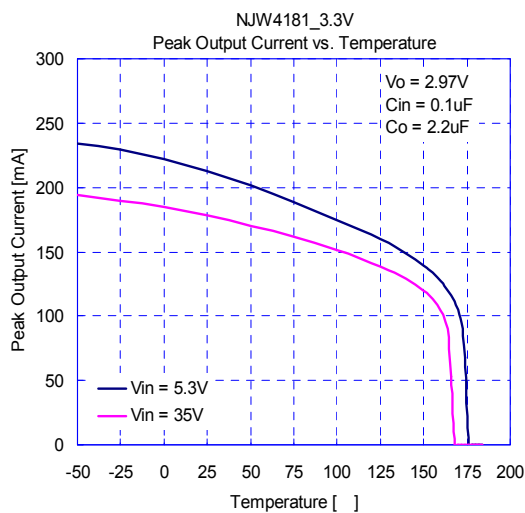
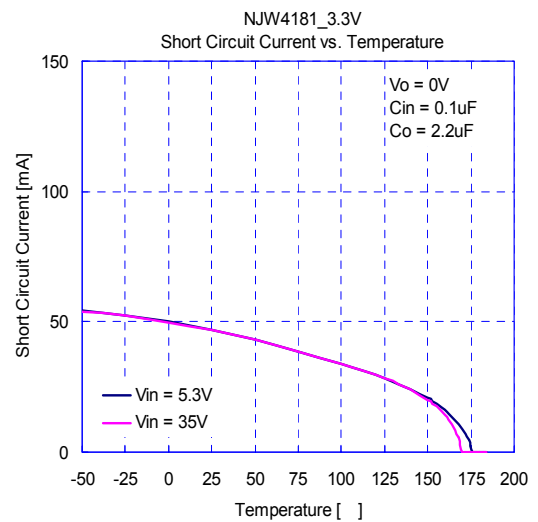
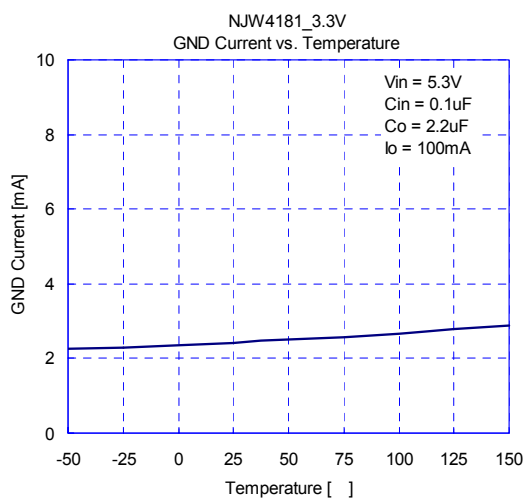
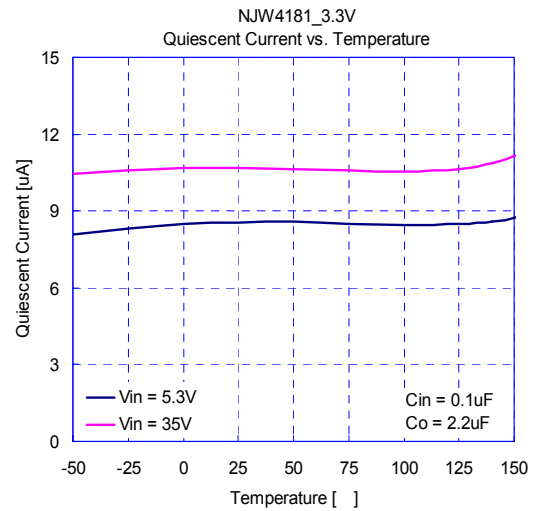
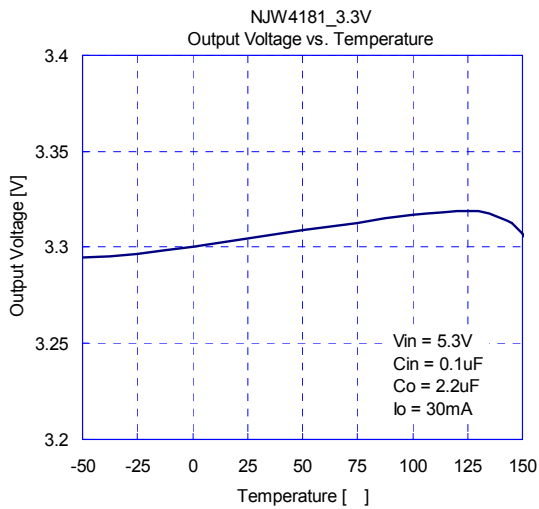


## ■ NJW4181-33 特性例

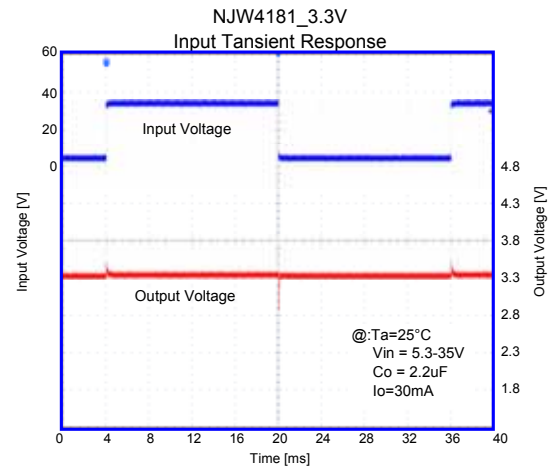
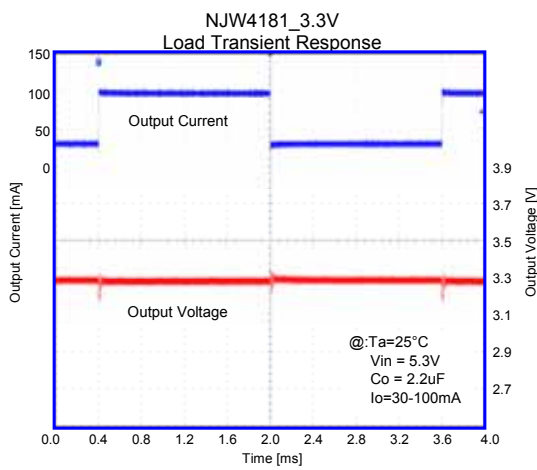
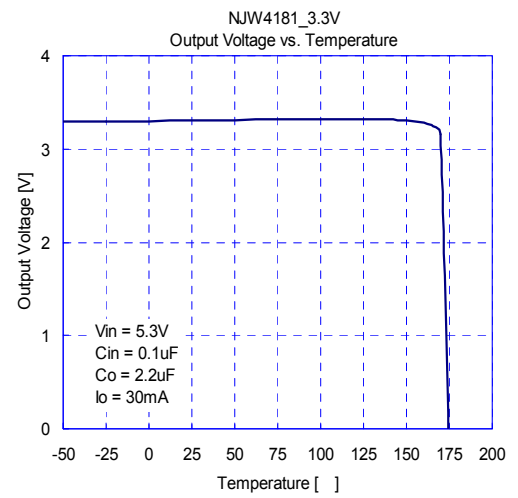
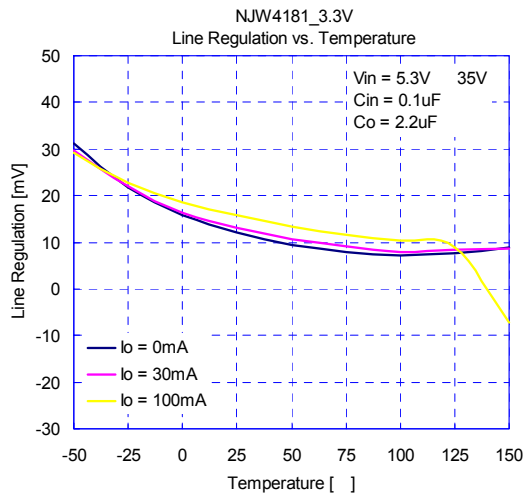


# NJW4181

## ■ NJW4181-33 特性例



## ■ NJW4181-33 特性例



<注意事項>  
 このデータブックの掲載内容の正確さには万全を期しておりますが、掲載内容について何らかの法的な保証を行うものではありません。とくに応用回路については、製品の代表的な応用例を説明するためのものです。また、工業所有権その他の権利の実施権の許諾を伴うものではなく、第三者の権利を侵害しないことを保証するものでもありません。