

MOSFET ドライブ 2ch 降圧用 スイッチングレギュレータ IC

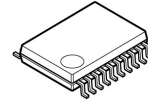
■概要

NJW4162A は、2ch MOSFET ドライブ 降圧用 スイッチングレギュレータ IC です。広動作電圧に対応し、発振周波数は外付け抵抗にて 100kHz~1MHz まで設定可能です。また、外部クロックを入力することで、スイッチング周波数を同期して動作することが可能です。

チャンネル別のスタンバイ機能、ソフトスタート機能、Power Good 機能を搭載し、マイコンからの起動制御や動作状態の監視を容易にしています。

カーアクセサリ、OA 機器、産業機器などの高電圧からロジック電圧の生成に最適です。

■外形



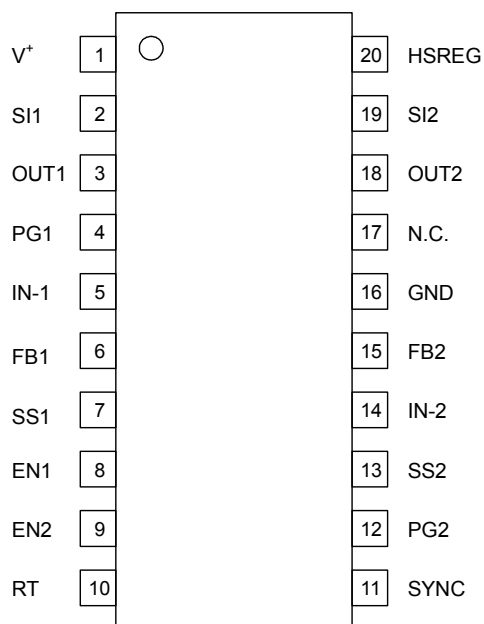
NJW4162AVC3

■特徴

- Pch MOSFET ドライブ 駆動電圧 V^+ -10V typ.
- 最大定格電圧 45V
- 広動作電圧範囲 4.3V~40V
- PWM 制御方式
- 最大デューティサイクル 100%
- 広発振周波数 100kHz~1MHz
- 外部同期機能 1,500kHz max.
- CH1 と CH2 は逆位相動作
- 可変型ソフトスタート
- 低電圧誤動作防止回路内蔵
- 過電流保護機能 (ヒカップ方式)
- サーマルシャットダウン機能
- スタンバイ機能
- Power Good 機能
- 外形 NJW4162AVC3 : SSOP20-C3

NJW4162A

■端子配列



(Top View)

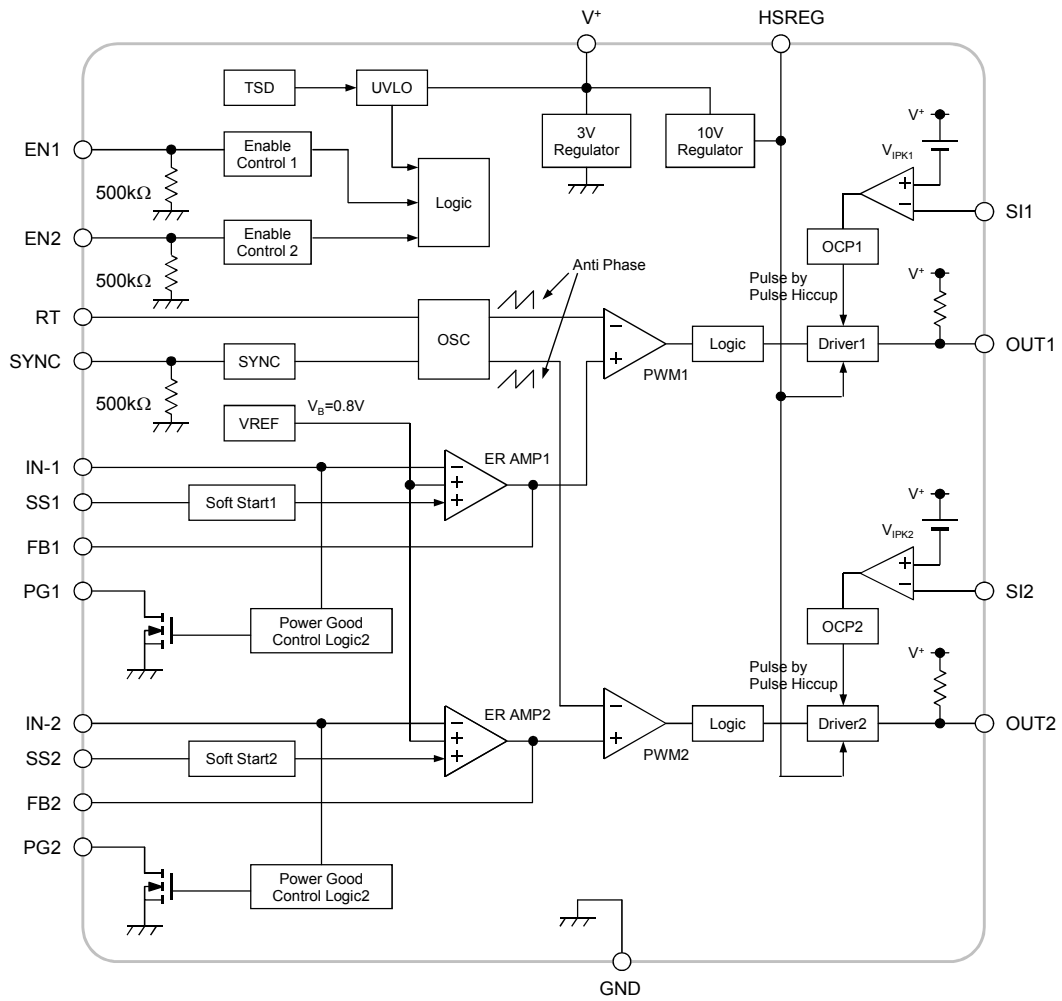
NJW4162AVC3

■端子説明

端子名称	端子番号	機能
V ⁺	1	IC への電源供給端子です。電源供給のインピーダンスを下げるため、IC の近傍に入力コンデンサを接続してください。
SI1 SI2	2 19	電流検出を行う端子です。V ⁺ 端子-SI 端子間の電位差が 150mV typ.を超えると、過電流検出機能により動作を制限します。
OUT1 OUT2	3 18	パワーMOSFET を駆動するための出力端子です。 OUT 端子の電圧は、Pch MOSFET のゲートを保護するため、Low レベル時に V ⁺ -10V typ.でクランプされます。
PG1 PG2	4 12	Power Good 出力端子です。オープン・ドレインで構成され、IN-端子電圧が±10%で安定したとき、出力はハイインピーダンスになります。
IN-1 IN-2	5 14	出力電圧を検出する端子です。IN-端子電圧が基準電圧 0.8V typ.となるように出力電圧を抵抗分割して入力します。
FB1 FB2	6 15	フィードバック設定端子です。 FB 端子-IN-端子間にフィードバック抵抗・コンデンサを接続します。
SS1 SS2	7 13	ソフトスタート時間を設定する端子です。 コンデンサの容量によってソフトスタート時間が決まります。
EN1 EN2	8 9	NJW4162A の動作・停止を制御する端子です。内部は 500kΩでプルダウンされています。 High レベルで動作、Low レベルまたはオープンでスタンバイモードとなります。
RT	10	タイミング抵抗を接続して、発振周波数を決める端子です。 発振周波数は、100k~1MHz の間で設定してください。
SYNC	11	外部同期動作を制御する端子です。内部は 500kΩでプルダウンされています。 クロック信号を入力すること、信号に同期した周波数発振周波数で動作します。 外部同期機能を使わない場合は、SYNC 端子を Low レベルまたはオープンにしてください。
GND	16	接地
N.C.	17	未接続
HSREG	20	ハイサイドレギュレータの出力端子です。 ドライバ回路に安定した電源を供給するため、バイパスコンデンサを接続します。

NJW4162A

■ブロック図



■絶対最大定格 (Ta=25°C)

項目	記号	定格	単位
入力電圧	V^+	-0.3~+45	V
OUT1,2 端子電圧	$V_{OUT1,2}$	$V^+-11\sim V^+$ (*1)	V
EN1,2 端子電圧	$V_{EN1,2}$	-0.3~+45	V
IN-1,2 端子電圧	$V_{IN-1,2}$	-0.3~+6	V
Power Good1,2 端子電圧	$V_{PG1,2}$	-0.3~+6	V
SYNC 端子電圧	V_{SYNC}	-0.3~+6	V
OUT 端子ピーク電流	$I_{O\ PEAK+}$	1,000 (Source)	mA
	$I_{O\ PEAK-}$	1,000 (Sink)	mA
消費電力	P_D	SSOP20 1,000 (*2) 1,500 (*3)	mW
接合部温度範囲	T_j	-40~+150	°C
動作温度範囲	T_{opr}	-40~+125	°C
保存温度範囲	T_{stg}	-50~+150	°C

(*1): 入力電圧が 11V 以下の時は-0.3~ V^+ までとなります。

(*2): 基板実装時 76.2×114.3×1.6mm(2層 FR-4)で EIA/JEDEC 準拠による

(*3): 基板実装時 76.2×114.3×1.6mm(4層 FR-4)で EIA/JEDEC 準拠による (4層基板内箔: 74.2×74.2mm)

■推奨動作条件

項目	記号	最小	標準	最大	単位
電源電圧	V^+	4.3	—	40	V
タイミング抵抗	R_T	4.3	—	56	kΩ
発振周波数	f_{OSC}	100	—	1,000	kHz
Power Good 端子電圧	V_{PG}	0	—	5.5	V
外部クロック入力範囲	f_{SYNC}	$f_{OSC}\times 1.1$	—	1,500 (*4)	kHz
HSREG キャパシタ	C_{HSREG}	0.01	0.22	1	μF

(*4): 自走周波数の 2 倍以下 (上限: 1.5MHz) の範囲でご使用ください。

NJW4162A

■電気的特性 ($V^+=V_{EN}=12V$, $R_T=10k\Omega$, CH1 と CH2 共通, $T_a=25^\circ C$)

項目	記号	条件	最小	標準	最大	単位
低電圧誤動作防止回路部						
ON スレッシュホールド電圧	V_{T_ON}	$V^+=L \rightarrow H$	4.00	4.15	4.30	V
OFF スレッシュホールド電圧	V_{T_OFF}	$V^+=H \rightarrow L$	3.85	4.00	4.15	V
ヒステリシス幅	V_{HYS}		100	150	—	mV
ソフトスタート部						
充電電流	I_{CHG}		6	8	10	μA
発振器部						
発振周波数	f_{OSC}	$V_{IN}=0.75V$, $V_{FB}=0.7V$	450	500	550	kHz
過電流保護機能動作時 発振周波数	f_{OSC_LIM}	$V_{IN}=0.55V$, $V_{FB}=0.7V$	—	125	—	kHz
誤差増幅器部						
基準電圧	V_B		-1.0%	0.8	+1.0%	V
入力バイアス電流	I_B		-0.1	—	0.1	μA
出力ソース電流	I_{OM+}	$V_{FB}=0V$, $V_{IN}=0.75V$	16	32	48	μA
出力シンク電流	I_{OM-}	$V_{FB}=1V$, $V_{IN}=0.9V$	1	2	4	mA
PWM 比較器部						
最大デューティサイクル	M_{AXDUTY}	$V_{IN}=0.75V$	100	—	—	%
出力部						
出力 High 側 ON 抵抗	R_{OH}	$I_O = -50mA$	—	2	4	Ω
出力 Low 側 ON 抵抗	R_{OL}	$I_O = +50mA$	—	2	4	Ω
HSREG 出力電流	I_{O_HSREG}	HSREG 端子= V^+-8V	100	150	—	mA
OUT 端子制限電圧	V_{OLIM}		V^+-11	V^+-10	V^+-9	V
イネーブル制御部						
ON 制御電圧	V_{ON}	$V_{EN}=L \rightarrow H$	1.9	—	V^+	V
OFF 制御電圧	V_{OFF}	$V_{EN}=H \rightarrow L$	0	—	0.5	V
プルダウン抵抗	$R_{PD_ON/OFF}$	$I_{EN}=5\mu A$	—	500	—	k Ω
過電流検出部						
過電流制限検出電圧	V_{IPK}		139	150	161	mV
遅延時間	t_{DELAY}		—	100	—	ns

■電気的特性 ($V^+=V_{EN}=12V$, $R_T=10k\Omega$, CH1 と CH2 共通, $T_a=25^\circ C$)

項目	記号	条件	最小	標準	最大	単位
Power Good 部						
High レベル検出電圧	V_{THH_PG}		107	110	115	%
Low レベル検出電圧	V_{THL_PG}		85	90	93	%
ヒステリシス幅	V_{HYS_PG}		—	2	—	%
Power Good ON 抵抗	R_{ON_PG}	$I_{PG}=10mA$	—	100	—	Ω
OFF 時リーク電流	I_{LEAK_PG}	$V_{PG}=6V$	—	—	0.1	μA

外部同期部

High スレッシュヨルド電圧	V_{THH_SYNC}		1.6	—	5.5	V
Low スレッシュヨルド電圧	V_{THL_SYNC}		0	—	0.5	V
プルダウン抵抗	R_{PD_SYNC}		—	500	—	$k\Omega$

総合特性

消費電流	I_{DD}	$R_L=無負荷, V_{IN}=0.75V, V_{FB}=0.7V$	—	4	6	mA
スタンバイ時消費電流	I_{DD_STB}	$V_{EN1,2}=0V$	—	—	10	μA

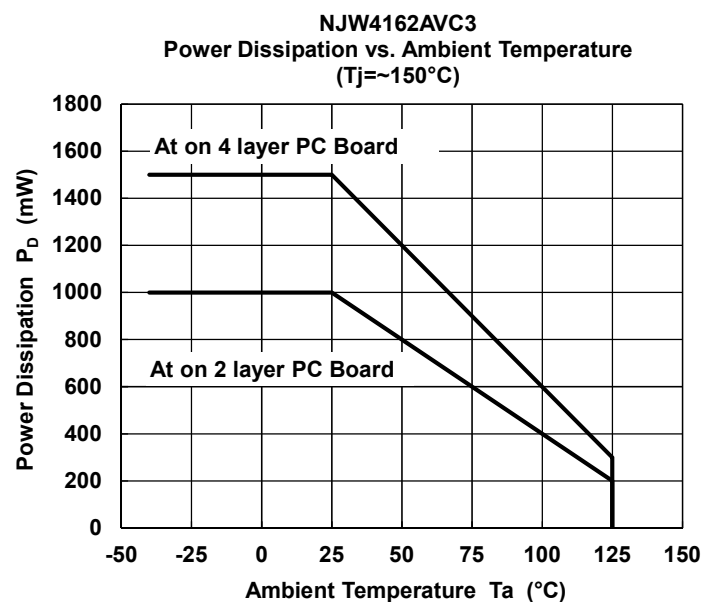
■熱特性

項目	記号	値	単位
接合部—周囲雰囲気間	θ_{ja}	125 (*4) 83 (*5)	$^\circ C/W$
接合部—ケース表面間	ψ_{jt}	13 (*4) 9 (*5)	$^\circ C/W$

(*4): 基板実装時 76.2×114.3×1.6mm(2層 FR-4)で EIA/JEDEC 準拠による

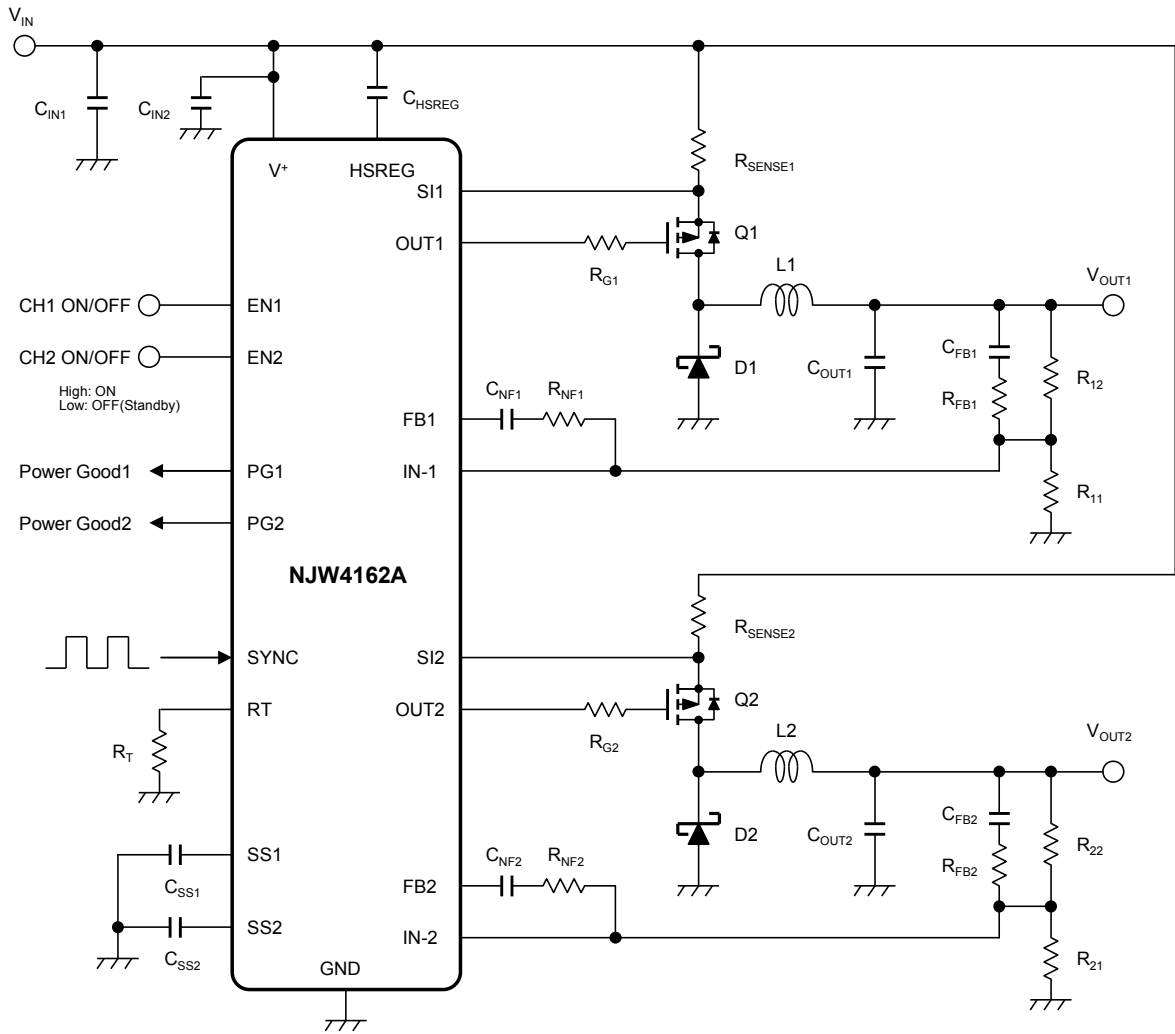
(*5): 基板実装時 76.2×114.3×1.6mm(4層 FR-4)で EIA/JEDEC 準拠による (4層基板内径: 74.2×74.2mm)

■消費電力—周囲温度特性例

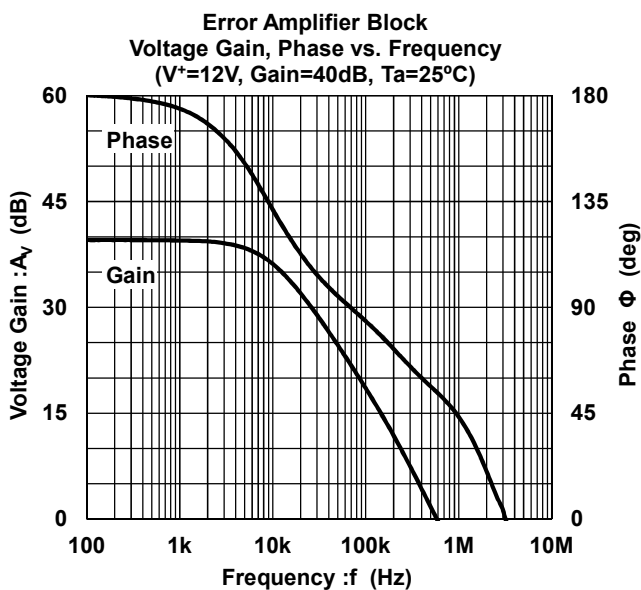
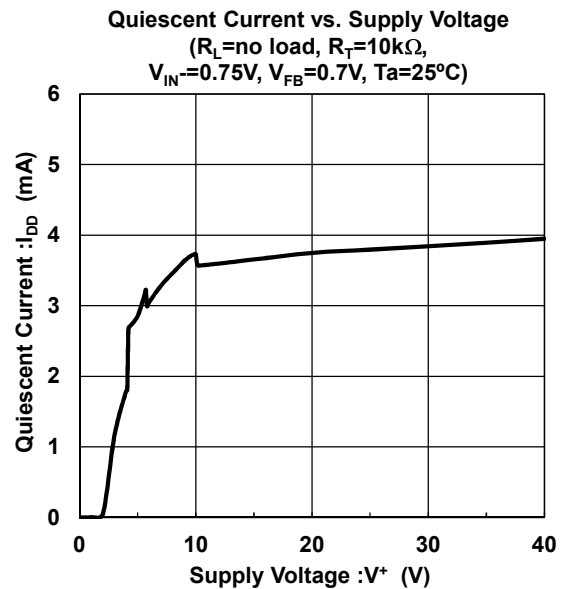
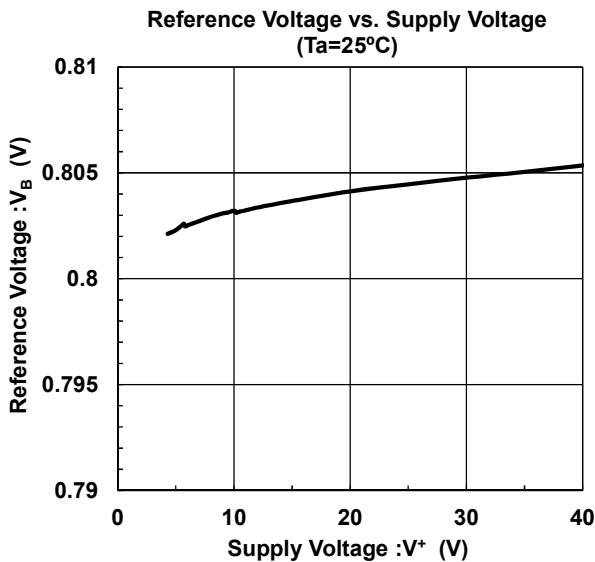
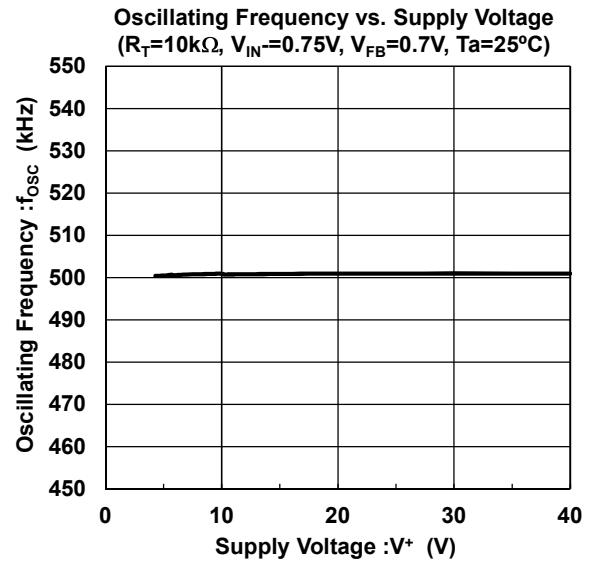
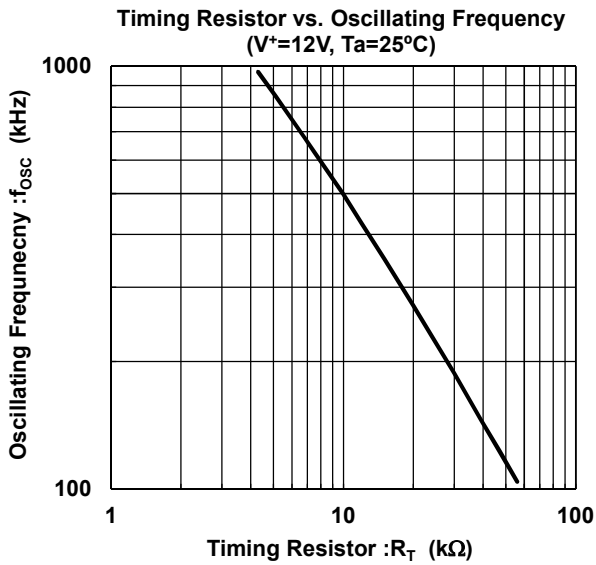


NJW4162A

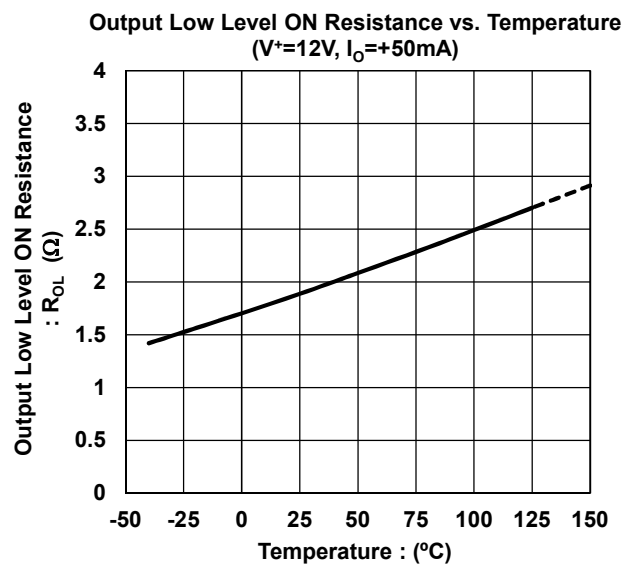
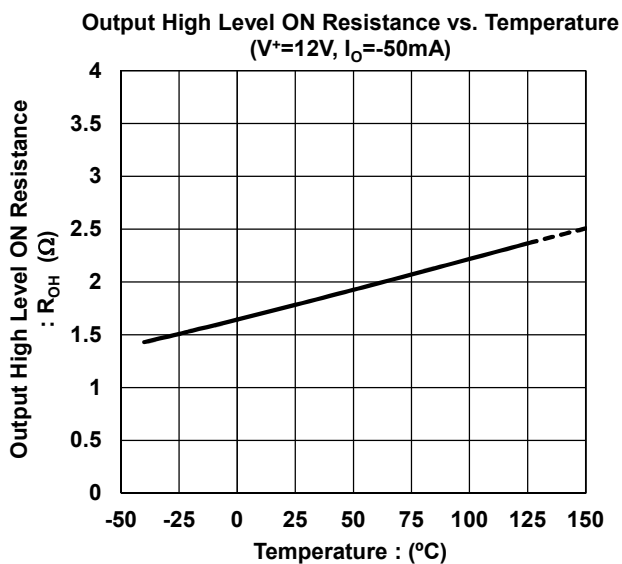
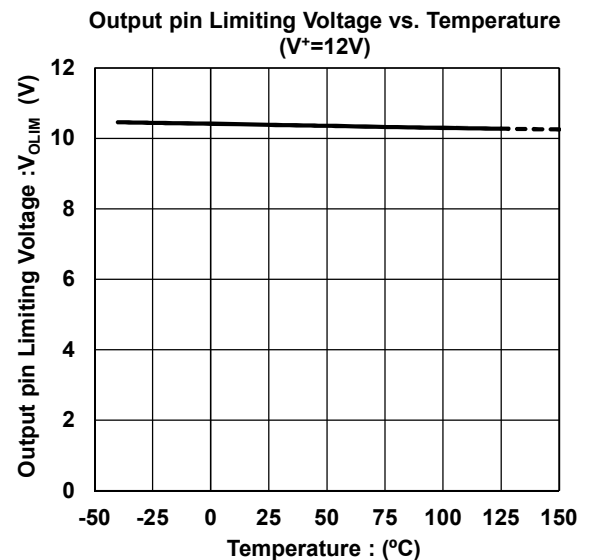
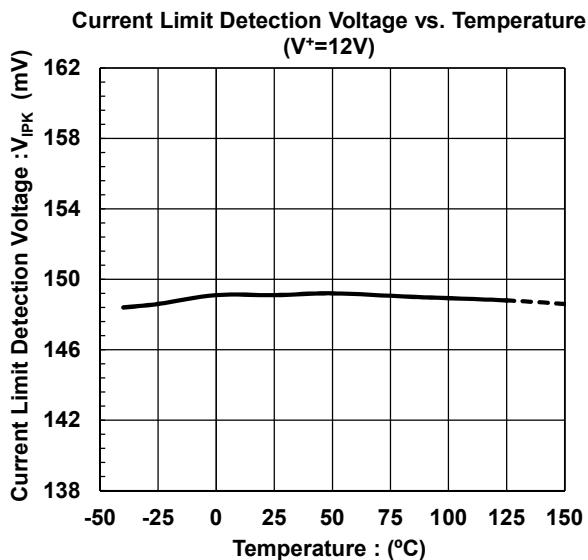
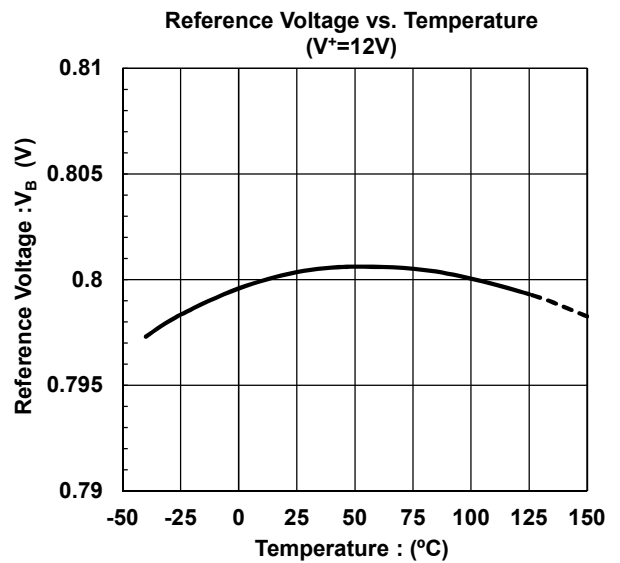
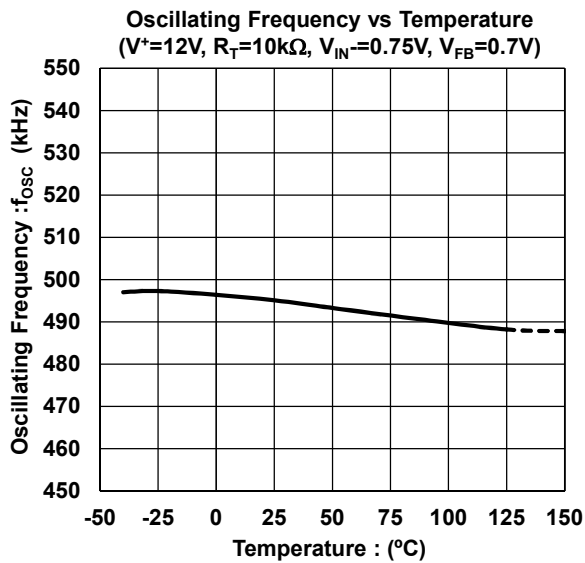
■アプリケーション回路例



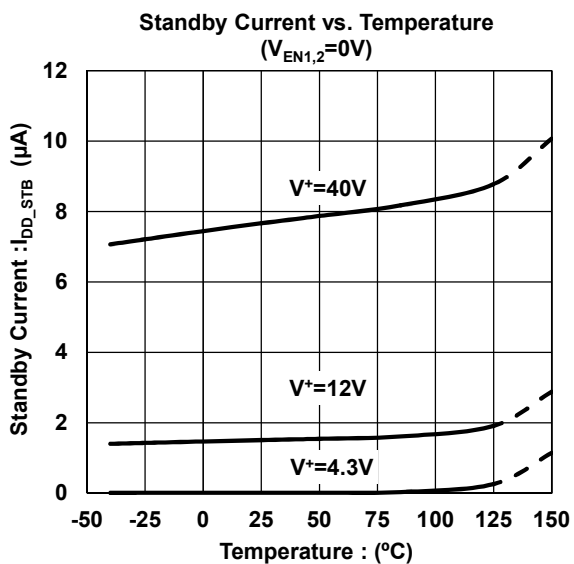
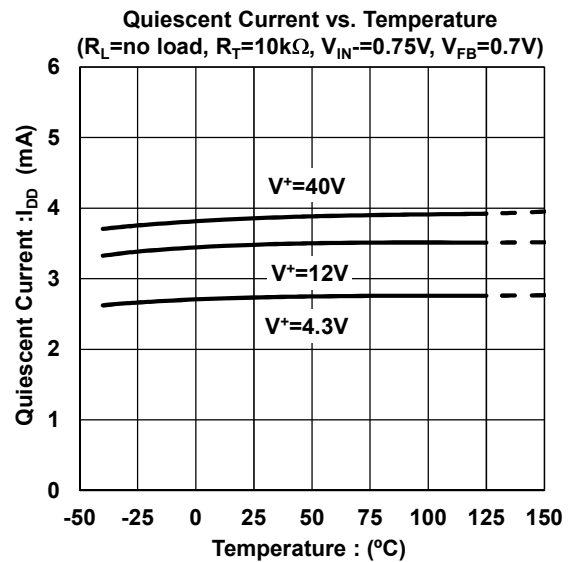
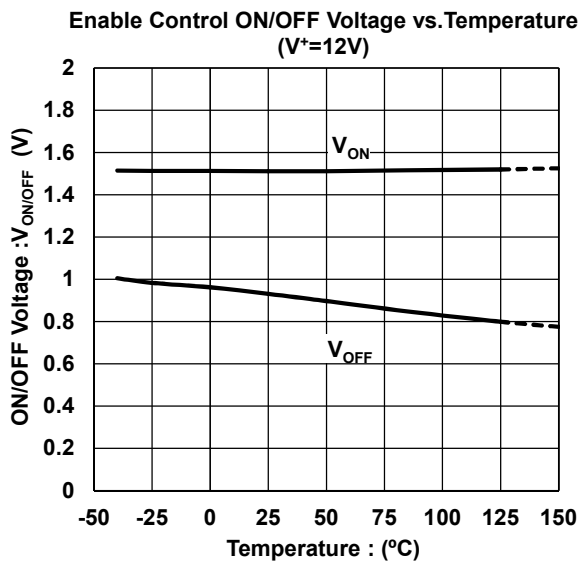
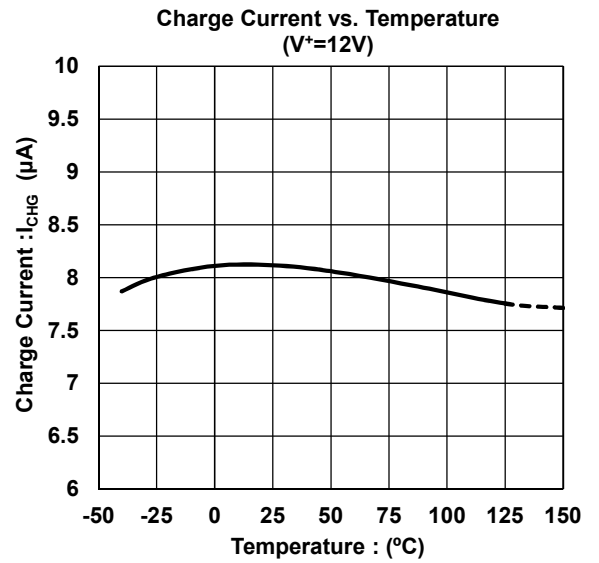
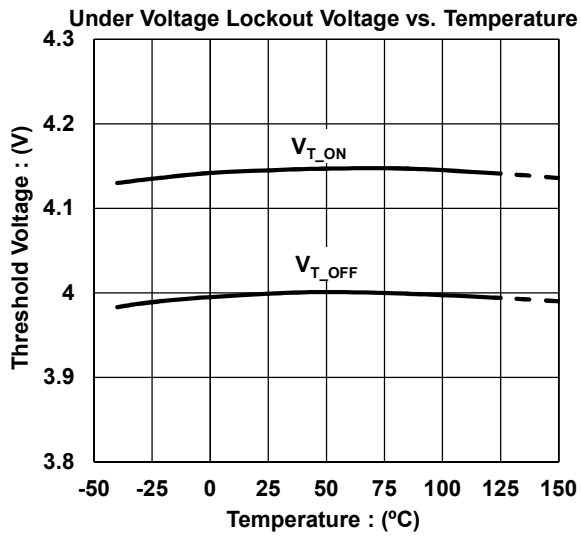
■ 特性例



■特性例



■特性例



MEMO

〈注意事項〉

このデータブックの掲載内容の正確さには万全を期しておりますが、掲載内容について何らかの法的な保証を行うものではありません。とくに応用回路については、製品の代表的な応用例を説明するためのものです。また、工業所有権その他の権利の実施権の許諾を伴うものではなく、第三者の権利を侵害しないことを保証するものではありません。