

## MOSFET ドライブ 昇圧／フライバック用 スイッチングレギュレータ IC

### ■概要

NJW4140 は、3V～40V の広動作電圧範囲に対応した昇圧／フライバック用スイッチングレギュレータ IC です。Nch MOSFET を効率よく駆動するためのドライバーを内蔵し、大電流出力のアプリケーションを実現します。

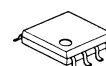
保護機能にパルス・バイ・パルスの過電流検出を搭載し、過負荷時の出力電流を制限します。負荷の異常回復にともない、スイッチングの自動復帰が可能です。

カーアクセサリ、OA 機器、産業機器などの昇圧用途やフライバックアプリケーションの構成に最適です。

### ■外形



NJW4140R



NJW4140M

### ■特徴

- Nch MOSFET ドライブ            駆動電圧 5.3V (typ.)
- 広動作電圧範囲                3V～40V
- PWM 制御方式
- 広発振周波数                 40kHz～1MHz
- 過電流保護機能
- 低電圧誤動作防止回路内蔵
- スタンバイ機能
- 外形                            NJW4140R : VSP8  
                                      NJW4140M : DMP8

### ■製品分類

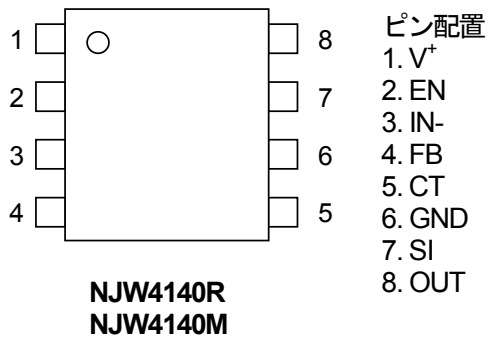
状況	製品名	パッケージ	動作温度範囲
量産中	NJW4140R NJW4140M	VSP8 DMP8	一般仕様：-40～+85℃
量産中	NJW4140R-T1	VSP8	T1 仕様：-40～+125℃
開発中	NJW4140R-Z	VSP8	Z 仕様：-40～+125℃

本データシートは、「NJW4140R, NJW4140M」に適用されます。

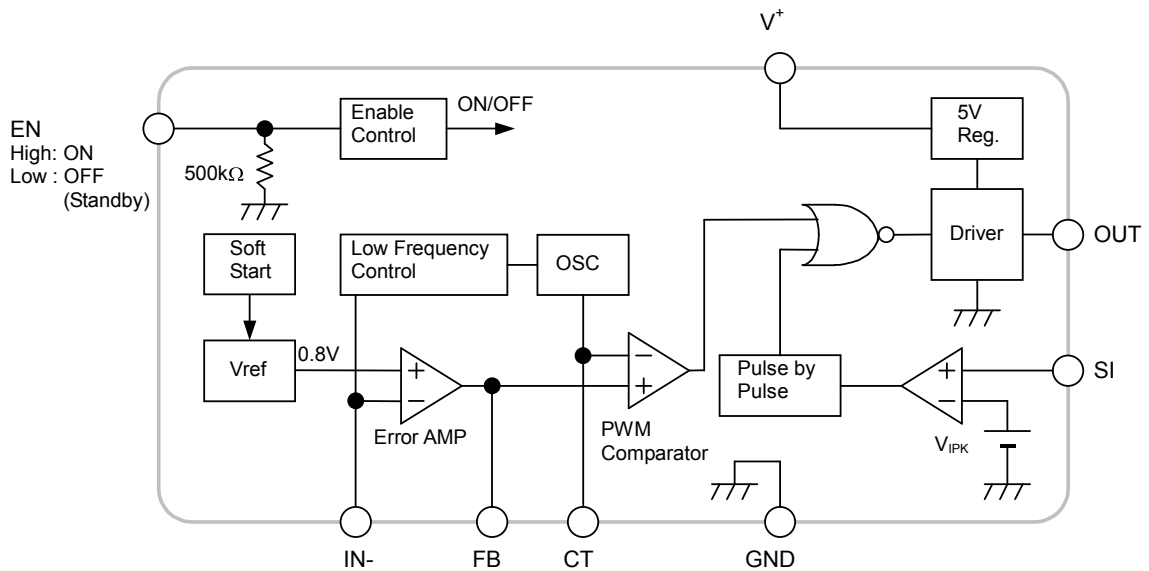
他のバージョンについては、それぞれのデータシートを参照してください。

# NJW4140

## ■端子配列



## ■ブロック図



## ■絶対最大定格 (Ta=25°C)

項目	記号	定格	単位
入力電圧	$V^+$	+45	V
OUT 端子電圧	$V_{OUT}$	-0.3~+6 (*1)	V
SI 端子電圧	$V_{SI}$	-0.3~+6	V
EN 端子電圧	$V_{EN}$	+45	V
IN-端子電圧	$V_{IN-}$	+6	V
CT 端子電圧	$V_{CT}$	+6 (*1)	V
OUT 端子ピーク電流	$I_{O\_PEAK+}$ $I_{O\_PEAK-}$	200 (Source) 700 (Sink)	mA
消費電力	$P_D$	VSP8 595 (*2) DMP8 530 (*2)	mW
動作温度範囲	$T_{opr}$	-40~+85	°C
保存温度範囲	$T_{stg}$	-40~+150	°C

(\*1): 入力電圧が6V以下の時は入力電圧と等しくなります

(\*2): 基板実装時 76.2×114.3×1.6mm(2層 FR-4)で EIA/JEDEC 準拠による

## ■推奨動作条件

項目	記号	最小	標準	最大	単位
電源電圧	$V^+$	3	—	40	V
タイミングキャパシタ	$C_T$	120	—	3,900	pF
発振周波数	$f_{OSC}$	40	—	1,000	kHz

# NJW4140

■電気的特性 ( $V^+=V_{EN}=12V$ ,  $C_T=470pF$ ,  $T_a=25^\circ C$ )

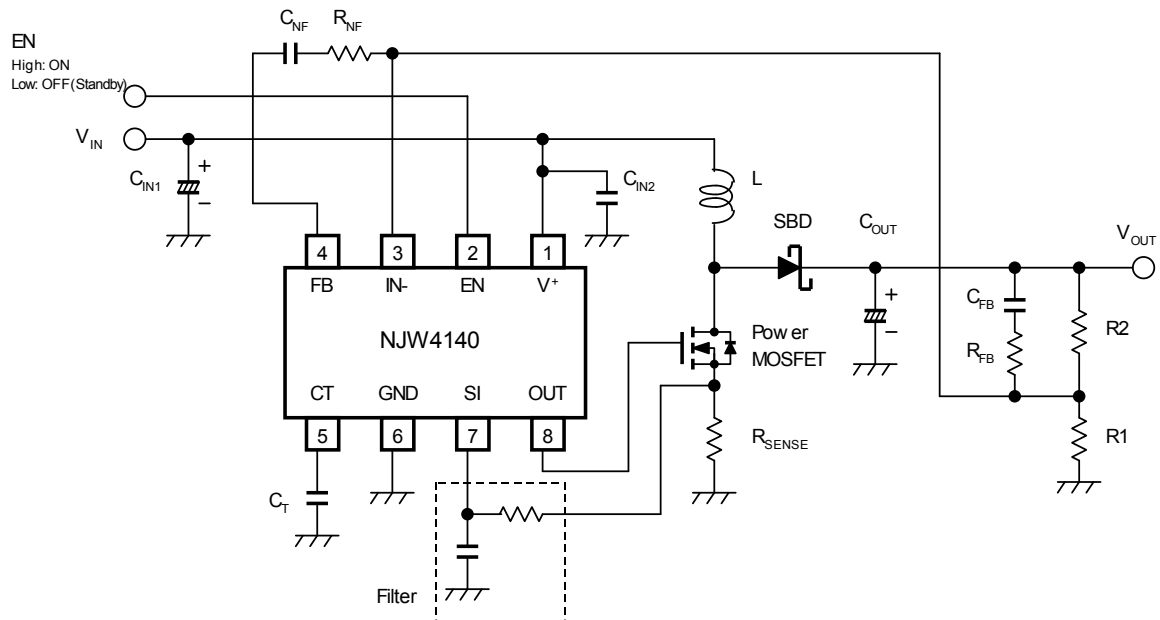
項目	記号	条件	最小	標準	最大	単位
<b>発振器部</b>						
発振周波数 1	$f_{OSC1}$	$C_T=470pF$	270	300	330	kHz
発振周波数 2	$f_{OSC2}$	$C_T=680pF$	180	210	240	kHz
充電電流	$I_{chg}$		150	200	250	$\mu A$
放電電流	$I_{dis}$		150	200	250	$\mu A$
電圧振幅	$V_{OSC}$		-	0.7	-	V
周波数電源電圧変動	$f_{DV}$	$V^+=3\sim 40V$	-	1	-	%
周波数温度変動	$f_{DT}$	$T_a = -40\sim +85^\circ C$	-	6	-	%
発振周波数 (低発振周波数コントロール時)	$f_{OSC\_LOW}$	$V_{IN}=0.3V$ , $V_{FB}=0.7V$ , $C_T=470pF$	90	105	120	kHz
<b>ソフトスタート部</b>						
ソフトスタート時間	$T_{SS}$	$V_B=0.75V$	2	4	8	ms
<b>誤差増幅器部</b>						
基準電圧	$V_B$		-1.0%	0.8	+1.0%	V
入力バイアス電流	$I_B$		-0.1	-	0.1	$\mu A$
開ループ利得	$A_V$		-	80	-	dB
利得帯域幅積	$G_B$		-	3	-	MHz
出力ソース電流	$I_{OM+}$	$V_{FB}=1V$ , $V_{IN}=0.7V$	50	100	150	$\mu A$
出力シンク電流	$I_{OM-}$	$V_{FB}=1V$ , $V_{IN}=0.9V$	2	4	6	mA
<b>PWM 比較器部</b>						
入カスレッシホールド電圧 (F.B 端子)	$V_{T\_0}$	Duty=0%, $V_{IN}=0.6V$	0.32	0.4	0.54	V
	$V_{T\_50}$	Duty=50%, $V_{IN}=0.6V$	0.63	0.7	0.77	V
最大デューティサイクル	$M_{AX}D_{UTY}$	$V_{FB}=1.2V$	85	90	95	%
<b>電流検出部</b>						
電流制限検出電圧	$V_{IPK}$		115	140	165	mV
遅延時間	$T_{DELAY}$	$\Delta V_{SI}=300mV$	-	90	-	ns
<b>出力部</b>						
出力H側ON抵抗	$R_{OH}$	$I_O = -50mA$	-	3	4.5	$\Omega$
出力L側ON抵抗	$R_{OL}$	$I_O = +50mA$	-	2.5	3.5	$\Omega$
出力ソース電流	$I_{OH}$	OUT 端子=4.5V	45	65	85	mA
OUT 端子制限電圧	$V_{OLIM}$		5	5.3	5.55	V

■電気的特性 ( $V^+=V_{EN}=12V$ ,  $C_T=470pF$ ,  $T_a=25^\circ C$ )

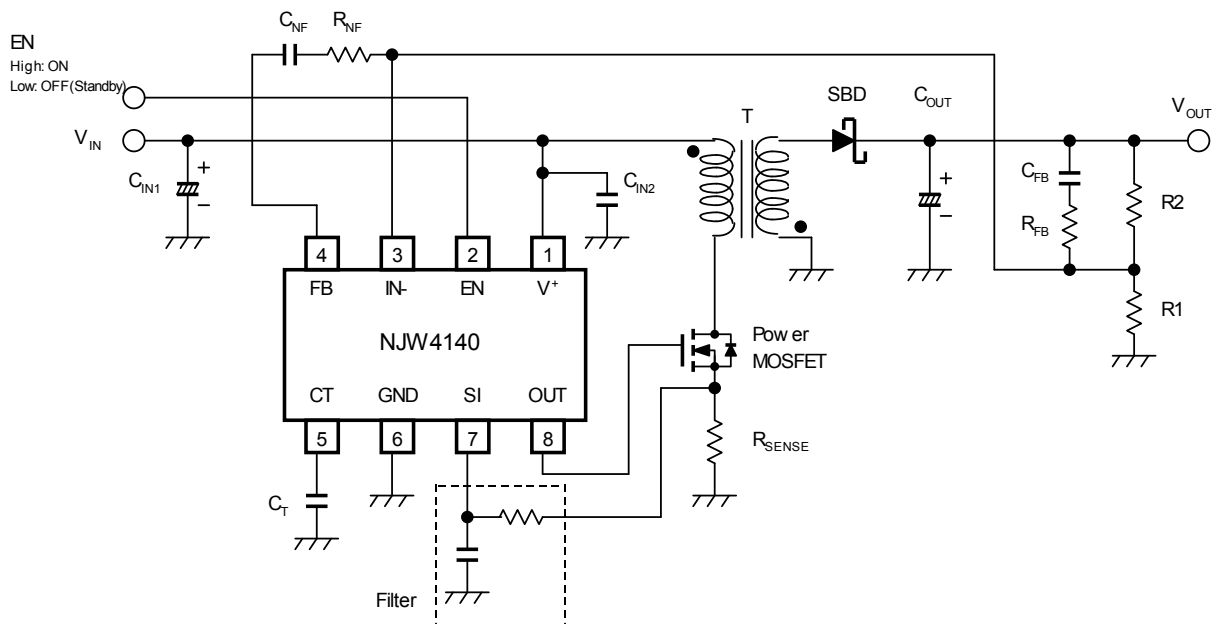
項 目	記 号	条 件	最小	標準	最大	単位
低電圧誤動作防止回路部						
ON スレッシホールド電圧	$V_{T\_ON}$	$V^+=L \rightarrow H$	2.65	2.8	2.95	V
OFF スレッシホールド電圧	$V_{T\_OFF}$	$V^+=H \rightarrow L$	2.4	2.55	2.7	V
イネーブル制御部						
ON 制御電圧	$V_{ON}$	$V_{EN}=L \rightarrow H$	1.7	–	$V^+$	V
OFF 制御電圧	$V_{OFF}$	$V_{EN}=H \rightarrow L$	0	–	0.9	V
プルダウン抵抗	$R_{PD}$		–	500	–	$k\Omega$
総合特性						
消費電流	$I_{DD}$	$R_L=無負荷, V_{IN}=V_{FB}=0.7V$	–	1.4	1.7	mA
スタンバイ時消費電流	$I_{DD\_STB}$	$V_{EN}=0V$	–	2.5	6	$\mu A$

## ■アプリケーション回路例

### 非絶縁昇圧形

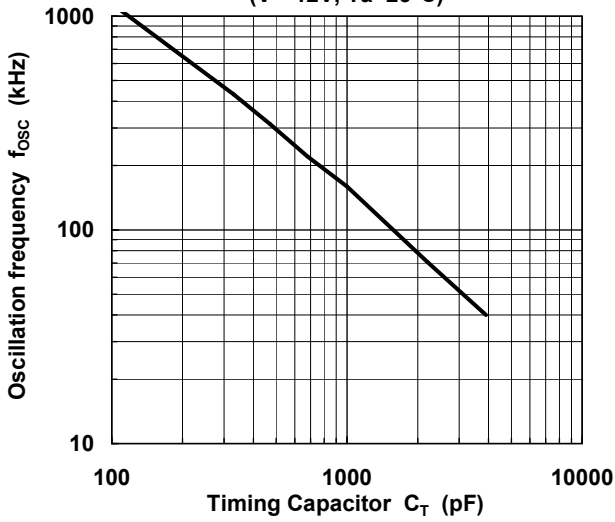


### 非絶縁フライバック形

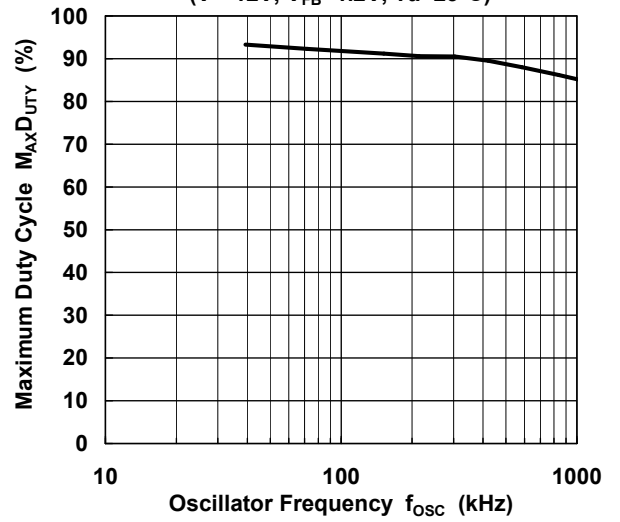


■ 特性例

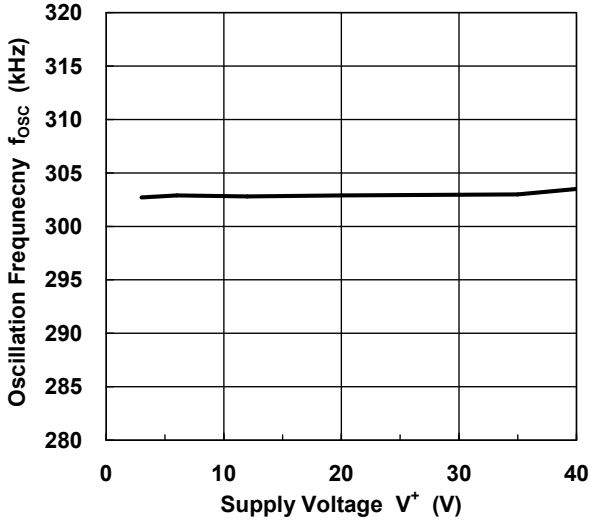
Oscillation frequency vs. Timing Capacitor  
( $V^+=12V, T_a=25^\circ C$ )



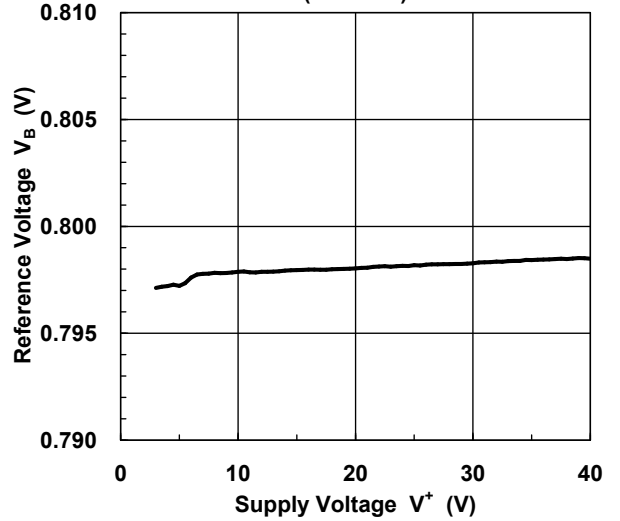
Maximum Duty Cycle vs. Oscillator Frequency  
( $V^+=12V, V_{FB}=1.2V, T_a=25^\circ C$ )



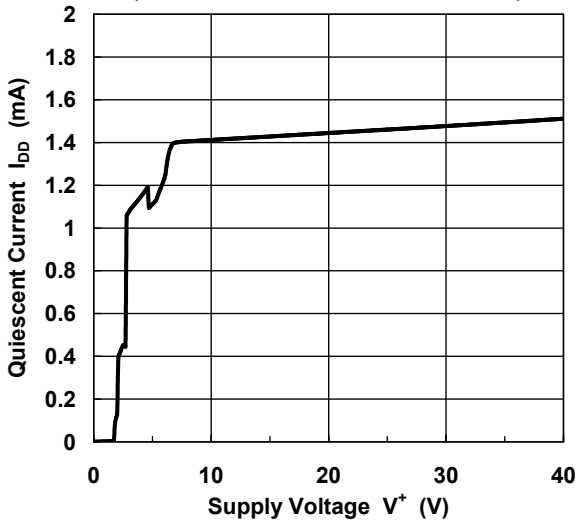
Oscillation Frequency vs. Supply Voltage  
( $C_T=470pF, T_a=25^\circ C$ )



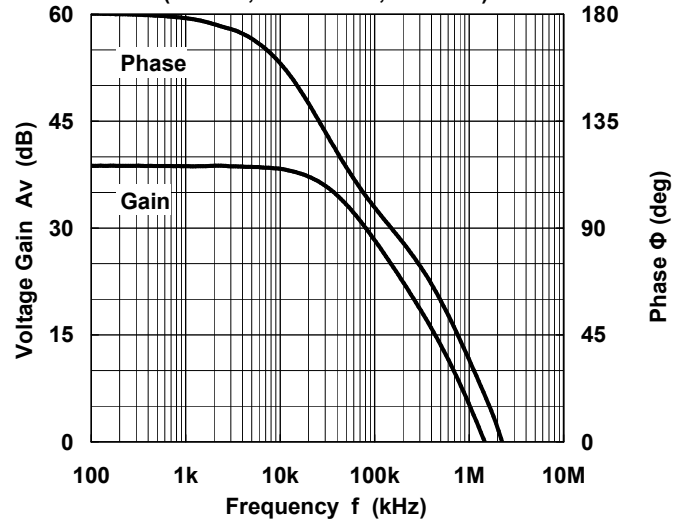
Reference Voltage vs. Supply Voltage  
( $T_a=25^\circ C$ )



Quiescent Current vs. Supply Voltage  
( $R_L=no\ load, V_{IN}=V_{FB}=0.7V, T_a=25^\circ C$ )

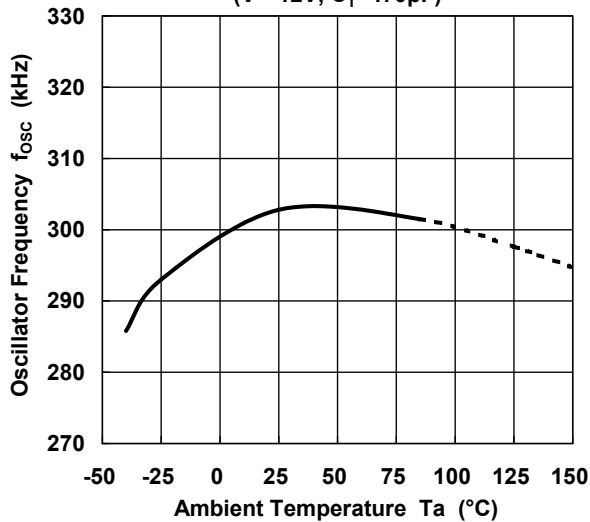


Error Amplifier Block  
Voltage Gain, Phase vs. Frequency  
( $V^+=12V, Gain=40dB, T_a=25^\circ C$ )

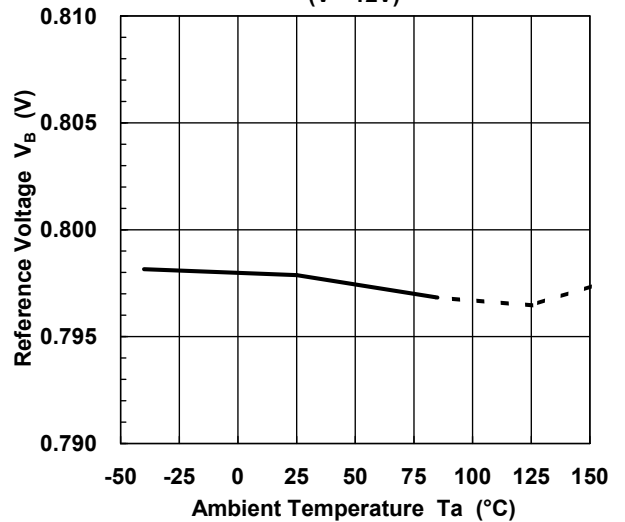


## ■ 特性例

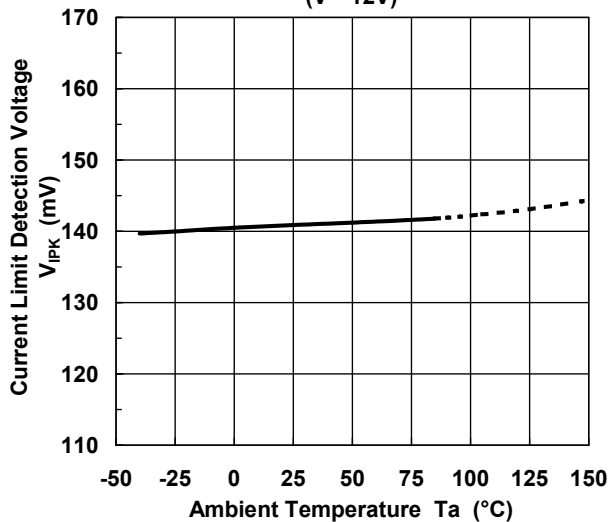
Oscillation Frequency vs Temperature  
( $V^+=12V$ ,  $C_T=470pF$ )



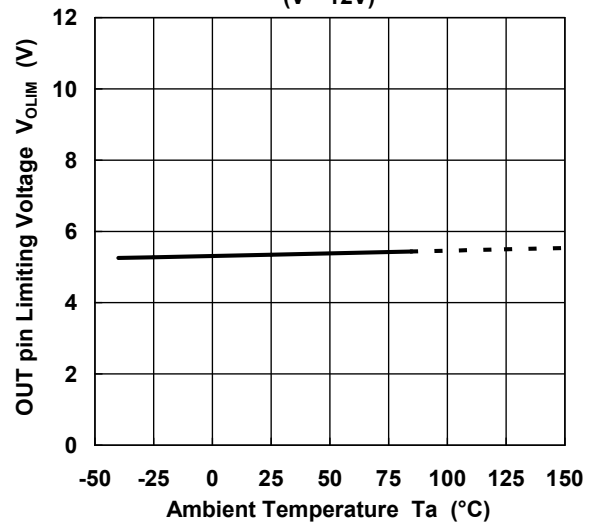
Reference Voltage vs. Temperature  
( $V^+=12V$ )



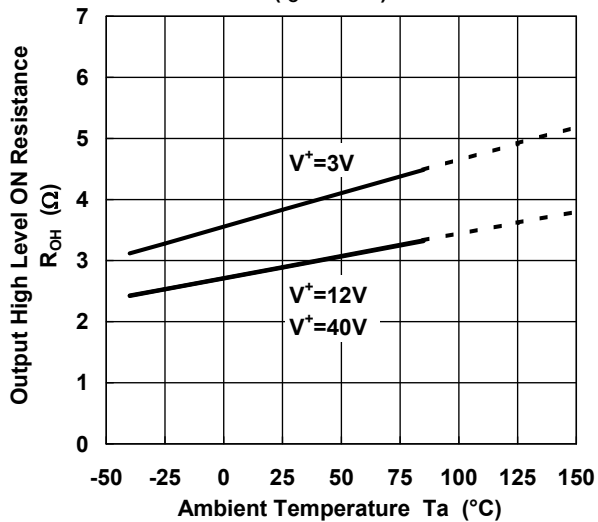
Current Limit Detection Voltage vs. Temperature  
( $V^+=12V$ )



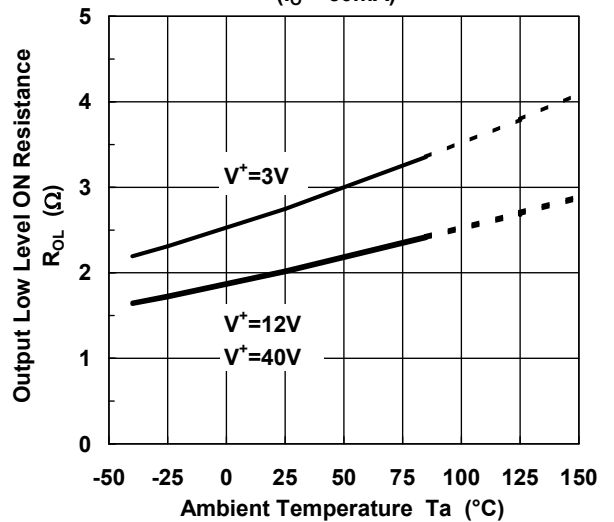
OUT pin Limiting Voltage vs. Temperature  
( $V^+=12V$ )



Output High Level ON Resistance vs. Temperature  
( $I_O=-50mA$ )

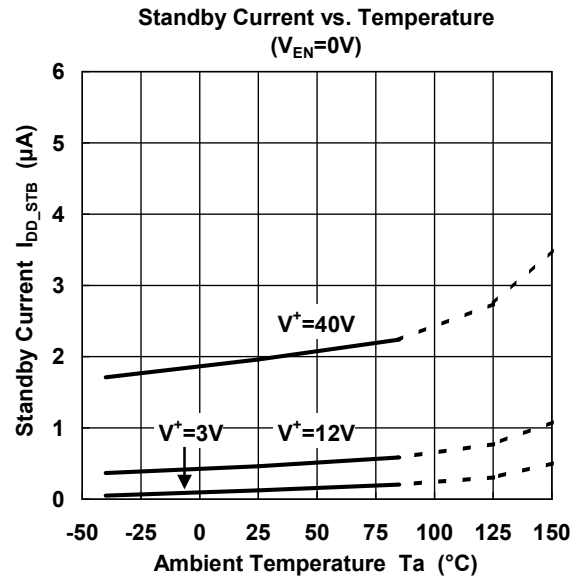
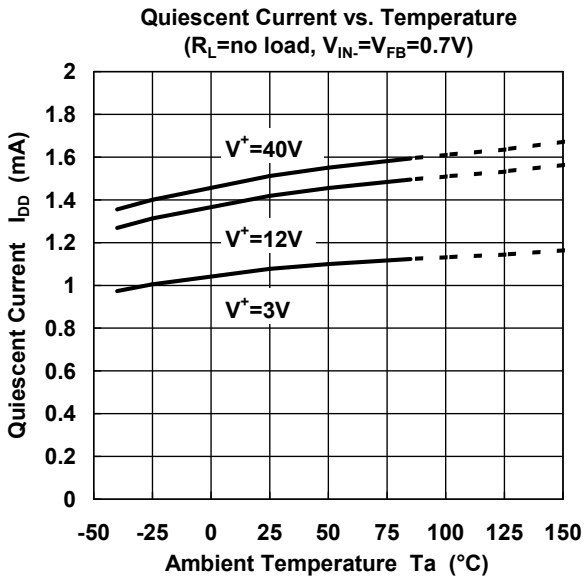
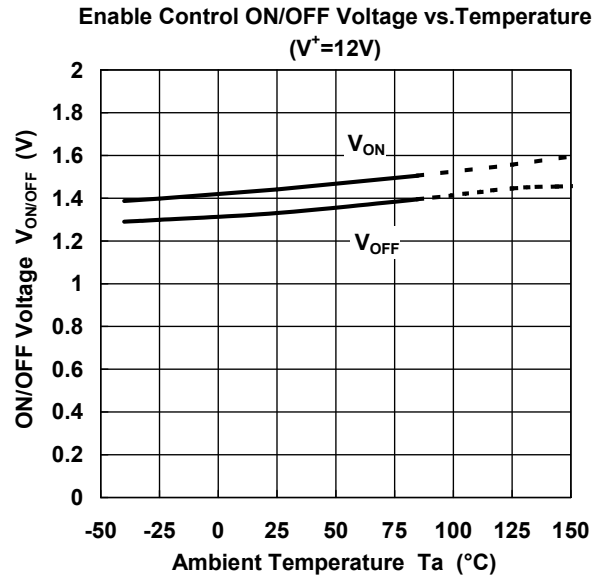
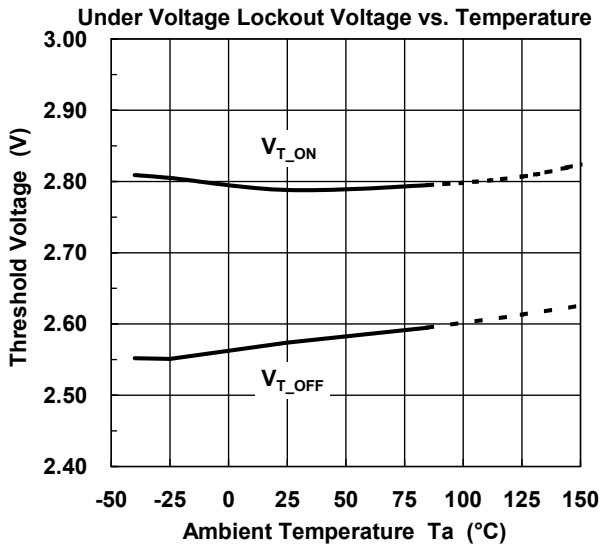


Output Low Level ON Resistance vs. Temperature  
( $I_O=+50mA$ )





■ 特性例



### ■端子説明

端子番号	端子名称	機能
1	V <sup>+</sup>	電源供給端子
2	EN	NJW4140 の動作・停止を制御する端子です。 内部は 500kΩ でプルダウンされています。 High レベルで動作、Low レベルまたはオープンでスタンバイモードとなります。
3	IN-	出力電圧を検出する端子です。 IN-端子電圧が基準電圧 0.8V typ.となるように出力電圧を抵抗分割して入力します。
4	FB	フィードバック設定端子です。 FB 端子-IN-端子間にフィードバック抵抗・コンデンサを接続します。
5	CT	タイミングキャパシタを接続して、発振周波数を決める端子です。 発振周波数は、40k~1MHz の間で設定してください。
6	GND	接地
7	SI	電流検出を行う端子です。 SI 端子-GND 端子間の電位差が 140mV typ.を超えると、過電流検出機能により動作を制限します。
8	OUT	パワーMOSFET を駆動するための出力端子です。 OUT 端子の電圧は、Nch MOSFET のゲートを保護するため、High レベル時に 5.3V typ.でクランプされます。

### ■各ブロックの機能説明

#### ●エラーアンプ部 (ER-AMP)

エラーアンプ部の非反転入力は、 $0.8V \pm 1\%$  の高精度基準電圧が接続されています。

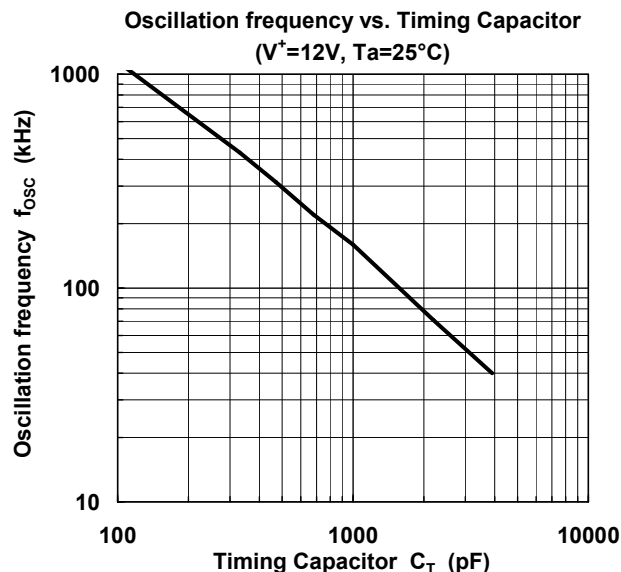
アンプの反転入力(IN-端子)にコンバータの出力を入力することで、出力電圧  $0.8V$  からのアプリケーション設計を容易にできます。出力電圧を  $0.8V$  以上にする場合は、出力電圧を抵抗分割することで設定します。

アンプ部は高利得のゲインを持ち、フィードバック(FB 端子)が外部に出ています。FB 端子-IN-端子間にフィードバック抵抗・コンデンサを設けることが容易なため、各種アプリケーションにおける最適なループ補償を設定できます。

#### ●発振回路部 (OSC)

CT 端子-GND 間にコンデンサを接続することで発振周波数を設定します。「Oscillation frequency vs. Timing Capacitor」特性例を参考に  $40kHz \sim 1MHz$  の間で設定してください。発振回路における三角波は、 $0.4V \sim 1.0V$  の振幅(@  $C_T=470pF$ 、参考値)を生成します。

また IN-端子電圧が  $0.4V$  以下では、低発振周波数にコントロールされ、発振周波数を設定値の約  $33\%$  で動作します。これによって過電流保護機能動作時のエネルギー消費を抑えます。



#### ●PWM 比較器部 (PWM)

エラーアンプと三角波の信号を受け、スイッチングのデューティ比をコントロールします。

PWM 比較器部でエラーアンプと三角波の信号を受け、スイッチングのデューティ比  $0 \sim 90\%$  までコントロールします。タイミングチャートを図1に示します。

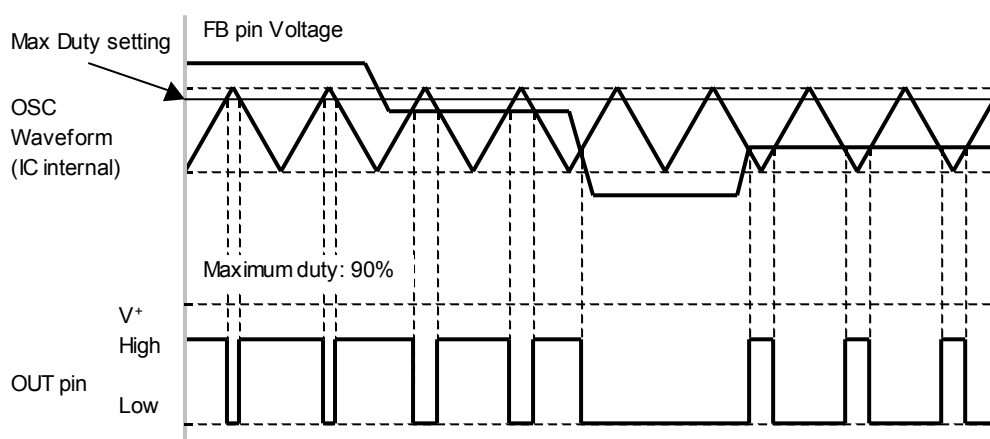


図1 PWM 比較器部と OUT 端子のタイミングチャート

### ■各ブロックの機能説明（続き）

#### ●ドライバ回路（Driver）

ドライバ回路は、トータムポール形式で構成され、OUT 端子に接続される Nch MOSFET を効率よく駆動します。OUT 端子の電圧は、Nch MOSFET のゲートを保護するため、内部レギュレータによって High レベル時に 5.3V typ. でクランプされます。（図2 OUT pin 参照）

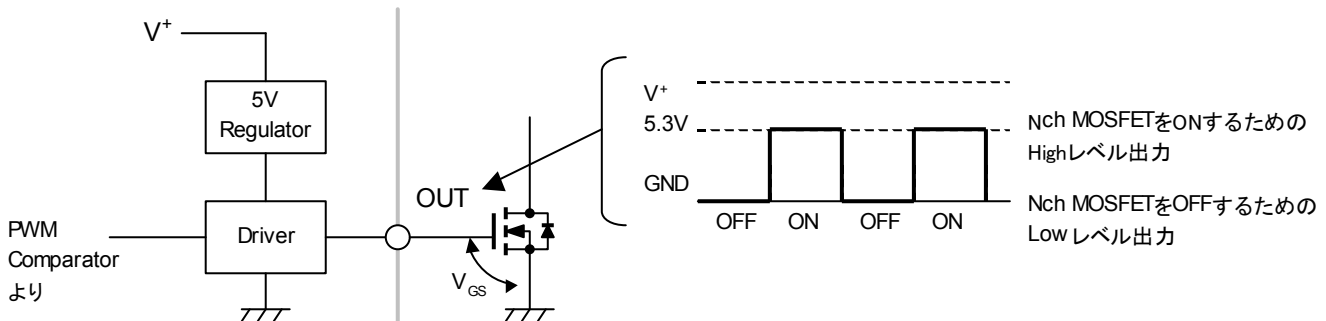


図2 ドライバ回路と OUT 端子電圧

NJW4140 の電源電圧の低下によって、OUT 端子から出力されるゲート駆動電圧が低下しますが、電源電圧 5V 付近で内部レギュレータをスルーし、ゲート駆動電圧を確保しています。図3に OUT 端子電圧対電源電圧特性例を示します。

MOSFET の最適な駆動能力は、発振周波数と MOSFET のゲート容量によって変化します。

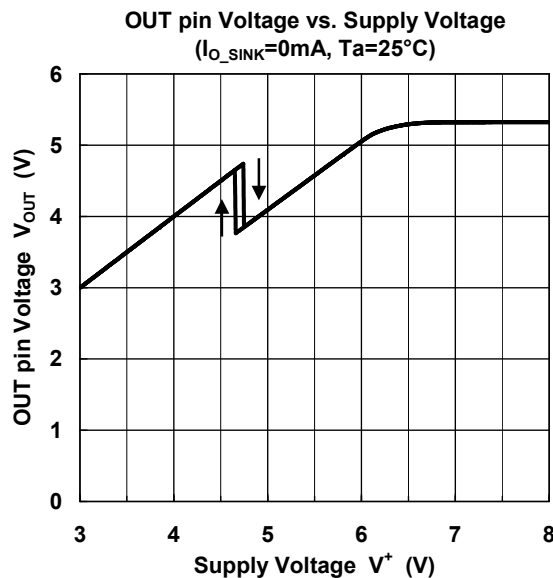


図3 OUT 端子電圧対電源電圧特性例

### ■各ブロックの機能説明 (続き)

#### ●電源、GND 端子 ( $V^+$ , GND)

MOSFET の駆動に伴い、周波数に応じた電流が IC に流れます。電源ラインのインピーダンスが高いと電源供給が不安定になり、IC の性能を十分に引き出せません。 $V^+$  端子-GND 端子間の近傍にバイパスコンデンサを挿入し、高周波インピーダンスを下げてください。

#### ●低電圧誤動作防止(UVLO)回路

電源電圧が低い場合、UVLO 回路によって動作を停止し、電源電圧 2.8V typ. 以上で UVLO 回路が解除されて IC の動作が開始します。電源電圧の立ち上がり立ち下がりに 250mV typ. のヒステリシス電圧幅を設け、UVLO の解除と動作のばたつきを防止します。

#### ●イネーブル機能 (Enable Control)

EN 端子を 0.9V max. 以下にすることで NJW4140 の機能を停止させスタンバイ状態にします。内部は 500k $\Omega$  でプルダウンされており、端子オープン時はスタンバイモードに移行します。スタンバイ機能を使用しない場合は、ON/OFF 端子を  $V^+$  に接続してください。

#### ●ソフトスタート機能

ソフトスタート機能によって、コンバータの出力電圧は設定値まで緩やかに電圧を上昇します。ソフトスタート時間は 4ms typ. であり、エラーアンプの基準電圧が 0~0.75V になるまでの時間で定義されます。(図 4) ソフトスタート回路は、UVLO 解除からの復帰後に動作します。IN-端子が約 0.4V になるまで、低発振周波数にコントロールされ、タイミング抵抗によって設定された発振周波数の約 33% で動作します。

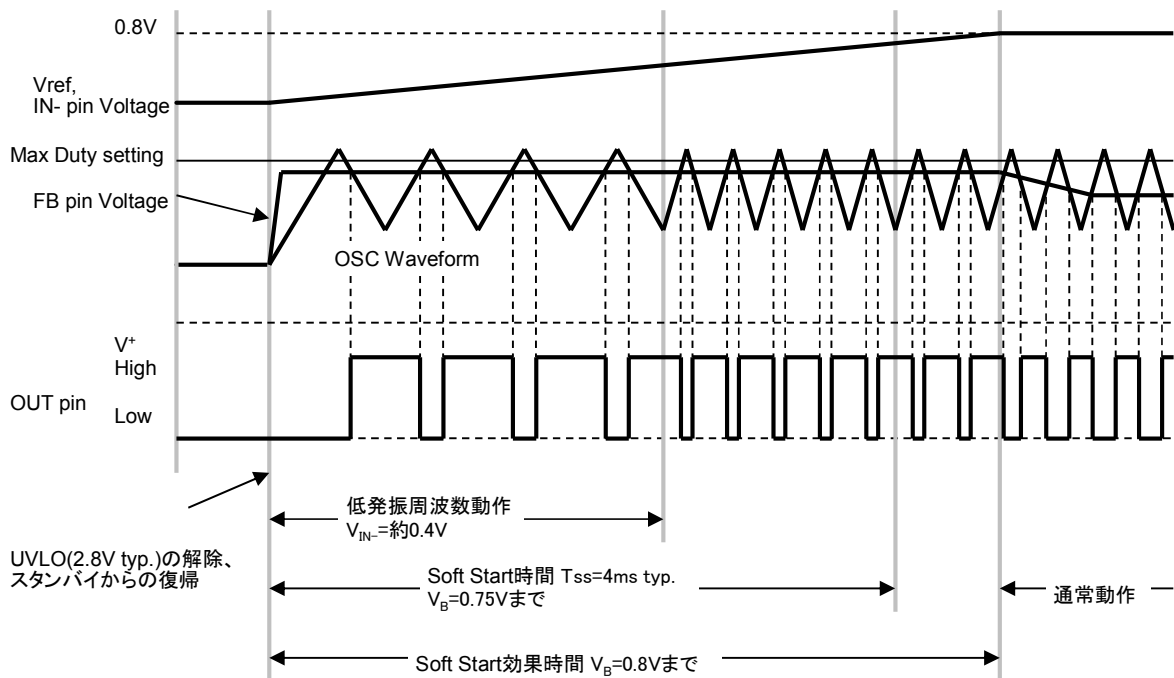


図 4 ソフトスタートのタイミングチャート

### ■各ブロックの機能説明（続き）

#### ●過電流検出回路

過電流検出回路は、SI 端子—GND 端子間の電位差が 140mV typ.以上になると、スイッチングの出力を停止します。SI 端子—GND 端子間に電流検出抵抗  $R_{SENSE}$  を挿入し、スイッチング電流を検出してください。

過電流検出動作時のタイミングチャートを図5に示します。

過電流検出が行われると、次のパルスまでスイッチング出力は Low レベルを維持します。パルス毎に過電流保護を行うため、過電流の異常状態から回復にともない、スイッチングレギュレータの出力電圧を自動的に復帰させることができます。

また IN-端子電圧が 0.4V 以下になると、低発振周波数にコントロールされ、発振周波数を設定値の約 33%で動作し、エネルギーの消費を抑えます。

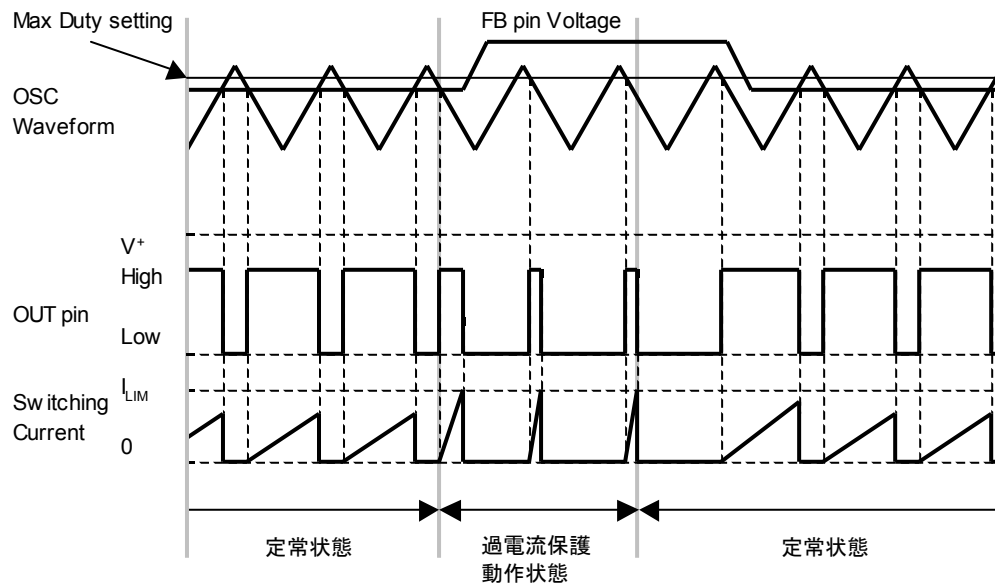


図5 過電流検出動作時のタイミングチャート

電流波形には、MOSFET、インダクタなどの寄生成分の影響による高周波ノイズが重畳しており、過電流検出機能の誤動作の原因となります。そのためアプリケーションによっては、電流検出抵抗  $R_{SENSE}$  と SI 端子の間に RC のローパスフィルタを必要とする場合があります。フィルタは、スパイク幅  $T$  と同等の時定数 ( $T \leq R \times C$ ) を目安に調整してください。

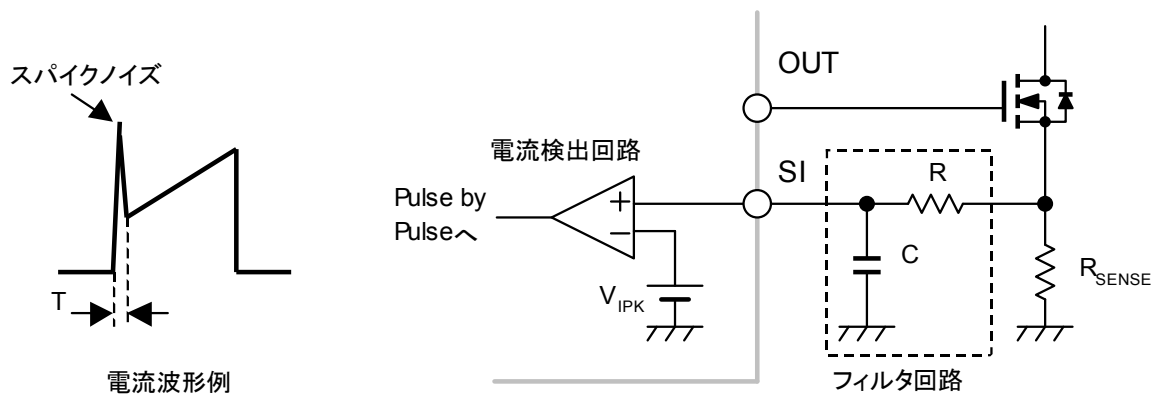


図6 電流波形とフィルタ回路

### ■アプリケーション情報

#### ●インダクタ

インダクタには大電流が流れるため、飽和しない電流能力を持たせる必要があります。

L 値を小さくするとインダクタのサイズも小さくなります。しかし、ピーク電流が大きくなり効率が悪化します。

反面、L 値が大きくなると、スイッチング時のピーク電流は低下します。よって変換効率の改善、出力リップル電圧の低下につながります。あるレベル以上では、インダクタンスの巻数増加により、抵抗成分による損失（銅損）が大きくなります。

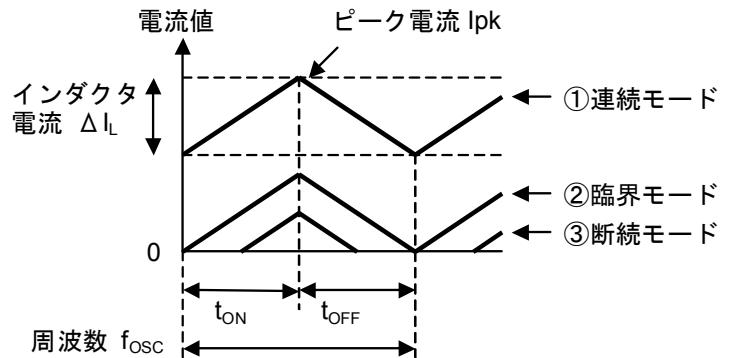


図7 インダクタ電流の状態偏移

理想的には、インダクタンス電流が連続モードになる様にL値を設定します。しかし負荷電流が小さくなる程、①連続モード → ②臨界モード → ③断続モードと電流波形が変化（図7）していきます。

断続モードにおいては、出力電流に対するピーク電流が大きくなり、変換効率が低下しやすくなります。場合によってはL値を大きくし、連続モードの維持できる負荷電流領域を広げます。

#### ●キャッチ・ダイオード

パワーMOSFETがOFFサイクルの時は、インダクタに蓄えられた電力がキャッチ・ダイオードを經由して出力コンデンサに流れます。そのためダイオードにはサイクル毎に、負荷電流に応じた電流が流れます。ダイオードの順方向飽和電圧と電流の積が電力損失となるため、順方向飽和電圧の低いSBD (Schottky Barrier Diode)が最適です。

またSBDは、逆回復時間が短い特徴を併せて持っています。逆回復時間が長くなると、パワーMOSFETがOFFからONサイクルに移行した時、貫通電流が流れてしまいます。この電流によって効率の低下、ノイズの発生等に影響を及ぼす可能性が有ります。

スイッチング素子がONサイクルの時は、ダイオードに逆電圧が印可された状態になります。ダイオードの耐圧には、最大出力電圧以上の余裕を持たせてください。また高温時はSBDの逆電流が増加する特徴があり、出力コンデンサに蓄えたエネルギーを損失しやすくなります。アプリケーションの動作条件によっては順方向飽和電圧よりも逆電流特性を重視したほうが、効率向上につながる場合があります。

#### ●スイッチング素子

スイッチング素子には、スイッチング用途に指定されたNch MOSFETを使用します。

NJW4140のOUT端子電圧は5.3V typ.で制限されるため、MOSFETのゲート・ソース間電圧は5V以下で十分にドレイン・ソース間ON抵抗が小さくなるものを選びます。

NJW4140の電源電圧が低くなると、OUT端子から出力されるゲート駆動電圧も低下するため、入力電圧範囲に応じてMOSFETの仕様を決定してください。（ドライバ回路参照）

ゲート容量が大きいのは効率を低下させる要因につながります。ゲート容量への充放電により、スイッチングの立ち上がり/立ち下がり時間が遅れ、スイッチング損失が発生します。

また、ゲート容量のチャージ/ディスチャージには急激な電流変化を伴うため、寄生インダクタンス成分等によりスパイクノイズが出ることがあります。ゲート容量が小さい場合は、OUT端子-ゲート間に抵抗を挿入し適度に電流を制限してください。抵抗が大きすぎると波形がなまってしまい効率が低下するため、実機評価のうえ最適値を決定してください。

### ■アプリケーション情報（続き）

#### ●入力コンデンサ

スイッチングレギュレータの入力部には、周波数に応じた過渡的な電流が流れます。電源回路に供給される電源インピーダンスが大きいと入力電圧の変動につながり、NJW4140 の性能を十分に引き出せません。よって入力コンデンサは、できる限り MOSFET の近くに挿入してください。

#### ●出力コンデンサ

出力コンデンサは、インダクタンスからの電力を蓄え、出力への供給電圧を安定させる役割をします。

出力コンデンサの選定には、ESR(等価直列抵抗 : Equivalent Series Resistance)の特性、リップル電流、耐圧を考慮に入れる必要が有ります。

また周囲温度によっては、コンデンサの容量低下、ESR の増加（低温時）、寿命（高温時）へ影響を与えます。出力コンデンサの定格には、十分なデレーティングを持たせるのが望ましい使い方です。

出力コンデンサの ESR 特性は、出力リップルノイズへ大きな影響を与えます。低 ESR タイプのコンデンサであれば、更にリップル電圧を下げる事が出来ます。セラミックコンデンサを使用する場合は、コンデンサへの直流電圧印加によって容量が低下するため注意が必要です。



### ■アプリケーション情報 (続き)

#### ●基板レイアウト

スイッチングレギュレータは、インダクタの充放電によって出力へ電力供給を行います。発振周波数に応じて電流が流れるため、基板のレイアウトは重要な項目です。大電流の流れるラインは太く、短くし、ループ面積を最小限にしてください。図8に昇圧回路における電流ループを示します。

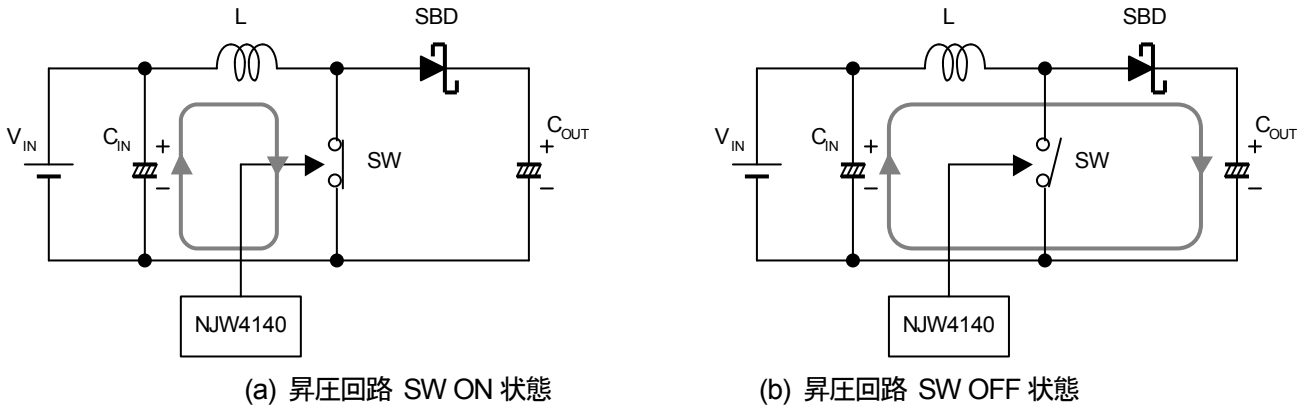


図8 昇圧回路における電流ループ

GNDラインは、パワー系と信号系を分離した上で1点アースをとるのが望ましい接続です。

また電圧検出のフィードバックラインは、できるだけインダクタンスから離します。本ラインはインピーダンスが高いため、インダクタンスからの漏れ磁束でノイズの影響を避けるように配線します。

図9に昇圧回路での配線例、図10にレイアウト例を示します。

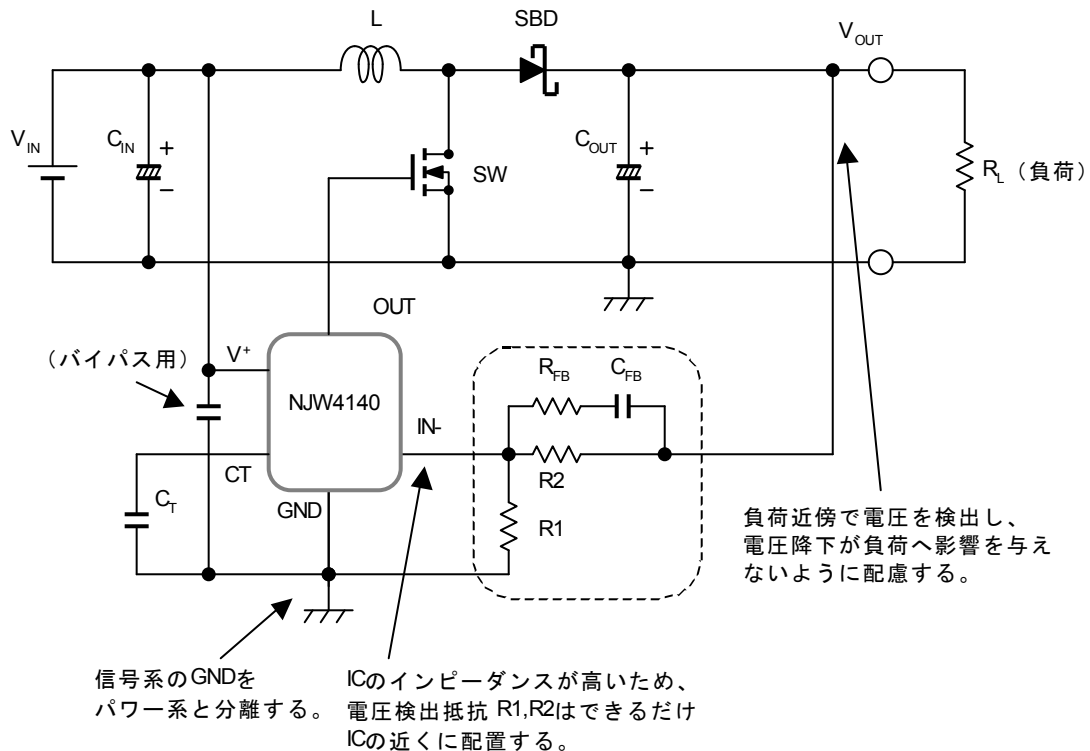


図9 昇圧回路での配線例

### ■アプリケーション情報 (続き)

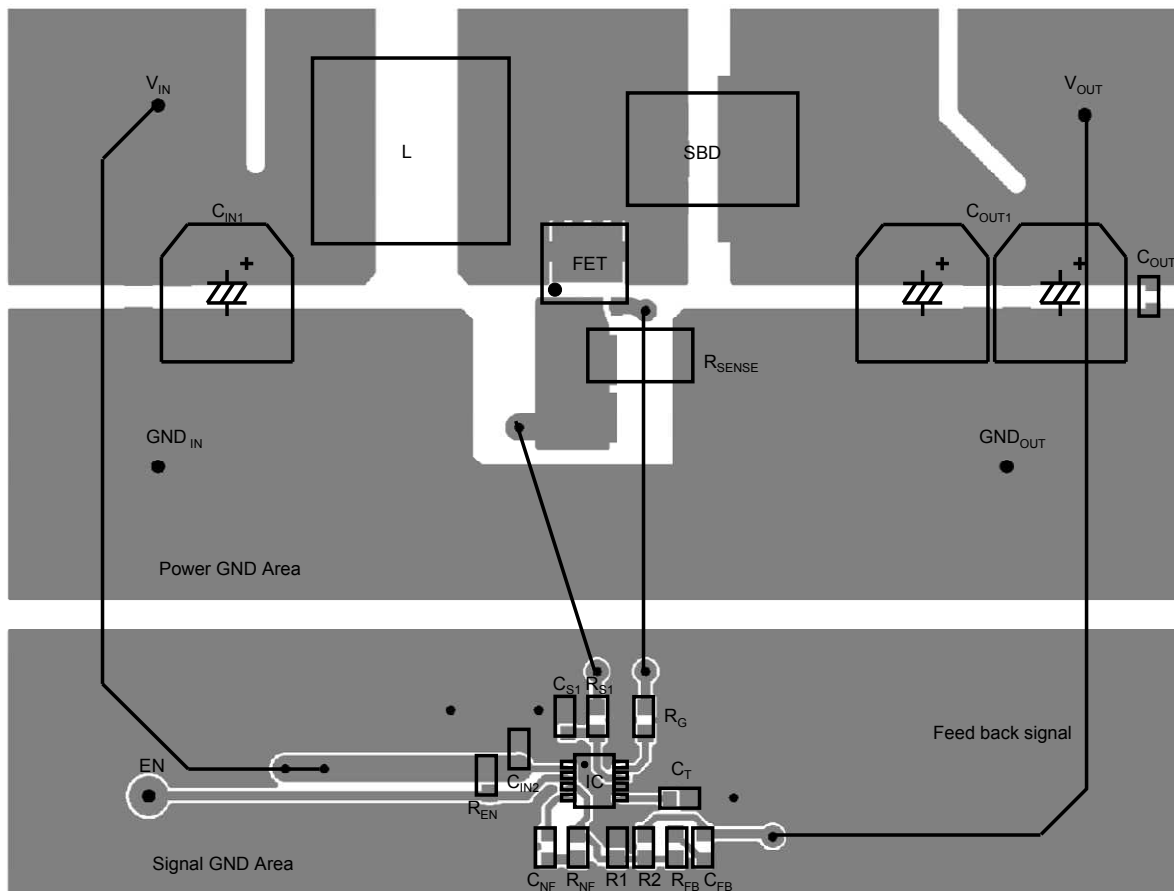


図10 レイアウト例 (上面パターン)

### ■パッケージパワーの計算

周囲温度が高い条件下で使用する場合は、ICの消費電力に対してディレーティングを持たせる必要があります。自己消費電力の他に、スイッチング素子を駆動するために発生する電力量も考慮しなければいけません。

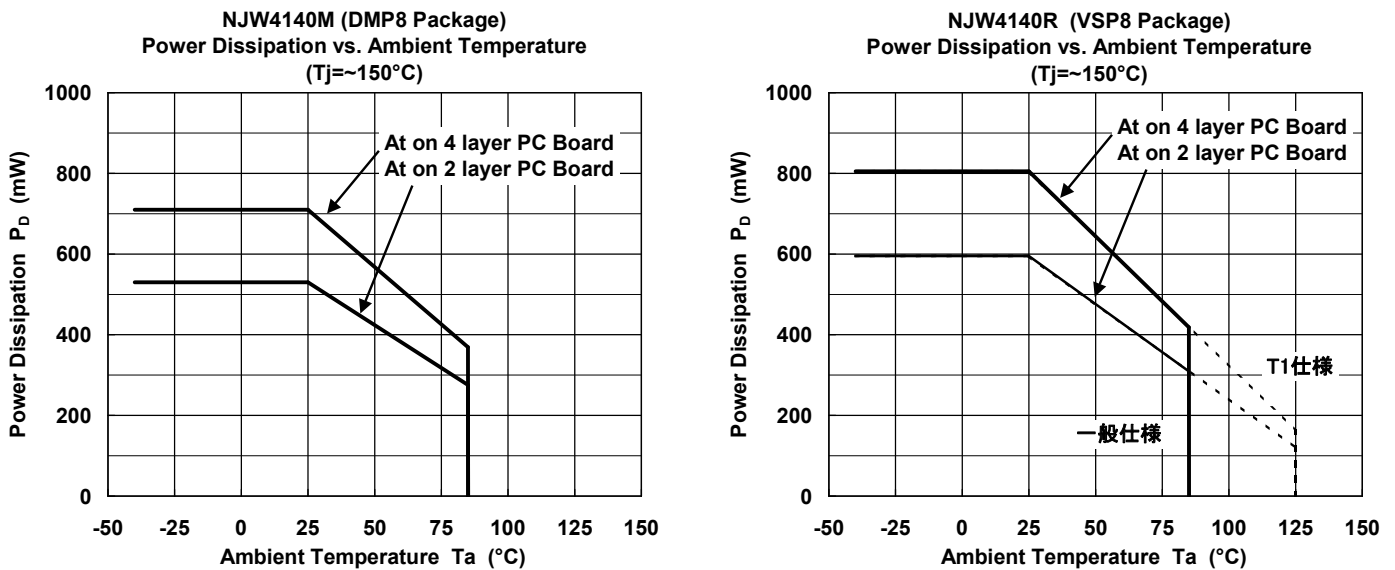
ICの電源電圧 :  $V^+$   
 ICの自己消費電 :  $I_{DD}$   
 発振周波数 :  $f_{osc}$   
 ON時間 :  $t_{on}$   
 ゲート電荷量 :  $Q_g$   
 とします。

MOS FETはゲートがハイインピーダンスの特徴を持ちますが、ゲートの容量成分を充放電する必要があり、スイッチング周波数が速くなるほど消費電力が大きくなります。ICの消費電力 $P_D$ は、次のように求められます。

$$P_D = (V^+ \times I_{DD}) + (V^+ \times Q_g \times f_{osc}) \quad [W]$$

求めた消費電力 $P_D$ に対して温度ディレーティングを考慮します。

消費電力対周囲温度特性例(図1-1)を参考に、定格内に収まるか確認してください。



基板実装時 76.2×114.3×1.6mm(2層 FR-4)でEIA/JEDEC 準拠による

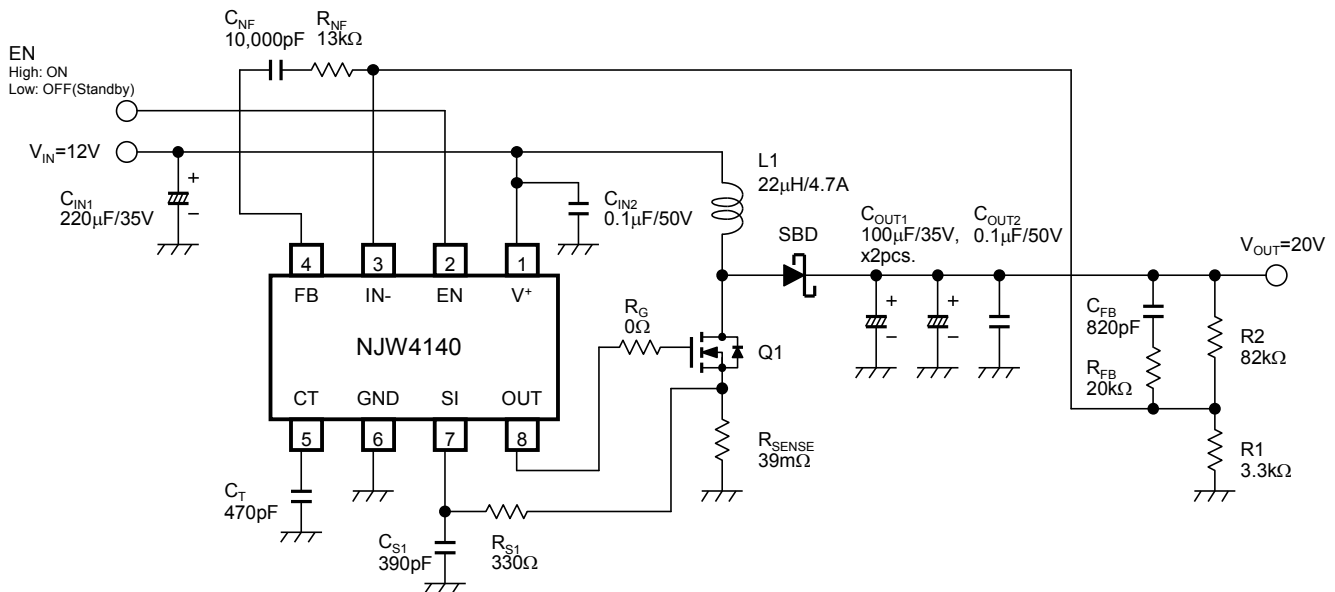
基板実装時 76.2×114.3×1.6mm(4層 FR-4)でEIA/JEDEC 準拠による (4層基板内箔 : 74.2×74.2mm)

図1-1 消費電力対周囲温度特性例

### ■アプリケーション設計例

#### ●昇圧アプリケーション仕様

IC	: NJW4140R
入力電圧	: $V_{IN}=9V\sim 15V$
出力電圧	: $V_{OUT}=20V$
出力電流	: $I_{OUT}=1.5A (@V_{IN}=12V)$
発振周波数	: $f_{osc}=300kHz$



記号	数量	部品番号	概要	メーカー
IC	1	NJW4140R	MOSFET ドライブ 昇圧/フライバック用 SW.REG IC	New JRC
Q1	1	TPCA8052-H	Nch MOSFET 40V, 20A	Toshiba
L1	1	CDRH127LDNP-220	Inductor 22μH, 4.7A	Sumida
SBD	1	DE5SC4M	Schottky Diode 40V, 5A	Shindengen
C <sub>IN1</sub>	1	EEEF1V221AP	Aluminum Electrolytic Capacitor 220μF, 35V	Panasonic
C <sub>IN2</sub>	1	0.1μF	Ceramic Capacitor 1608 0.1μF, 50V, B	Std.
C <sub>OUT1</sub>	2	EEEF1V101AP	Aluminum Electrolytic Capacitor 100μF, 35V	Panasonic
C <sub>OUT2</sub>	1	0.1μF	Ceramic Capacitor 1608 0.1μF, 50V, B	Std.
C <sub>T</sub>	1	470pF	Ceramic Capacitor 1608 470pF, 50V, CH	Std.
C <sub>NF</sub>	1	10,000pF	Ceramic Capacitor 1608 10,000pF, 50V, B	Std.
C <sub>FB</sub>	1	820pF	Ceramic Capacitor 1608 820pF, 50V, B	Std.
C <sub>S1</sub>	1	390pF	Ceramic Capacitor 1608 390pF, 50V, CH	Std.
R1	1	3.3kΩ	Resistor 1608 3.3kΩ, ±1%, 0.1W	Std.
R2	1	82kΩ	Resistor 1608 82kΩ, ±1%, 0.1W	Std.
R <sub>NF</sub>	1	13kΩ	Resistor 1608 13kΩ, ±1%, 0.1W	Std.
R <sub>FB</sub>	1	20kΩ	Resistor 1608 20kΩ, ±1%, 0.1W	Std.
R <sub>SENSE</sub>	1	UR73D3ATTE39L0F	Resistor 2512 39mΩ, ±1%, 1W	KOA
R <sub>G</sub>	1	0Ω (Short)	Resistor 1608 0Ω, 0.1W	Std.
R <sub>S1</sub>	1	330Ω	Resistor 1608 330Ω, ±1%, 0.1W	Std.

### ■アプリケーション設計例 (続き)

#### ●発振周波数の設定

「Oscillation frequency vs. Timing Capacitor」特性例より、 $f_{osc}=300\text{kHz}$  のとき、 $C_T=470\text{ [pF]}$ 、 $t=3.33\text{ [\mu s]}$ となります。

昇圧回路のデューティ比は、

$$\text{Duty} = \left(1 - \frac{V_{IN}}{V_{OUT}}\right) \times 100 = \left(1 - \frac{12}{20}\right) \times 100 = 40\text{ [\%]}$$

より、 $t_{ON}=1.33\text{ [\mu s]}$ 、 $t_{OFF}=2.0\text{ [\mu s]}$ で動作します。

#### ●インダクタの決定

インダクタに流れる平均電流は入力電流  $I_{IN}$  となるため、変換効率を  $\eta=93\%$  と想定して入力電流を決定します。

$$I_{IN} = \frac{V_{OUT} \times I_{OUT}}{\eta \times V_{IN}} = \frac{20 \times 1.5}{0.93 \times 12} = 2.69\text{ [A]}$$

インダクタ・リップル電流を、入力電流の27%として設計します。

リップル電流を  $\Delta I_L$  とすると、

$$\Delta I_L = 0.27 \times I_{IN} = 0.27 \times 2.69 = 0.73\text{ [A]}$$

インダクタンス  $L$  を求めます。

$$L = \frac{V_{IN}}{\Delta I_L} \times t_{ON} = \frac{12}{0.73} \times 1.33\mu = 22\text{ [\mu H]}$$

インダクタンス  $L$  は、理論上の値であり、アプリケーションの仕様、部品等によって最適な値は異なりますので、最終的には実機で微調整を行います。

定常動作時のピーク電流  $I_{pk}$  を求めます。

$$I_{pk} = I_{IN} + \frac{\Delta I_L}{2} = 2.69 + \frac{0.73}{2} = 3.06\text{ [A]}$$

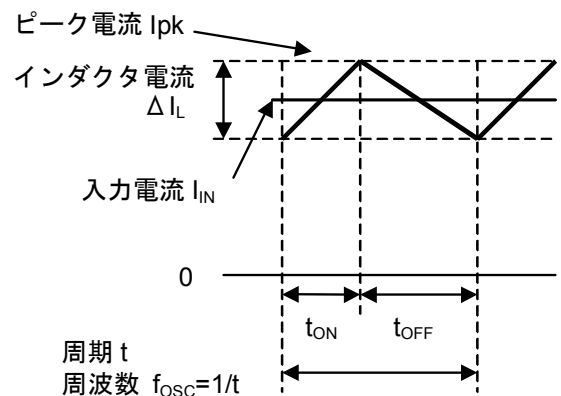


図12 インダクタ電流波形

インダクタンスに流せる電流は、スイッチング時のピーク電流に対して十分な余裕を持たせます。

アプリケーション回路では、 $22\mu\text{H}/4.5\text{A}$  を使用します。

#### ●過電流検出の設定

スイッチング時のピーク電流  $I_{pk}$  に対して過電流設定を行います。本アプリケーション例では、 $I_{pk}=3.5\text{A}$  付近に制限電流値  $I_{LIMIT}$  を設定します。

$$I_{LIMIT} = V_{IPK} / R_{SC} = 140\text{mV} / 39\text{m}\Omega = 3.59\text{ [A]}$$

SI 端子での過電流検出から OUT 端子が停止するまでの応答時間により、リミット値は若干増加します。

$$I_{LIMIT\_DELAY} = I_{LIMIT} + \frac{V_{IN}}{L} \times T_{DELAY} = 3.59 + \frac{12}{22\mu} \times 90\text{n} = 3.64\text{ [A]}$$

### ■アプリケーション設計例 (続き)

#### ●入力コンデンサの決定

入力コンデンサは、電源の入力に当たる部分であり、電源のインピーダンスを十分に下げる必要があります。コンデンサの選定には、容量よりも入力リップル電流とコンデンサ耐圧に重点をおいて決定します。

コンデンサに流れるリップル電流の実効値( $I_{RMS\_CIN}$ )は、

$$I_{RMS\_CIN} = \frac{\Delta I_L}{2\sqrt{3}} = \frac{0.73}{2\sqrt{3}} = 0.21 [\text{Arms}]$$

となります。

入力コンデンサの選定は、アプリケーションで評価の上、十分なマージンを持った物をご使用ください。

#### ●出力コンデンサの決定

出力コンデンサは、出力のリップルノイズを決める重要な部品です。

出力コンデンサは、ESR、リップル電流、コンデンサ耐圧に重点をおいて決定します。

出力リップル電圧  $V_{ripple}$  は、下記計算式で表せます。

$$V_{ripple} = ESR \times \left( I_L + \frac{\Delta I_L}{2} \right) = 40\text{m} \times \left( 2.69 + \frac{0.73}{2} \right) = 122 [\text{mV}]$$

ただし、 $I_L = I_{IN}$ 、 $ESR = 40\text{m}\Omega$ とします。

また出力容量の選定には、十分なリップル電流を許容できる物を選びます。

コンデンサに流れるリップル電流の実効値( $I_{RMS\_COUT}$ )は、

$$I_{RMS\_COUT} = I_{OUT} \times \sqrt{\frac{V_{OUT} - V_{IN}}{V_{IN}}} = 1.5 \times \sqrt{\frac{20 - 12}{12}} = 1.22 [\text{Arms}]$$

となります。

ここでは十分なマージンをふまえて、上記スペックを満たせるコンデンサを使用します。アプリケーション回路では、電解コンデンサ  $C_{OUT} = 100\mu\text{F}/35\text{V}$  を2並列で使用します。

#### ●電圧検出回路部の決定

出力電圧  $V_{OUT}$  は、 $R1, R2$  の抵抗比で決まります。 $R1, R2$  に流れる電流は、Error AMP に流れるバイアス電流を無視できるような値とします。

$$V_{OUT} = \left( \frac{R2}{R1} + 1 \right) \times V_B = \left( \frac{82\text{k}}{3.3\text{k}} + 1 \right) \times 0.8 = 20.7 [\text{V}]$$

NJW4140 のエラーアンプ出力は、FB 端子に接続されているため、フィードバックを容易にかけることができます。

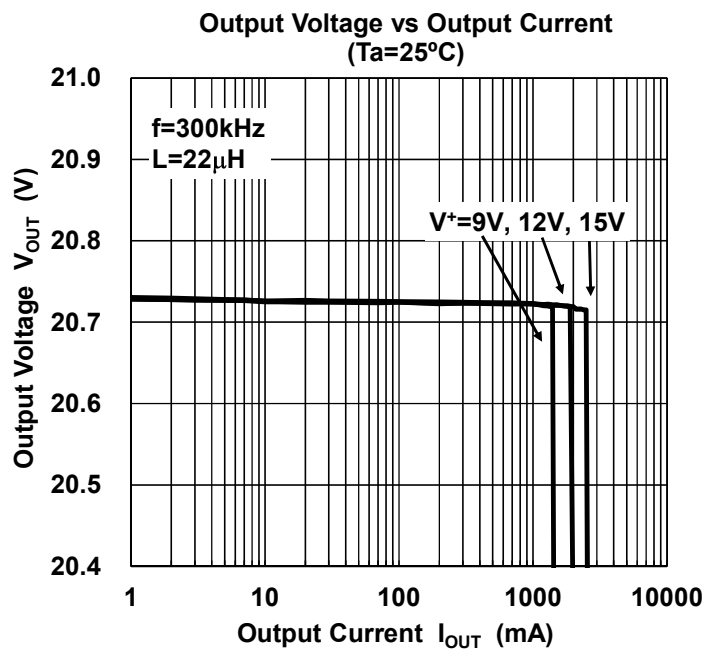
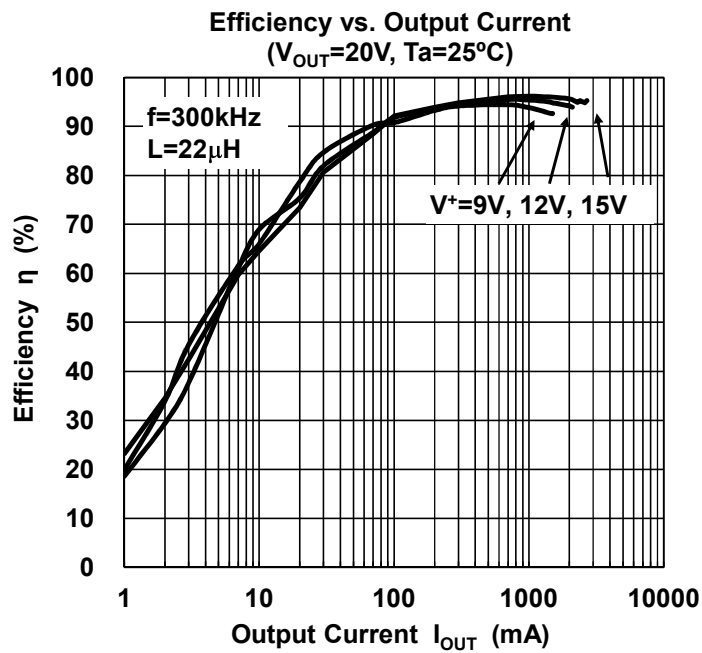
エラーアンプにおける電圧検出は、DC ゲインを重視します。AC ゲインは、スイッチングノイズ等の成分が多いため、ゲインを大きくするとスイッチングレギュレータの安定性に影響を与えます。

エラーアンプの帰還方法は、DC ゲインを十分に上げ、AC ゲインを下げる接続方法をとります。

本アプリケーションでは、帰還抵抗  $R_{NF} = 13\text{k}\Omega$  とコンデンサ  $C_{NF} = 10,000\text{pF}$  を直列接続します。

ただし AC ゲインを下げ過ぎますと、急激な負荷変動に追従できなくなる可能性があります。アプリケーションの部品、レイアウト、環境などによって異なる為、カットアンドトライで最適化することをお奨めします。

## ■アプリケーション特性例



## MEMO

<注意事項>

このデータブックの掲載内容の正確さには万全を期しておりますが、掲載内容について何らかの法的な保証を行うものではありません。とくに応用回路については、製品の代表的な応用例を説明するためのものです。また、工業所有権その他の権利の実施権の許諾を伴うものではなく、第三者の権利を侵害しないことを保証するものではありません。