

出力カップリングコンデンサレス 低電圧動作 LPF 内蔵ビデオアンプ

特 徴

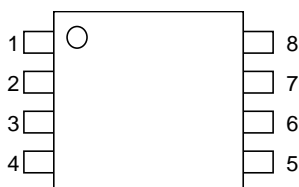
動作電源電圧 2.5 to 3.45V
 出力カップリングコンデンサ不要
 6次LPF内蔵 -38dB at 19MHz typ.
 6dBアンプ内蔵
 75Ωドライバ内蔵
 パワーセーブ回路内蔵
 Bi-CMOS 構造
 PKG TVSP8

外 形



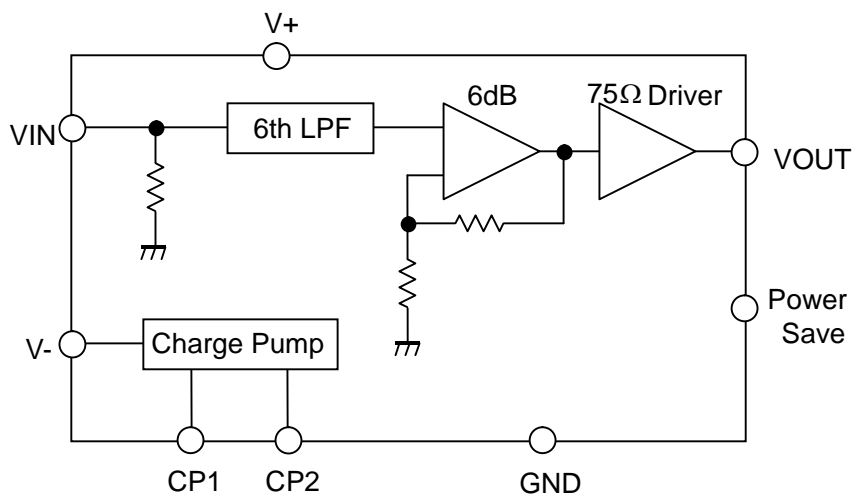
NJW1351RB1T

ピン配置図



- 1: CP1
- 2: V+
- 3: VIN
- 4: Power Save
- 5: VOUT
- 6: GND
- 7: V-
- 8: CP2

ブロック図



NJW1351-T

絶対最大定格 (Ta=25)

項目	記号	定格	単位
電源電圧	V ⁺	3.55	V
消費電力	P _D	510 (*1)	mW
動作温度範囲	Topr	-40 to +105	°C
保存温度範囲	Tstg	-55 to +150	°C

(*1) : EIA/JEDEC仕様基板 (76.2 × 114.3 × 1.6mm、2層、FR-4)実装時

推奨動作範囲 (Ta=25)

項目	記号	条件	最小	標準	最大	単位
動作電源電圧	Vopr		2.5	-	3.45	V

電気的特性 (V⁺=3.0V,150 終端,Ta=25°C)

項目	記号	条件	最小	標準	最大	単位
消費電流	I _{CC}	無信号時	-	14.0	20.0	mA
		無信号時,Ta=-40°C to +105°C	-	-	20.0	
パワーセーブ時消費電流	I _{save}	無信号時,パワーセーブ時	-	0	1.0	μA
		無信号時,パワーセーブ時, Ta=-40°C to +105°C	-	-	1.0	
最大出力レベル	V _{om}	f=100kHz,THD=1%,	4.5	5.2	-	Vp-p
		f=100kHz,THD=1%,Ta=-40°C to +105°C	4.3	-	-	
電圧利得	G _v	Vin=100kHz,1.0Vp-p,正弦波信号入力	6.0	6.4	6.8	dB
		Vin=100kHz,1.0Vp-p,正弦波信号入力, Ta=-40°C to +105°C	6.0	-	6.8	
L P F 特性	G _{fy4.5M}	Vin=4.5MHz/100kHz,1.0Vp-p	-0.75	-0.05	0.25	dB
		Vin=4.5MHz/100kHz,1.0Vp-p, Ta=-40°C to +105°C	-0.75	-	0.25	
	G _{fy8M}	Vin=8MHz/100kHz,1.0Vp-p	-7.0	-3.0	-1.0	
		Vin=8MHz/100kHz,1.0Vp-p, Ta=-40 to +105	-9.0	-	-1.0	
	G _{fy19M}	Vin=19MHz/100kHz,1.0Vp-p	-	-38	-23	
		Vin=19MHz/100kHz,1.0Vp-p, Ta=-40 to +105	-	-	-23	
微分利得	DG	Vin=1.0Vp-p,10step ビデオ信号入力	-	0.5	-	%
微分位相	DP	Vin=1.0Vp-p,10step ビデオ信号入力	-	0.5	-	deg
S / N 比	SN _v	Vin=1.0Vp-p,100%ホワイトビデオ信号,75 終端,帯域 100kHz ~ 6MHz	-	+70	-	dB
スイッチングノイズレベル	N _{swpl}	75 終端,10%ホワイトビデオ信号出力時	-	4.0	7.0	mVpp
2 次 歪	H _v	Vin=1.0Vp-p,3.58MHz 正弦波信号, 75 終端	-	-60	-	dB

電気的特性 (V⁺=3.0V, 150 終端, Ta=25°C)

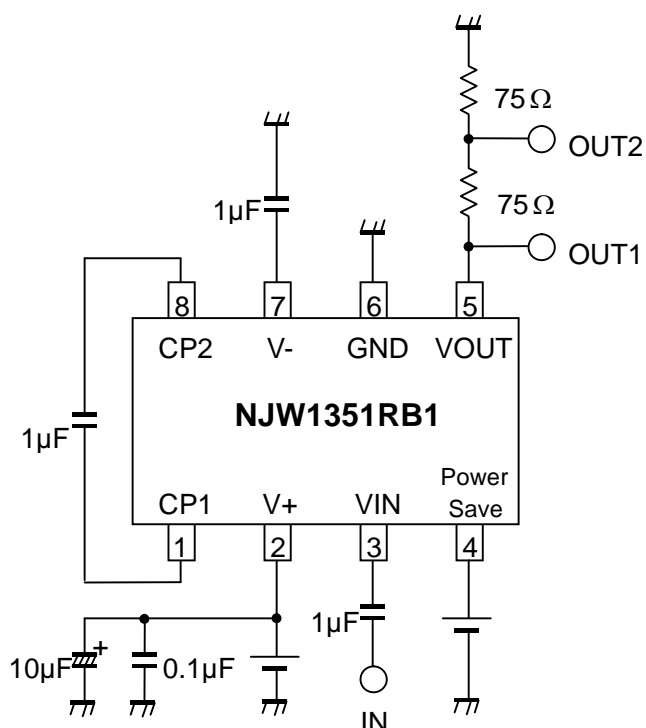
項目	記号	条件	最小	標準	最大	単位
S W 切 替 H レ ベ ル	VthH		1.25	-	V ⁺	V
		Ta=-40°C to +105°C	1.25	-	V ⁺	
S W 切 替 L レ ベ ル	VthL		0	-	0.45	V
		Ta=-40°C to +105°C	0	-	0.45	V

制御端子説明

パワーセーブ制御端子

端子	制御	備 考
P o w e r S a v e	H	Power Save : OFF
	L	Power Save : ON (Mute)
	OPEN	Power Save : ON (Mute)

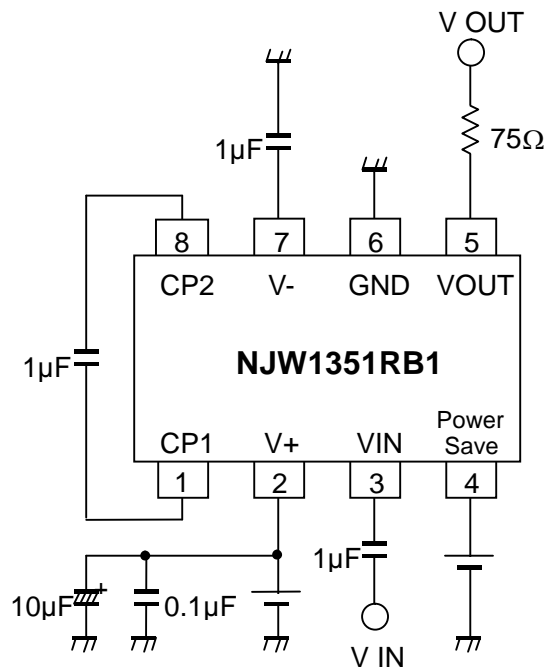
測定回路図



NJW1351-T

応用回路例

1系統ドライブ回路

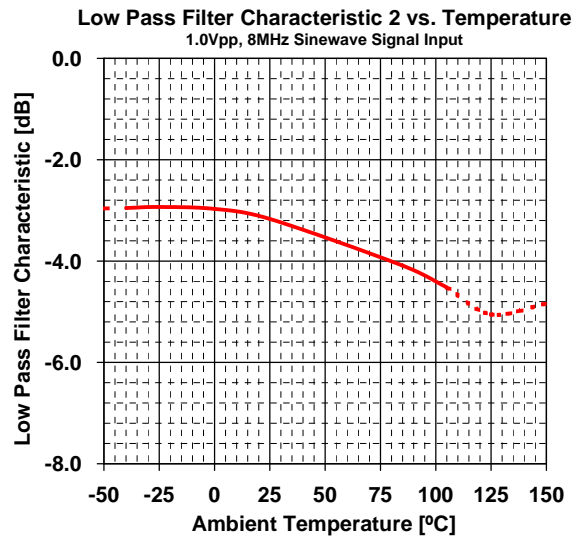
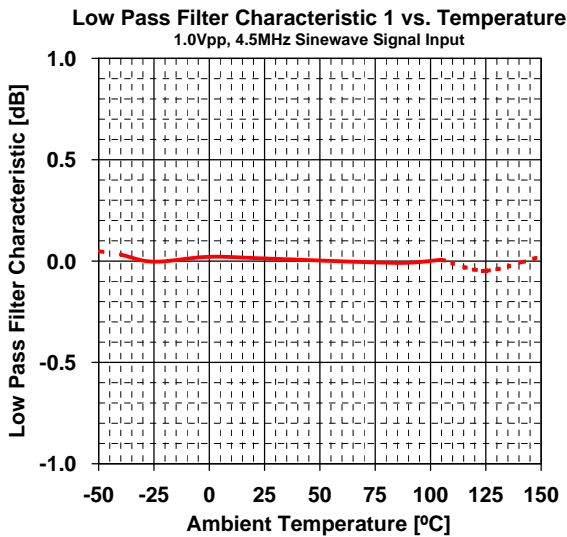
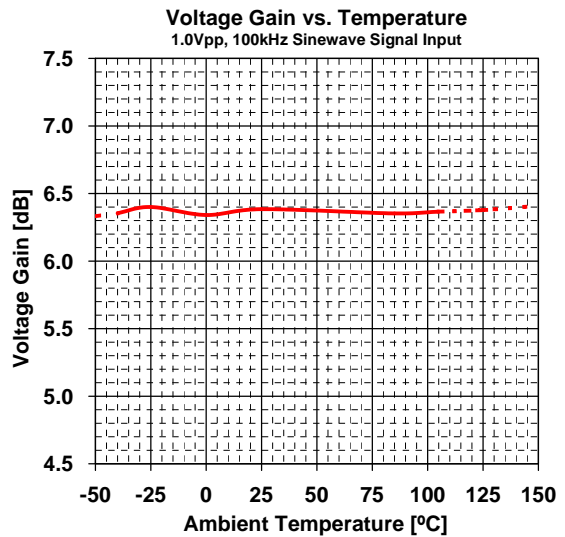
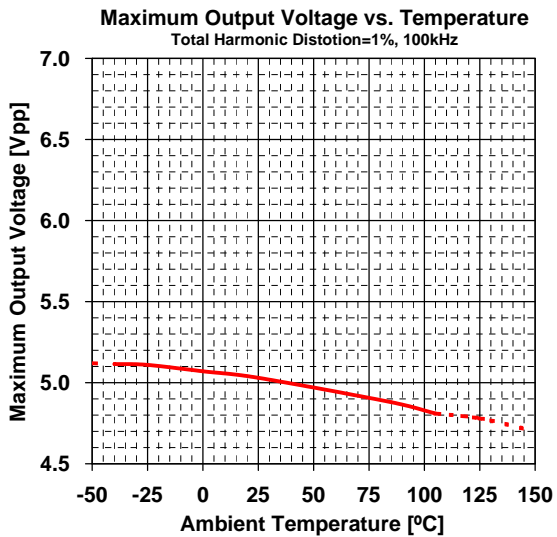
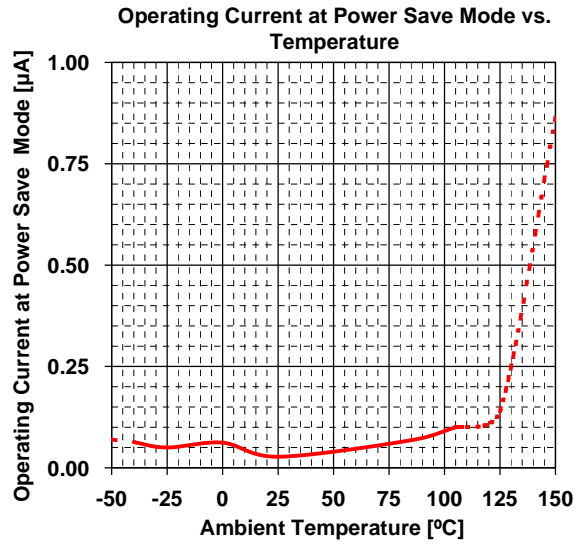
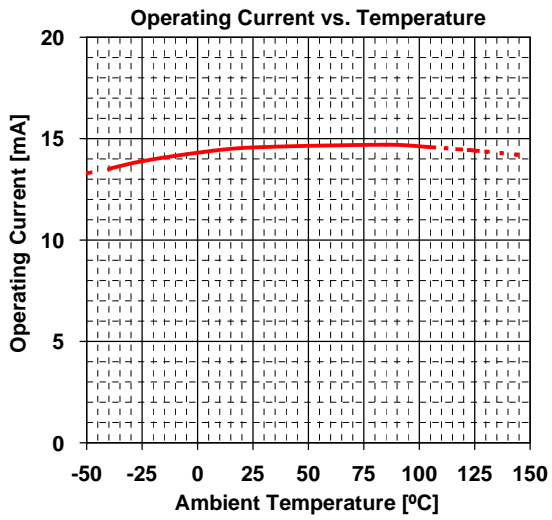


端子等価回路図

端子	端子名	内部等価回路
1	CP1	
2	V ⁺	-
3	Vin	
4	Power Save	
5	Vout	
6	GND	-
7	V ⁻	-
8	CP2	

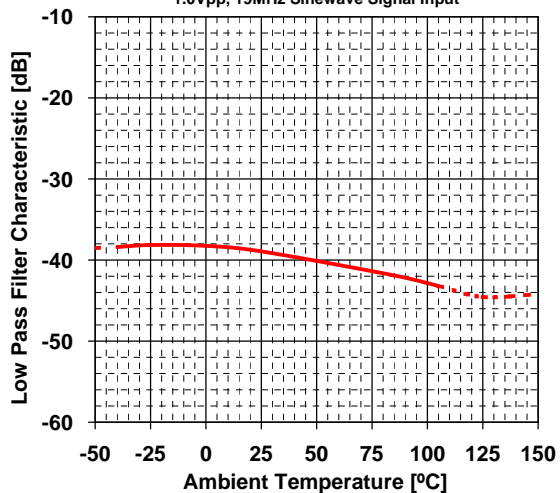
NJW1351-T

特性例

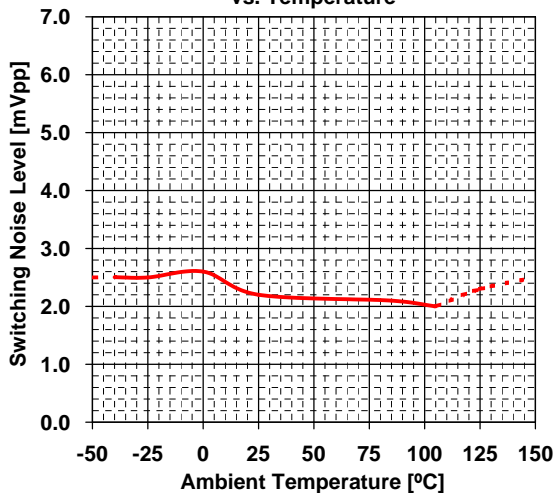


特 性 例

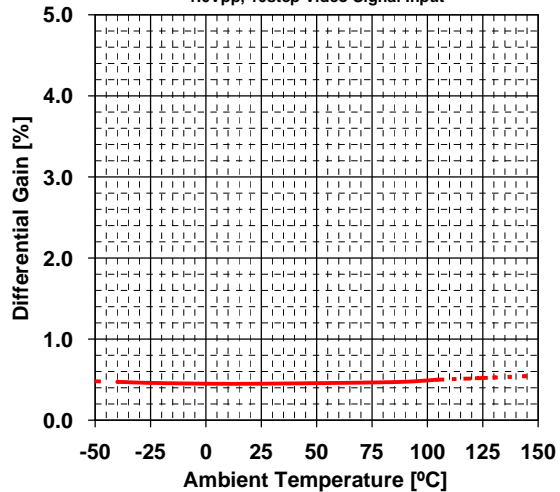
Low Pass Filter Characteristic 3 vs. Temperature
1.0Vpp, 19MHz Sinewave Signal Input



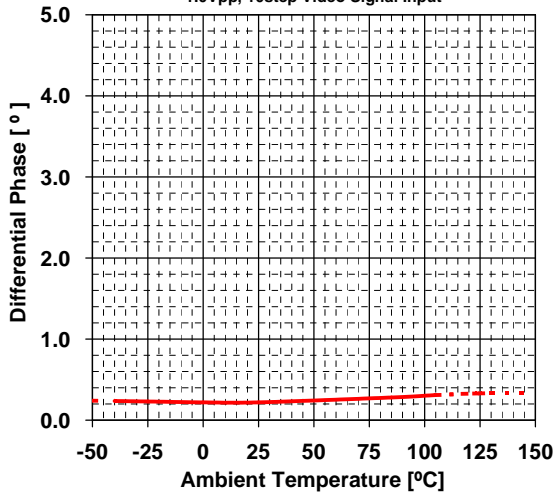
Switching Noise Level vs. Temperature



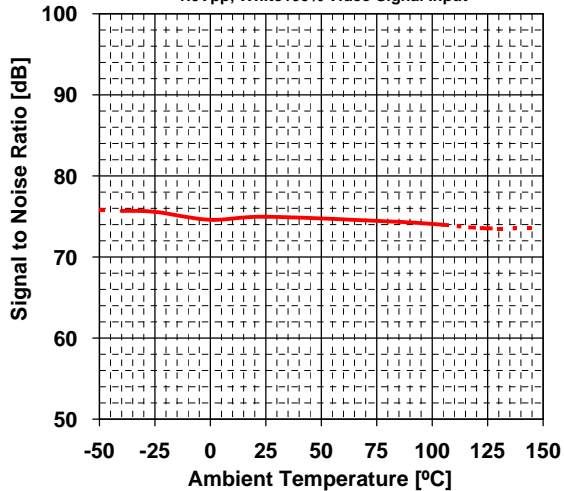
Differential Gain vs. Temperature
1.0Vpp, 10step Video Signal Input



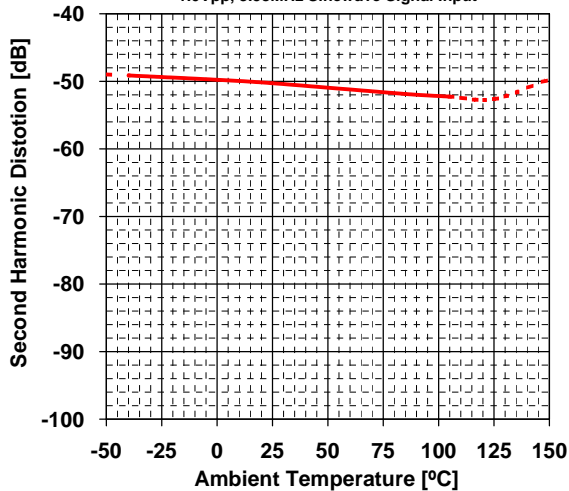
Differential Phase vs. Temperature
1.0Vpp, 10step Video Signal Input



Signal to Noise Ratio vs. Temperature
1.0Vpp, White100% Video Signal Input

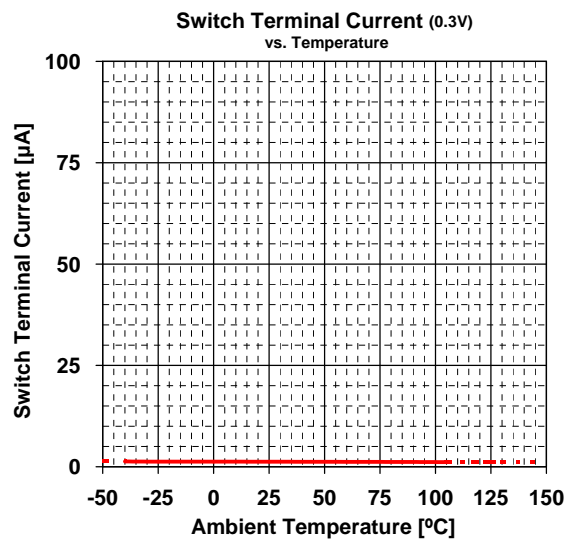
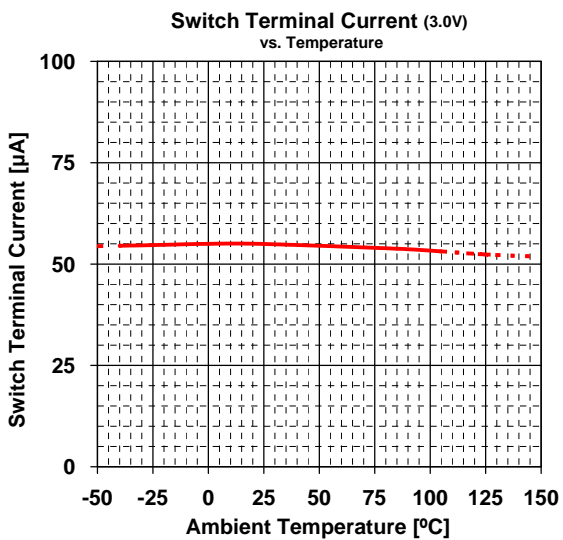
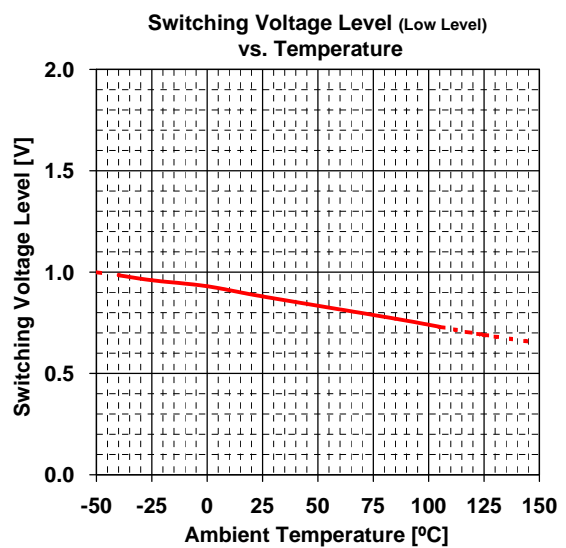
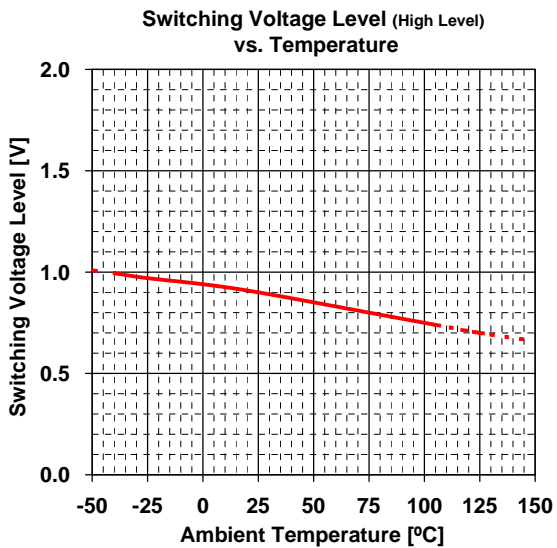
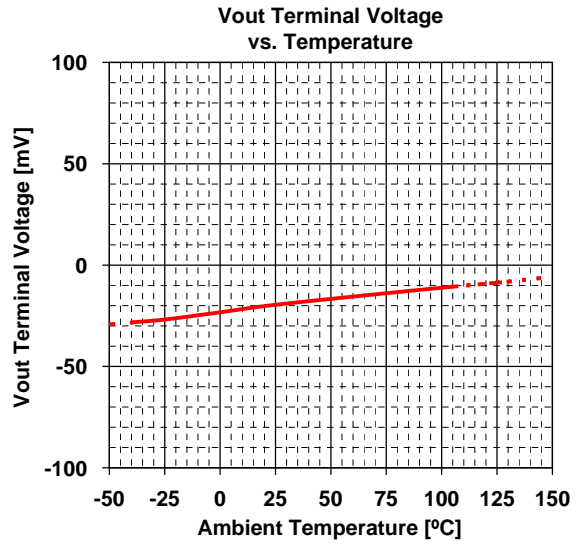
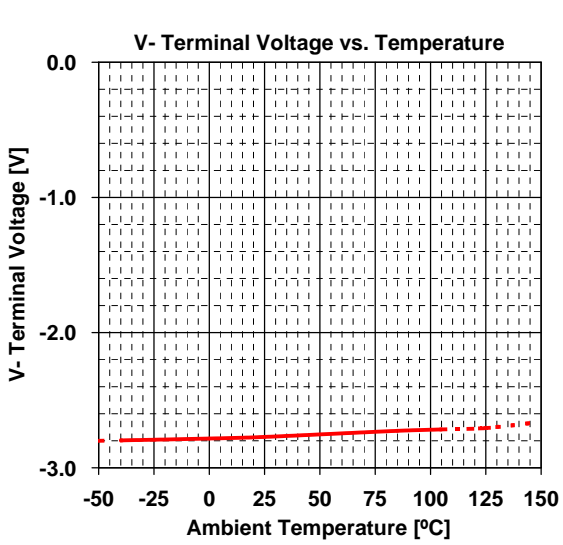


Second Harmonic Distortion vs. Temperature
1.0Vpp, 3.58MHz Sinewave Signal Input



NJW1351-T

特性例



MEMO

<注意事項>
このデータブックの掲載内容の正確さには万全を期しておりますが、掲載内容について何らかの法的な保証を行うものではありません。
とくに応用回路については、製品の代表的な応用例を説明するためのものです。また、工業所有権その他の権利の実施権の許諾を伴うものではなく、第三者の権利を侵害しないことを保証するものでもありません。