

DVD レコーダー用ビデオスイッチ

概要

NJW1340 は、コンポジット信号、Y/C 信号に対応した DVD レコーダー用のビデオスイッチです。映像信号の切り替えは I²C BUS インターフェースを通して設定出来ます。

ビデオスイッチとは独立した同期分離回路と同期信号検出回路を内蔵している為、ビデオスイッチがパワーセーブ状態でも指定チャンネルの信号を検出する事が可能で、自動録画機能の用途に最適です。

外形

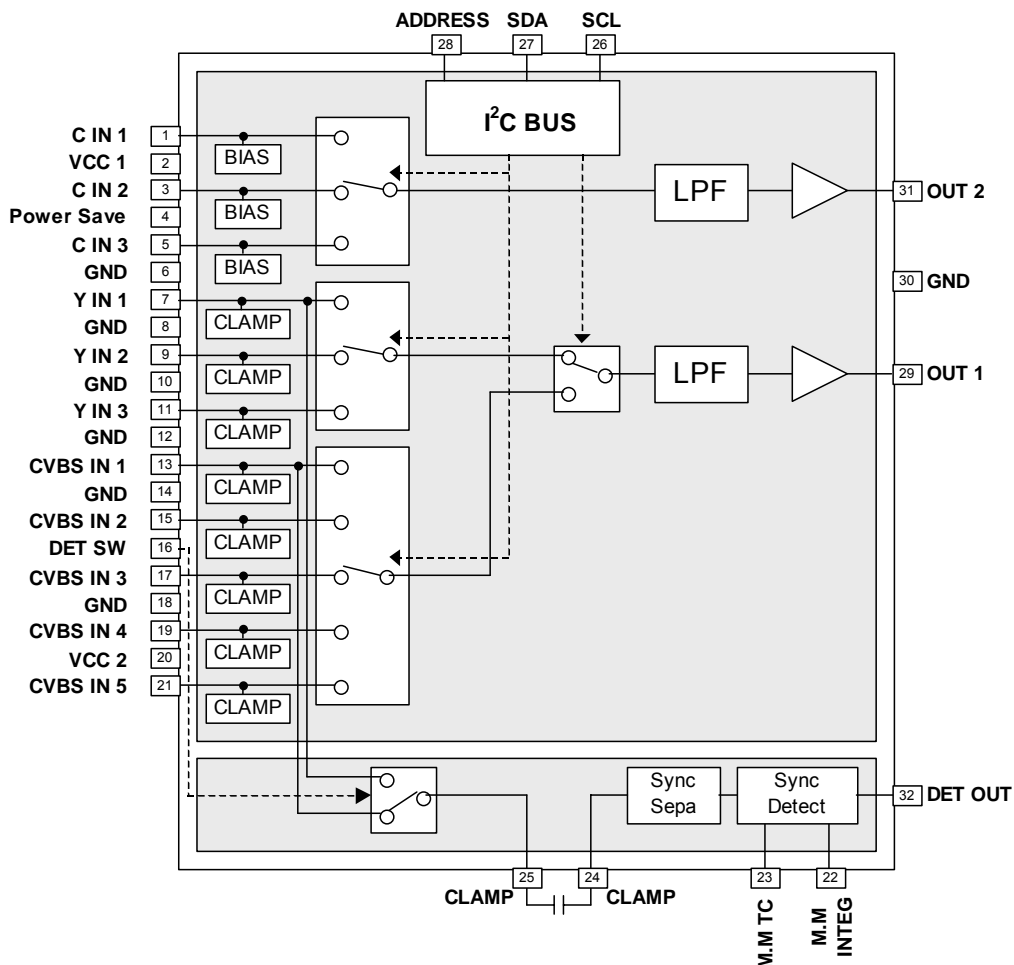


NJW1340V

特徴

- 動作電源電圧 4.5 ~ 5.5V
- I²C BUS インターフェース
- 5 入力 1 出力ビデオ SW 1 回路
- 3 入力 1 出力ビデオ SW 2 回路
- 6 次 LPF 内蔵
- 同期分離回路、同期信号検出回路内蔵
- パワーセーブ回路
- Bi-CMOS 構造
- 外形 SSOP32

ブロック図



NJW1340

絶対最大定格

(Ta=25)

項目	記号	定格	単位
電源電圧	V ⁺	7	V
消費電力	P _D	800 1	mW
動作温度範囲	Topr	-40 ~ +85	
保存温度範囲	Tstg	-40 ~ +125	

1 EIA/JEDEC仕様基板(76.2 × 114.3 × 1.6mm,2層,FR-4)実装時

推奨動作条件

項目	記号	条件	最小	標準	最大	単位
動作電源電圧	Vopr		4.5	5.0	5.5	V

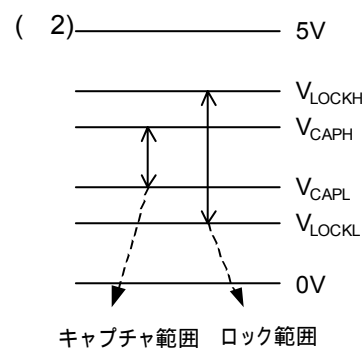
電気的特性 (Vcc=5.0V, 10k 終端, Ta=25)

項目	記号	条件	最小	標準	最大	単位
消費電流	I _{CC}	無信号時	-	13.0	17.0	mA
パワーセーブ時消費電流	I _{save}	SW ブロック パワーセーブ時	-	5.0	6.5	mA
最大出力レベル 1	Vom1	クランプ入力 Vin=100kHz,正弦波信号入力,THD=1%	1.6	2.6	-	Vp-p
最大出力レベル 2	Vom2	バイアス入力 Vin=100kHz,正弦波信号入力,THD=1%	1.6	2.9	-	Vp-p
電圧利得	Gv	Vin=1Vp-p,1MHz,正弦波信号	-0.5	0	0.5	dB
周波数特性 1	Gf1	6MHz/1MHz, Vin=1Vp-p, 正弦波信号	-0.5	0	0.5	dB
周波数特性 2	Gf2	27MHz/1MHz, Vin=1Vp-p, 正弦波信号	-	-40	-24	dB
入力端子間クロストーク	CTI	Vin=1Vp-p,4.43MHz,正弦波信号	-	-70	-	dB
ブロック間クロストーク	CTB	Vin=1Vp-p,4.43MHz,正弦波信号	-	-70	-	dB
微分利得	DG	Vin=1Vp-p,10 ステップビデオ信号	-	0.5	-	%
微分位相	DP	Vin=1Vp-p,10 ステップビデオ信号	-	0.5	-	deg
S / N 比	SNv	Vin=1.0Vp-p,100%ホワイトビデオ信号	-	65	-	dB
同期検出レベル	V _{SYNC}		-	80	-	mVp-p
キャプチャ電圧 H	V _{CAPH}	2	2.07	2.22	2.37	V
キャプチャ電圧 L	V _{CAPL}	2	1.57	1.72	1.87	V
ロック電圧 H	V _{LOCKH}	2	2.53	2.68	2.83	V
ロック電圧 L	V _{LOCKL}	2	1.25	1.40	1.55	V
DET OUT 出力電圧 H	V _{DETH}		4.9	5.0	-	V
DET OUT 出力電圧 L	V _{DETL}		-	0.1	0.3	V
SW 切替電圧 H	V _{thH}		2.0	-	V ⁺	V
SW 切替電圧 L	V _{thL}		0	-	0.6	V
ADR 入力電圧 H	V _{ADRH}		3.5	-	5.0	V
ADR 入力電圧 L	V _{ADRL}		0	-	1.0	V
パワーセーブ端子 流入電流 H	I _{SWPH}	V=5V	150	220	300	μA
パワーセーブ端子 流入電流 L	I _{SWPL}	V=0.3V	4.0	7.0	11.0	μA
DET SW 端子 流入電流 H	I _{DETH}	V=5V	80	110	150	μA
DET SW 端子 流入電流 L	I _{DETL}	V=0.3V	0.2	2.0	6.0	μA

DC 制御端子説明

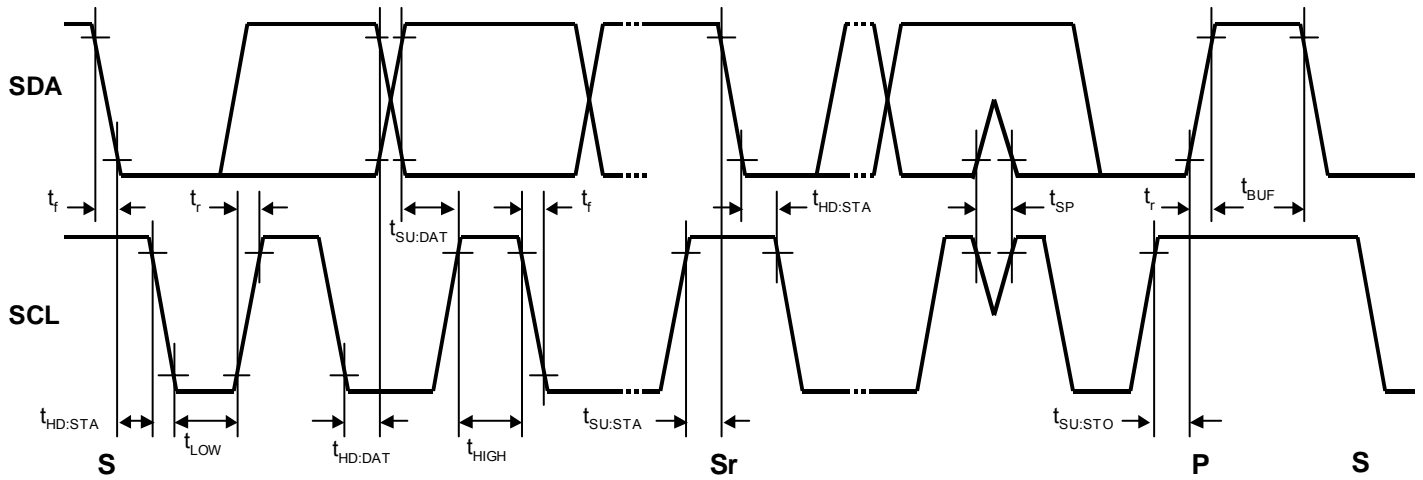
Power Save	モード
H	SW ブロック パワーセーブ OFF (動作状態)
L	SW ブロック パワーセーブ ON (出力ミュート状態)
OPEN	SW ブロック パワーセーブ ON (出力ミュート状態)

DET SW	モード
H	Y IN 1 選択
L	CVBS IN 1 選択
OPEN	CVBS IN 1 選択



NJW1340

I²C バス(SDA, SCL) タイミング



I²C バス(SDA, SCL) の I/O 段の特性

標準モード：プルアップ抵抗 R=4kΩ (+5V に接続), 容量性負荷 C=200pF (GND に接続)

項目	記号	標準モード			単位
		最小	標準	最大	
Low Level 入力電圧	V _{IL}	0.0	-	1.5	V
High Level 入力電圧	V _{IH}	3.0	-	5.0	V
Low Level 出力電圧(3mA at SDA pin)	V _{OL}	0	-	0.4	V
入力電圧 0.1 ~ 0.9V _{DDmax} 時各 I/O ピンの入力電流	I _i	-10	-	10	μA

I²C バス(SDA, SCL) のバス・ラインの特性

項目	記号	標準モード			単位
		最小	標準	最大	
SCL クロック周波数	f _{SCL}	-	-	100	kHz
ホールドタイム開始条件	t _{HD:STA}	4.0	-	-	μs
Low Level クロックパルス幅	t _{LOW}	4.7	-	-	μs
High Level クロックパルス幅	t _{HIGH}	4.0	-	-	μs
開始条件のセットアップ時間	t _{SU:STA}	4.7	-	-	μs
データホールドタイム	t _{HD:DAT}	0	-	-	μs
データセットアップ時間	t _{SU:DAT}	250	-	-	ns
SDA 及び SCL 信号の立ち上がり時間	t _r	-	-	1000	ns
SDA 及び SCL 信号の立ち下がり時間	t _f	-	-	300	ns
停止条件のセットアップ時間	t _{SU:STO}	4.0	-	-	μs
停止条件と開始条件間のバスフリータイム	t _{BUF}	4.7	-	-	μs
それぞれのバスラインの容量性負荷	C _b	-	-	400	pF
Low Level ノイズマージン	V _{nL}	0.5	-	-	V
High Level ノイズマージン	V _{nH}	1	-	-	V

C_b ; 一つのバス・ラインのトータル容量 (単位 pF)

データホールドタイム : t_{HD:DAT}

送信装置(MASTER)は SCL の立ち下がりエッジでの不確定な状態を回避するために、少なくとも 300ns 程度のホールド時間を確保するようにしてください。

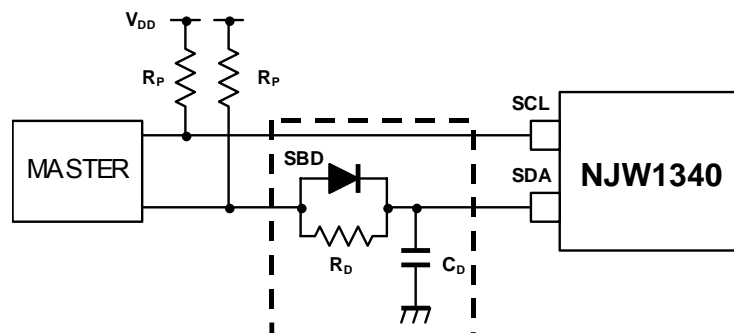
本製品は SDA にデータ保持する機能を有しておりません。送信装置 (MASTER) 側でホールド時間を確保できない場合には下図のような SDA 端子のデータ遅延回路を追加してご検討ください。

SDA 端子のデータ遅延回路の時定数は下式のとおりです。

(a)Low レベル High レベル : T_{LH} ≈ R_P*C_D

(b)High レベル Low レベル : T_{HL} ≈ R_D*C_D

また定数の決定においてショットキーバリアダイオード(SBD)はアクノリッジ応答時の Low レベルに影響しますので、できるだけ順方向電圧(V_f)の低いものをお選びください。



I²C インターフェース

SDA、SCL 端子を使用し、I²C BUS インターフェースにて送受信が可能です。

I²C BUS フォーマット

MSB	LSB	MSB	LSB		
S	スレーブアドレス	A	Data	A	P
1bit	8bit	1bit	8bit	1bit	1bit

S: 「開始」条件

A: アクノリッジ

P: 「停止」条件

スレーブアドレス

R/W : R/W=0 : Receive Only

R/W : R/W=1 : 内部データは送信(出力)されません。

ADR : ADR 端子(スレーブアドレス選択端子)を“0”もしくは“1”に設定することにより、スレーブアドレスの選択が可能です。

Slave Address								Hex
MSB							LSB	
1	0	0	0	0	0	ADR	R/W	-
◆ R/W = 0 : ライトモード, ADR = 0/1								-
1	0	0	1	0	1	0	0	94(h)
1	0	0	1	0	1	1	0	96(h)

No.	BIT							
	D7	D6	D5	D4	D3	D2	D1	D0
Data	SEL SW1	SEL SW2	SEL SW3	*	*	*	*	*

* : Don't Care

コントロールレジスタ初期値

No.	BIT							
	D7	D6	D5	D4	D3	D2	D1	D0
Data	0	0	0	0	0	0	0	0

出力信号選択

SEL SW1	SEL SW2	SEL SW3	OUT1	OUT2
0	0	0	CVBS IN1	C IN 1
0	0	1	CVBS IN2	C IN 1
0	1	0	CVBS IN3	C IN 1
0	1	1	CVBS IN4	C IN 1
1	0	0	CVBS IN5	C IN 1
1	0	1	Y IN 1	C IN 1
1	1	0	Y IN 2	C IN 2
1	1	1	Y IN 3	C IN 3

端子等価回路

端子	端子名	機能	内部等価回路	端子電圧
1 3 5	CIN1 CIN2 CIN3	C 信号入力端子		2.8V
7 9 11 13 15 17 19 21	YIN1 YIN2 YIN3 CVBSIN1 CVBSIN2 CVBSIN3 CVBSIN4 CVBSIN5	Y 信号入力端子、YIN1 はパワーセーブ時の信号検出に対応 コンポジット信号入力端子、CVBSIN1 はパワーセーブ時の信号検出に対応		2.5V
4	POWER SAVE	パワーセーブ制御端子		
16	DETSW	信号検出制御端子、Y IN1 及び CVBS IN1 を選択		

NJW1340

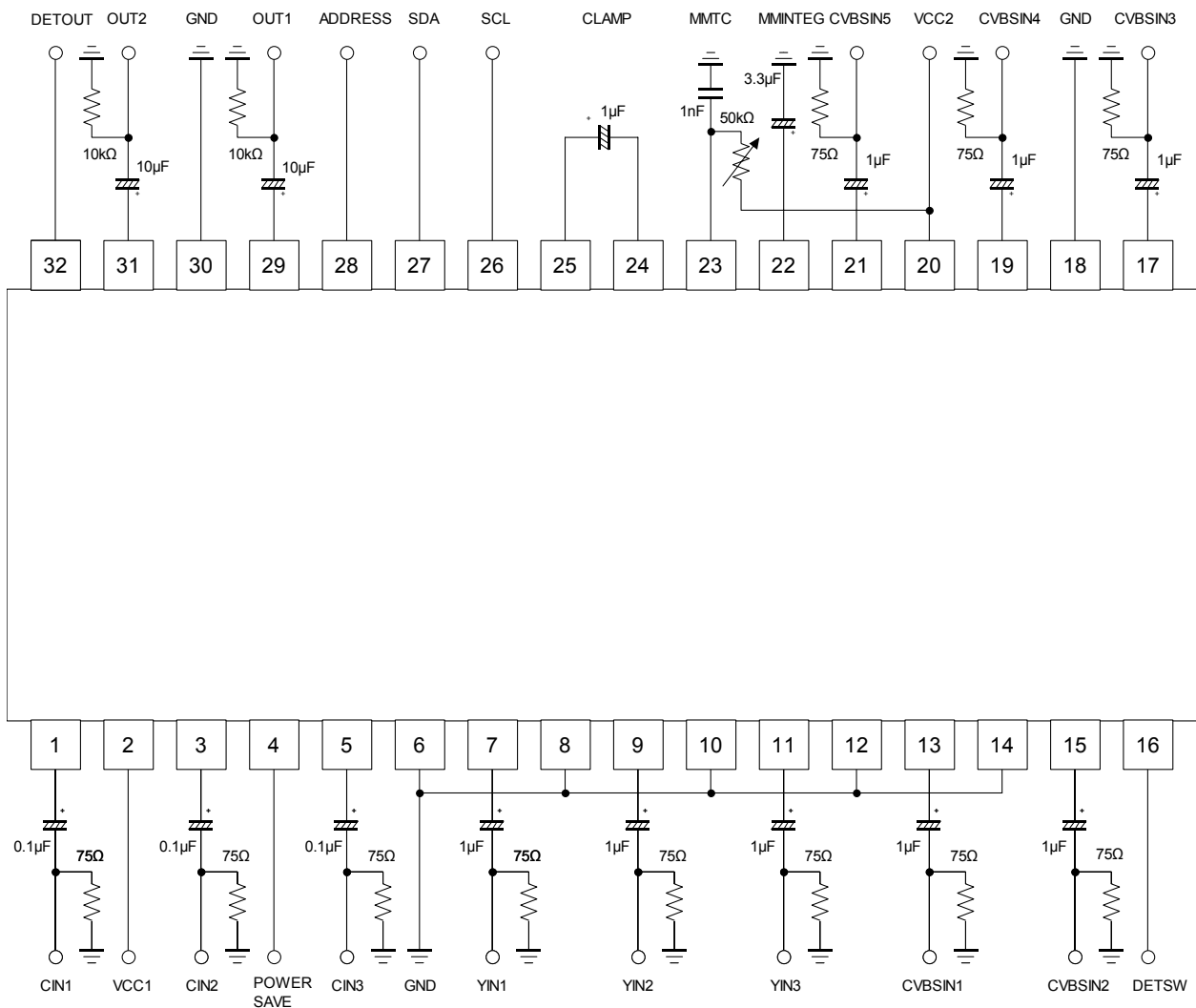
端子	端子名	機能	内部等価回路	端子電圧
22	MMINTEG	モノマルチ平滑用のコンデンサ接続端子		
23	MMTC	モノマルチ時定数決定用の抵抗、コンデンサ接続端子。外付け抵抗は±5%精度を推奨いたします。		
24	CLAMP	CLAMP 用のコンデンサ接続端子		0.9V
25	CLAMP	CLAMP 用のコンデンサ接続端子		1.3V

端子	端子名	機能	内部等価回路	端子電圧
26	SCL	I ² C クロック入力端子		
27	SDA	I ² C データ入力端子		
28	ADDRESS	スレーブアドレス選択端子		
29 31	OUT1 OUT2	コンポジット信号/Y 信号 出力端子 C 信号出力端子		0.9V 2.0V

NJW1340

端子	端子名	機能	内部等価回路	端子電圧
29	DETOUT	検出信号出力端子。パワーセーブ時に YIN1 及び CVBSIN1 に入力された信号の同期信号の状態を検知し H,L を出力		
6 8 10 12 14 18 30	GND	GND 端子		
2 20	VCC1 VCC2	電源端子		

測定回路図

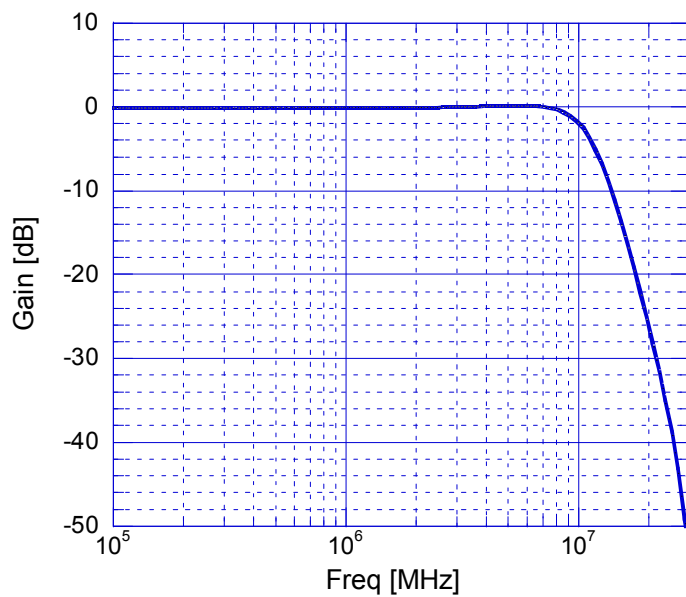


下記端子を未使用時は OPEN で問題ありません。

- 16pin DETSW
- 22pin MMINTEG
- 23pin MMTC
- 24pin CLAMP
- 25pin CLAMP
- 32pin DETOUT

特性例

周波数特性



<注意事項>

このデータブックの掲載内容の正確さには万全を期しておりますが、掲載内容について何らかの法的な保証を行うものではありません。とくに応用回路については、製品の代表的な応用例を説明するためのものです。また、工業所有権その他の権利の実施権の許諾を伴うものではなく、第三者の権利を侵害しないことを保証するものでもありません。