

4チャンネル電子ボリューム

■ 概要

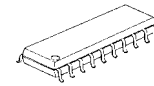
NJW1184は、4ch電子ボリュームです。

VCA型ボリュームを採用し、ボリューム切り替え時のクリックノイズレスを特徴としております。

各種モード切り替えはI²Cバスインターフェースを通して設定します。また、スレーブアドレス機能により、同じバスラインで最大2個の同時使用が可能です。

2chオーディオはもちろん、マルチチャンネルオーディオのボリュームとして幅広くご利用いただけます。

■ 外形

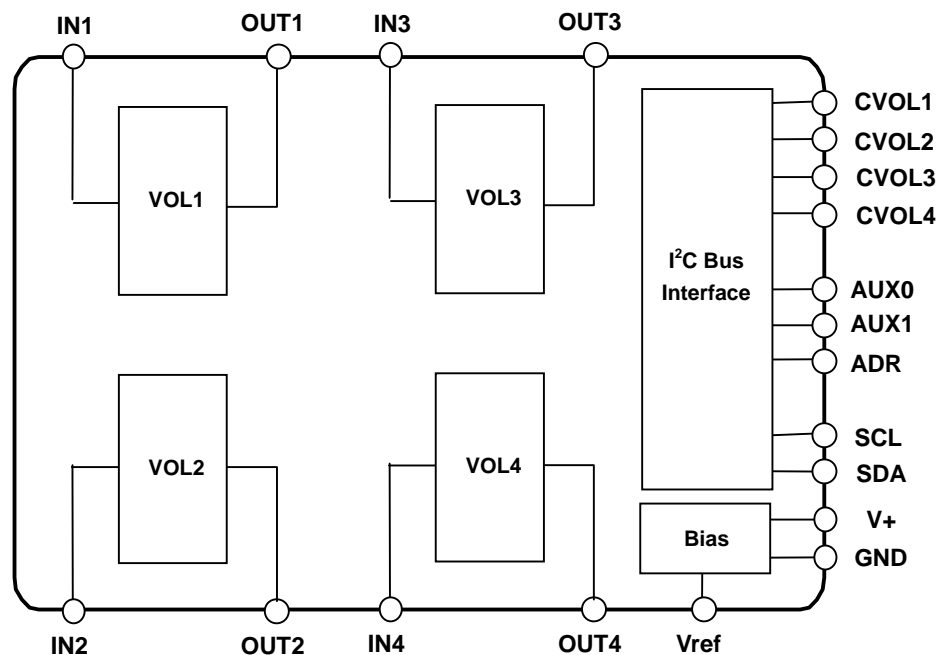


NJW1184M

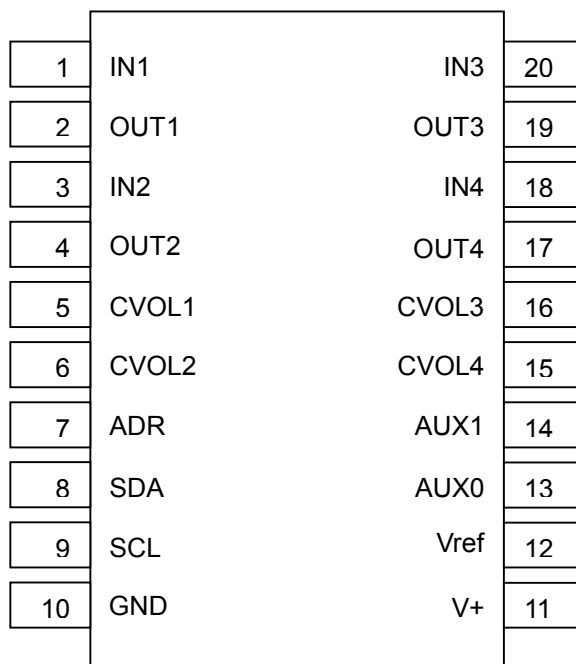
■ 特徴

- 動作電源電圧 7.5 to 13V
- I²Cバスインターフェース
- スレーブアドレス選択機能 同じバスラインで最大2個の同時使用が可能
- ボリューム (VCA type) 0 to -100dB/0.5dBstep, MUTE
- 2 AUXポート
- Bi-CMOS構造
- 外形 DMP20

■ ブロック図



■ 端子配列



No.	端子名	機能	No.	端子名	機能
1	IN1	入力端子 1	11	V+	電源端子
2	OUT1	出力端子 1	12	Vref	基準電圧用コンデンサ接続端子
3	IN2	入力端子 2	13	AUX0	外部ロジックコントロール用端子 0
4	OUT2	出力端子 2	14	AUX1	外部ロジックコントロール用端子 1
5	CVOL1	ボリューム 1 用ボツ音防止コンデンサ接続端子	15	CVOL4	ボリューム 4 用ボツ音防止コンデンサ接続端子
6	CVOL2	ボリューム 2 用ボツ音防止コンデンサ接続端子	16	CVOL3	ボリューム 3 用ボツ音防止コンデンサ接続端子
7	ADR	スレーブアドレス選択入力端子	17	OUT4	出力端子 4
8	SDA	I ² C バスデータ入力端子	18	IN4	入力端子 4
9	SCL	I ² C バスクロック入力端子	19	OUT3	出力端子 3
10	GND	GND 端子	20	IN3	入力端子 3

■ 絶対最大定格 (Ta=25°C)

項目	記号	定格値	単位
電源電圧	V ⁺	15	V
最大入力電圧	V _{IM}	0 to V ⁺ (*)	V
消費電力	P _D	DMP20 : 350	mW
動作温度	Topr	-40 to +85	°C
保存温度	Tstg	-40 to +125	°C

(*)最大入力電圧は電源電圧範囲内に設定してください。

■ 電気的特性 (指定なき場合には V⁺=9V、Vin=100mVrms/1kHz、R_L=47kΩ、Ta=25°C)

●電源特性

項目	記号	条件	最小	標準	最大	単位
動作電源電圧	V ⁺		7.5	9.0	13.0	V
消費電流	I _{CC}	無信号時	-	4	10	mA
基準電圧	V _{REF}	無信号時 I	4.0	4.5	5.0	V

●ボリューム部

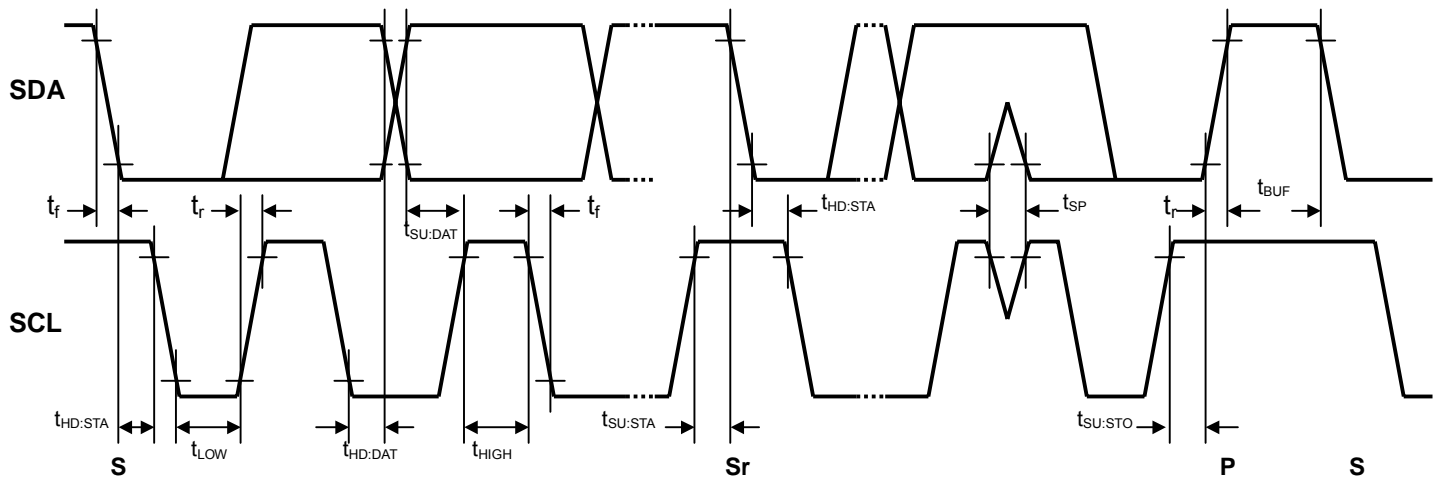
項目	記号	条件	最小	標準	最大	単位
最大入力電圧	V _{IM}	VOL=-20dB, THD=1%	2.8	3.0	-	Vrms
最小出力電圧	V _{OM}	OUTPUT VOL=0dB, THD=1%	-	2.5	-	Vrms
チャンネルバランス	G _{CB}	VOL=0dB	-1.0	0.0	1.0	dB
全高調波歪率	THD	Vo=0.5Vrms BW=400Hz to 30kHz	-	-	0.3	%
最大利得	G _{VMAX}	VOL= 0dB	-2.0	0.0	2.0	dB
最小利得	G _{VMIN}	VOL= MUTE, Vin=2Vrms	-	-100	-90	dB
チャンネルセパレーション	CS	Vin = 1Vrms A-weighting	-	-80	-70	dB
出力雑音電圧 1	V _{NO1}	VOL = 0dB A-weighting	-	-90 (31.6)	-85 (56.2)	dBV (μVrms)
出力雑音電圧 2	V _{NO2}	VOL = MUTE A-weighting	-	-106 (5.0)	-96 (15.8)	dBV (μVrms)
入力インピーダンス	R _i		-	20	-	kΩ
AUX出力電圧	V _{AUX}	Logic Output: High	4.5	-	5.5	V
		Logic Output: Low	0	-	0.5	

BW: Band Width

●ロジック部

項目	記号	条件	最小	標準	最大	単位
ADR 端子入力電圧 High	V _{ADRH}	High時 : スレープアドレス 82H	V ⁺ /2	-	-	V
ADR 端子入力電圧 Low	V _{ADRL}	Low時 : スレープアドレス 80H	-	-	1.0	V

I²C バス(SDA, SCL) タイミング



I²C バス(SDA, SCL) の I/O 段の特性

標準モード：プルアップ抵抗 R=4kΩ (+5V に接続), 容量性負荷 C=200pF (GND に接続)

高速モード：プルアップ抵抗 R=4kΩ (+5V に接続), 容量性負荷 C=50pF (GND に接続)

項目	記号	標準モード			高速モード			単位
		最小	標準	最大	最小	標準	最大	
Low Level 入力電圧	V _{IL}	0.0	-	1.5	0.0	-	1.5	V
High Level 入力電圧	V _{IH}	2.7	-	5.0	2.7	-	5.0	V
Low Level 出力電圧(3mA at SDA pin)	V _{OL}	0	-	0.4	0	-	0.4	V
入力電圧 0.1~0.9V _{DDmax} 時各 I/O ピンの入力電流	I _i	-10	-	10	-10	-	10	μA

I²C バス(SDA, SCL) のバス・ラインの特性

項目	記号	標準モード			高速モード			単位
		最小	標準	最大	最小	標準	最大	
SCL クロック周波数	f _{SCL}	-	-	100	-	-	400	kHz
ホールドタイム開始条件	t _{HD:STA}	4.0	-	-	0.6	-	-	μs
Low Level クロックパルス幅	t _{LOW}	4.7	-	-	1.3	-	-	μs
High Level クロックパルス幅	t _{HIGH}	4.0	-	-	0.6	-	-	μs
開始条件のセットアップ時間	t _{SU:STA}	4.7	-	-	0.6	-	-	μs
データホールドタイム	t _{HD:DAT}	0	-	-	0	-	-	μs
データセットアップ時間	t _{SU:DAT}	250	-	-	100	-	-	ns
SDA 及び SCL 信号の立ち上がり時間	t _r	-	-	1000	-	-	300	ns
SDA 及び SCL 信号の立ち下がり時間	t _f	-	-	300	-	-	300	ns
停止条件のセットアップ時間	t _{SU:STO}	4.0	-	-	0.6	-	-	μs
停止条件と開始条件間のバスフリータイム	t _{BUF}	4.7	-	-	1.3	-	-	μs
それぞれのバスラインの容量性負荷	C _b	-	-	400	-	-	400	pF
Low Level ノイズマージン	V _{nL}	0.5	-	-	0.5	-	-	V
High Level ノイズマージン	V _{nH}	1	-	-	1	-	-	V

C_b ; 一つのバス・ラインのトータル容量 (単位 pF)

データホールドタイム : t_{HD:DAT}

送信装置(MASTER)は SCL の立ち下がりエッジでの不確定な状態を回避するために、少なくとも 300ns 程度のホールド時間を確保するようにしてください。

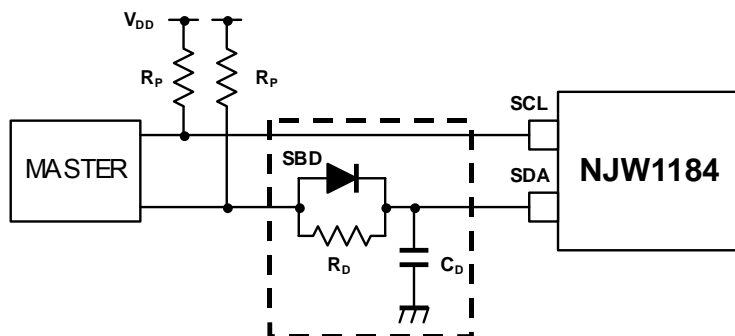
本製品は SDA にデータ保持する機能を有していません。送信装置 (MASTER) 側でホールド時間を確保できない場合には下図のような SDA 端子のデータ遅延回路を追加してご検討ください。

SDA 端子のデータ遅延回路の時定数は下式のとおりです。

(a) Low レベル High レベル : $T_{LH} \approx R_p * C_D$

(b) High レベル Low レベル : $T_{HL} \approx R_D * C_D$

また定数の決定においてショットキーバリアダイオード(SBD)はアクノリッジ応答時の Low レベルに影響しますので、できるだけ順方向電圧(V_f)の低いものをお選びください。



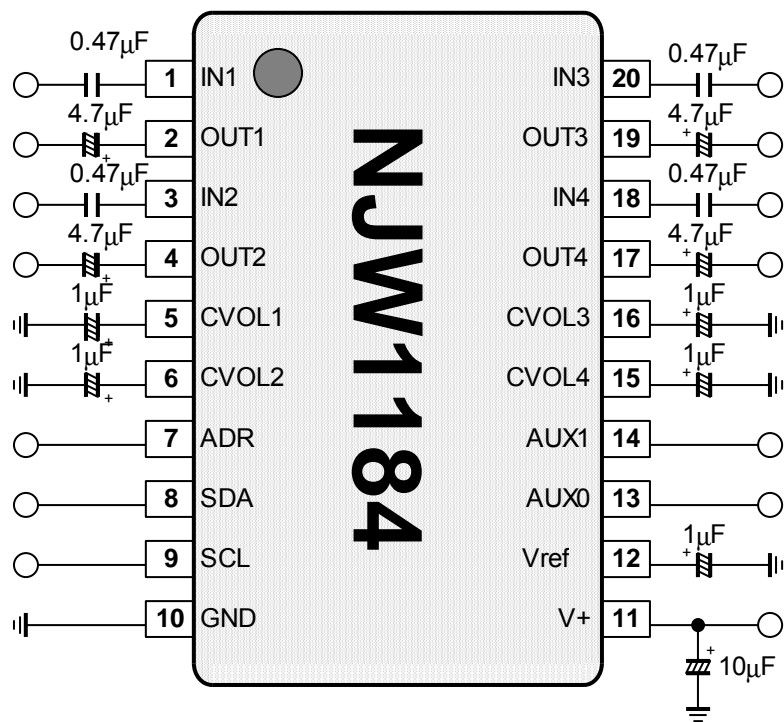
■ 端子等価回路

端子	端子名	機能名	内部等価回路	端子電圧
1 3 20 18	IN1 IN2 IN3 IN4	入力端子 1 入力端子 2 入力端子 3 入力端子 4		$V^+/2$
2 4 19 17	OUT1 OUT2 OUT3 OUT4	出力端子 1 出力端子 2 出力端子 3 出力端子 4		$V^+/2$
5 6 16 15	CVOL1 CVOL2 CVOL3 CVOL4	ボリューム 1 用ポツ音防止コンデンサ接続端子 ボリューム 2 用ポツ音防止コンデンサ接続端子 ボリューム 3 用ポツ音防止コンデンサ接続端子 ボリューム 4 用ポツ音防止コンデンサ接続端子		$V^+/2 - 0.7V$ (0dB 設定)
7	ADR	スレーブアドレス選択入力端子		82(h) $V_{ADR} > V^+/2$ 80(h) $V_{ADR} < 1.0V$

■端子等価回路

端子	端子名	機能名	内部等価回路	端子電圧
8 9	SDA SCL	I ² C バスデータ入力端子 I ² C バスクロック入力端子	<p>VREG 5V 4kΩ 12kΩ SCL:GND SDA:ACK</p>	-
12	Vref	基準電圧用コンデンサ 接続端子	<p>V⁺ 200kΩ V⁺</p>	V ⁺ /2
13 14	AUX0 AUX1	外部ロジックコントロール用端子 0 外部ロジックコントロール用端子 1	<p>V⁺ V⁺ VREG 5V 50Ω</p>	0V / 5V

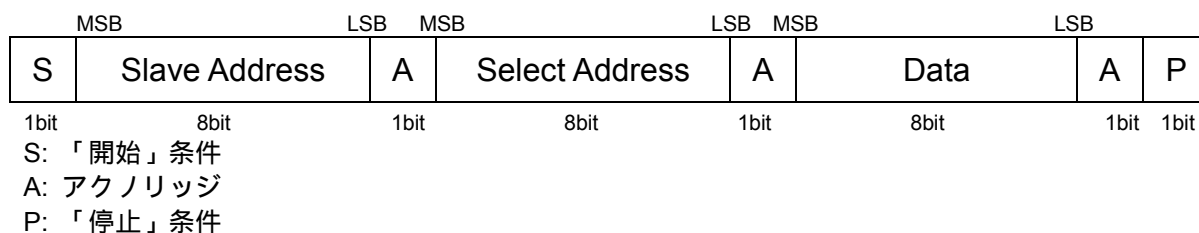
■ 応用回路図



■制御部

SDA、SCL端子を使用したI²C BUSインターフェースによるコントロール

●I²C BUSフォーマット



●スレーブアドレス(Slave Address)



ADR: スレーブアドレスを選択します。

80(h), 82(h)

R \bar{W} =0: 書き込みモード。コントロールレジスタの設定を変更できます。

RW=1: 読み出しモードはサポートしていません。

●セレクトアドレス (Select Address)

連続データ転送時のオートインクリメント機能。

00H→01H→02H→03H→04H→00H

Select Address	BIT							
	D7	D6	D5	D4	D3	D2	D1	D0
00H	VOL-1							
01H	VOL-2							
02H	VOL-3							
03H	VOL-4							
04H	Don't Care	Don't Care	Don't Care	Don't Care	Don't Care	Don't Care	AUX1	AUX0

●コントロールレジスタ初期値

電源投入時のアドレスBITは全て“0”

Select Address	BIT							
	D7	D6	D5	D4	D3	D2	D1	D0
00H	0	0	0	0	0	0	0	0
01H	0	0	0	0	0	0	0	0
02H	0	0	0	0	0	0	0	0
03H	0	0	0	0	0	0	0	0
04H	0	0	0	0	0	0	0	0

■設定コード

a) マスターボリューム設定 (Select Address: 00H, 01H, 02H, 03H)

Volume level : 0 to -100dB(0.5dB/step), MUTE

		VOL-1 / VOL-2 / VOL-3 / VOL-4							
Gain(dB)	HEX	D7	D6	D5	D4	D3	D2	D1	D0
0	FF	1	1	1	1	1	1	1	1
-0.5	FE	1	1	1	1	1	1	1	0
-1.0	FD	1	1	1	1	1	1	0	1
-1.5	FC	1	1	1	1	1	1	0	0
-2.0	FB	1	1	1	1	1	0	1	1
-2.5	FA	1	1	1	1	1	0	1	0
-3.0	F9	1	1	1	1	1	0	0	1
-3.5	F8	1	1	1	1	1	0	0	0
-4.0	F7	1	1	1	1	0	1	1	1
-4.5	F6	1	1	1	1	0	1	1	0
-5.0	F5	1	1	1	1	0	1	0	1
-5.5	F4	1	1	1	1	0	1	0	0
-6.0	F3	1	1	1	1	0	0	1	1
-6.5	F2	1	1	1	1	0	0	1	0
-7.0	F1	1	1	1	1	0	0	0	1
-7.5	F0	1	1	1	1	0	0	0	0
-8.0	EF	1	1	1	0	1	1	1	1
-8.5	EE	1	1	1	0	1	1	1	0
-9.0	ED	1	1	1	0	1	1	0	1
-9.5	EC	1	1	1	0	1	1	0	0
-10.0	EB	1	1	1	0	1	0	1	1
-10.5	EA	1	1	1	0	1	0	1	0
-11.0	E9	1	1	1	0	1	0	0	1
-11.5	E8	1	1	1	0	1	0	0	0
-12.0	E7	1	1	1	0	0	1	1	1
-12.5	E6	1	1	1	0	0	1	1	0
-13.0	E5	1	1	1	0	0	1	0	1
-13.5	E4	1	1	1	0	0	1	0	0
-14.0	E3	1	1	1	0	0	0	1	1
-14.5	E2	1	1	1	0	0	0	1	0
-15.0	E1	1	1	1	0	0	0	0	1
-15.5	E0	1	1	1	0	0	0	0	0
-16.0	DF	1	1	0	1	1	1	1	1
-16.5	DE	1	1	0	1	1	1	1	0
-17.0	DD	1	1	0	1	1	1	0	1
...
-99.5	38	0	0	1	1	1	0	0	0
-100.0	37	0	0	1	1	0	1	1	1
...
Mute	00	0	0	0	0	0	0	0	0

b) 外部ロジック制御用出力端子設定

Select Address	BIT							
	D7	D6	D5	D4	D3	D2	D1	D0
04H	Don't Care	Don't Care	Don't Care	Don't Care	Don't Care	Don't Care	AUX1	AUX0

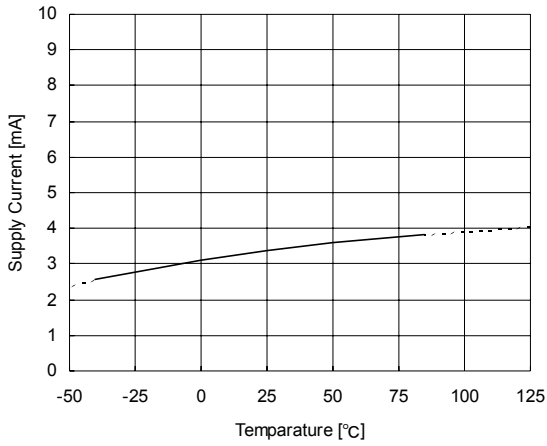
•AUX1/AUX0: 外部ロジック制御用出力端子の出力を設定。

“0”: ロジック出力 "Low"

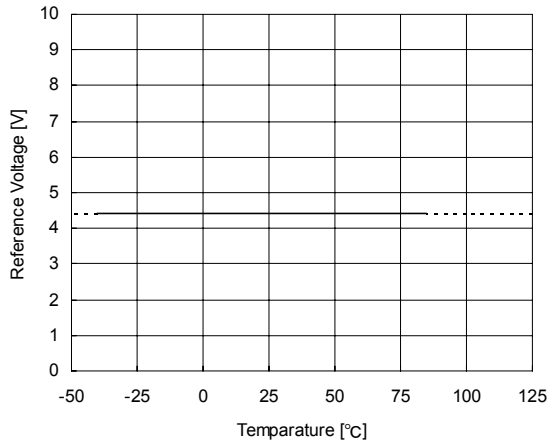
“1”: ロジック出力 "High"

■特性例

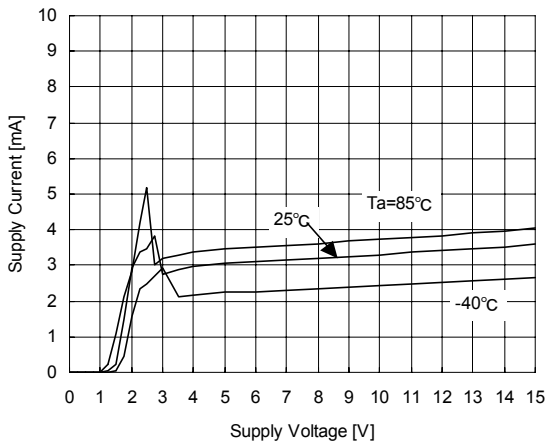
Supply Current vs Temperature
 $V+=9V$, $Vin=No\ Signal$, $Volume=0dB$



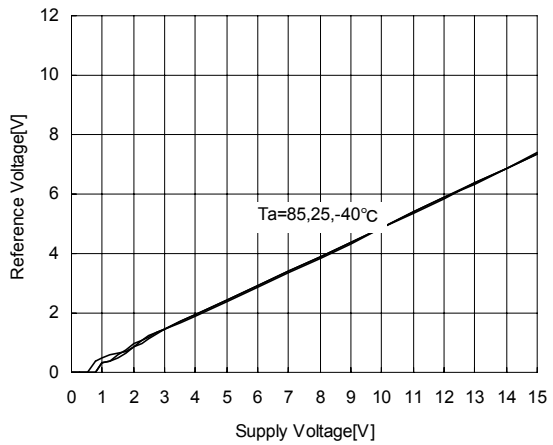
Reference Voltage vs Temperature
 $V+=9V$, $Vin=No\ Signal$, $Volume=0dB$



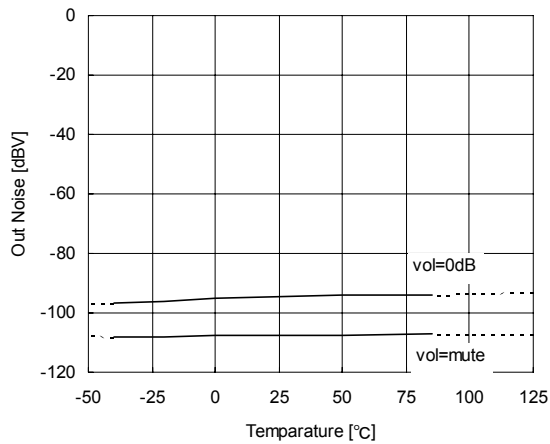
Supply Current vs Supply Voltage
 $Vin=No\ Signal$, $Volume=0dB$



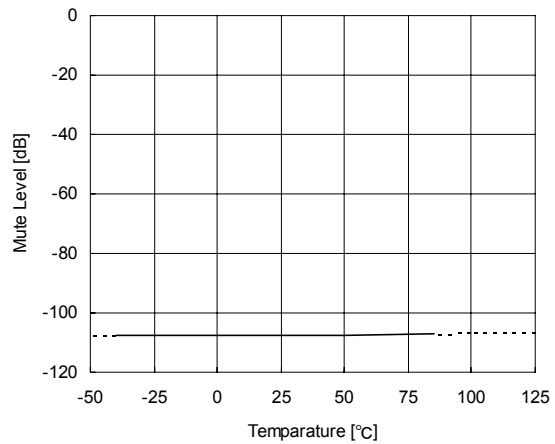
Reference Voltage vs Supply Voltage
 $Vin=No\ Signal$, $Volume=0dB$



Out Noise vs Temperature
 $V+=9V$, $Rg=600\Omega$, A-Weighting

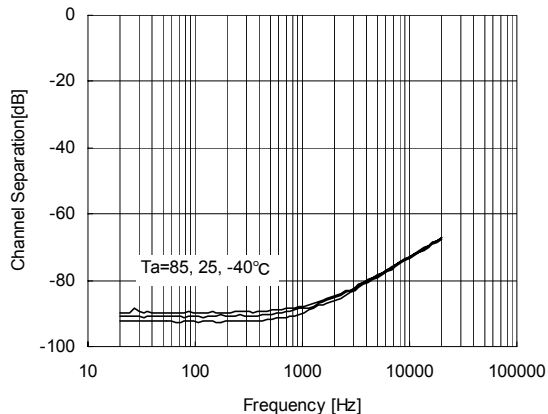


Mute Level vs Temperature
 $V+=9V$, $Rg=600\Omega$, $Vin=1Vrms$, A-Weighting

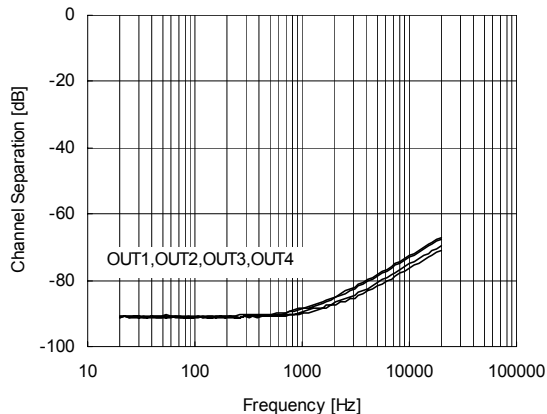


■特性例

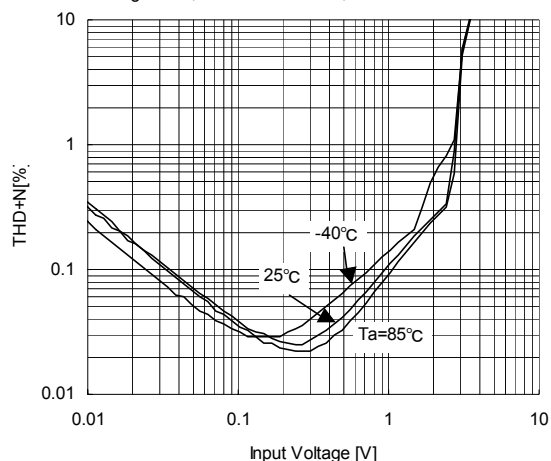
Channel Separation vs Frequency
 $V+=9V$, $V_{in}=1V_{rms}$, A-Weighting, $R_g=600\Omega$
 $V_{in}:IN2+IN3+IN4$, $V_{out}:OUT1$



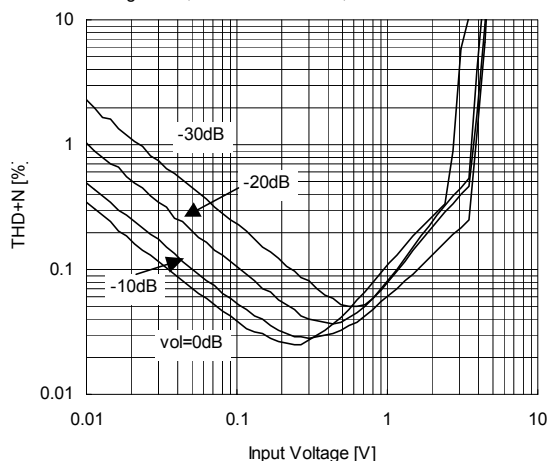
Channel Separation vs Frequency
 $V+=9V$, $V_{in}=1V_{rms}$, A-Weighting, $T_a=25^\circ C$
 $R_g=600\Omega$



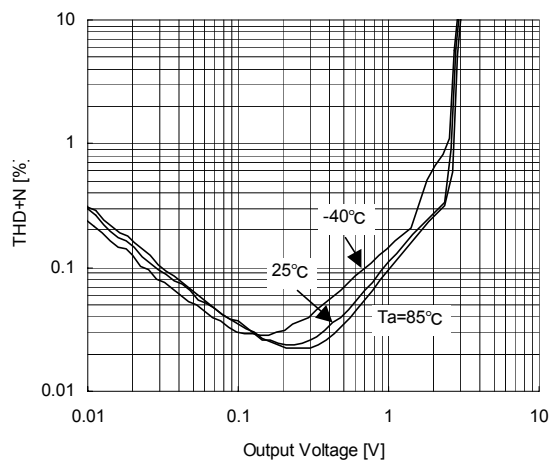
THD+N vs Input Voltage (Temperature)
 $V+=9V$, $V_{in}=CH1$, $f=1kHz$, $volume=0dB$
 $R_g=600\Omega$, $BW=400Hz-30kHz$, $V_{out}=OUT1$



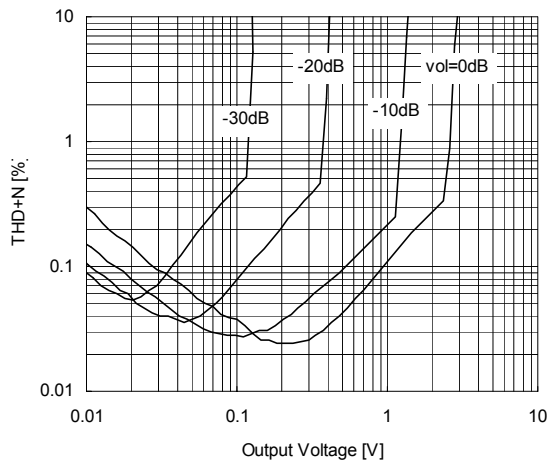
THD+N vs Input Voltage (Volume Control)
 $V+=9V$, $V_{in}=CH1$, $f=1kHz$, $T_a=25^\circ C$
 $R_g=600\Omega$, $BW=400Hz-30kHz$, $V_{out}=OUT1$



THD+N vs Output Voltage (Temperature)
 $V+=9V$, $V_{in}=CH1$, $f=1kHz$, $volume=0dB$
 $R_g=600\Omega$, $BW=400Hz-30kHz$, $V_{out}=OUT1$



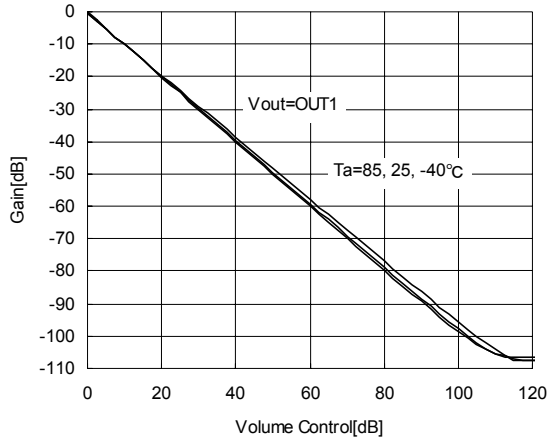
THD+N vs Output Voltage (Volume Control)
 $V+=9V$, $V_{in}=CH1$, $f=1kHz$, $T_a=25^\circ C$
 $R_g=600\Omega$, $BW=400Hz-30kHz$, $V_{out}=OUT1$



■特性例

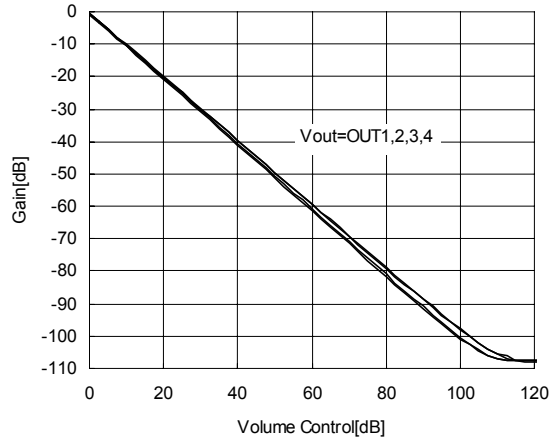
Gain vs Volume Control (Temperature)

V+=9V, Rg=600Ω, Vin=1Vrms, Vin=IN1



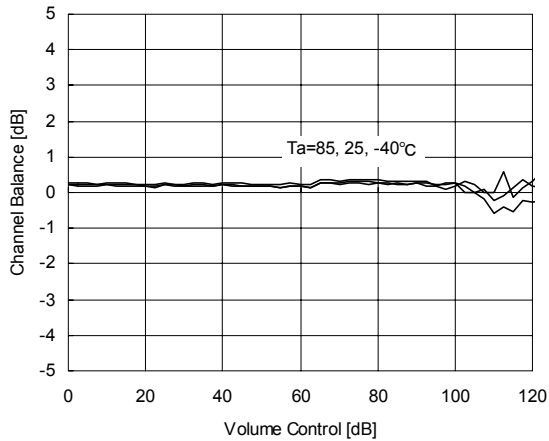
Gain vs Volume Control

V+=9V, Rg=600Ω, Vin=1Vrms, Ta=25°C



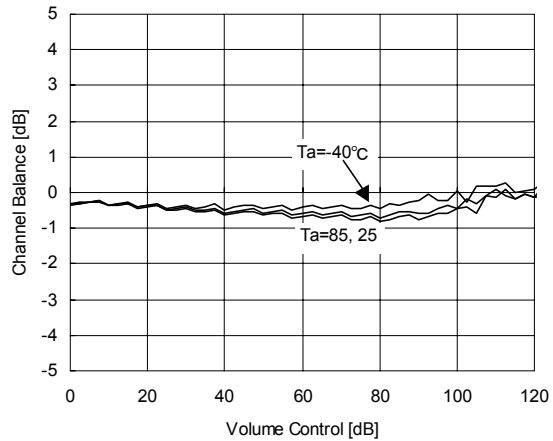
Channel Balance vs Volume Control (CH1-CH2)

Vin=1Vrms, V+=9V



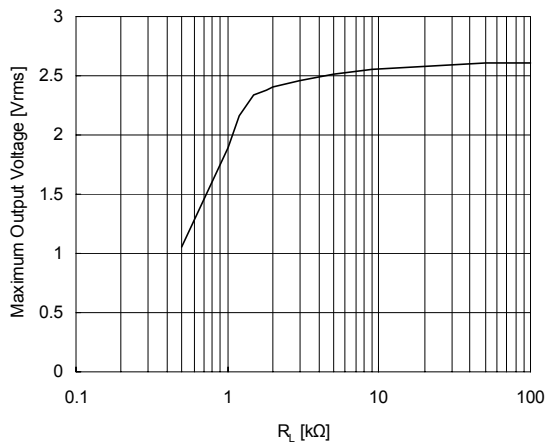
Channel Balance vs Volume Control (CH3-CH4)

Vin=1Vrms, V+=9V



Maximum Output Voltage vs RL

V+=9V, THD=1%



<注意事項>

このデータブックの掲載内容の正確さには万全を期しておりますが、掲載内容について何らかの法的な保証を行うものではありません。とくに応用回路については、製品の代表的な応用例を説明するためのものです。また、工業所有権その他の権利の実施権の許諾を伴うものではなく、第三者の権利を侵害しないことを保証するものでもありません。