

9入力3出力ステレオオーディオセレクタ

■概要

NJW1111は9入力3出力ステレオオーディオセレクタです。独立した3系統の9入力1出力オーディオセレクタと可変利得バッファを内蔵しています。さらに、NJW1111は低歪み、低雑音、低クロストークといった優れたオーディオ特性を有しております。

各種モード切替え、及び定数の設定は3線シリアルインターフェースを通して設定できます。また、チップアドレス選択機能により、同じバスラインで2個同時使用をはじめ、弊社他製品(電子ボリューム、入力セレクタ、トーンコントロール)との組み合わせでのご利用も可能です。

■外形

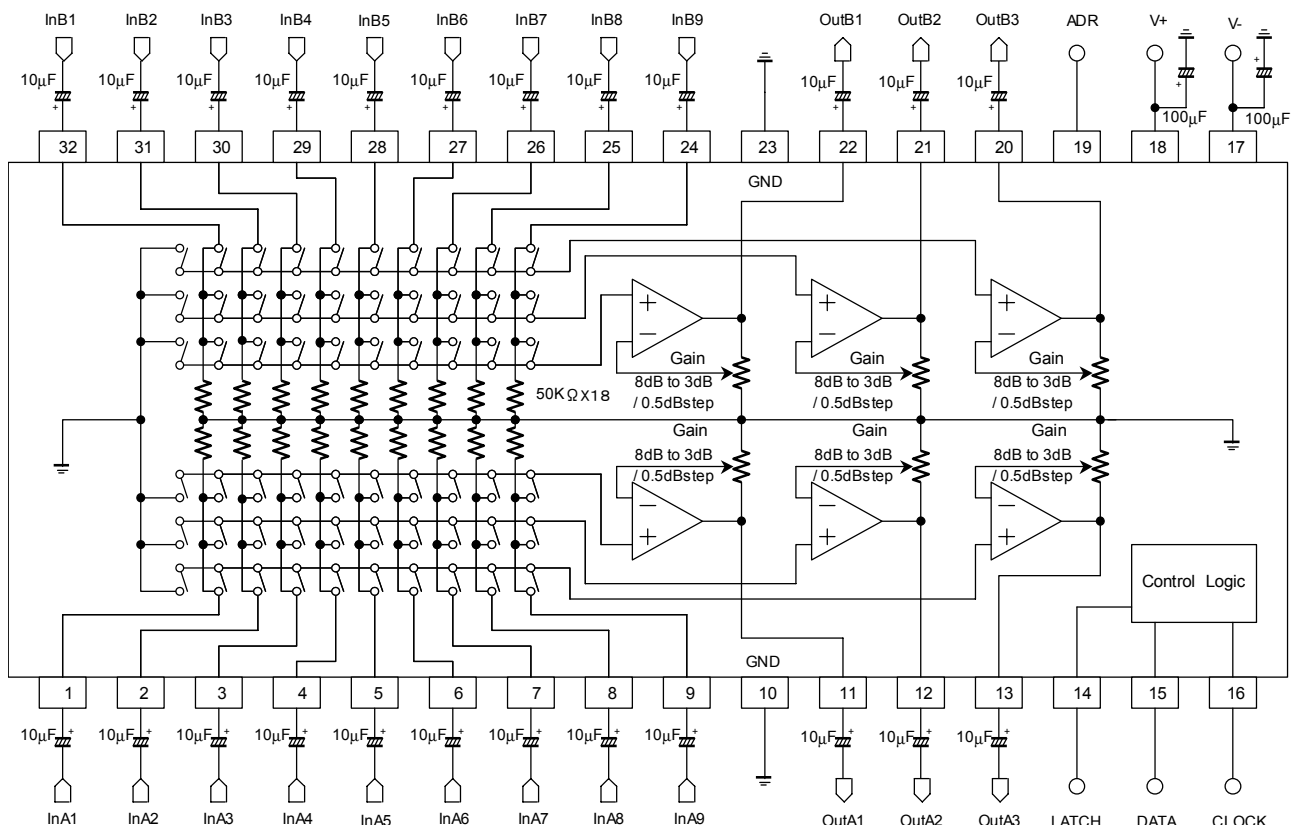


NJW1111V

■特徴

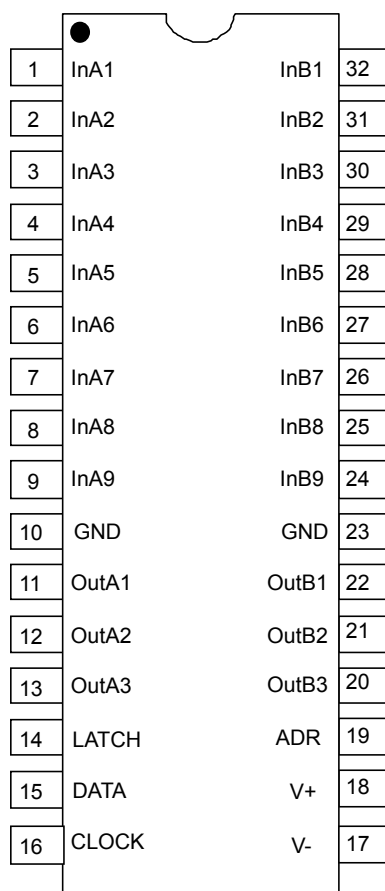
- 動作電源電圧 ±4.5 ~ ±7.5V
- 3線シリアルコントロール
- 消費電流 8mA typ.
- 9入力3出力ステレオオーディオセレクタ
- 低歪み 0.0007% typ.
- 低雑音 -116dBV typ.
- 低クロストーク 110dB typ.
- チャンネルセパレーション 110dB typ
- 可変利得バッファ 0dB, 3 ~ 8dB/0.5dBステップ
- Bi-CMOS構造
- 外形 SSOP32

■ブロック図



NJW1111

■端子配列



No.	端子名 I	機能	No.	端子名 I	機能
1	InA1	Ach 入力 1	17	V-	-電源端子
2	InA2	Ach 入力 2	18	V+	+電源端子
3	InA3	Ach 入力 3	19	ADR	アドレス選択用端子
4	InA4	Ach 入力 4	20	OutB3	Bch 出力 3
5	InA5	Ach 入力 5	21	OutB2	Bch 出力 2
6	InA6	Ach 入力 6	22	OutB1	Bch 出力 1
7	InA7	Ach 入力 7	23	GND	グランド
8	InA8	Ach 入力 8	24	InB9	Bch 入力 9
9	InA9	Ach 入力 9	25	InB8	Bch 入力 8
10	GND	グランド	26	InB7	Bch 入力 7
11	OutA1	Ach 出力 1	27	InB6	Bch 入力 6
12	OutA2	Ach 出力 2	28	InB5	Bch 入力 5
13	OutA3	Ach 出力 3	29	InB4	Bch 入力 4
14	LATCH	IC 制御ラッチ入力	30	InB3	Bch 入力 3
15	DATA	IC 制御データ入力	31	InB2	Bch 入力 2
16	CLOCK	IC 制御クロック入力	32	InB1	Bch 入力 1

■絶対最大定格 (Ta=25°C)

項目	記号	定格	単位
電源電圧	V ⁺ /V ⁻	+8/-8	V
最大入力電圧	V _{IM}	V ⁺ /V ⁻	V
消費電力	P _D	800 EIA/JEDEC 仕様基板(76.2 × 114.3 × 1.6mm、2層、FR-4)実装時	mW
動作温度範囲	T _{OPR}	-40 to +85	°C
保存温度範囲	T _{STR}	-40 to +125	°C

■推奨動作電圧範囲

項目	記号	条件	最小	標準	最大	単位
動作電圧範囲	V ⁺ /V ⁻	-	±4.5	±7.0	±7.5	V

■電気的特性

電源 (指定なき場合には、Ta=25°C, V⁺/V⁻=±7V)

項目	記号	条件	最小	標準	最大	単位
消費電流 1	I _{CC}	V ⁺ 端子	4.0	8.0	12.0	mA
消費電流 2	I _{EE}	V ⁻ 端子	4.0	8.0	12.0	mA

AC特性 (指定なき場合には、Ta=25°C, V⁺/V⁻=±7V, V_{IN}=1Vrms, f=1kHz, R_L=47kΩ)

項目	記号	条件	最小	標準	最大	単位
最大出力電圧	V _{OM}	THD=1%	10.6 (3.4)	12.9 (4.4)	-	dBV (Vrms)
電圧利得 1	G _{V1}		-0.5	0	0.5	dB
電圧利得 2	G _{V2}	V _{IN} =200mVrms, Gain=6dB	5.0	6.0	7.0	
全高調波歪率 1	THD1	BW=400Hz-30kHz	-	0.0007	0.02	%
全高調波歪率 2	THD2	V _{IN} =2Vrms, BW=400Hz-30kHz	-	0.001	-	
全高調波歪率 3	THD3	f=10kHz, BW=400Hz-30kHz	-	0.001	-	
最大減衰量	A _{TT}	Selector=Mute, A-weighted	-	-110	-	dB
出力雑音電圧	V _{NO}	Rg=0Ω, A-Weighted	-	-116 (1.6)	-106 (5.0)	dBV (μVrms)
クロストーク 1	CT1	Rg=0Ω, A-Weighted	-	-110	-	dB
クロストーク 2	CT2	Rg=0Ω, f=20kHz	-	-96	-	
チャンネルセパレーション 1	CS1	Rg=0Ω, A-Weighted	-	-110	-90	dB
チャンネルセパレーション 2	CS2	Rg=0Ω, f=20kHz	-	-96	-	

BW: Band Width

制御部特性 (指定なき場合には、Ta=25°C, V⁺/V⁻=±7V)

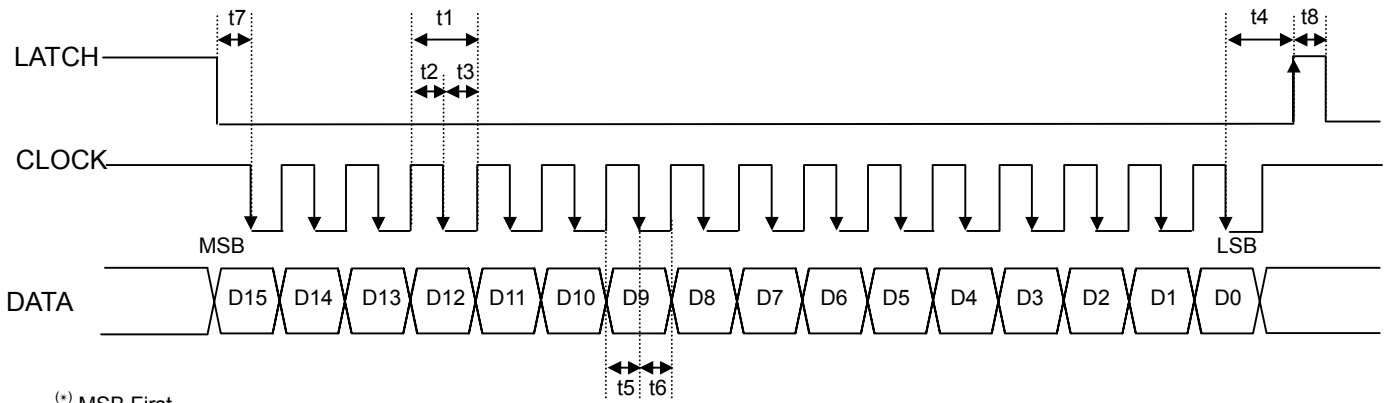
項目	記号	条件	最小	標準	最大	単位
Hレベル入力電圧	V _H	ADR, LATCH, DATA, CLOCK 端子	2.5	-	V ⁺	V
Lレベル入力電圧	V _L	ADR, LATCH, DATA, CLOCK 端子	0	-	1.5	

NJW1111

■ 端子等価回路

端子	端子名	機能名	内部等価回路	端子電圧
1 to 9 32 to 24	InA1 to 9 InB1 to 9	Ach 入力 1~9 Bch 入力 1~9		0V
11 to 13 22 to 20	OutA1 to 3 OutB1 to 3	Ach 出力 1~3 Bch 出力 1~3		0V
17,18	V-,V+	-電源端子,+電源端子		V-,V+
10 23	GND	グラウンド		0V
14 15 16 19	LATCH DATA CLOCK ADR	IC 制御ラッチ入力 IC 制御データ入力 IC 制御クロック入力 アドレス選択用端子		0V

■コントロールデータフォーマット



(*) MSB First

記号	項目	最小	標準	最大	単位
t1	CLOCKクロック幅	4	-	-	μs
t2	CLOCKパルス幅(High)	2	-	-	μs
t3	CLOCKパルス幅(Low)	2	-	-	μs
t4	LATCH立ち上がりホールド時間	4	-	-	μs
t5	DATAセットアップ時間	1.6	-	-	μs
t6	DATAホールド時間	1.6	-	-	μs
t7	CLOCKセットアップ時間	1.6	-	-	μs
t8	LATCH Highパルス幅	1.6	-	-	μs

NJW1111

■コントロールデータ

NJW1111のデータは16bit構成となっており、データ体系は下記設定となります。

MSB

D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
各種データ設定								セレクトアドレス				チップアドレス			

MSB

D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
Gain1				Selector1				0	0	0	0	*	*	*	*
Gain2				Selector2				0	0	0	1	*	*	*	*
Gain3				Selector3				0	0	1	0	*	*	*	*

* チップアドレスは、チップアドレス選択 (ADR)端子の状態により決定されます。

チップアドレス選択端子 (ADR)	Chip Address			
	D3	D2	D1	D0
Low	1	0	1	0
High	1	0	1	1

■コントロールデータ初期値

MSB

D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
0	0	0	0	0	0	0	0	0	0	0	0	*	*	*	*
0	0	0	0	0	0	0	0	0	0	0	1	*	*	*	*
0	0	0	0	0	0	0	0	0	0	1	0	*	*	*	*

* チップアドレスは、チップアドレス選択 (ADR)端子の状態により決定されます。

■ データ説明

D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
Gain1				Selector1				0	0	0	0	*	*	*	*
Gain2				Selector2				0	0	0	1	*	*	*	*
Gain3				Selector3				0	0	1	0	*	*	*	*

a)ゲイン設定

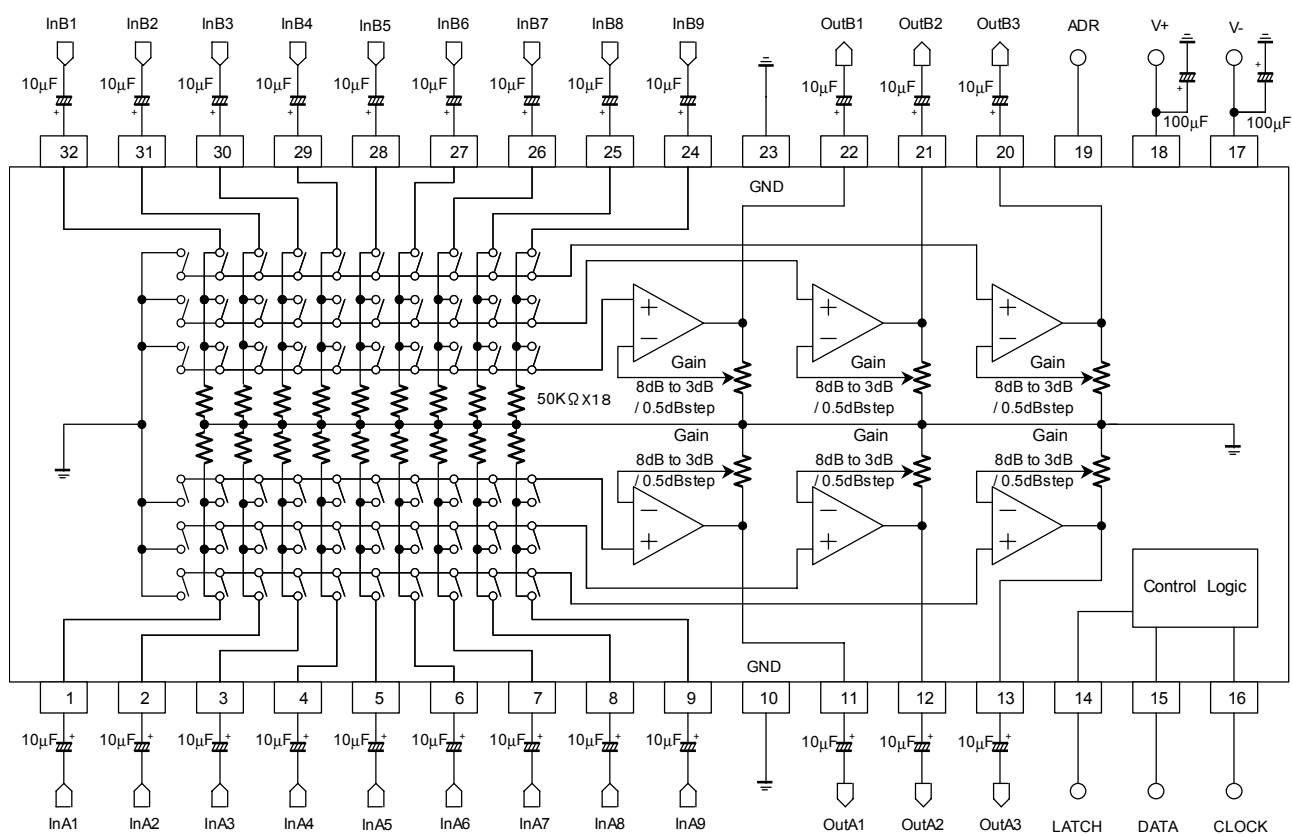
データ				設定
D15	D14	D13	D2	
0	0	0	0	0dB
0	0	0	1	+3.0 dB
0	0	1	0	+3.5 dB
0	0	1	1	+4.0 dB
0	1	0	0	+4.5 dB
0	1	0	1	+5.0 dB
0	1	1	0	+5.5 dB
0	1	1	1	+6.0 dB
1	0	0	0	+6.5 dB
1	0	0	1	+7.0 dB
1	0	1	0	+7.5 dB
1	0	1	1	+8.0 dB

b)入力セレクト設定

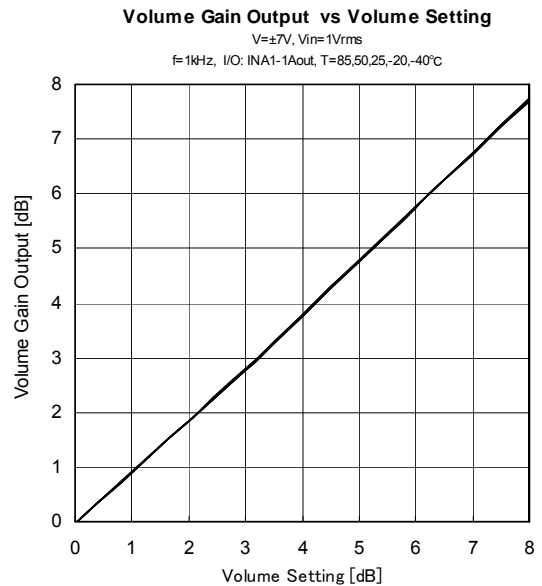
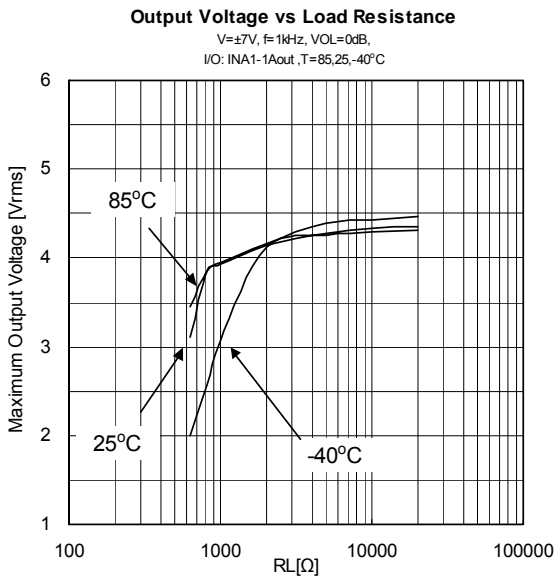
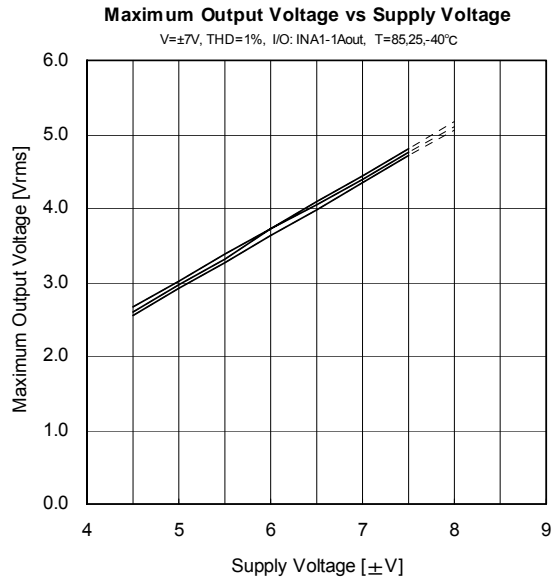
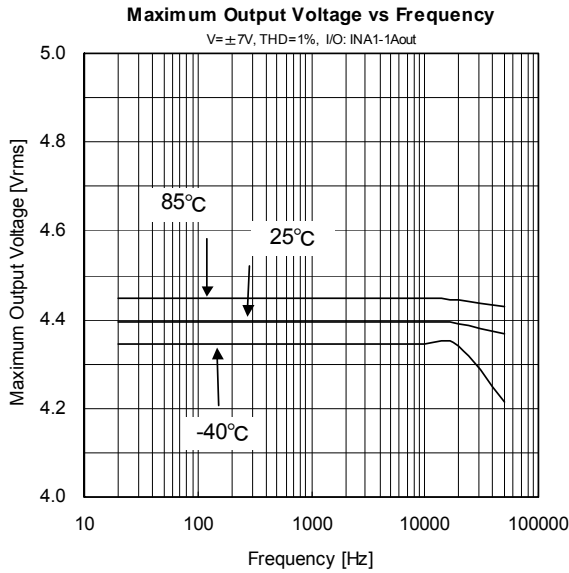
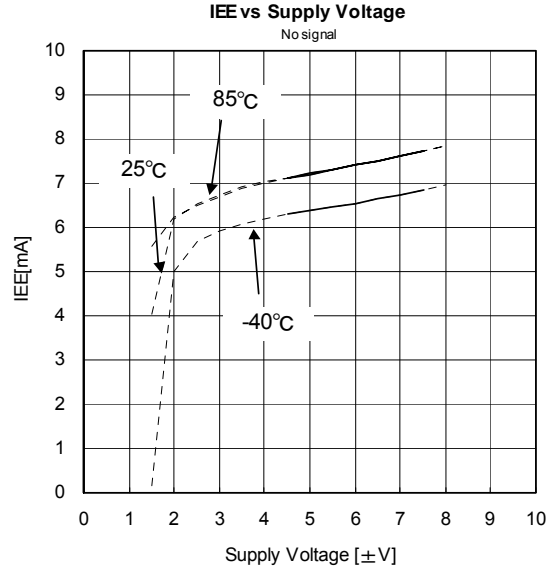
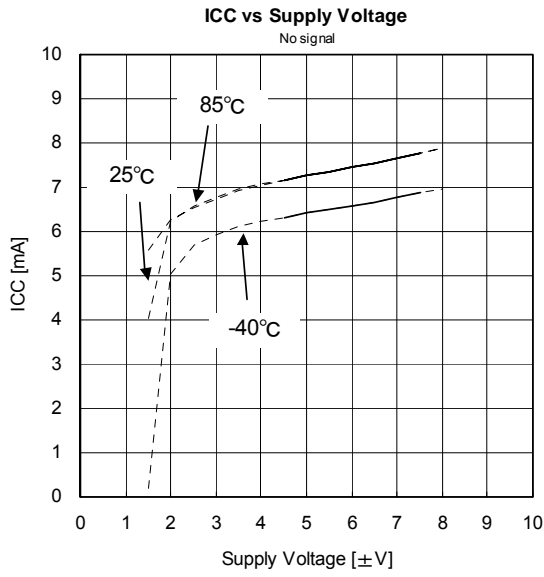
データ				設定
D11	D10	D9	D8	
0	0	0	0	Mute ^(*)
0	0	0	1	InA1/B1
0	0	1	0	InA2/B2
0	0	1	1	InA3/B3
0	1	0	0	InA4/B4
0	1	0	1	InA5/B5
0	1	1	0	InA6/B6
0	1	1	1	InA7/B7
1	0	0	0	InA8/B8
1	0	0	1	InA9/B9

NJW1111

応用回路例

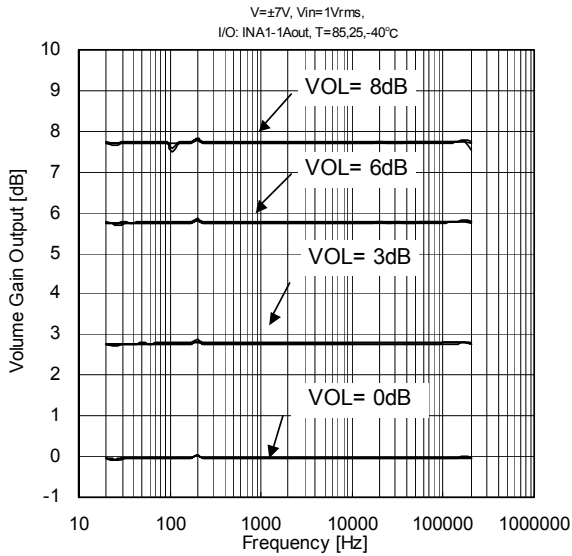


特性例

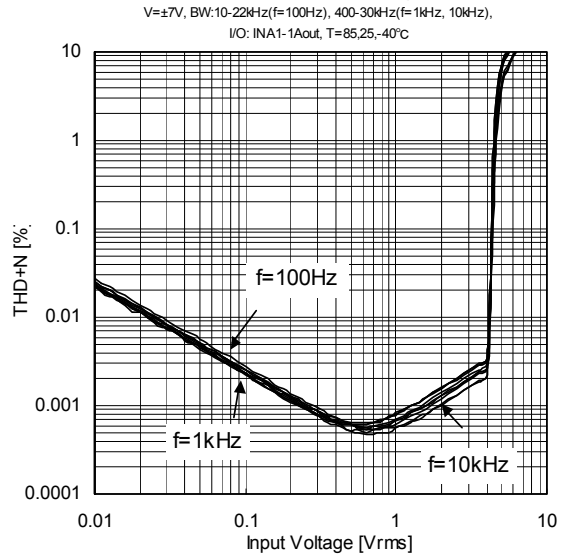


特性例

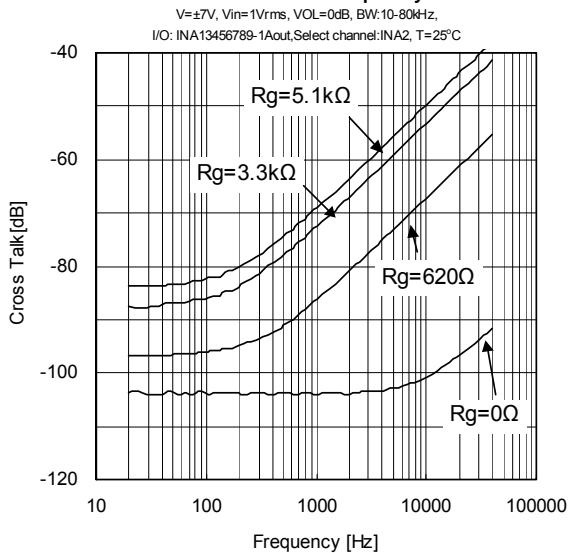
Volume Gain output vs Frequency



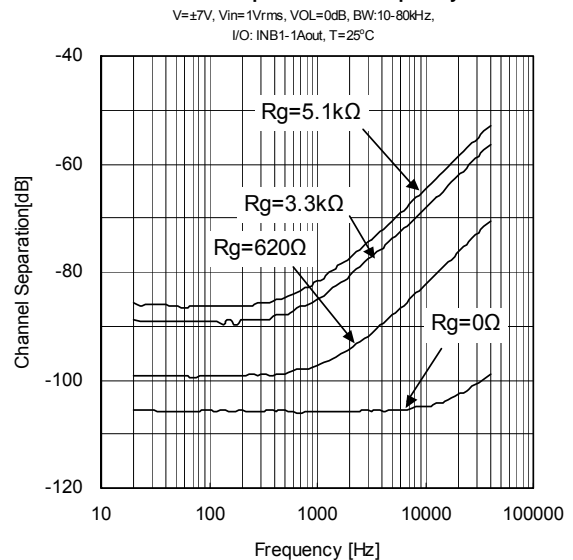
THD+N vs Input Voltage



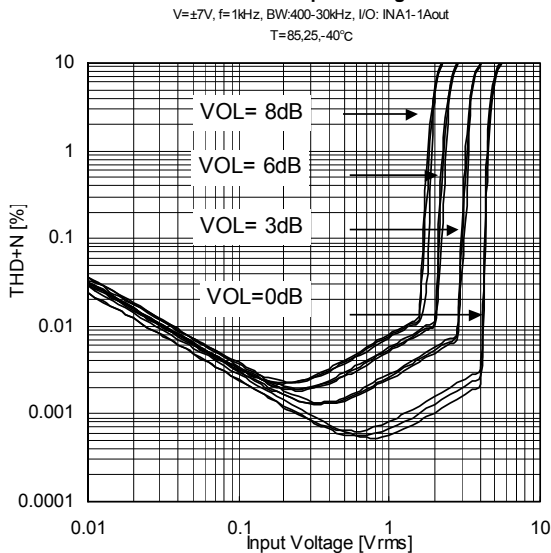
Cross Talk vs Frequency



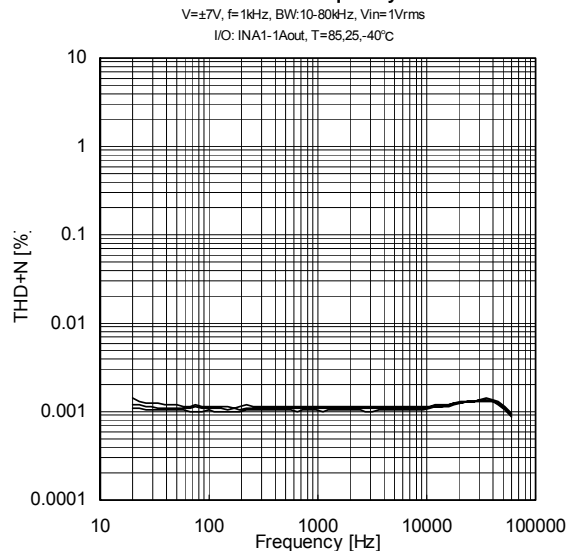
Channel Separation vs Frequency



THD+N vs Input Voltage



THD+N vs Frequency



<注意事項>

このデータブックの掲載内容の正確さには万全を期しておりますが、掲載内容について何らかの法的な保証を行うものではありません。とくに応用回路については、製品の代表的な応用例を説明するためのものです。また、工業所有権その他の権利の実施種の許諾を伴うものではなく、第三者の権利を侵害しないことを保証するものでもありません。