

9入力3出力ステレオオーディオセレクタ

■概要

NJW1110は9入力3出力ステレオオーディオセレクタです。独立した3系統の9入力1出力オーディオセレクタと可変利得バッファを内蔵しています。さらに、NJW1110は低歪み、低雑音、低クロストークといった優れたオーディオ特性を有しております。

モード切り替え及び、各機能の設定はI²Cバスインターフェースを通して設定することができます。また、スレーブアドレスを2値から選択可能なため、同一バスライン上で2チップまで制御可能です。最新のTVシステム等に最適です。

■外形



NJW1110V

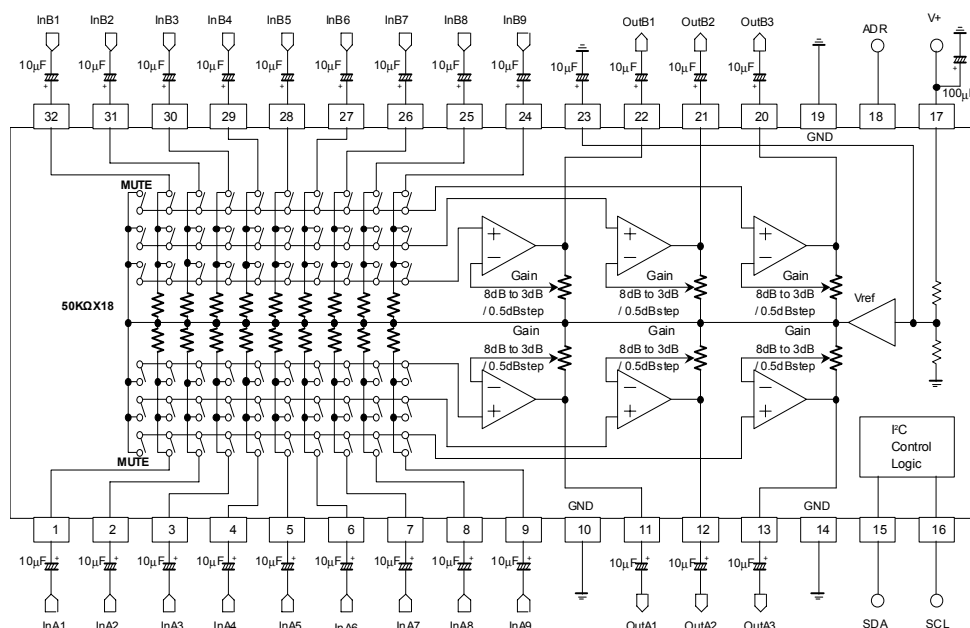
■アプリケーション

- 液晶TV、プラズマTV
- カーオーディオ
- 液晶モニター

■特徴

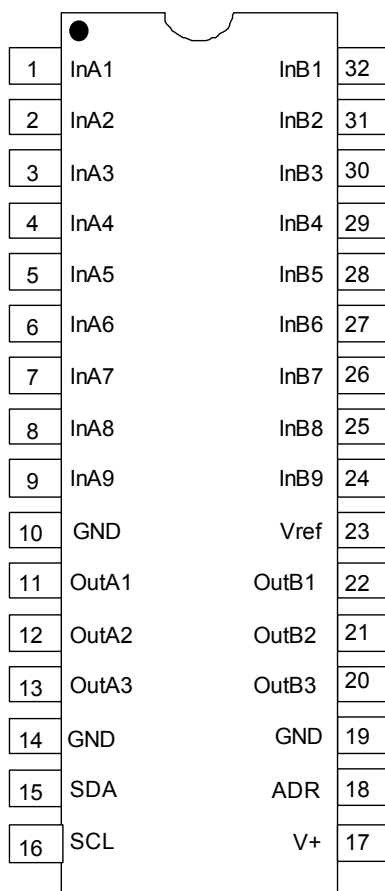
- 動作電源電圧 7.5 ~ 15V
- 消費電流 8mA typ.
- 9入力3出力ステレオオーディオセレクタ
- 低歪み 0.0007% typ.
- 低雑音 116dBV typ.
- 低クロストーク 110dB typ.
- チャンネルセパレーション 110dB typ
- 可変利得バッファ 0, 3 ~ 8dB/0.5dBステップ
- I²Cバスインターフェース(3V I/F、fastモードにも対応)
- I²Cスレーブアドレスを2値から選択可能
- Bi-CMOS構造
- 外形 SSOP32

■ブロック図



NJW1110

■端子配列 (SSOP32)



No.	端子名 I	機能	No.	端子名 I	機能
1	InA1	Ach 入力 1	17	V+	電源端子
2	InA2	Ach 入力 2	18	ADR	スレーブアドレス選択用端子
3	InA3	Ach 入力 3	19	GND	グランド
4	InA4	Ach 入力 4	20	OutB3	Bch 出力 3
5	InA5	Ach 入力 5	21	OutB2	Bch 出力 2
6	InA6	Ach 入力 6	22	OutB1	Bch 出力 1
7	InA7	Ach 入力 7	23	Vref	基準電圧
8	InA8	Ach 入力 8	24	InB9	Bch 入力 9
9	InA9	Ach 入力 9	25	InB8	Bch 入力 8
10	GND	グランド	26	InB7	Bch 入力 7
11	OutA1	Ach 出力 1	27	InB6	Bch 入力 6
12	OutA2	Ach 出力 2	28	InB5	Bch 入力 5
13	OutA3	Ach 出力 3	29	InB4	Bch 入力 4
14	GND	グランド	30	InB3	Bch 入力 3
15	SDA	I ² C データ入力端子	31	InB2	Bch 入力 2
16	SCL	I ² C クロック入力端子	32	InB1	Bch 入力 1

■ 絶対最大定格 (Ta=25°C)

項目	記号	定格	単位
電源電圧	V ⁺	16	V
最大入力電圧	V _{IM}	0 to V ⁺ (*)	V
消費電力	P _D	800 EIA/JEDEC仕様基板(76.2×114.3×1.6mm、2層、FR-4)実装時	mW
動作温度範囲	T _{OPR}	-40 to +85	°C
保存温度範囲	T _{STR}	-40 to +125	°C

(*)最大入力電圧は電源電圧範囲内に設定してください

推奨動作電圧範囲

項目	記号	条件	最小	標準	最大	単位
動作電圧範囲	V ⁺	-	7.5	9.0	15.0	V

電気的特性

電源 (Ta=25°C, V⁺=9V)

項目	記号	条件	最小	標準	最大	単位
消費電流	I _{CC}	無信号時	4.0	8.0	12.0	mA
基準電圧	V _{REF}	無信号時	4.0	4.5	5.0	V

AC特性 (Ta=25°C, V⁺=9V, V_{IN}=0dBV (0dBV=1Vrms), f=1kHz, R_L=47kΩ)

項目	記号	条件	最小	標準	最大	単位
最大出力電圧	V _{OM}	THD=1%	6.0 (2.0)	8.0 (2.5)	-	dBV (Vrms)
電圧利得 1	G _{V1}	-	-1.0	0	1.0	dB
電圧利得 2	G _{V2}	V _{IN} =200mVrms, Gain=6dB	5.0	6.0	7.0	
全高調波歪率 1	THD1	BW=400Hz-30kHz	-	0.001	0.02	%
全高調波歪率 2	THD2	f=10kHz, BW=400Hz-30kHz	-	0.003	-	
全高調波歪率 3	THD3	V ⁺ =12V, BW=400Hz-30kHz	-	0.0007	-	
出力雑音電圧	V _{NO}	Rg=0Ω, A-Weighted	-	-116 (1.6)	-106 (5.0)	dBV (μVrms)
クロストーク 1	CT1	Rg=0Ω, A-Weighted	-	-110	-	dB
クロストーク 2	CT2	Rg=0Ω, f=20kHz	-	-90	-	
チャンネルセパレーション 1	CS1	Rg=0Ω, A-Weighted	-	-110	-	dB
チャンネルセパレーション 2	CS2	Rg=0Ω, f=20kHz	-	-90	-	

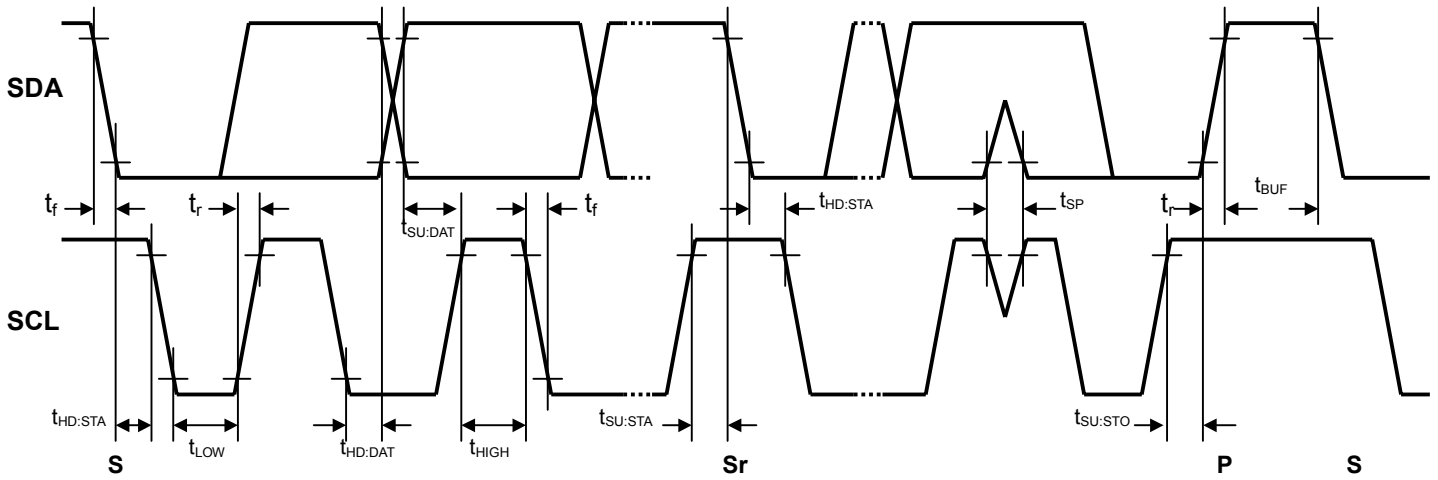
BW: Band Width

制御部特性 (Ta=25°C, V⁺=9V)

項目	記号	条件	最小	標準	最大	単位
Hレベル入力電圧	V _{ADRH}	ADR Terminal	2.5	-	V ⁺	V
Lレベル入力電圧	V _{ADRL}	ADR Terminal	0	-	1.5	

NJW1110

I²C バス(SDA, SCL) タイミング



I²C バス(SDA, SCL) の I/O 段の特性

標準モード：プルアップ抵抗 R=4kΩ (+5V に接続), 容量性負荷 C=200pF (GND に接続)

高速モード：プルアップ抵抗 R=4kΩ (+5V に接続), 容量性負荷 C=50pF (GND に接続)

項目	記号	標準モード			高速モード			単位
		最小	標準	最大	最小	標準	最大	
Low Level 入力電圧	V _{IL}	0.0	-	1.5	0.0	-	1.5	V
High Level 入力電圧	V _{IH}	2.7	-	5.0	2.7	-	5.0	V
Low Level 出力電圧(3mA at SDA pin)	V _{OL}	0	-	0.4	0	-	0.4	V
入力電圧 0.1 ~ 0.9V _{DDmax} 時各 I/O ピンの入力電流	I _i	-10	-	10	-10	-	10	μA

I²C バス(SDA, SCL) のバス・ラインの特性

項目	記号	標準モード			高速モード			単位
		最小	標準	最大	最小	標準	最大	
SCL クロック周波数	f _{SCL}	-	-	100	-	-	400	kHz
ホールドタイム開始条件	t _{HD:STA}	4.0	-	-	0.6	-	-	μs
Low Level クロックパルス幅	t _{LOW}	4.7	-	-	1.3	-	-	μs
High Level クロックパルス幅	t _{HIGH}	4.0	-	-	0.6	-	-	μs
開始条件のセットアップ時間	t _{SU:STA}	4.7	-	-	0.6	-	-	μs
データホールドタイム	t _{HD:DAT}	0	-	-	0	-	-	μs
データセットアップ時間	t _{SU:DAT}	250	-	-	100	-	-	ns
SDA 及び SCL 信号の立ち上がり時間	t _r	-	-	1000	-	-	300	ns
SDA 及び SCL 信号の立ち下がり時間	t _f	-	-	300	-	-	300	ns
停止条件のセットアップ時間	t _{SU:STO}	4.0	-	-	0.6	-	-	μs
停止条件と開始条件間のバスフリータイム	t _{BUF}	4.7	-	-	1.3	-	-	μs
それぞれのバスラインの容量性負荷	C _b	-	-	400	-	-	400	pF
Low Level ノイズマージン	V _{nL}	0.5	-	-	0.5	-	-	V
High Level ノイズマージン	V _{nH}	1	-	-	1	-	-	V

C_b ; 一つのバス・ラインのトータル容量 (単位 pF)

データホールドタイム : t_{HD:DAT}

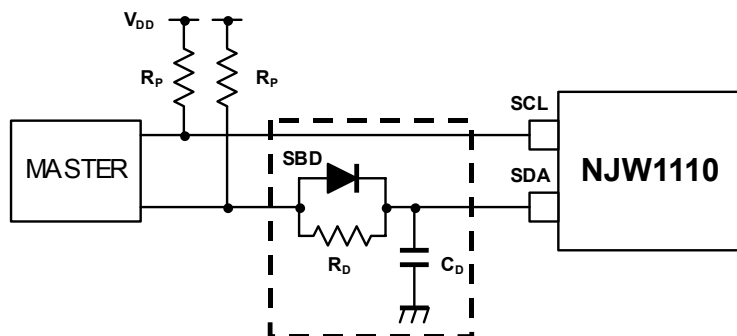
送信装置(MASTER)は SCL の立ち下がりエッジでの不確定な状態を回避するために、少なくとも 300ns 程度のホールド時間を確保するようにしてください。

本製品は SDA にデータ保持する機能を有していません。送信装置 (MASTER) 側でホールド時間を確保できない場合には下図のような SDA 端子のデータ遅延回路を追加してご検討ください。

SDA 端子のデータ遅延回路の時定数は下式のとおりです。

- (a) Low レベル High レベル : $T_{LH} \approx R_p \cdot C_D$
 (b) High レベル Low レベル : $T_{HL} \approx R_D \cdot C_D$

また定数の決定においてショットキーバリアダイオード(SBD)はアクノリッジ応答時の Low レベルに影響しますので、できるだけ順方向電圧(Vf)の低いものをお選びください。

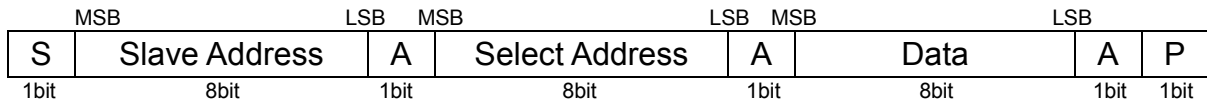


NJW1110

■制御部

SDA、SCL端子を使用したI²C BUSインターフェースによるコントロール

•I²C BUSフォーマット



S: 「開始」条件
A: アクノリッジ
P: 「停止」条件

◆ スレーブアドレス(Slave Address)

	MSB		LSB		MSB		LSB		MSB		LSB
1	0	0	1	0	1	0	R/W	94H(ADR=Low)			
1	0	0	1	0	1	1	R/W	96H(ADR=High)			

R/W=0: Receive Only

R/W=0: 書き込みモード。コントロールレジスタの設定を変更できます
R/W=1: 読み出しモードはサポートしていません。

◆ セレクトアドレス (Select Address)

連続データ転送時のオートインクリメント機能

00H 01H 02H 00H

Select Address	BIT							
	D7	D6	D5	D4	D3	D2	D1	D0
00H	Variable Gain Buffer for OUT1				Input selector for OUT1			
01H	Variable Gain Buffer for OUT2				Input selector for OUT2			
02H	Variable Gain Buffer for OUT3				Input selector for OUT3			

◆ コントロールレジスタ初期値

電源投入時のアドレス BIT は全て “ 0 ”

Select Address	BIT							
	D7	D6	D5	D4	D3	D2	D1	D0
00H	0	0	0	0	0	0	0	0
01H	0	0	0	0	0	0	0	0
02H	0	0	0	0	0	0	0	0

■ 入力セクタ

●入力セクタ設定 (OUT1:00H, OUT2:01H, OUT3:02H)

Signal Select	D3	D2	D1	D0
Mute	0	0	0	0
InA1/InB1	0	0	0	1
InA2/InB2	0	0	1	0
InA3/InB3	0	0	1	1
InA4/InB4	0	1	0	0
InA5/InB5	0	1	0	1
InA6/InB6	0	1	1	0
InA7/InB7	0	1	1	1
InA8/InB8	1	0	0	0
InA9/InB9	1	0	0	1

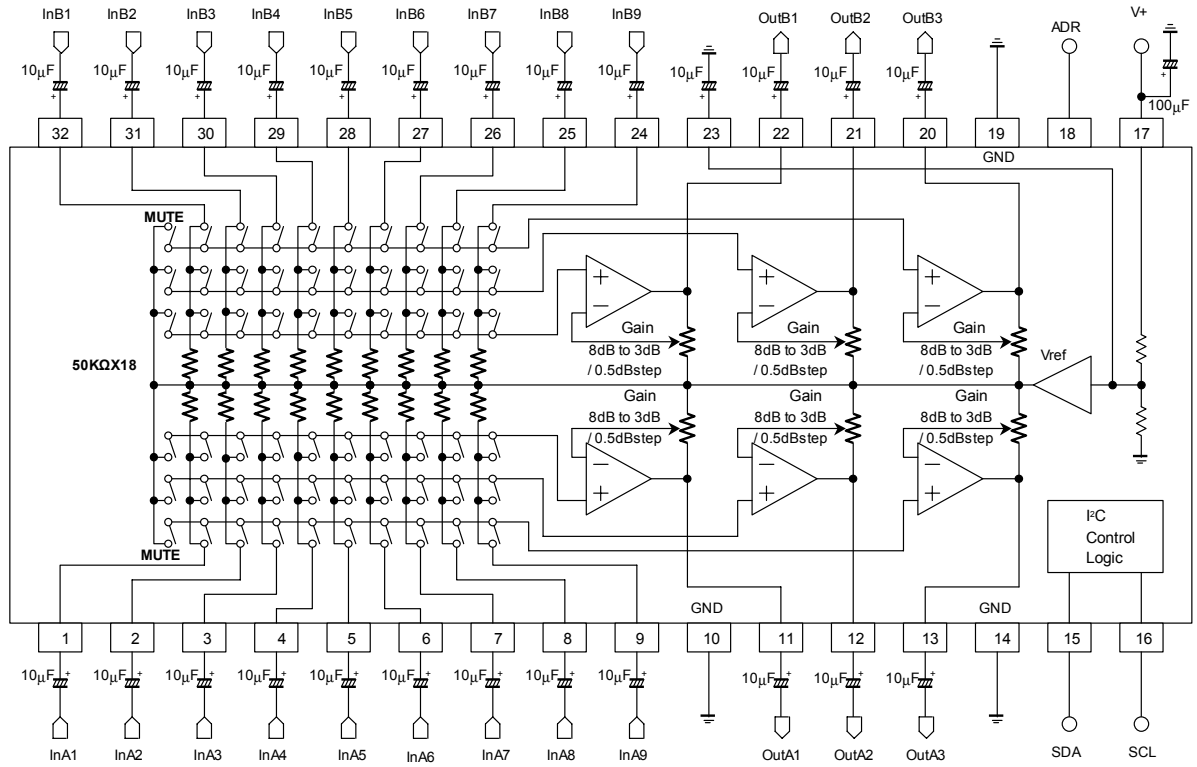
■ 可変利得バッファ

●可変利得バッファ設定 (OUT1:00H, OUT2:01H, OUT3:02H)

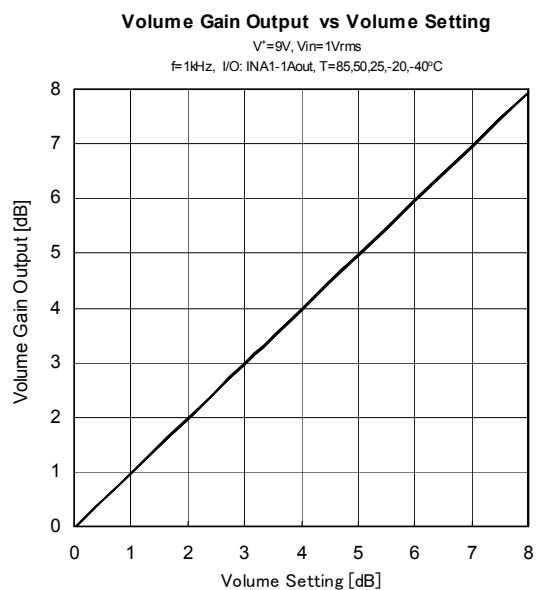
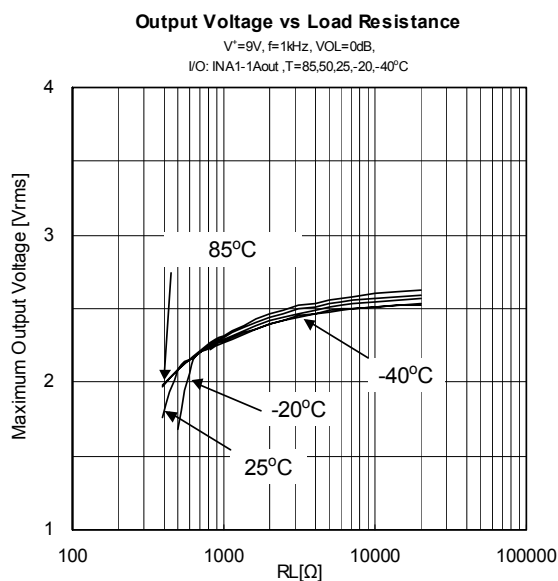
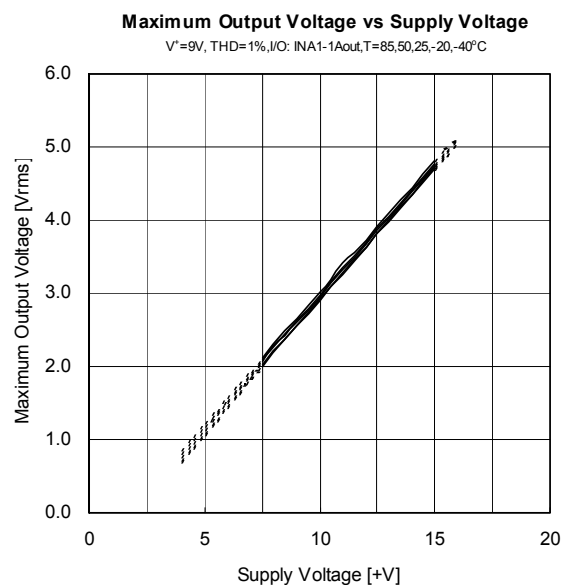
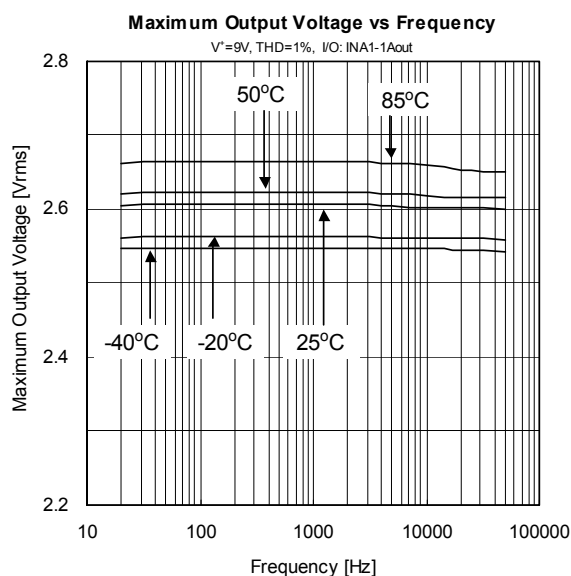
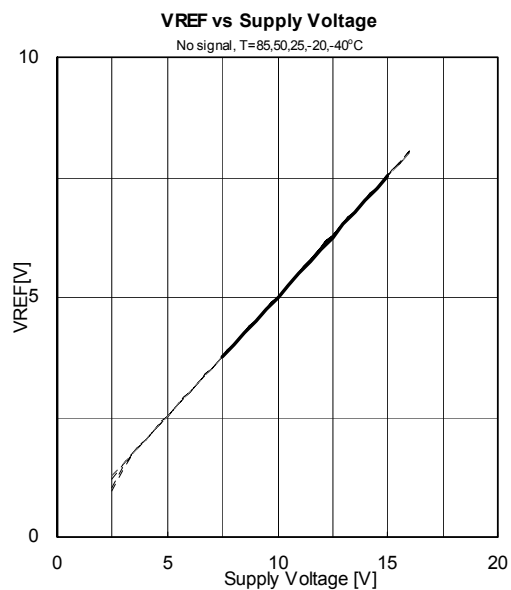
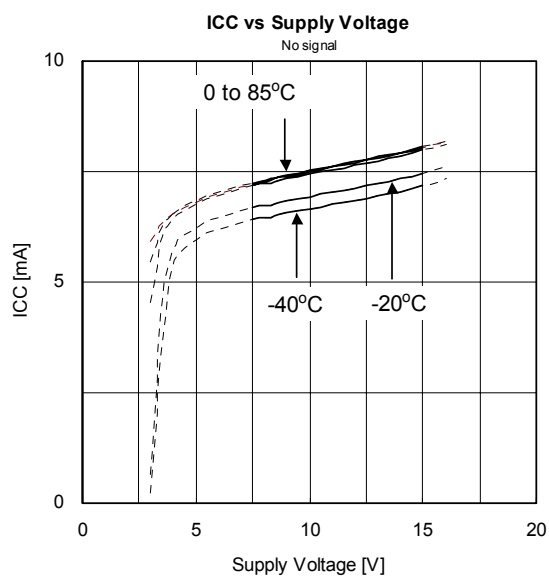
Gain (dB)	D7	D6	D5	D4
0	0	0	0	0
3.0	0	0	0	1
3.5	0	0	1	0
4.0	0	0	1	1
4.5	0	1	0	0
5.0	0	1	0	1
5.5	0	1	1	0
6.0	0	1	1	1
6.5	1	0	0	0
7.0	1	0	0	1
7.5	1	0	1	0
8.0	1	0	1	1

NJW1110

■ 応用回路



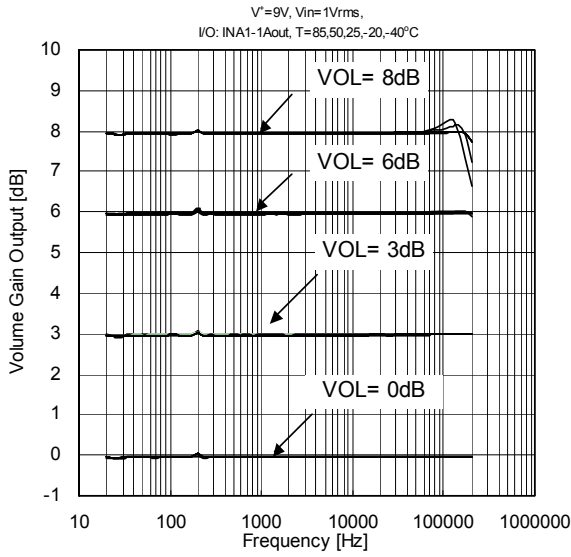
■ 特性例



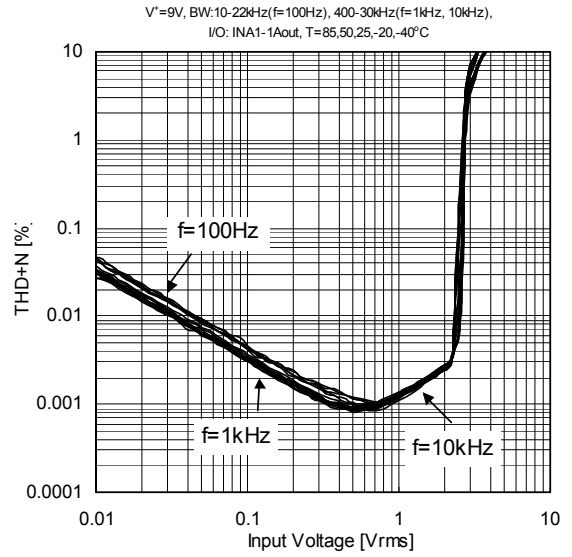
NJW1110

■ 特性例

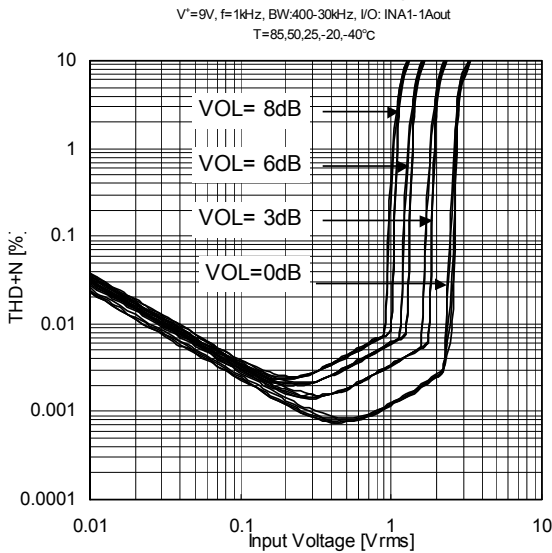
Volume Gain output vs Frequency



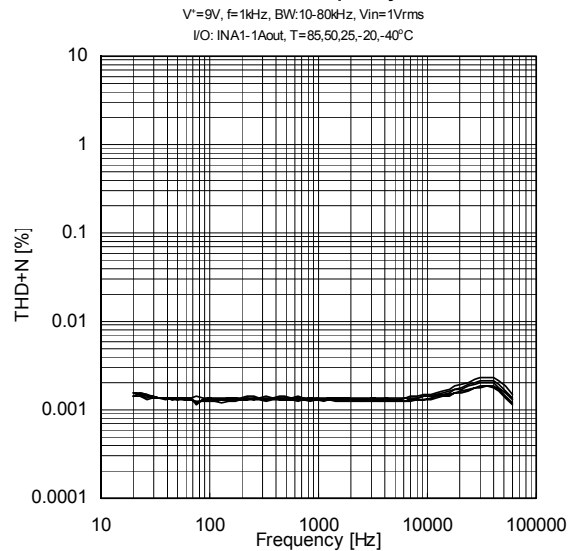
THD+N vs Input Voltage



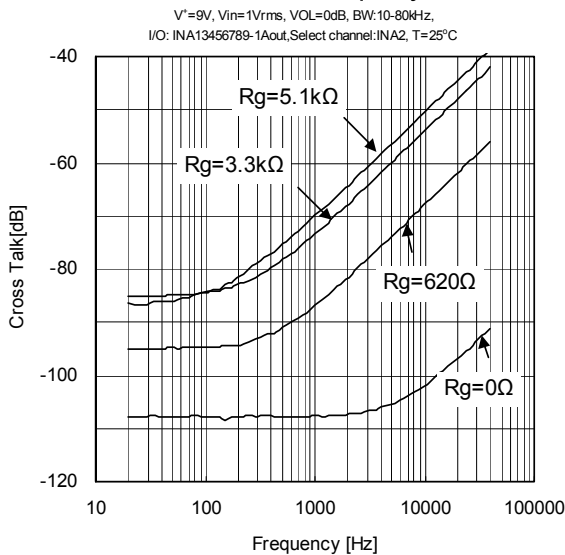
THD+N vs Input Voltage



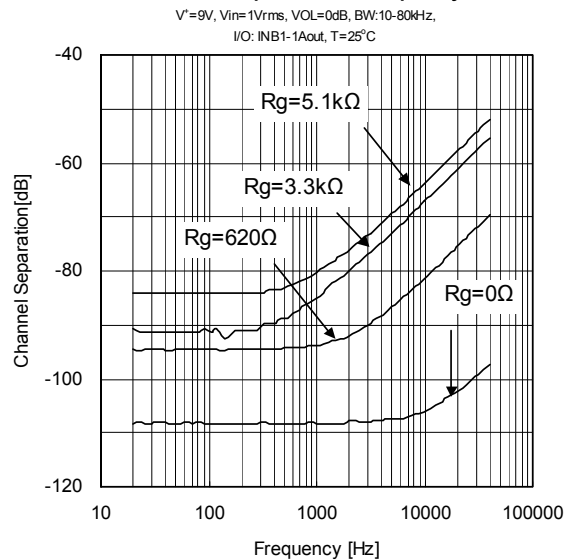
THD+N vs Frequency



Cross Talk vs Frequency



Channel Separation vs Frequency



<注意事項>

このデータブックの掲載内容の正確さには万全を期しておりますが、掲載内容について何らかの法的な保証を行うものではありません。とくに応用回路については、製品の代表的な応用例を説明するためのものです。また、工業所有権その他の権利の実施権の許諾を伴うものではなく、第三者の権利を侵害しないことを保証するものでもありません。