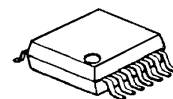


アナログ入力フィルタレスモノラル 1.5W 出力 D 級パワーアンプ

■ 概要

NJU8758 は、アナログ入力のフィルタレス D 級パワーアンプで 1.8V から 5.5V までの広い範囲での動作が可能です。出力は BTL 構成のためカップリングコンデンサが不要で 1.5 W の出力が得られます。また、出力の LC フィルタが不要なため外付け部品点数を削減することが出来ます。出力端子には短絡保護回路を内蔵しており出力端子間の短絡、出力端子-GND 間の短絡時に IC を保護します。D 級動作により電力効率が高く、セキュリティー機器等の小型民生機器、携帯機器、ポータブルオーディオ機器、ノート PC 等に最適です。

■ 外形

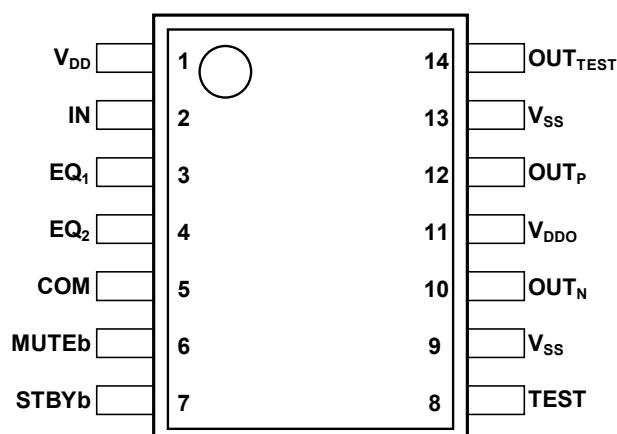


NJU8758V

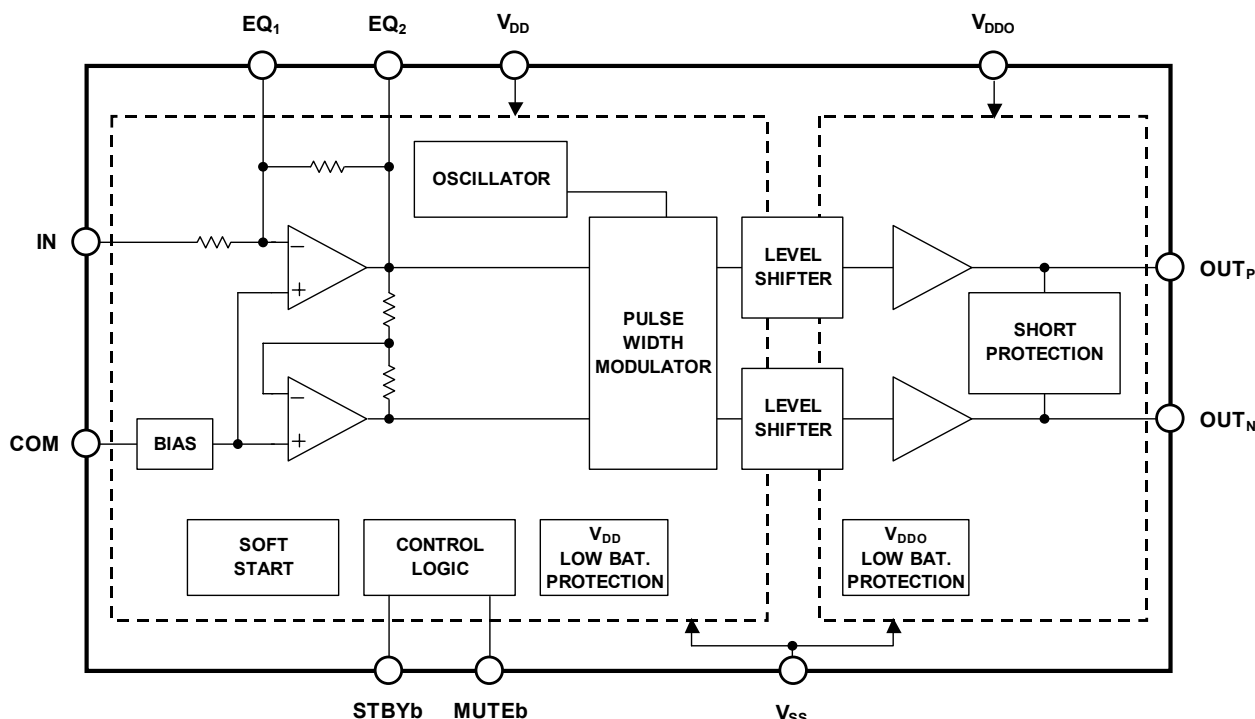
■ 特徴

- 動作電源電圧 1.8 V ~ 5.5 V
- アナログ入力(モノラル)
- 1.5W(@5V) BTL 出力
- 出力フィルタレス動作可能
- ミュート機能, スタンバイ機能
- ポップノイズ低減機能
- アクティブフィルタ機能
- 出力短絡保護回路内蔵
- 電源電圧監視回路内蔵
- CMOS 構造
- パッケージ SSOP14

■ 端子配列



■ ブロック図



■ 端子説明

端子番号	端子名	I/O	機能
1	V _{DD}	-	電源端子：V _{DD} = 3.3V (注1)
2	IN	I	信号入力端子
3	EQ ₁	I/O	アクティブフィルタ形成端子
4	EQ ₂	I/O	アクティブフィルタ形成端子
5	COM	-	内部回路バイアス端子
6	MUTEb	I	ミュートコントロール端子 (注3) ("L": ミュートモード)
7	STBYb	I	スタンバイコントロール端子 (注3) ("L": スタンバイモード)
8	TEST	I	メーカーテスト端子 (注4)
9	V _{SS}	-	GND 端子：V _{SS} = 0V (注1)(注2)
10	OUT _N	O	反転信号出力端子
11	V _{DDO}	-	出力電源端子：V _{DDO} = 3.3V (注1)
12	OUT _P	O	非反転信号出力端子
13	V _{SS}	-	GND 端子：V _{SS} = 0V
14	OUT _{TEST}	O	短絡検出信号出力端子

注1) V_{SS} = 0V, V_{DD} = V_{DDO} として使用して下さい。

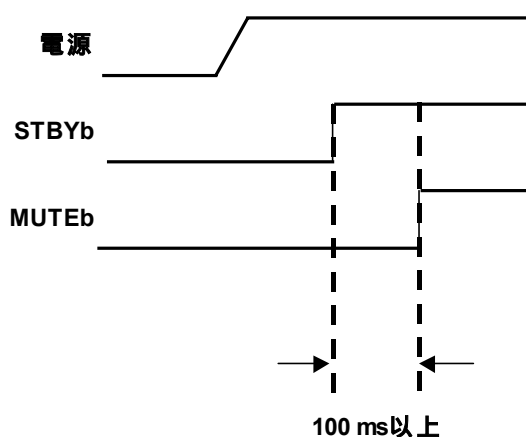
注2) V_{SS} は PCB 上での配線を IC 近傍で接続して下さい。

注3) 未使用時はミュートコントロール端子、スタンバイコントロール端子を V_{DD} に接続して下さい。

注4) V_{SS} に接続してください。

■ 機能説明

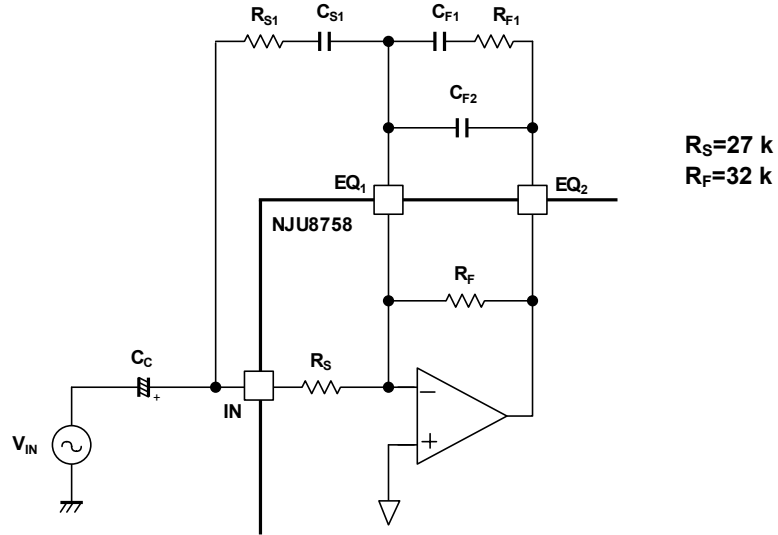
- (1) 信号入力(IN 端子)
アナログ信号を入力します。
- (2) 信号出力 (OUT_P 端子、OUT_N 端子)
信号出力は PWM 変調された矩形波で出力され、BTL 構成でスピーカを駆動します。
デッドタイム生成回路により、信号遷移時の貫通電流を防止しています。
また、従来の D 級アンプに必要とされていた LC フィルタを取り除き、外付け部品点数を削減することが出来ます。
- (3) スタンバイ信号入力 (STBYb 端子)
STBYb 端子を “H” にすることで動作します。STBYb 端子を “L” にするとスタンバイ状態となり、出力ドライバはハイ・インピーダンスになります。スタンバイ制御が不要な場合は、入力部電源(V_{DD})へ接続して下さい。
- (4) ミュート信号入力(MUTEb 端子)
MUTEb 端子を “H” にすることで動作します。MUTEb 端子を “L” にすることによりミュート状態となり、ドライバ出力にはデューティ 50%の矩形波が出力されます。ミュート制御が不要な場合は入力部電源(V_{DD})へ接続して下さい。
スタンバイ時、ミュート時にポップノイズを低減させる回路を内蔵していますが、電源投入時には下記シーケンスで制御する事により、効果的なポップノイズ除去を行えます。



ポップノイズ低減に効果的なシーケンス

(5) アクティブフィルタ機能(IN、EQ1、EQ2 端子)

IN、EQ1、EQ2 を用いてアクティブフィルタを形成できます。
 これによりスピーカに合わせて設計者が自由に周波数特性を設計できます。
 下図はバンドパスフィルタを形成する回路例となりこのブロックの伝達関数は以下のようになります。



バンドパスフィルタ形成回路例

$$\text{伝達関数 } H(s) = - \frac{\frac{1}{R_F + \left(\frac{1}{sC_{F1}} + R_{F1} \right)} + sC_{F2}}{\frac{1}{sC_C} + \frac{1}{R_S + \left(\frac{1}{sC_{S1}} + R_{S1} \right)}}$$

* C_{F1}>100pF

(6) 電源電圧監視回路

電源電圧が規定値以下になると、内部回路の異常動作を防止するために回路を停止し、ドライバ出力をハイ・インピーダンスとします。

(7) 短絡保護回路

以下の条件時に短絡保護回路が動作します。

OUT_PとOUT_Nを短絡

OUT_PとV_{SS}を短絡

OUT_NとV_{SS}を短絡

短絡保護回路が動作すると、ドライバ出力がハイ・インピーダンスとなり、OUT_{TEST}端子から短絡検出信号“H”が出力されます。OUT_{TEST}端子出力“H”レベルはV_{DD}電位となります。STBYbを“L”にすることでリセットされます。

注5) 短絡時間、検出電流は電源電圧、温度により変化します。

注6) 本短絡保護回路は瞬時の短絡の保護を目的としており、継続的な短絡を行った場合、IC内部の素子が破壊する恐れがあります。

■ 絶対最大定格

($T_a = 25$)

項目	記号	条件	定格	単位
電源	V_{DD}	V_{DD} 端子	-0.3 ~ +7.0	V
	V_{DDO}	V_{DDO} 端子	-0.3 ~ +7.0	V
入力電圧	V_{in}	IN, STBYb, MUTEb 端子	-0.3 ~ $V_{DD} + 0.3$	V
動作温度	T_a		-40 ~ +85	
保存温度	T_{stg}		-40 ~ +125	
許容損失	$P_{D_{MAX2}}$	2層基板(EIAJ), $T_j = 125$	450	mW
	$P_{D_{MAX4}}$	4層基板(EIAJ), $T_j = 125$	570	mW
熱抵抗	θ_{ja2}	2層基板(EIAJ), $T_j = 125$	223	/W
	θ_{ja4}	4層基板(EIAJ), $T_j = 125$	176	/W

注7) 電圧は全て $V_{SS} = 0V$ を基準とした値です。

注8) 許容損失は基板上に実装したときの値です。基板仕様: 2層/4層 EIA/JEDEC STD

注9) 絶対最大定格を超えて IC を使用した場合、IC の永久破壊となることがあります。また、通常動作では電気的特性の条件で使用することが望ましく、この条件を超えると IC の誤動作の原因になるとともに、IC の信頼性に悪影響を及ぼすことがあります。

注10) IC を安定して動作させるために、 $V_{DD}-V_{SS}$ 、 $V_{DDO}-V_{SS}$ 端子間に必ずデカップリングコンデンサを挿入してください。

注11) 使用の際、実装基板の熱抵抗、使用周囲温度、出力電力(平均値)などを考慮し、最大許容損失を超えないよう充分ご注意ください。

注12) D 級動作のアンプは、一般的なアナログ動作のアンプに比べて電力効率が非常に高く、発熱も少ないのですが、小型のパッケージを使用しているため、最大出力で連続動作させた場合、許容損失を超える場合が有ります。

一般的な音楽信号の場合、平均電力は最大出力電力の 1/5 から 1/10 程度であり、基板からの放熱もあるため、実使用上は許容損失を超える事は有りませんが、使用の際、実装基板の熱抵抗、使用周囲温度、出力電力(平均値)等を考慮し、許容損失を超えないよう充分ご注意ください。

許容損失は周囲温度によって変化し、以下の式で求めることができます。

許容損失の計算方法:

$$P_{D_{MAX}} = \frac{T_{j_{MAX}} [] - T_a []}{\theta_{ja} [/W]}$$

但し、 $P_{D_{MAX}}$: 許容損失[W], $T_{j_{max}}$: ジャンクション温度[], T_a : 周囲温度[] θ_{ja} : パッケージ熱抵抗[/W]

例えば、2層基板において $T_a = 50$ の時の許容損失は、 $T_{j_{max}} = 125$ $\theta_{ja} = 223$ /W から、

$$P_D = \frac{125 - 50}{223 /W} = 336.3mW$$

となります。

■ 電気的特性

(8) DC 特性

特記無き場合 $T_a = 25\text{ }^\circ\text{C}$, $V_{DD} = V_{DDO} = 3.3\text{ V}$, $V_{SS} = 0.0\text{ V}$ 、入力周波数=1 kHz、
入力信号レベル=200 mVrms、負荷インピーダンス=8

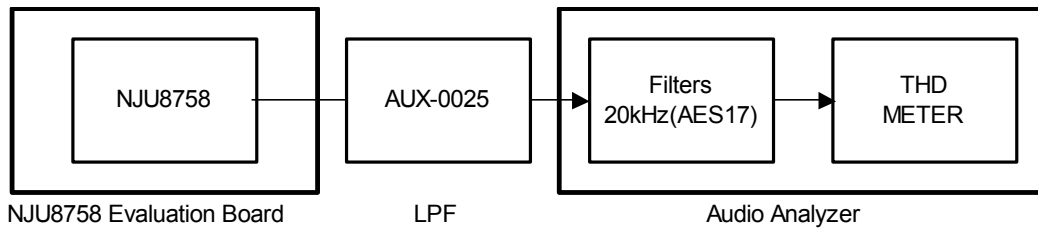
項目	記号	条件	MIN.	TYP.	MAX.	単位
V_{DD} , V_{DDO} 動作電圧範囲	V_{DD} , V_{DDO}		1.8	3.3	5.5	V
出力ドライバ High side オン抵抗値	R_{ONH}	OUT_P , OUT_N 端子 $V_{OUTP,N} = V_{DDO} - 0.1\text{ V}$	-	0.5	-	Ω
出力ドライバ Low side オン抵抗値	R_{ONL}	OUT_P , OUT_N 端子 $V_{OUTP,N} = 0.1\text{ V}$	-	0.5	-	Ω
入力抵抗	R_{IN}	IN 端子	-	27	-	k Ω
消費電流 (スタンバイ時) 消費電流 (無信号入力時)	I_{ST}	V_{DD} , STBYb: "L", 無負荷	-	0.1	0.5	μA
	I_{STO}	V_{DDO} , STBYb: "L", 無負荷	-	0.1	0.5	μA
消費電流 (無信号入力時)	I_{DD}	無負荷	-	1.5	-	mA
	I_{DDO}		-	1.2	-	mA
デジタル入力電圧	V_{IH}	STBYb, MUTEb 端子	1.5	-	V_{DD}	V
	V_{IL}	STBYb, MUTEb 端子	0	-	0.5	V
入力リーク電流	I_{LK}	STBYb, MUTEb 端子	-	-	± 1	μA
発振周波数	f_{OSC}		-	320	-	kHz
スタートアップ時間	T_{ON}	MUTEb: "L"	-	205	-	ms
電圧利得	A_v	無負荷	-	22.9	-	dB

(9) AC 特性

特記無き場合 $T_a = 25\text{ }^\circ\text{C}$, $V_{DD} = V_{DDO} = 3.3\text{ V}$, $V_{SS} = 0.0\text{ V}$ 、入力周波数=1 kHz、
 入力信号レベル=200 mVrms、負荷インピーダンス=8

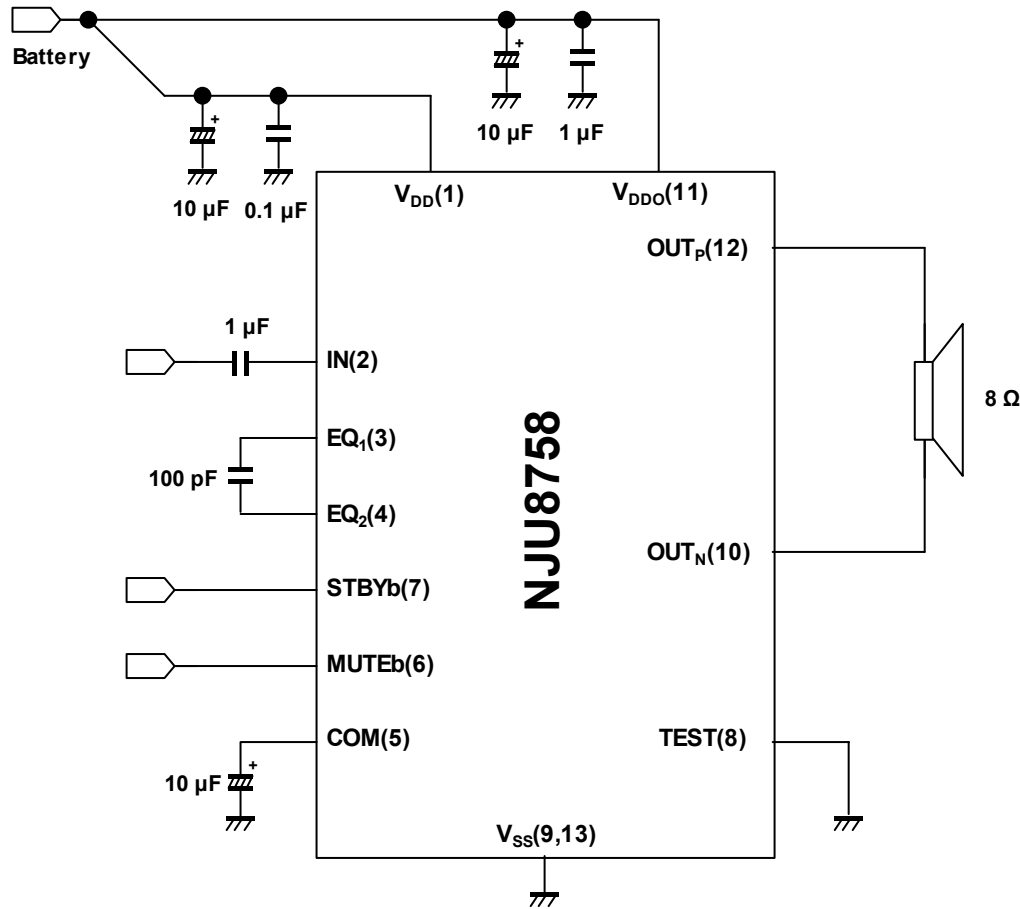
項目	記号	条件	MIN.	TYP.	MAX.	単位
出力電力効率	E_{EFF}	THD+N=10 %	-	80	-	%
全高調波歪率	THD+N	$P_O=200\text{ mW}$	-	0.05	-	%
出力電力	P_O	$V_{DD}=V_{DDO}=3.3\text{ V}$ THD+N=10 %	-	0.66	-	W
		$V_{DD}=V_{DDO}=5.0\text{ V}$ THD+N=10 %	-	1.5	-	W
S/N	S/N	A-weight	-	84	-	dB

全高調波測定回路



全高調波測定回路図

■ 応用回路例



応用回路例

- 注13) IC を安定して動作させるために、 $V_{DD}-V_{SS}$ 端子間、 $V_{DDO}-V_{SS}$ 端子間には、必ずデカップリングコンデンサを接続して下さい。
- 注14) V_{SS} 端子(9,13)の V_{SS} は、PCB 上での配線を IC 近傍で接続して下さい。
- 注15) PWM 出力によるノイズの影響を受けないよう、 OUT_P 、 OUT_N 信号経路とアナログ信号経路(IN、 EQ_1 、 EQ_2)の配線パターンは離して下さい。
- 注16) MUTEb,STBYb の入力信号は、遷移時間を $100\mu s$ 以内にして下さい。遷移時間が長いと誤動作する場合があります。
- 注17) 出力部電源 V_{DDO} には、過度応答性の良い電源を使用して下さい。過度応答性の悪い電源を使用した場合、歪率が悪化します。
- 注18) 本回路は、応用例を示すものであり、特性の保証を行うものではありません。ご使用に際しては、システムに合わせた回路定数の検討を十分に行って下さい。

<注意事項>

このデータブックの掲載内容の正確さには万全を期しておりますが、掲載内容について何らかの法的な保証を行うものではありません。とくに応用回路については、製品の代表的な応用例を説明するためのものです。また、工業所有権その他の権利の実施権の許諾を伴うものではなく、第三者の権利を侵害しないことを保証するものでもありません。