

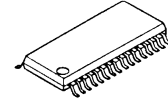
7in-3out 2回路入りアナログスイッチ

概要

NJU72750Aは、7入力3出力 2回路入りのアナログスイッチです。切り替えは2線シリアルインターフェイスを通して設定でき、AチャンネルとBチャンネルは独立して制御できます。

AVレシーバ、DVDレシーバ等のマルチチャンネルオーディオ機器に最適です。

外形

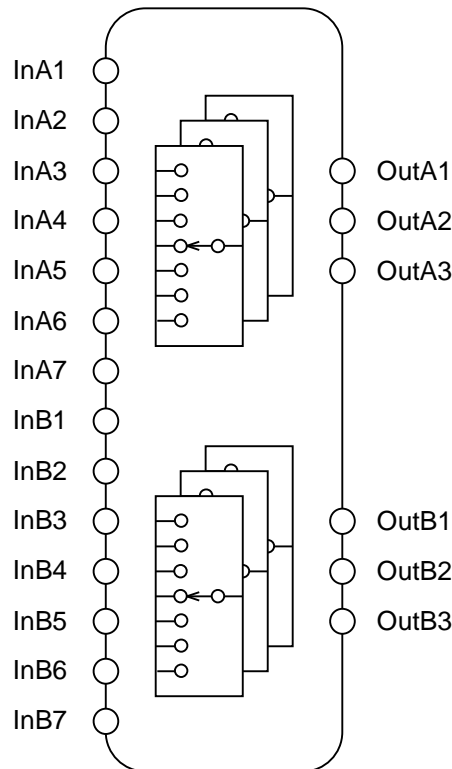


NJU72750AV

特徴

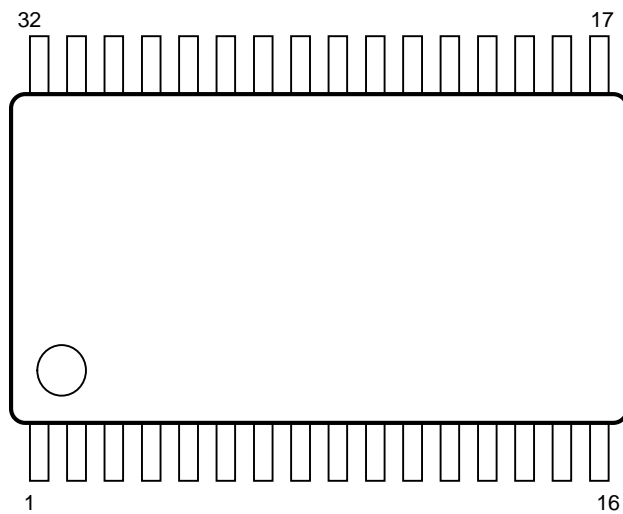
動作電圧	両電源 ± 4.5 to ± 7.5 V 単電源 +9.0 to +15.0V
2線シリアルコントロール チップアドレス選択可能 オン抵抗 低歪率 C-MOS構造 外形	最大4個同時使用可能 15 Ω typ. 0.0004% typ. ($V_{IN}=1V_{rms}$) SSOP32

ブロック図



NJU72750A

端子配列



No.	Symbol	Function		Symbol	Function
1	V+	+電源端子	17	DATA	IC 制御データ入力
2	InA1	Ach 入力 1	18	CLOCK	IC 制御クロック入力
3	InB1	Bch 入力 1	19	NC	未接続端子
4	InA2	Ach 入力 2	20	NC	未接続端子
5	InB2	Bch 入力 2	21	OutB3	Bch 出力 3
6	InA3	Ach 入力 3	22	OutA3	Ach 出力 3
7	InB3	Bch 入力 3	23	REF_B	Bch 基準電位端子
8	InA4	Ach 入力 4	24	OutB2	Bch 出力 2
9	InB4	Bch 入力 4	25	OutA2	Ach 出力 2
10	InA5	Ach 入力 5	26	REF_A	Ach 基準電位端子
11	InB5	Bch 入力 5	27	OutB1	Bch 出力 1
12	InA6	Ach 入力 6	28	OutA1	Ach 出力 1
13	InB6	Bch 入力 6	29	NC	未接続端子
14	InA7	Ach 入力 7	30	ADR0	アドレス選択用端子 0
15	InB7	Bch 入力 7	31	ADR1	アドレス選択用端子 1
16	REF	BIAS 用基準電位端子	32	V-	-電源端子

絶対最大定格 (Ta = 25°C)

項目	記号	定格値	単位
電源電圧	V ⁺ /V ⁻	±8	V
最大入力電圧	V _{IM}	V ⁺ /V ⁻	V
消費電力	P _D	950 注: EIA/JEDEC 仕様基板 (76.2x114.3x1.6mm, 2層, FR-4) 基板実装時	mW
動作温度	Topr	-40 ~ +85	°C
保存温度	Tstg	-40 ~ +125	°C
負荷抵抗	R _L	>1	kΩ

推奨動作範囲 (指定なき場合には Ta = 25°C)

項目	記号	条件	最小	標準	最大	単位
動作電源電圧	V ⁺ /V ⁻		±4.5	±7.0	±7.5	V

電気的特性 (指定なき場合には Ta=25°C, V⁺/V⁻=±7, R_L=20kΩ)

◆DC 特性

項目	記号	条件	最小	標準	最大	単位
消費電流 1	I _{DD}	無信号 (V ⁺), 無負荷	-	0.4	1	mA
消費電流 2	I _{SS}	無信号 (V ⁻), 無負荷	-	0.4	1	mA
オン抵抗 1	R _{ON1}	Switch A11 to A73, B11 to B73, I _O =3mA	-	15	40	Ω
オン抵抗 2	R _{ON2}	L-Imp A1 to A3, B1 to B3, I _O =300μA	-	0.4	1	kΩ

◆AC 特性

項目	記号	条件	最小	標準	最大	単位
全高調波歪率	T.H.D.	f=1kHz, V _{IN} =1Vrms, BW:400Hz-30kHz	-	0.0004	-	%
クロストーク	CT	Rg=0Ω, f=1kHz, V _{IN} =2Vrms, Bandpass	-	-110	-	dB
チャンネルセパレーション	CS	Rg=0Ω, f=1kHz, V _{IN} =2Vrms, Bandpass	-	-110	-	dB

制御部特性 (指定なき場合には Ta=25°C)

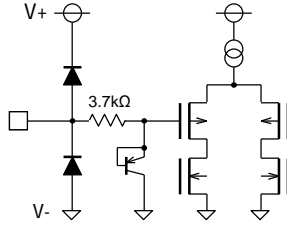
◆ロジックコントロール端子特性

項目	記号	条件	最小	標準	最大	単位
ハイレベル入力電圧 1	V _{IH1}	ADR0, ADR1 端子入力	2.5	-	V ⁺	V
ローレベル入力電圧 1	V _{IL1}	ADR0, ADR1 端子入力	0	-	0.8	V
ハイレベル入力電圧 2	V _{IH2}	DATA, CLOCK 端子入力	2.5	-	5.5	V
ローレベル入力電圧 2	V _{IL2}	DATA, CLOCK 端子入力	0	-	0.8	V

NJU72750A

端子等価回路

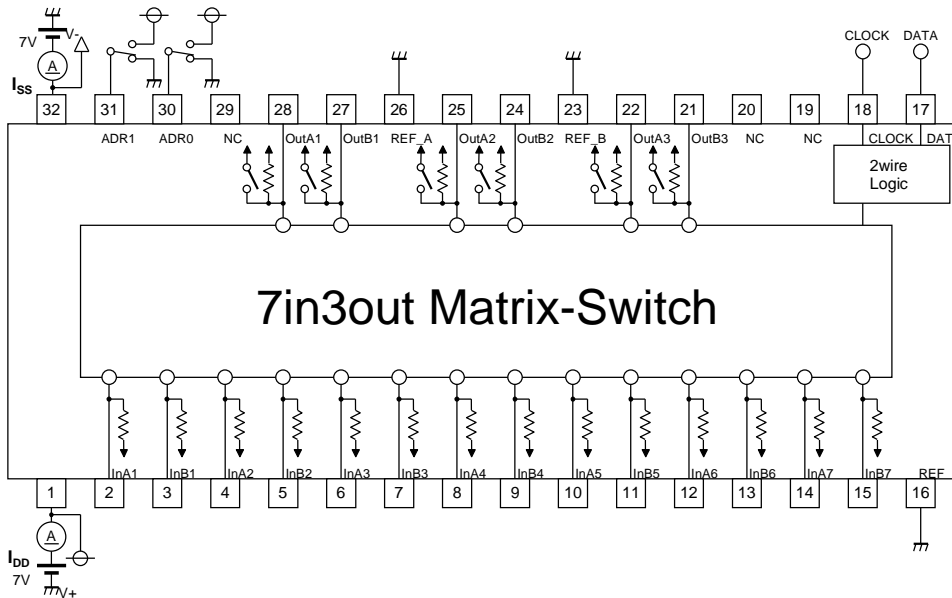
端子	端子名	機能名	内部等価回路	端子電圧
2 3 4 5 6 7 8 9 10 11 12 13 14 15 23 26	InA1 InB1 InA2 InB2 InA3 InB3 InA4 InB4 InA5 InB5 InA6 InB6 InA7 InB7 REF_B REF_A	Ach 入力 1 Bch 入力 1 Ach 入力 2 Bch 入力 2 Ach 入力 3 Bch 入力 3 Ach 入力 4 Bch 入力 4 Ach 入力 5 Bch 入力 5 Ach 入力 6 Bch 入力 6 Ach 入力 7 Bch 入力 7 Bch 基準電位端子 Ach 基準電位端子		-
16	REF	BIAS 用基準電位端子		-
17 18	DATA CLOCK	IC 制御データ入力 IC 制御クロック入力		-
21 22 24 25 27 28	OutB3 OutA3 OutB2 OutA2 OutB1 OutA1	Bch 出力 3 Ach 出力 3 Bch 出力 2 Ach 出力 2 Bch 出力 1 Ach 出力 1		-

端子	端子名	機能名	内部等価回路	端子電圧
30 31	ADR0 ADR1	アドレス選択用端子 0 アドレス選択用端子 1		-

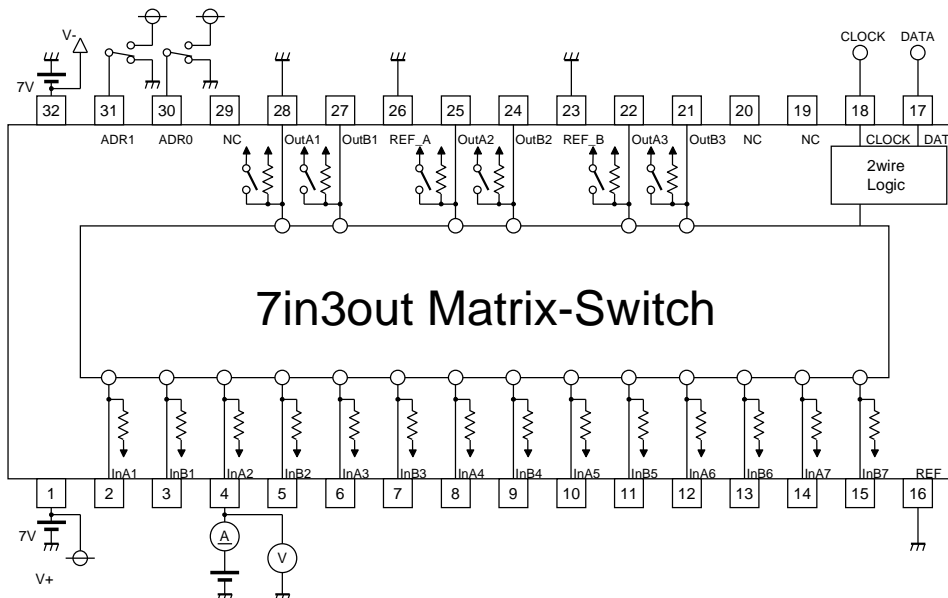
NJU72750A

■ 測定回路図

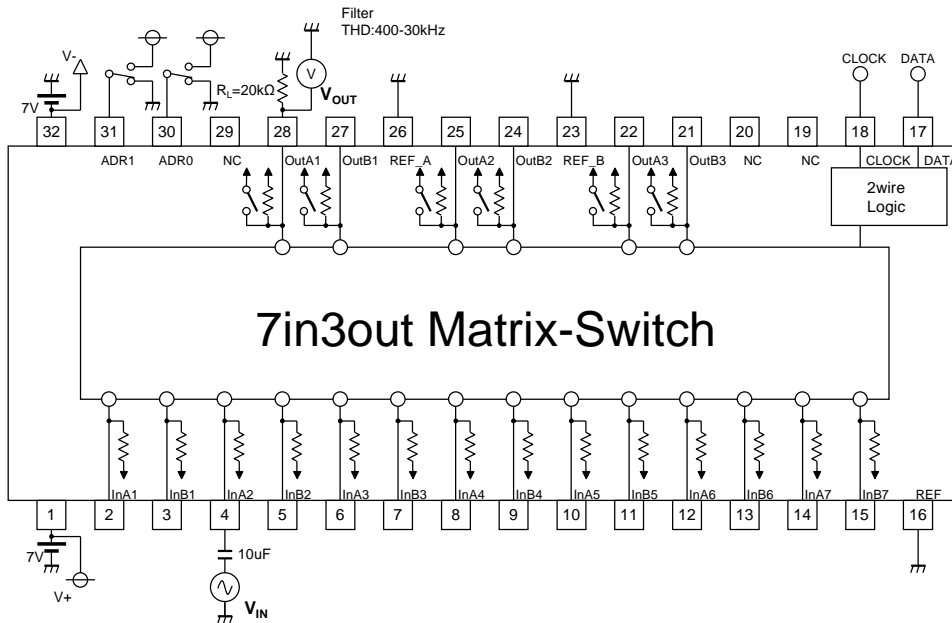
◆ I_{DD}/I_{SS}



◆ R_{ON}



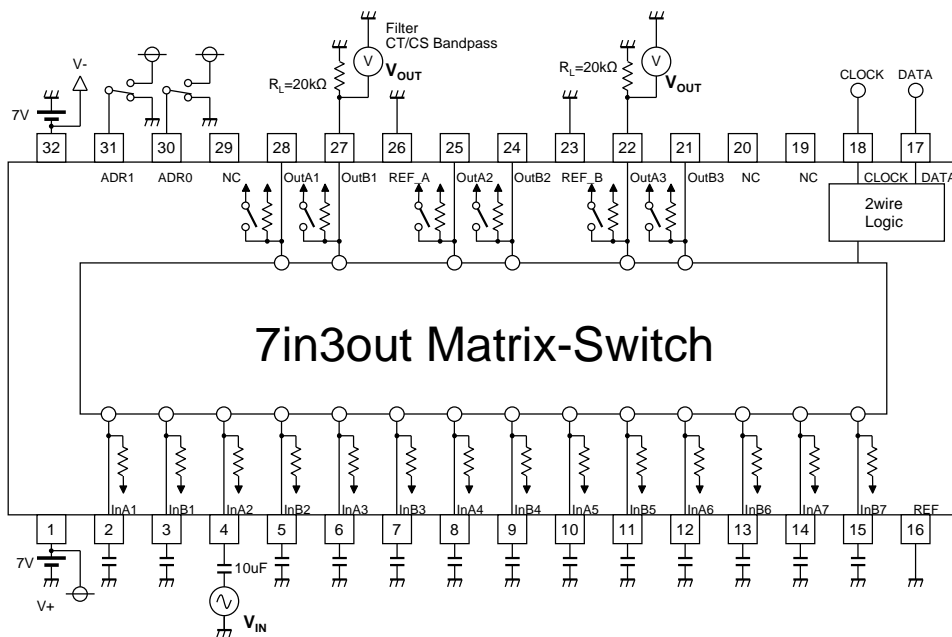
◆THD



◆CT/CS

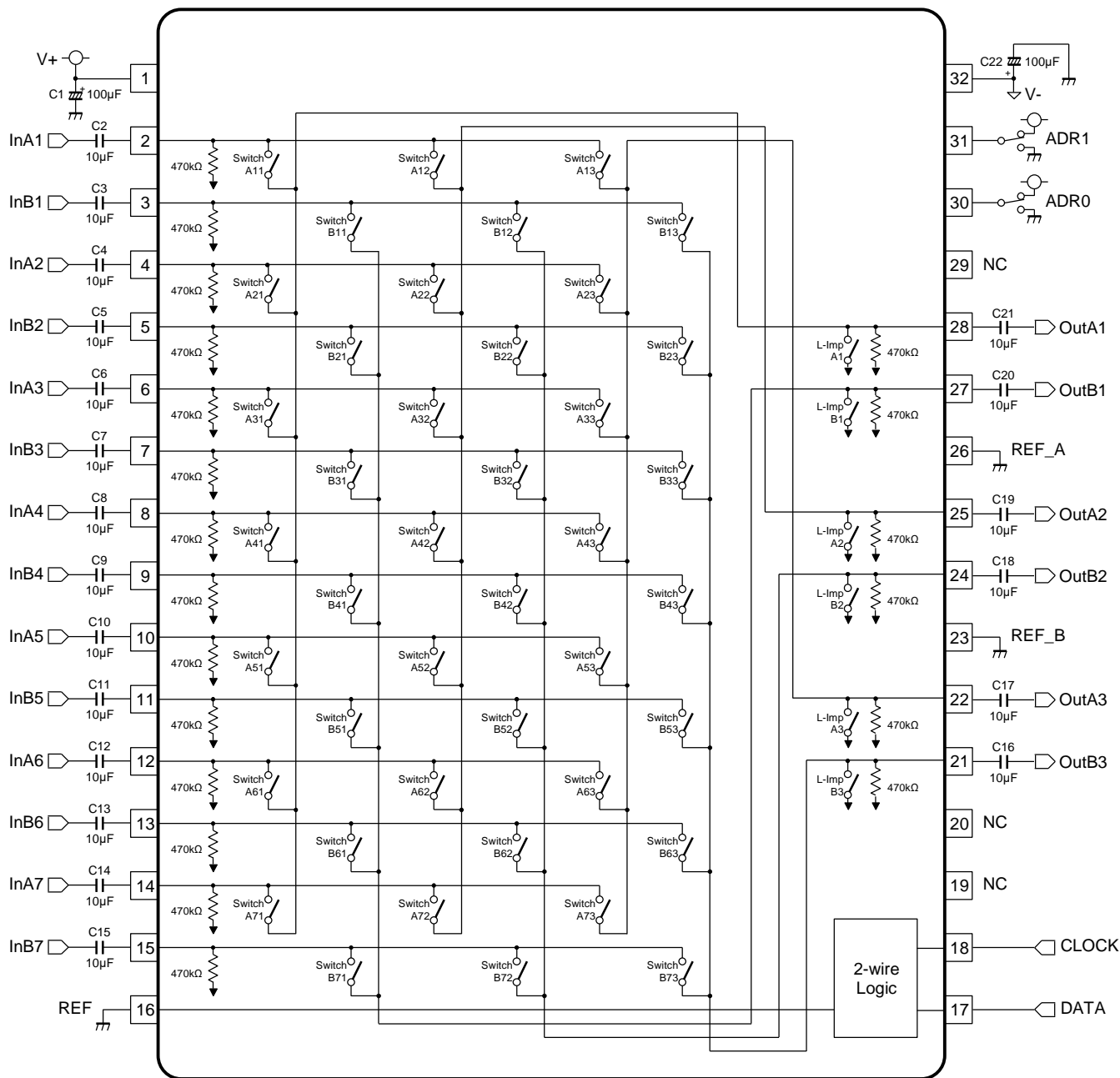
CT 例) A11=ON, A21=OFF, Input=InA2 -> Measure=OutA1
 B12=ON, B22=OFF, Input=InB2 -> Measure=OutB2

CS 例) A11=ON, B11=ON, Input=InB1 -> Measure=OutA1
 B11=ON, A31=ON, Input=InA3 -> Measure=OutB1

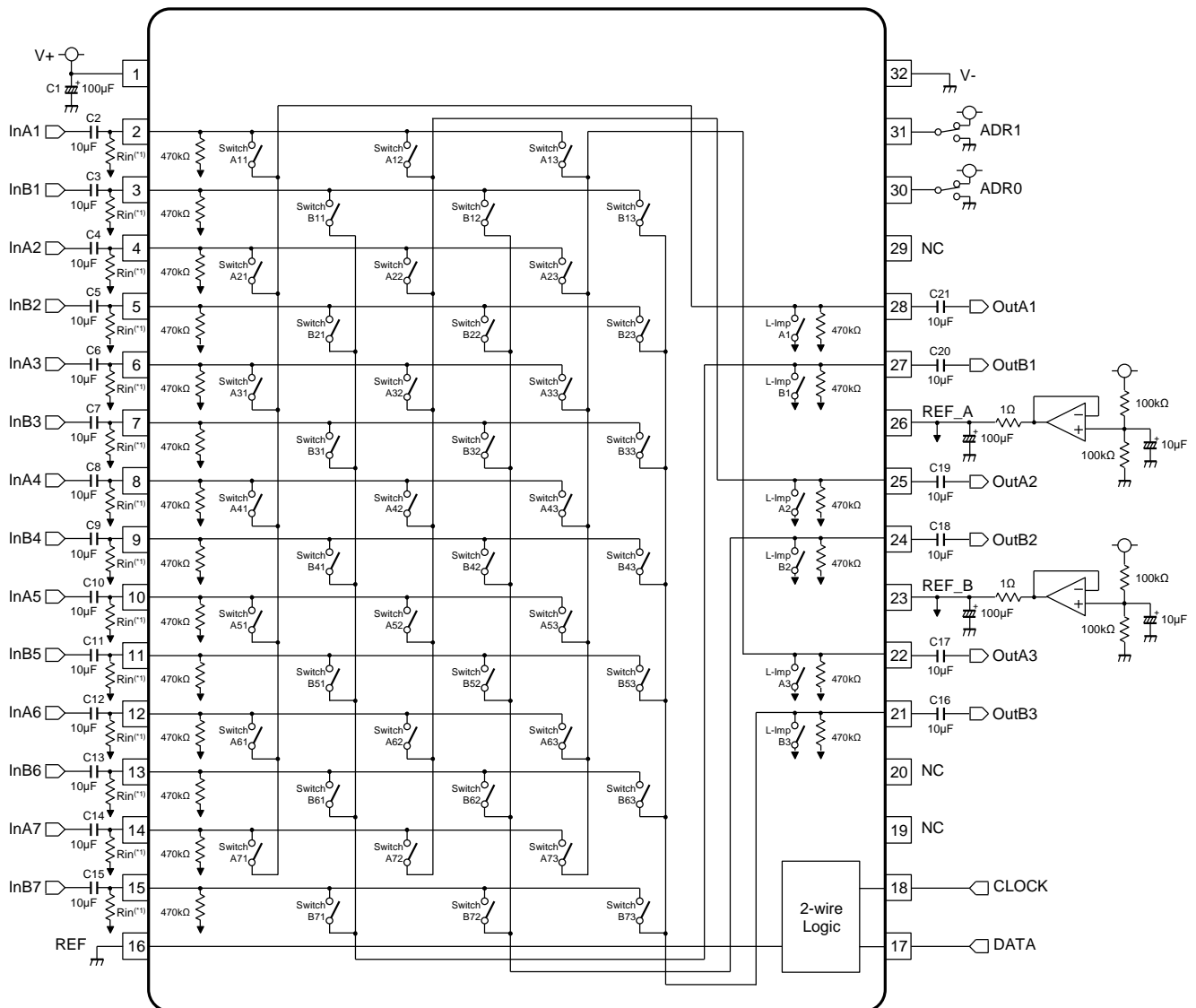


NJU72750A

応用回路図 1 (両電源動作)



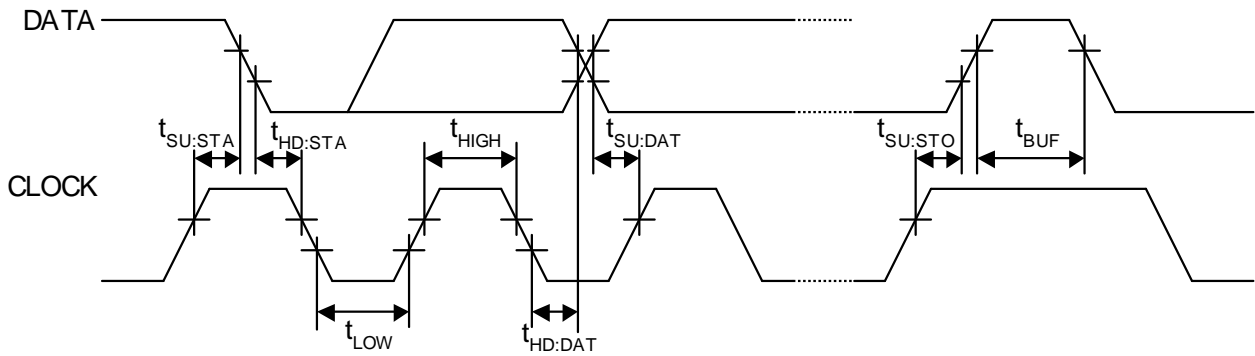
応用回路図 2 (単電源動作)



(*1) 電源投入時、基準電位の安定までの時間を短くしたい場合は、外付け抵抗 Rin を追加してください。

NJU72750A

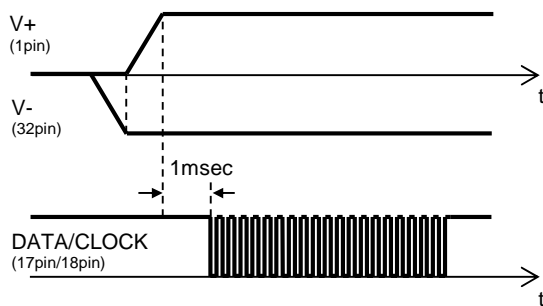
■ 2線シリアルコントロールタイミング



■ 2線シリアルコントロール BUS 特性(DATA, CLOCK)

記号	項目	最小	標準	最大	単位
t_{HD_STA}	開始条件のホールド時間	4	-	-	μS
t_{LOW}	Low Level クロックパルス幅	2	-	-	μS
t_{HIGH}	High Level クロックパルス幅	2	-	-	μS
t_{SU_STA}	開始条件のセットアップ時間	2	-	-	μS
t_{HD_DAT}	データホールド時間	1	-	-	μS
t_{SU_DAT}	データセットアップ時間	1	-	-	μS
t_{SU_STO}	停止条件のセットアップ時間	2	-	-	μS
t_{BUF}	停止条件と開始条件のバスのフリー時間	4	-	-	μS

■ 推奨電源投入順序



■制御部

DATA / CLOCK 端子を使用した 2 線シリアルコントロール BUS インターフェースによるコントロール

2 線シリアルコントロール BUS フォーマット

MSB	LSB	MSB	LSB	MSB	LSB		
S	Chip Address	1	Select Address	1	Data	1	P
1bit	8bit	1bit	8bit	1bit	8bit	1bit	1bit

S : 「開始」条件

P : 「停止」条件

チップアドレス (Chip Address)

MSB					LSB			
1	0	0	1	1	ADR1	ADR0	0	
1	0	0	1	1	0	0	0	98H (ADR1 = Low, ADR0 = Low)
1	0	0	1	1	0	1	0	9AH (ADR1 = Low, ADR0 = High)
1	0	0	1	1	1	0	0	9CH (ADR1 = High, ADR0 = Low)
1	0	0	1	1	1	1	0	9EH (ADR1 = High, ADR0 = High)

セレクトアドレス (Select Address)

Select Address によって各モードの格納場所を選択します。

連続データ転送時、以下のオートインクリメント機能を採用しております。

00H 01H 02H 03H 04H 05H 00H

Select Address	データ							
	D7	D6	D5	D4	D3	D2	D1	D0
00H	A71	A61	A51	A41	A31	A21	A11	L-Imp A1
01H	B71	B61	B51	B41	B31	B21	B11	L-Imp B1
02H	A72	A62	A52	A42	A32	A22	A12	L-Imp A2
03H	B72	B62	B52	B42	B32	B22	B12	L-Imp B2
04H	A73	A63	A53	A43	A33	A23	A13	L-Imp A3
05H	B73	B63	B53	B43	B33	B23	B13	L-Imp B3

NJU72750A

■コントロールデータ初期値

Select Address	データ							
	D7	D6	D5	D4	D3	D2	D1	D0
00H	0	0	0	0	0	0	0	0
01H	0	0	0	0	0	0	0	0
02H	0	0	0	0	0	0	0	0
03H	0	0	0	0	0	0	0	0
04H	0	0	0	0	0	0	0	0
05H	0	0	0	0	0	0	0	0

注：本製品は、電源電圧投入時に MUTE 設定となっています。電源電圧投入後、各設定を調整してご使用ください。
また信号入力端子にオーディオ信号を入力した状態で電源電圧を投入すると、コントロールデータ初期値に異常をきたす恐れがあります。そのようなご使用が想定される場合には、電源電圧遮断の直前に MUTE データを送信して MUTE 設定にしてから電源電圧遮断していただくことで、コントロールデータ初期値異常を回避することができます。

■ データ説明

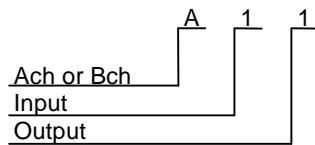
Switch(A11~A73, B11~B73) : スイッチ ON/OFF を選択します。

L-Imp(A1~A3, B1~B3) : 出力端子のインピーダンスを下げるスイッチの ON/OFF を選択します。

Select Address	データ							L-Imp
	D7	D6	D5	D4	D3	D2	D1	
00H	A71	A61	A51	A41	A31	A21	A11	A1
01H	B71	B61	B51	B41	B31	B21	B11	B1
02H	A72	A62	A52	A42	A32	A22	A12	A2
03H	B72	B62	B52	B42	B32	B22	B12	B2
04H	A73	A63	A53	A43	A33	A23	A13	A3
05H	B73	B63	B53	B43	B33	B23	B13	B3

データ体系規則

例) A11



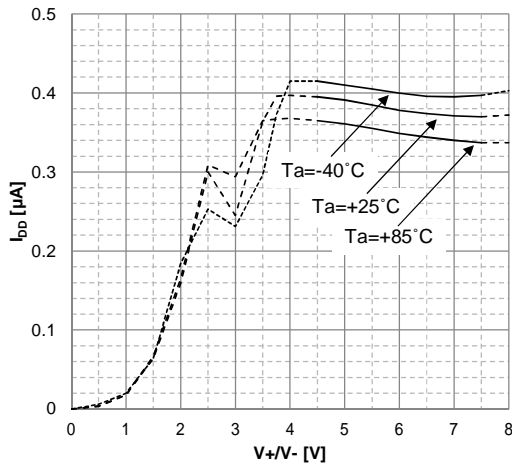
<Switch 設定>

データ	設定
D7 ~ D0	
0	スイッチ OFF ⁽¹⁾
1	スイッチ ON

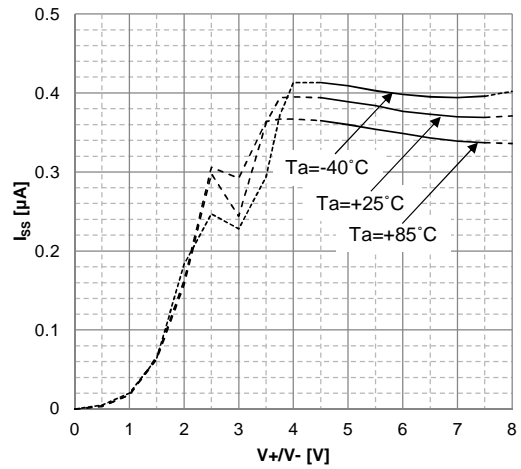
⁽¹⁾初期設定

■ 特性例

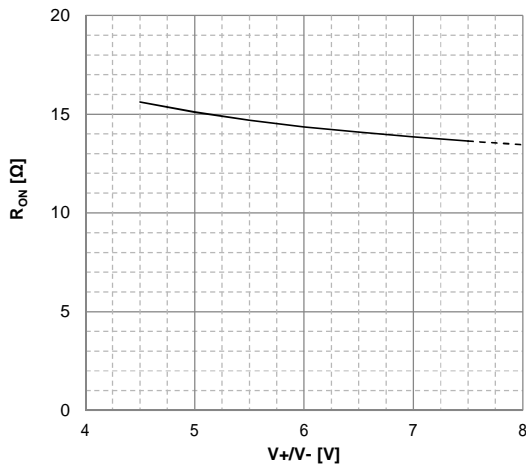
Supply Current 1 vs Supply Voltage
No signal



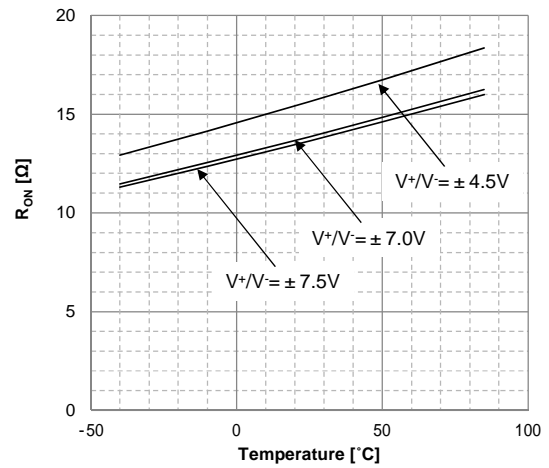
Supply Current 2 vs Supply Voltage
No signal



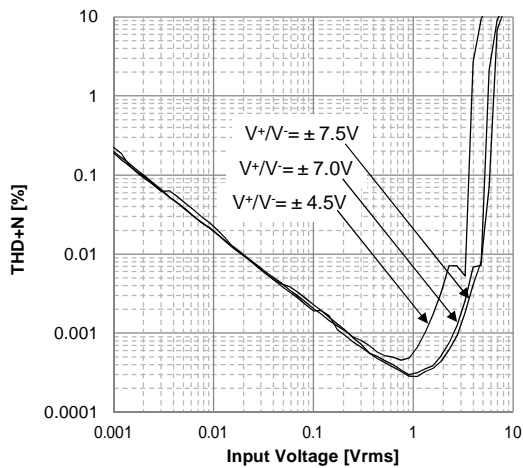
Switch ON Resistance vs Supply Voltage
 $I_o=3\text{mA}$



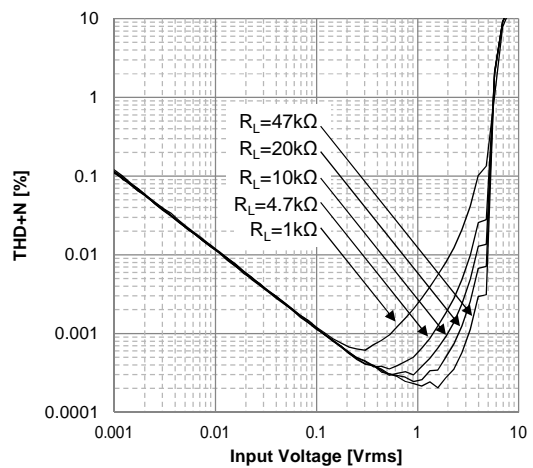
Switch ON Resistance vs Temperature
 $I_o=3\text{mA}$



THD+N vs Input Voltage
 $f=1\text{kHz}, R_L=20\text{k}\Omega, \text{BW}: 400\text{-}30\text{kHz}$



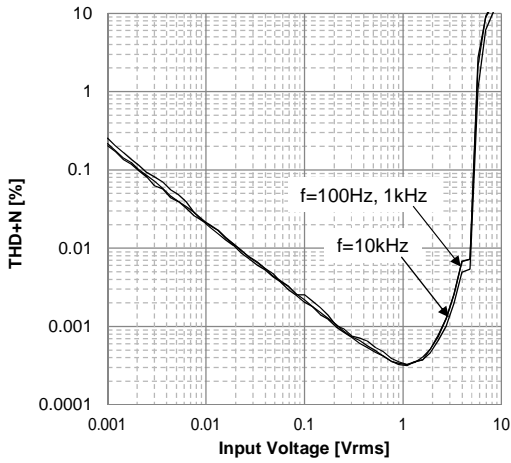
THD+N vs Input Voltage
 $V^+/V^- = \pm 7\text{V}, f=1\text{kHz}, \text{BW}: 400\text{-}30\text{kHz},$



■ 特性例

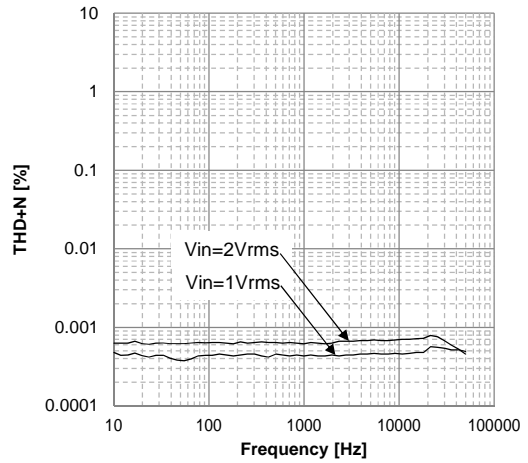
THD+N vs Input Voltage

$V^+/V^- = \pm 7V$, $R_L = 20k\Omega$, BW: 10-30kHz



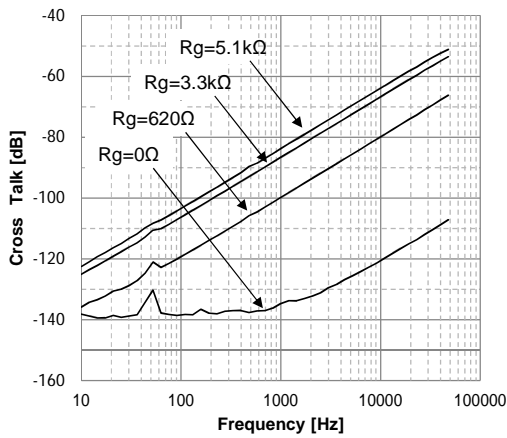
THD+N vs Frequency

$V^+/V^- = \pm 7V$, $R_L = 20k\Omega$, BW: 10-80kHz



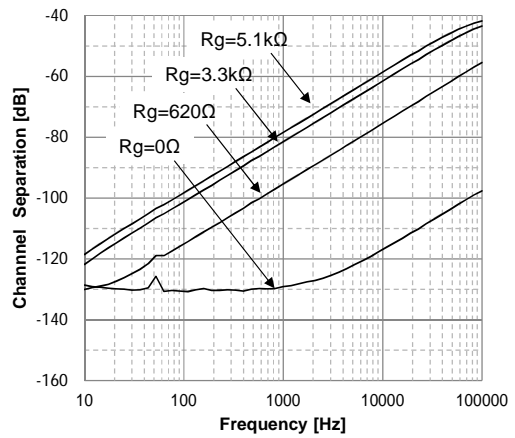
Cross Talk vs Frequency

$V^+/V^- = \pm 7V$, $V_{in} = 2V_{rms}$, $R_L = 20k\Omega$,
BW: Bandpass, I/O: InA2,3,4,5,6,7-OutA1,
Rg: InA1, Select Channel=InA11



Channel Separation vs Frequency

$V^+/V^- = \pm 7V$, $V_{in} = 2V_{rms}$, $R_L = 20k\Omega$,
BW: Bandpass, I/O: InB1,2,3,4,5,6,7-OutA1,
Rg: InA1, Select Channel=InA11, InB11-73



< 注意事項 >

このデータブックの掲載内容の正確さには万全を期しておりますが、掲載内容について何らかの法的な保証を行うものではありません。とくに応用回路については、製品の代表的な応用例を説明するためのものです。また、工業所有権その他の権利の実施権の許諾を伴うものではなく、第三者の権利を侵害しないことを保証するものでもありません。