

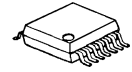
## グラウンド基準ステレオヘッドフォンアンプ

### ■概要

NJU72040はチャージポンプ回路を内蔵し、グラウンド基準の出力が得られます。このため出力カップリングコンデンサが不要となり、部品削減に貢献します。入力は差動入力にも対応可能です。

またポップノイズ抑制回路により、電源投入/遮断時のポップノイズを除去します。

### ■外形



NJU72040V

### ■アプリケーション

- ・ AV機器

### ■特徴

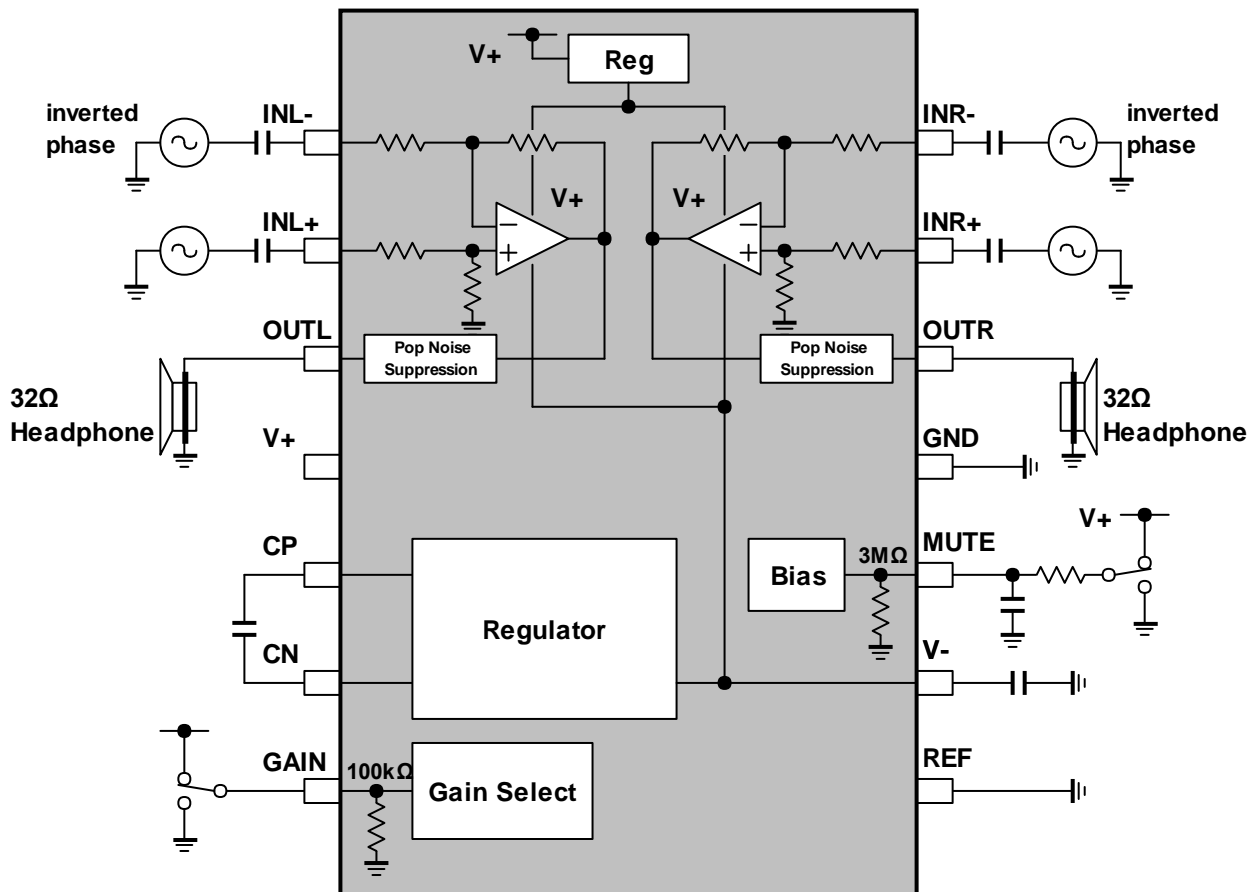
- 動作電圧
- 動作時消費電流
- 出力カップリングコンデンサレス
- ポップノイズ抑制回路内蔵
- 利得切り替え機能
- C-MOS構造
- 外形

$V^+ = 2.7 \sim 3.6V$

$I_{DD} = 10.5mA \text{ typ. } (V^+ = 3.3V, R_L = \infty, \text{無信号時})$

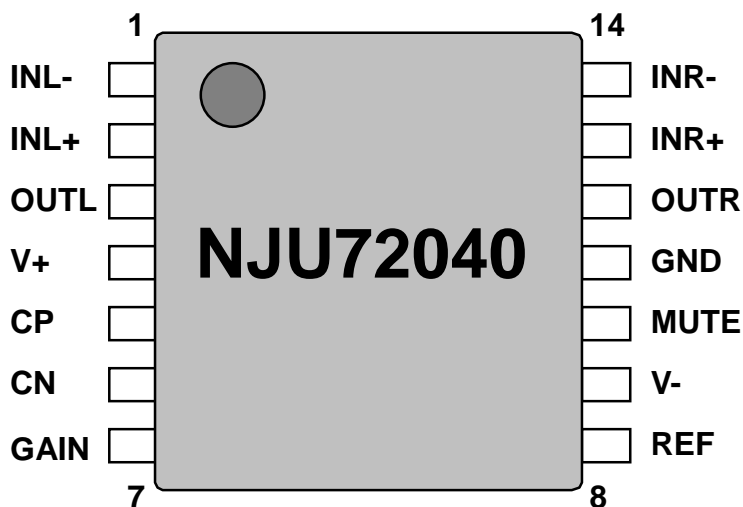
SSOP14

### ■ブロック図



# NJU72040

## ■端子配列



No.	端子名	機能	No.	端子名	機能
1	INL-	Lch 反転入力端子	8	REF	基準電圧端子
2	INL+	Lch 非反転入力端子	9	V-	負電圧端子
3	OUTL	Lch 出力端子	10	MUTE	MUTE/ボツ音制御端子
4	V+	電源端子	11	GND	接地端子
5	CP	極性変換用コンデンサ接続端子	12	OUTR	Rch 出力端子
6	CN	極性変換用コンデンサ接続端子	13	INR+	Rch 非反転入力端子
7	GAIN	利得設定端子	14	INR-	Rch 反転入力端子

## ■絶対最大定格(Ta = 25°C)

項目	記号	定格値	単位
電源電圧	V <sup>+</sup>	4	V
最大入力電圧	V <sub>IM</sub>	V <sup>+</sup> +0.3	V
消費電力	P <sub>D</sub>	SSOP 14 : 550 (1):EIA/JEDEC 仕様基板(76.2×114.3×1.6mm,2層、FR-4)実装時	mW
動作温度	Topr	-40~+85	°C
保存温度	Tstg	-40~+125	°C

## ■推奨動作範囲 (指定なき場合には Ta = 25°C)

項目	記号	条件	最小	標準	最大	単位
動作電源電圧	V <sup>+</sup>		2.7	3.3	3.6	V

## ■電気的特性 (指定なき場合には Ta=25°C, V<sup>+</sup>=3.3V, f=1kHz, Vin=0.1Vrms[差動入力], Gv=6.4dB, MUTE=OFF, R<sub>L</sub>=32Ω)

項目	記号	条件	最小値	標準値	最大値	単位
消費電流	I <sub>DD1</sub>	無信号時, R <sub>L</sub> =∞	—	10.5	15.5	mA
入力インピーダンス 1	R <sub>in1</sub>	INL-, INR-	49	61	73	kΩ
入力インピーダンス 2	R <sub>in2</sub>	INL+, INR+	103	129	155	kΩ
電圧利得 1	G <sub>v1</sub>	Gain 端子=L	5.4	6.4	7.4	DB
電圧利得 2	G <sub>v2</sub>	Gain 端子=H	11.4	12.4	13.4	DB
電圧利得 3	G <sub>v3</sub>	Gain 端子=L, R <sub>L</sub> =10kΩ	6.6	7.1	7.6	DB
電圧利得 4	G <sub>v4</sub>	Gain 端子=H, R <sub>L</sub> =10kΩ	12.6	13.1	13.6	DB
最大出力電力 1	P <sub>OMAX1</sub>	THD=3%, R <sub>L</sub> =32Ω Input=Lch or Rch	—	80	—	mW
最大出力電力 2	P <sub>OMAX2</sub>	THD=3%, R <sub>L</sub> =32Ω Input=Lch and Rch	—	55	—	mW
最大出力電圧	V <sub>OMAX</sub>	THD=1%, R <sub>L</sub> =10kΩ	—	2.2	—	VRms
ミュートレベル	V <sub>MUTE</sub>	RG=0Ω, Mute=ON	—	-90	-80	DB
入力換算雑音電圧	V <sub>NI</sub>	RG=0Ω, BW=400Hz-22kHz	—	-100	-95	DBV
全高調波歪率 1	THD1	BW=400Hz-22kHz, R <sub>L</sub> =32Ω	—	0.08	0.3	%
全高調波歪率 2	THD2	BW=400Hz-22kHz, R <sub>L</sub> =10kΩ	—	0.007	0.05	%
チャンネルセパレーション 1	CS1	RG=600Ω, (*1)	65	75	—	DB
チャンネルセパレーション 2	CS2	RG=600Ω, f=10kHz, (*1)	55	65	—	DB
出力オフセット電圧	V <sub>OS</sub>	RG=0Ω, Gv=12.4dB, No Load	—	1	5	mV

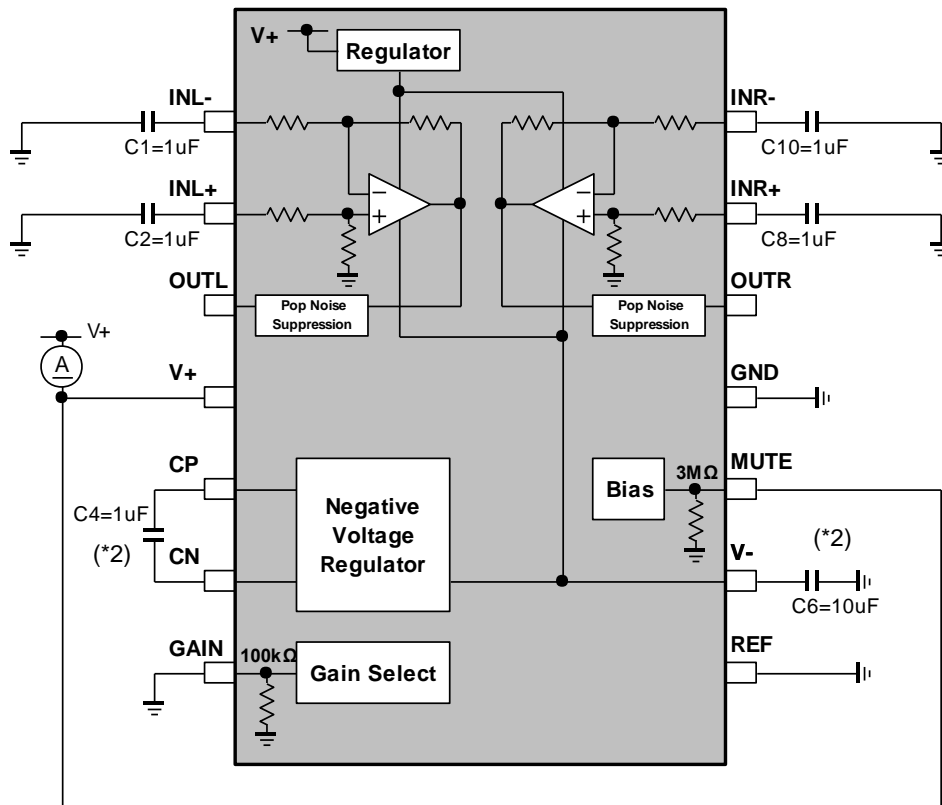
(\*1)OUTL 測定時: 20log(OUTR/OUTL), OUTR 測定時: 20log(OUTL/OUTR)

## ■制御部特性 (指定なき場合には Ta=25°C, V<sup>+</sup>=3.3V, Gv=6.4dB, MUTE=OFF, R<sub>L</sub>=32Ω)

項目	記号	条件	最小値	標準値	最大値	単位
MUTE 端子 H	MuteH	MUTE=OFF	0.8 V <sup>+</sup>	—	V <sup>+</sup>	V
MUTE 端子 L	MuteL	MUTE=ON	0	—	0.2 V <sup>+</sup>	V
GAIN 端子 H	GainH	Gv= 12.4dB	0.8 V <sup>+</sup>	—	V <sup>+</sup>	V
GAIN 端子 L	GainL	Gv= 6.4dB	0	—	0.2 V <sup>+</sup>	V

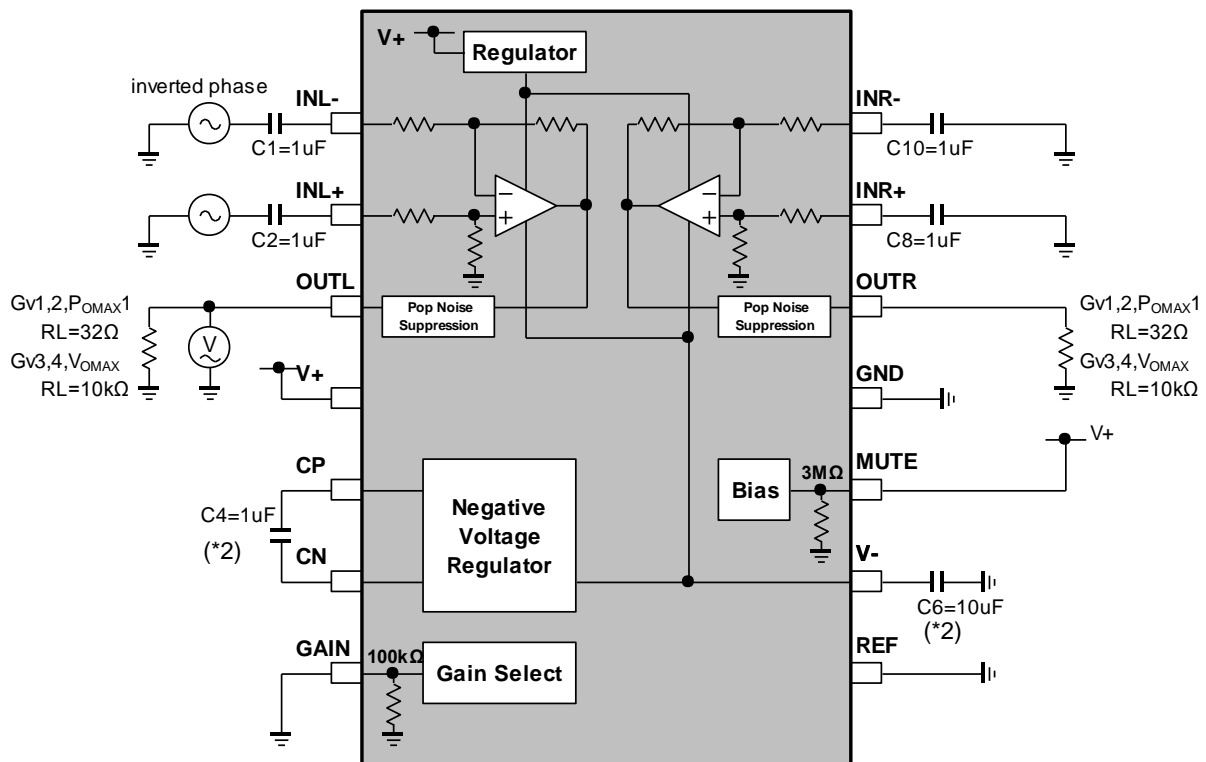
# NJU72040

## ■ 測定回路図(I<sub>DD</sub>)



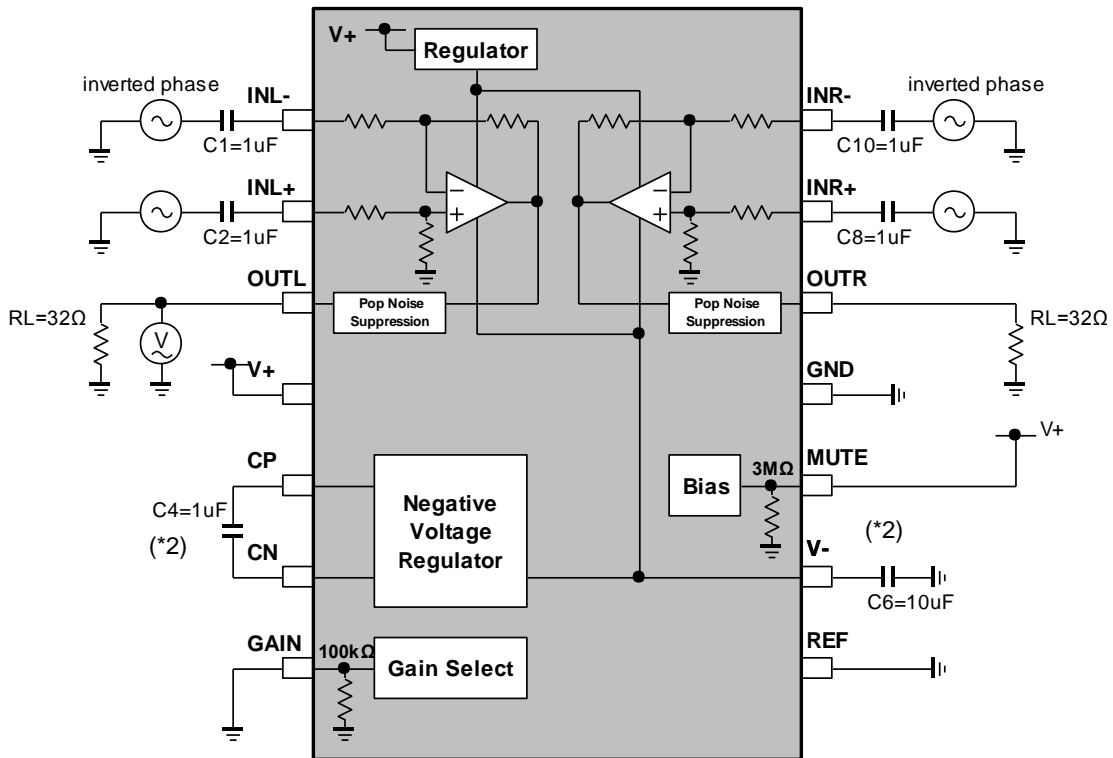
(\*2) : 積層セラミックコンデンサ

## ■ 測定回路図(G<sub>V1</sub>, G<sub>V2</sub>, G<sub>V3</sub>, G<sub>V4</sub>, P<sub>OMAX1</sub>, V<sub>OMAX</sub>)



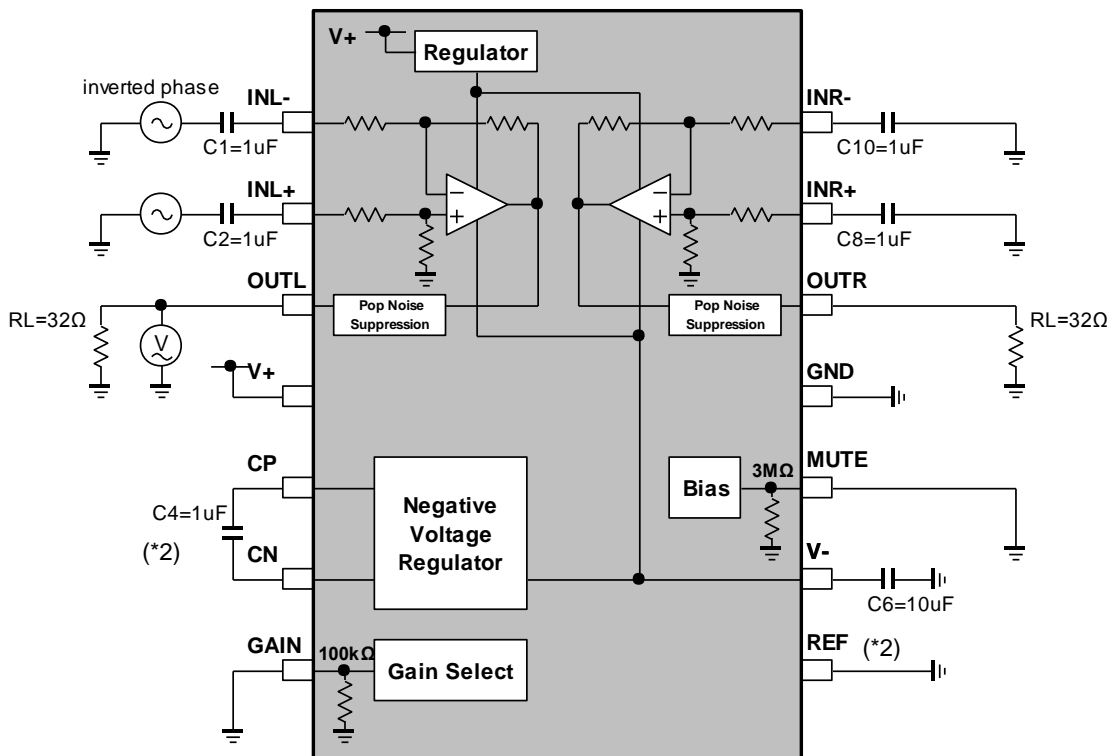
(\*2) : 積層セラミックコンデンサ

## ■ 測定回路図(P<sub>OMAX2</sub>)



(\*2) : 積層セラミックコンデンサ

## ■ 測定回路図(V<sub>MUTE</sub>)

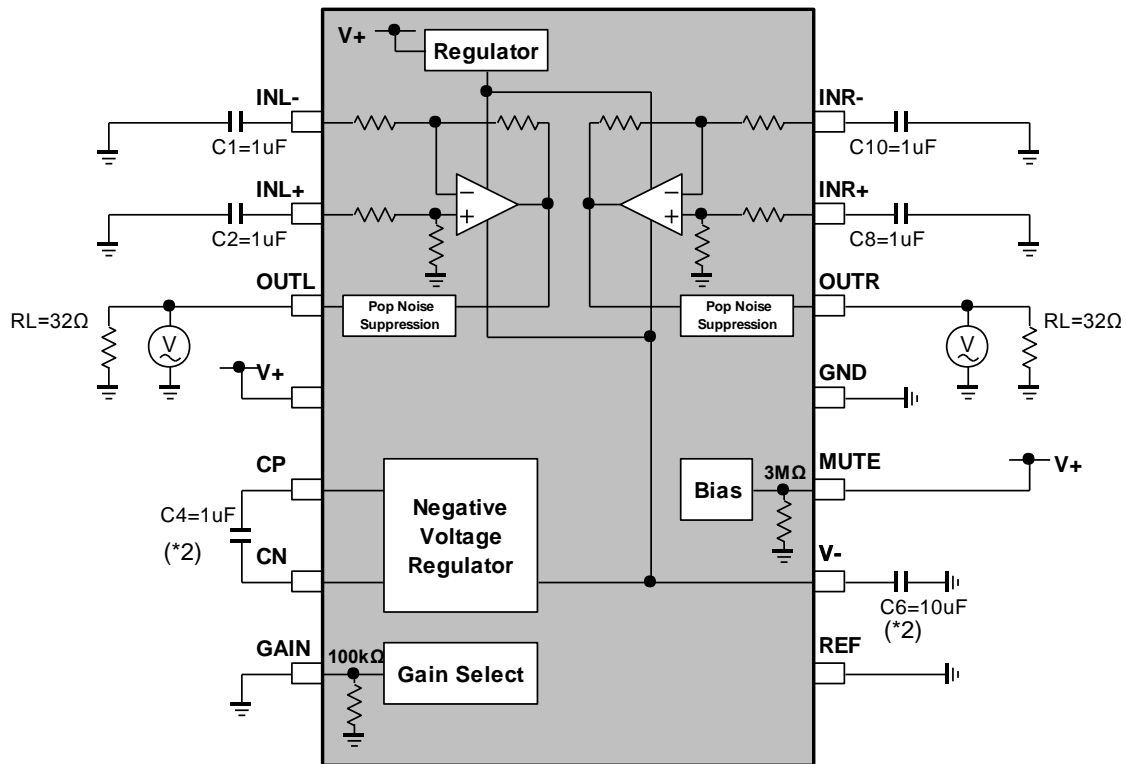


(\*2) : 積層セラミックコンデンサ

# NJU72040

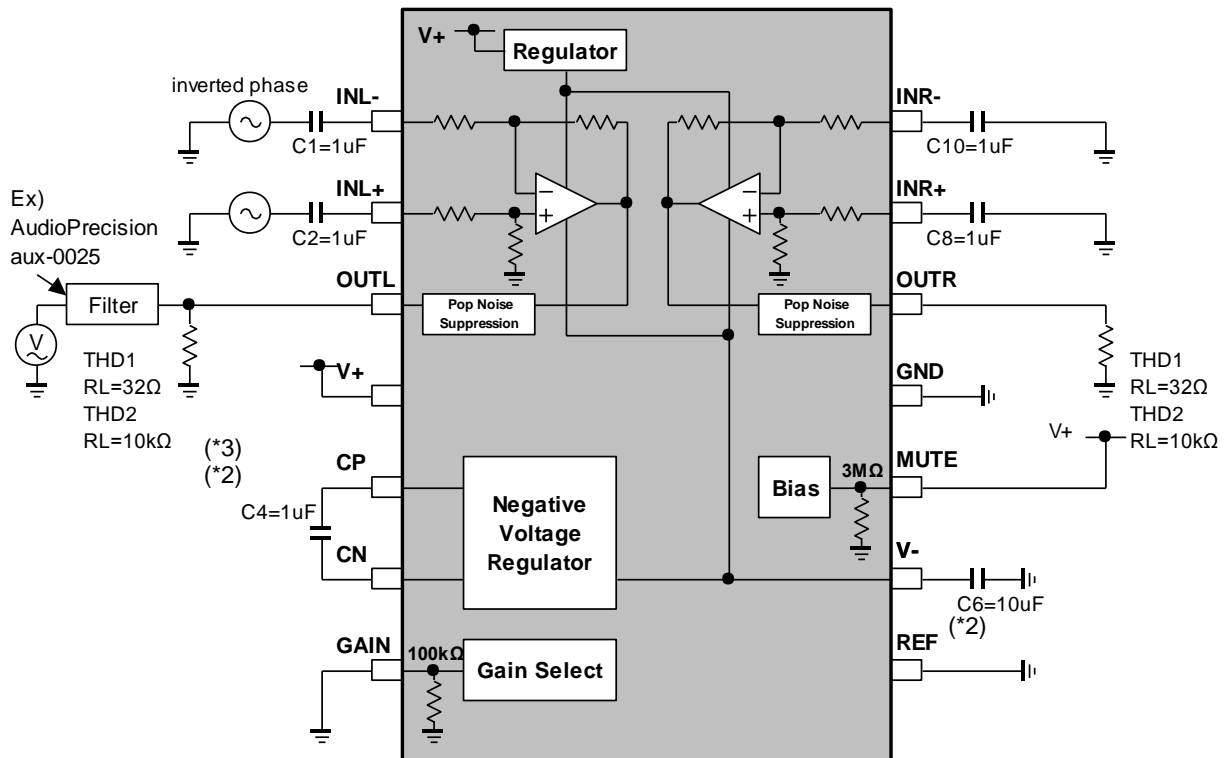
## ■ 測定回路図(V<sub>NI</sub>)

$$V_{NI} = (\text{measurement}) - Gv1$$



(\*2) : 積層セラミックコンデンサ

## ■ 測定回路図(THD1, THD2)



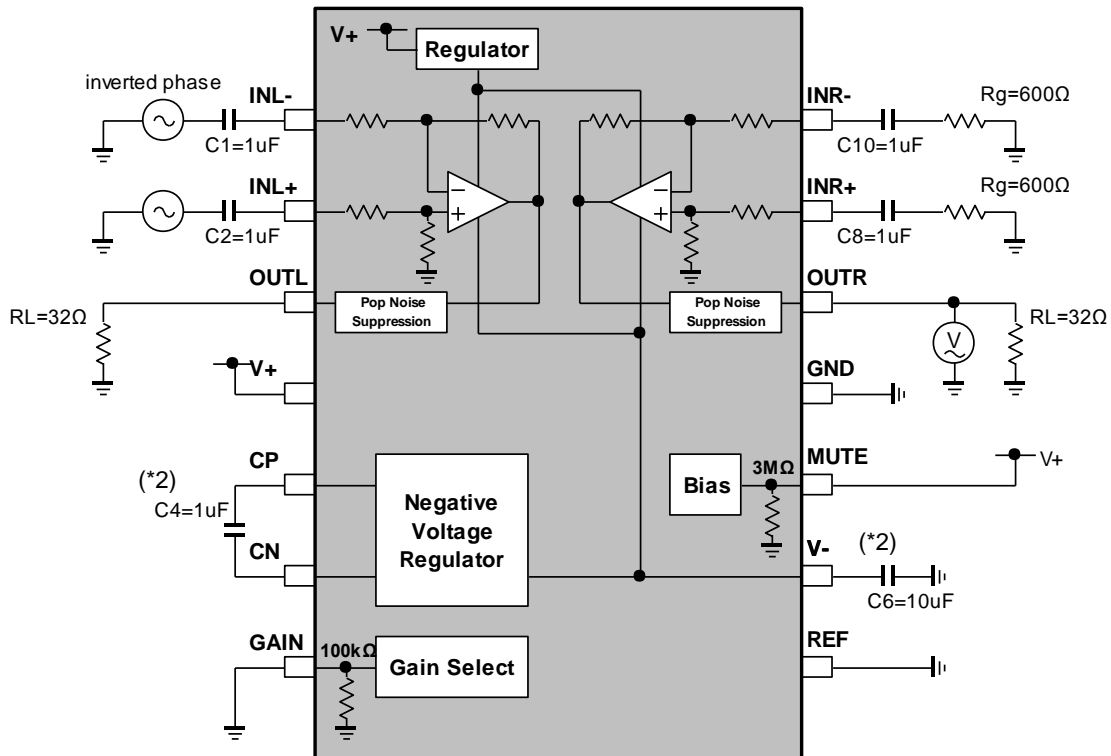
(\*2) : 積層セラミックコンデンサ

(\*3) : IC 内部で発生するスイッチングノイズが測定器に影響を与える恐れがありますので、カットオフ周波数 20kHz 以上のフィルターを測定器前段に構成して下さい。

## ■ 測定回路図(CS1,CS2)

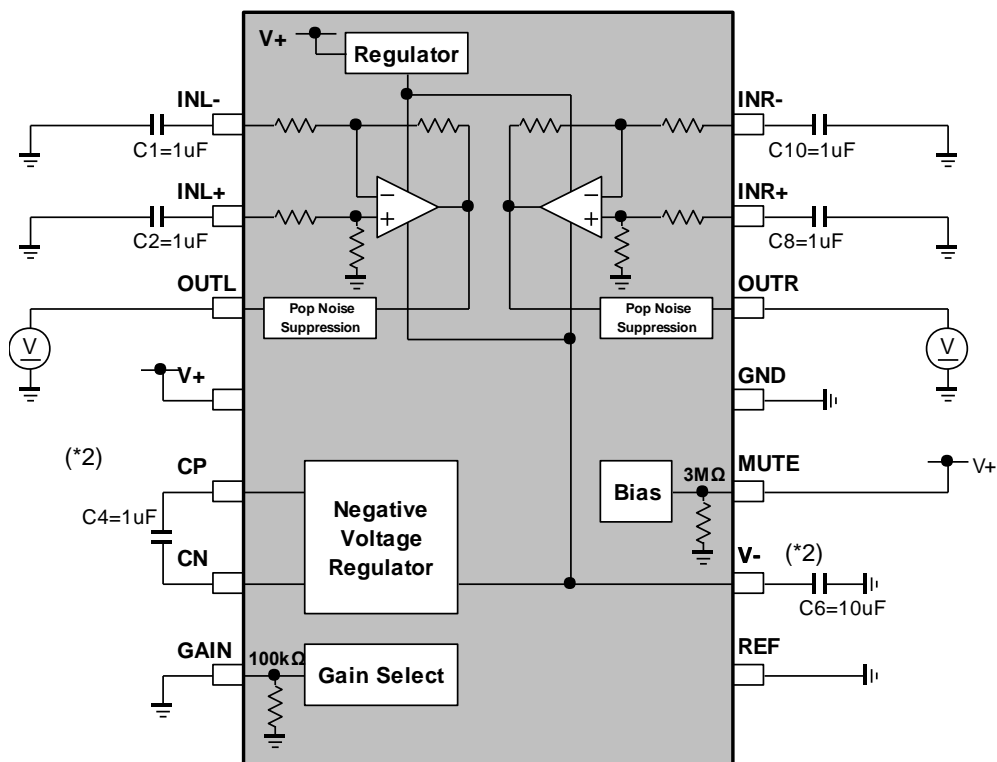
OUTL 測定時 :  $CS1=CS2=20\log(OUTR/OUTL)$

OUTR 測定時 :  $CS1=CS2=20\log(OUTL/OUTR)$



(\*2) : 積層セラミックコンデンサ

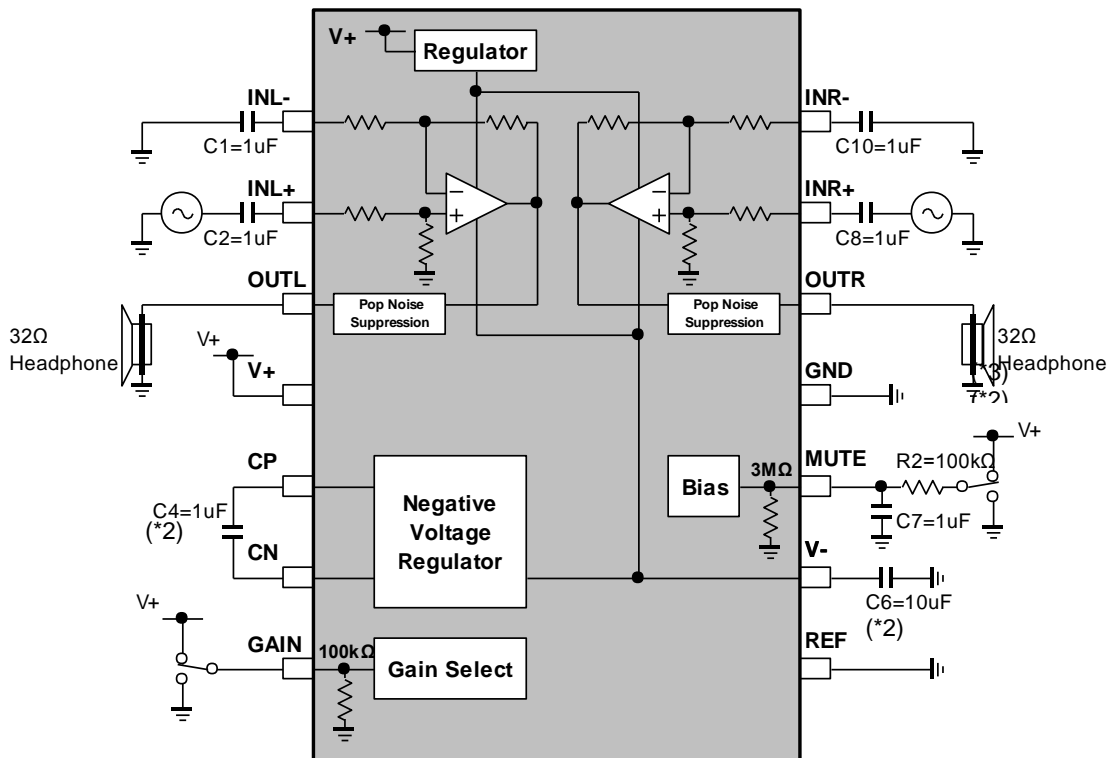
## ■ 測定回路図(V<sub>OS</sub>)



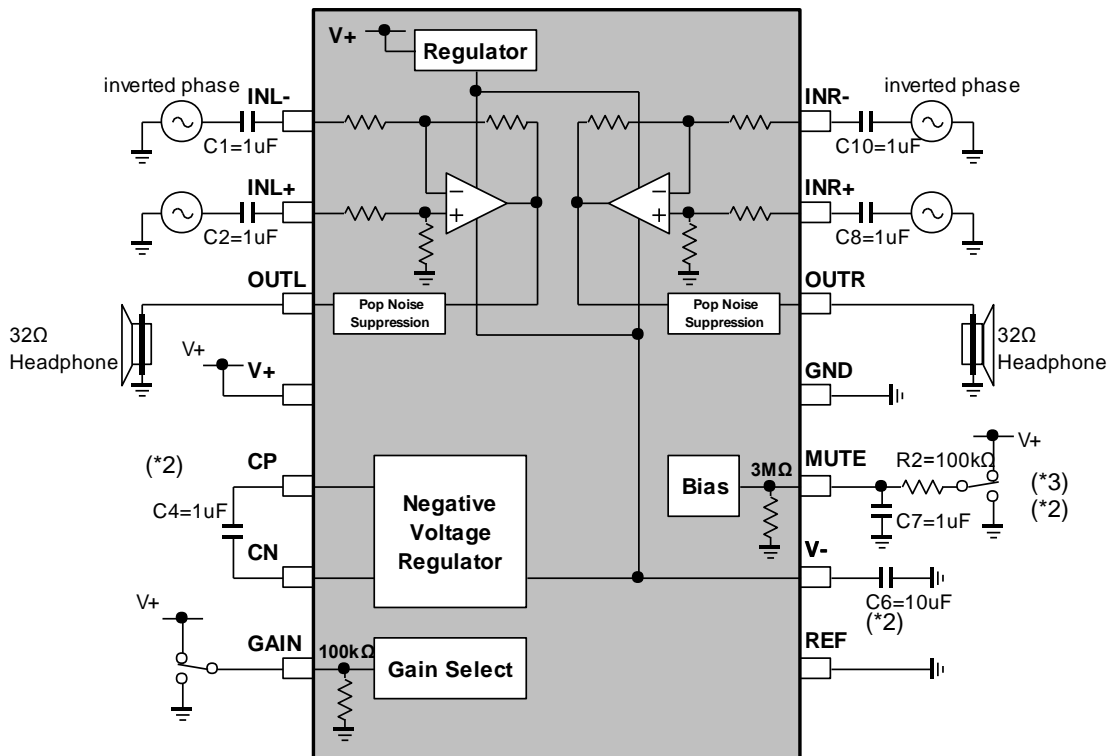
(\*2) : 積層セラミックコンデンサ

# NJU72040

## ■ 応用回路例 (シングルエンド入力)



## (差動入力)



(\*2) : 積層セラミックコンデンサ推奨

(\*3) : V-端子(8pin)と V+端子(4pin)は基板パターン上でショートさせないように注意して下さい。



## ■アプリケーションノート

NJU72040 はオーディオ向けグラウンド基準ステレオヘッドフォンアンプです。本 IC は内部に負電圧レギュレータを搭載しており、出力をグラウンド基準で動作させることで大容量のカップリングコンデンサが不要となります。また、出力にはポップノイズ抑制回路を内蔵しており、電源投入時、遮断時、ミュート制御時のポップノイズを低減します。

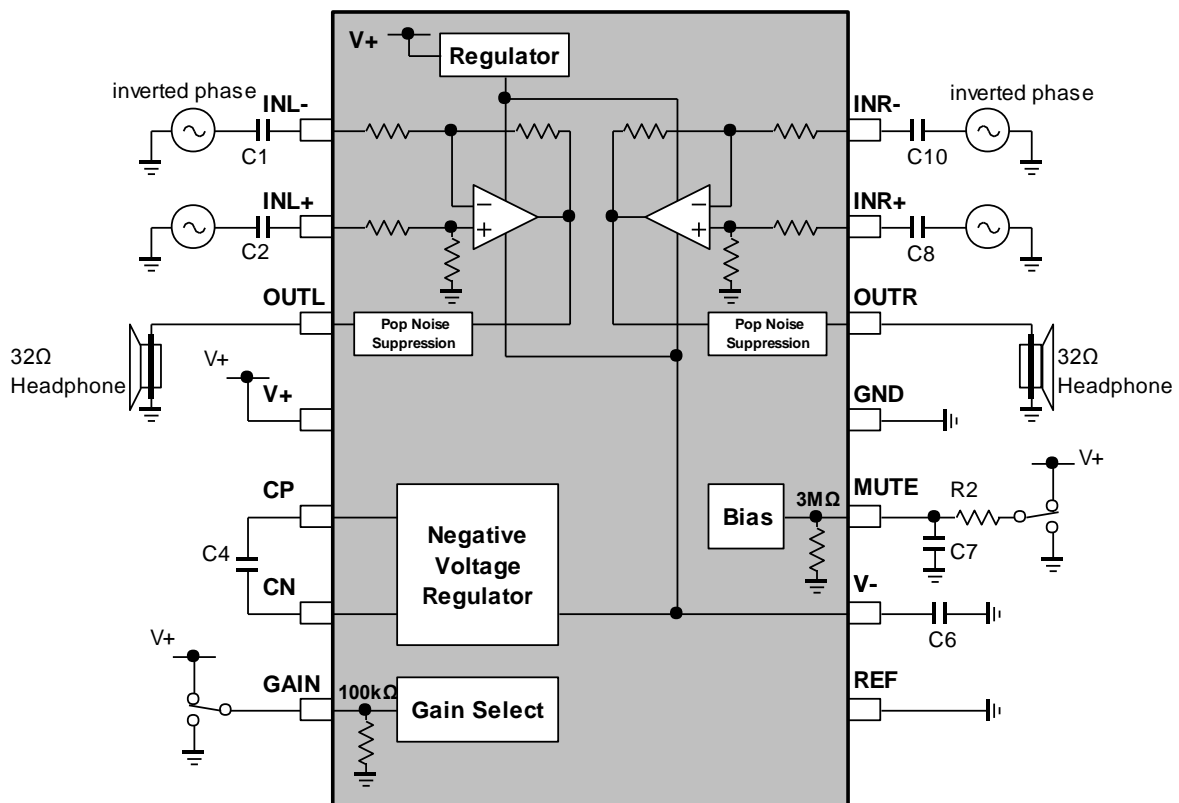
このアプリケーションノートでは、NJU72040 の製品概要と使用上の注意について述べています。

### 1.動作概要

図 1 は NJU72040 のブロック図で、差動入力オペアンプ、負電圧レギュレータ、ポップノイズ抑制回路、ゲインセレクト回路、バイアス回路(サーマルシャットダウン内蔵)で構成されています。

入力は差動入力に対応しており、反転端子または非反転端子を AC 接地することでシングルエンド入力にも対応します。また、電圧利得はゲインセレクト回路により差動入力時において 6.4dB もしくは 12.4dB(RL=32Ω)であり、シングルエンド入力時において 0.4dB もしくは 6.4dB(RL=32Ω)となります。

負電圧レギュレータを搭載している為、出力はグラウンド基準で動作させることができ、大容量のカップリングコンデンサが不要となります。また、出力にはポップノイズ抑制回路を搭載しており、電源投入時、遮断時、ミュート時のポップノイズを低減します。



(図 1)NJU72040 ブロック図

## 1.1 外付け素子

(図 1)について各外付け素子の役割及び注意事項を記載します。

### 1.1.1 入力カップリングコンデンサ $C_i$ ( $C_1$ 、 $C_2$ 、 $C_8$ 、 $C_{10}$ )

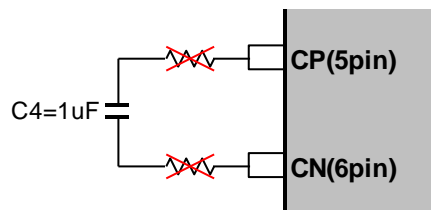
入力信号は、入力カップリングコンデンサ  $C_i$  と反転入力端子の入力抵抗  $61k\Omega$  とで形成されるハイ・パス・フィルタによって低域がカットされます。実際に使用されるヘッドフォンの低音再生限界を考慮して容量値を決めて下さい。カットオフ周波数は次式により求めることができ、 $C_i=1\mu F$  以上を推奨します。

$$f_c = 1 / (2 \times \pi \times 61k\Omega \times C_i)$$

### 1.1.2 フライングコンデンサ( $C_4$ )

負電圧の生成効率を確保する為、積層セラミックコンデンサのような ESR の低いコンデンサを使用して下さい。

また、フライングコンデンサ  $C_4$  と CP 端子(5pin)と CN 端子(6pin)を出来る限り近づけて配置して下さい。



(図 2)5pin、6pin 周辺部回路図

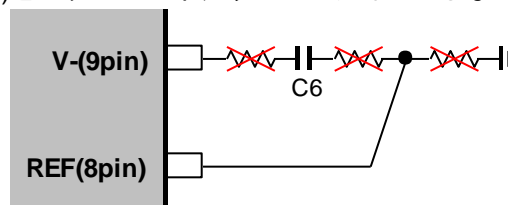
### 1.1.3 負電圧出力コンデンサ( $C_6$ )

負電圧の生成効率を確保する為、積層セラミックコンデンサのような ESR の低いコンデンサを使用して下さい。

また、 $C_6$  と V-端子(9pin)は出来る限り近づけて配置し、基板の GND パターンも出来る限り短くして下さい。

また、REF 端子(8pin)へのスイッチングノイズ混入を避ける為、V-端子(9pin)が接続される GND パターンと出来る限り共通インピーダンスを避けてパターンレイアウト設計して下さい。

また、V-端子(9pin)は V+端子(4pin)とパターンレイアウト上でショートしないよう注意して下さい。

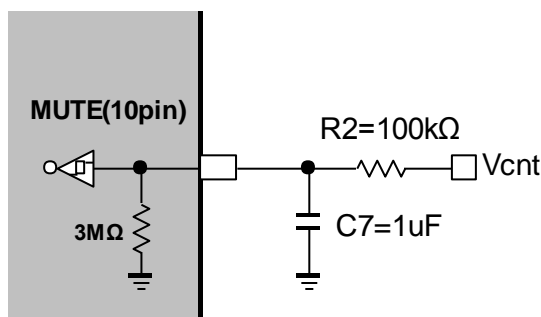


(図 3)8pin、9pin 周辺部回路図

### 1.1.4 ミュート回路時定数( $R_2$ 、 $C_7$ )

MUTE 端子(10pin)は  $R_2$ 、 $C_7$  による時定数により、ミュート切り替え時のポップノイズ低減します。

$R_2 \times C_7 \geq 0.1$  とし、 $R_2 \leq 100k\Omega$  を推奨します。 $R_2$  を大きくした場合、MUTE 端子(10pin)の印加電圧が低下し、閾値電圧を満足できなくなるため、注意が必要です。



(図 4)10pin 周辺部回路図

## 1.2 V+端子/MUTE 端子制御方法

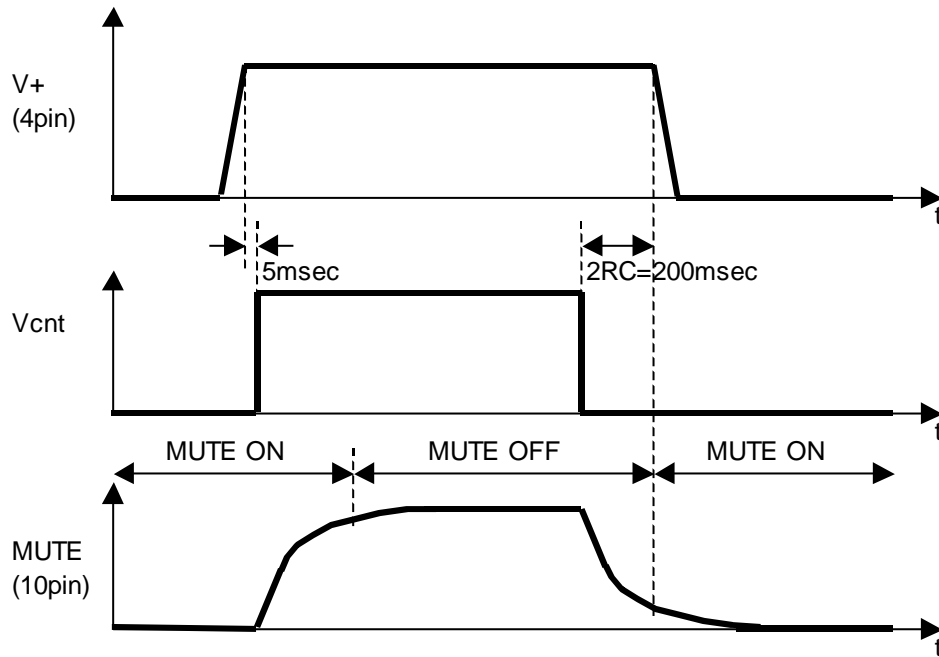
### 1.2.2 V+投入時シーケンス

ミュートコントロール電圧  $V_{cnt}$  を Low に設定し、 $V+$  を立ち上げます。  
 $V+$  が安定した後、5msec 以上の間隔を置いてミュートコントロール電圧  $V_{cnt}$  を High に設定して下さい。

### 1.2.3 V+遮断時シーケンス

ミュートコントロール電圧  $V_{cnt}$  を Low に設定し、IC がミュート状態へ移行するまでの時間( $\approx 2RC$ )電源を保持した後、 $V+$  を立ち下げて下さい。

Ex)  $R2=100k\Omega$ 、 $C7=1\mu F$  の場合、 $2 \times R2 \times C7=200msec$  以上となります。



(図 5)  $V+$ 投入時、遮断時タイミングチャート

# NJU72040

## ■端子等価回路

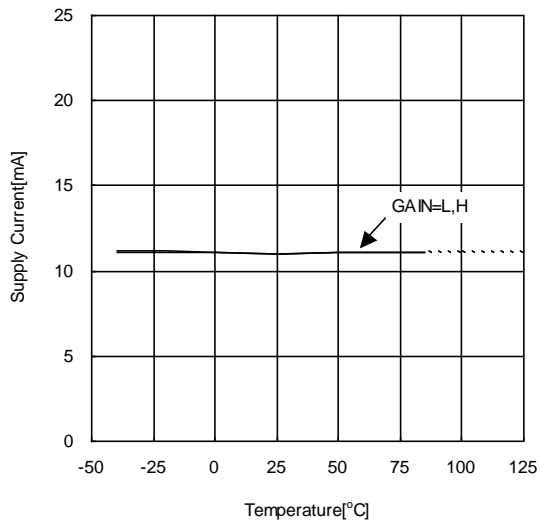
端子	端子名	機能名	内部等価回路	端子電圧
1 2 13 14	INL- INL+ INR- INR+	AC 信号入力端子		0V
3 12	OUTL OUTR	AC 信号出力端子		0V
7	GAIN	利得設定端子		0V
10	MUTE	MUTE/ポツ音抑制 制御端子		0V

## ■端子等価回路

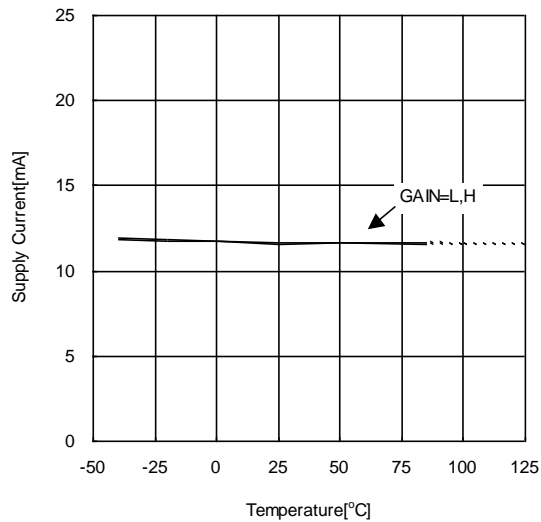
端子	端子名	機能名	内部等価回路	端子電圧
5	CP	極性変換用 コンデンサ接続端子		-
6	CN	極性変換用 コンデンサ接続端子		-
8	REF	基準電圧端子		-

## ■ 特性例

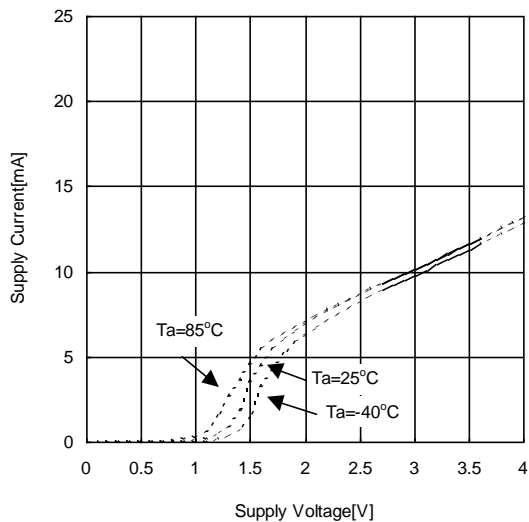
**Supply Current vs Temperature**  
 $V_+ = 3.3V$ ,  $R_L = \text{NoLoad}$ ,  $\text{MUTE} = L$



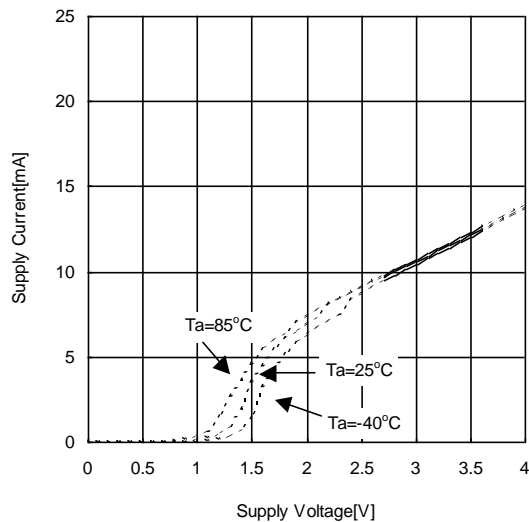
**Supply Current vs Temperature**  
 $V_+ = 3.3V$ ,  $R_L = \text{NoLoad}$ ,  $\text{MUTE} = H$



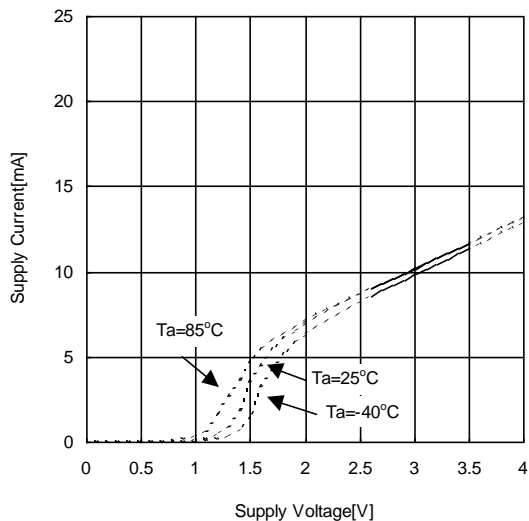
**Supply Current vs Supply Voltage**  
 $R_L = \text{NoLoad}$ ,  $\text{MUTE} = L$ ,  $\text{GAIN} = L$



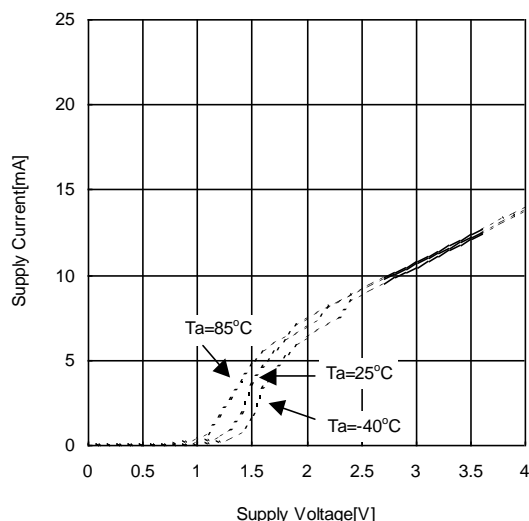
**Supply Current vs Supply Voltage**  
 $R_L = \text{NoLoad}$ ,  $\text{MUTE} = H$ ,  $\text{GAIN} = L$

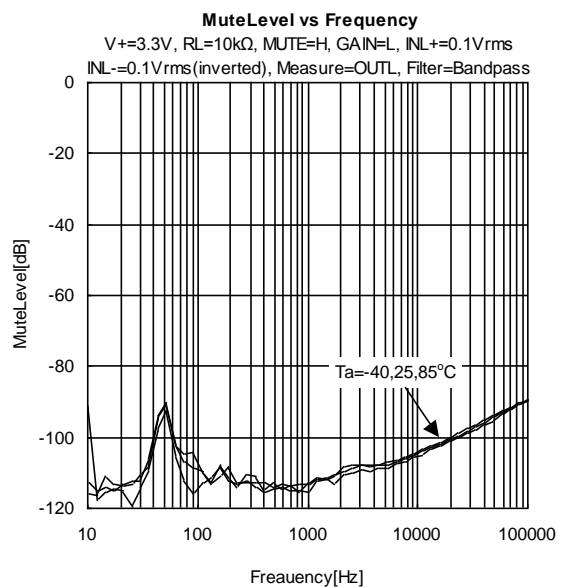
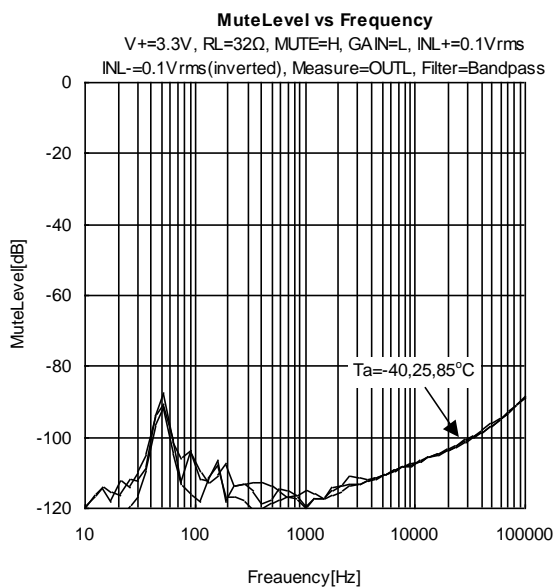
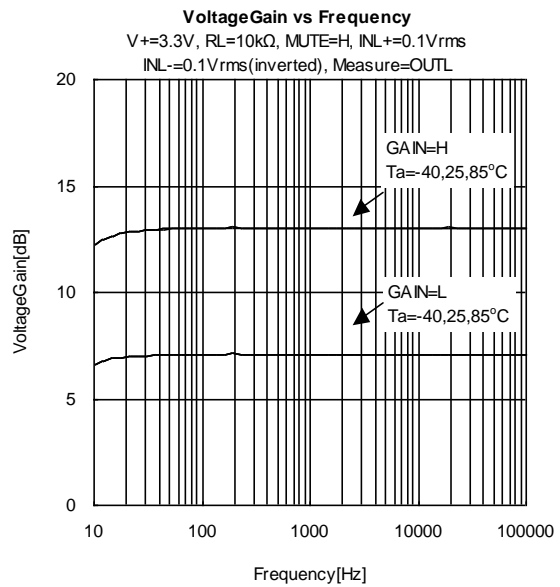
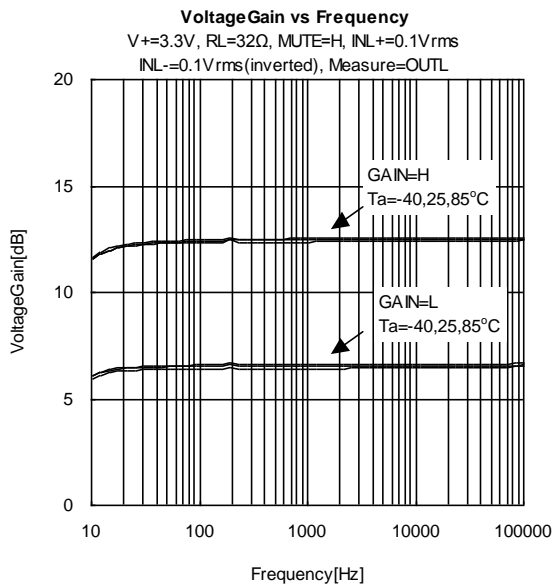
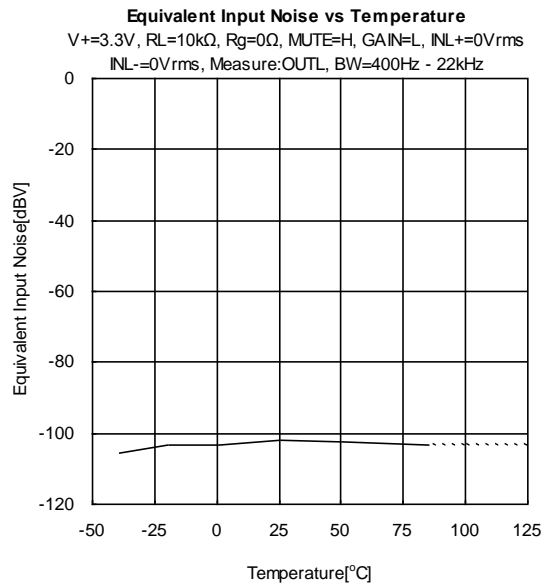
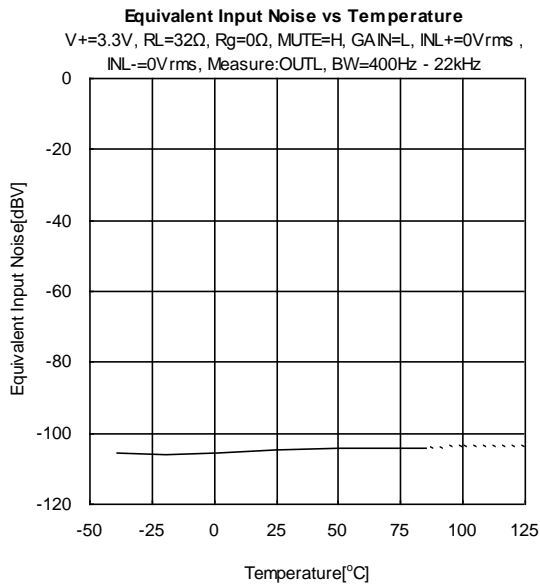


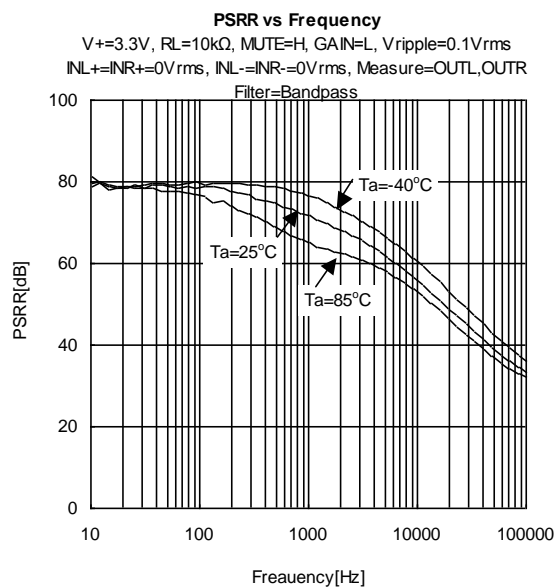
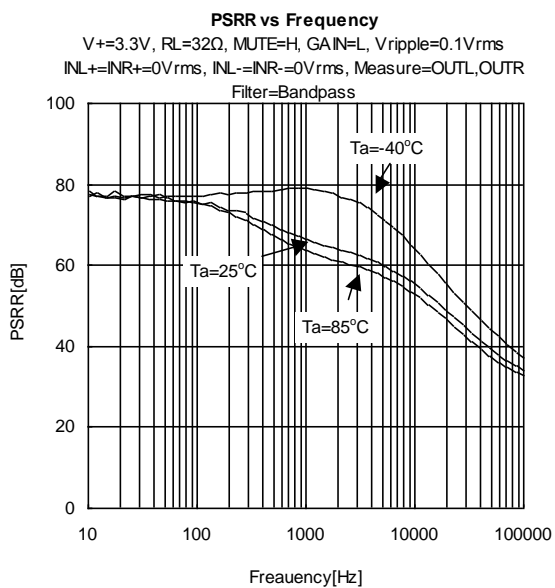
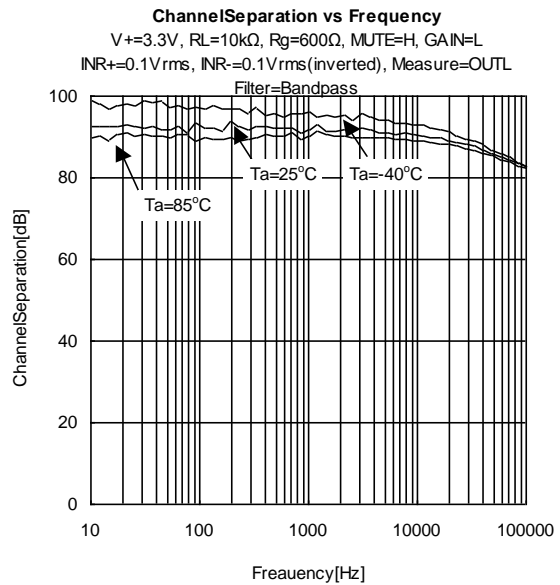
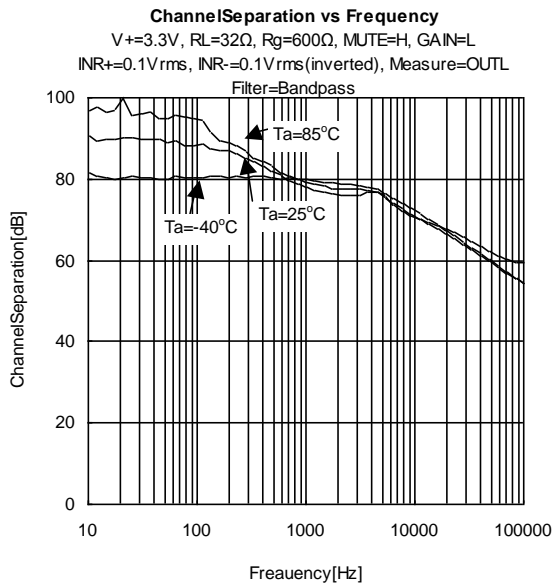
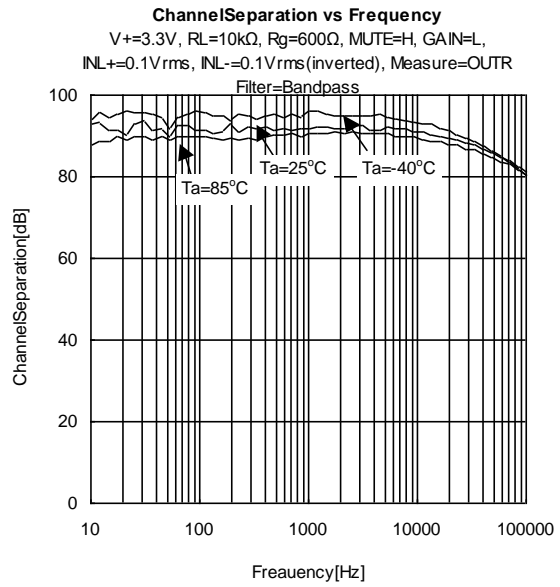
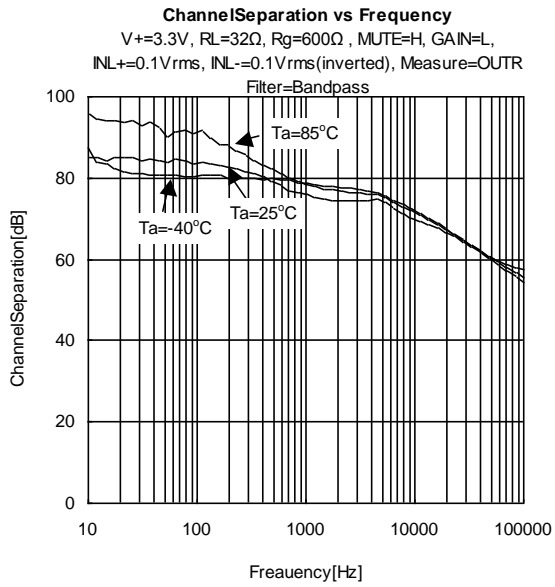
**Supply Current vs Supply Voltage**  
 $R_L = \text{NoLoad}$ ,  $\text{MUTE} = L$ ,  $\text{GAIN} = H$



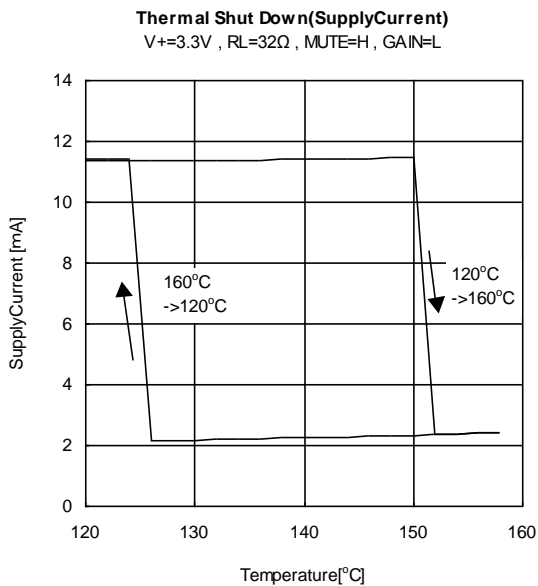
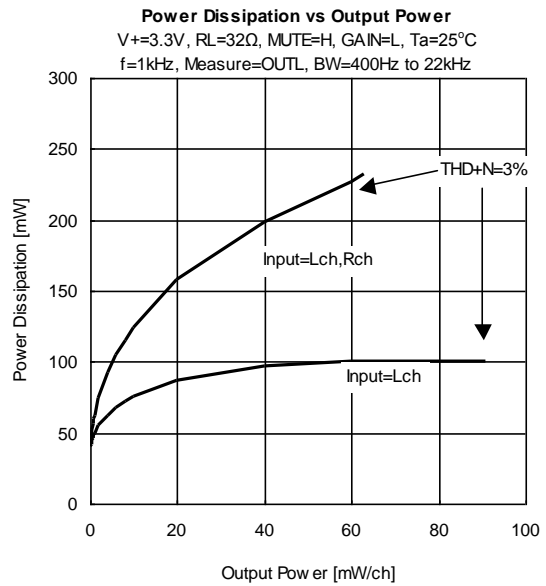
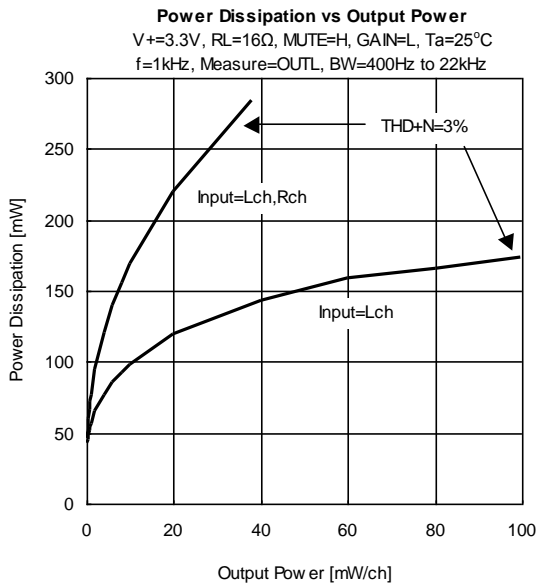
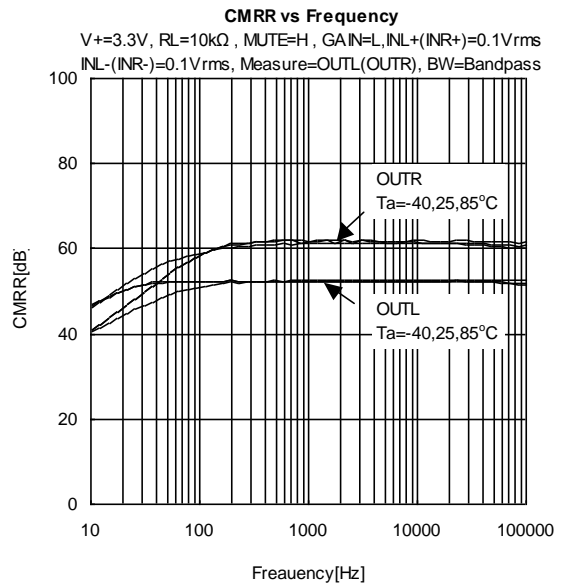
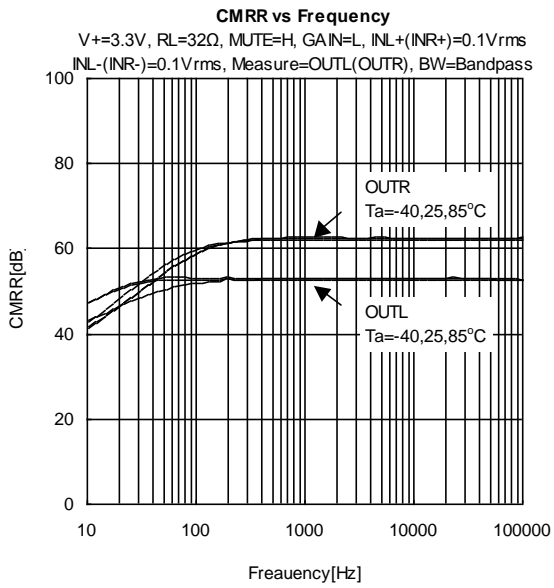
**Supply Current vs Supply Voltage**  
 $R_L = \text{NoLoad}$ ,  $\text{MUTE} = H$ ,  $\text{GAIN} = H$

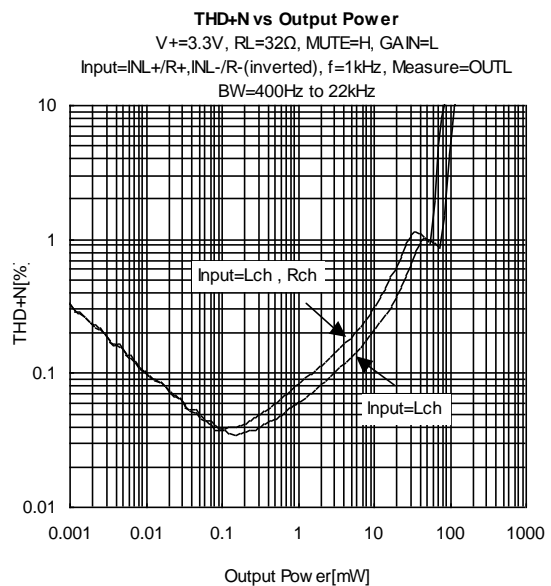
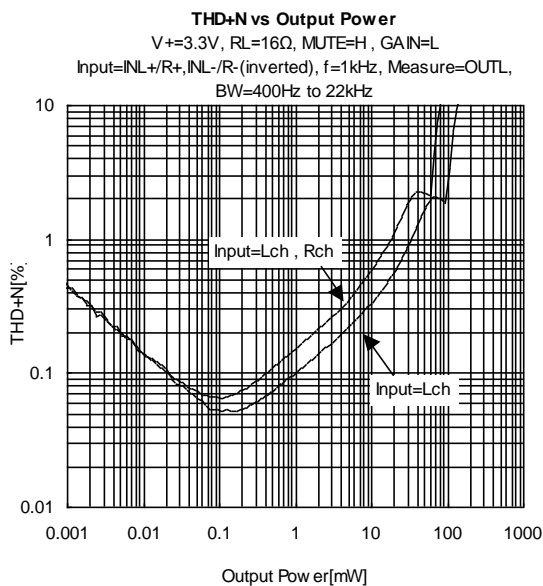
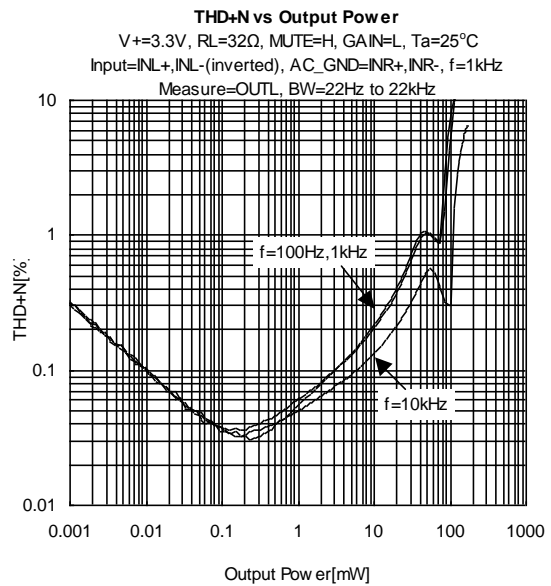
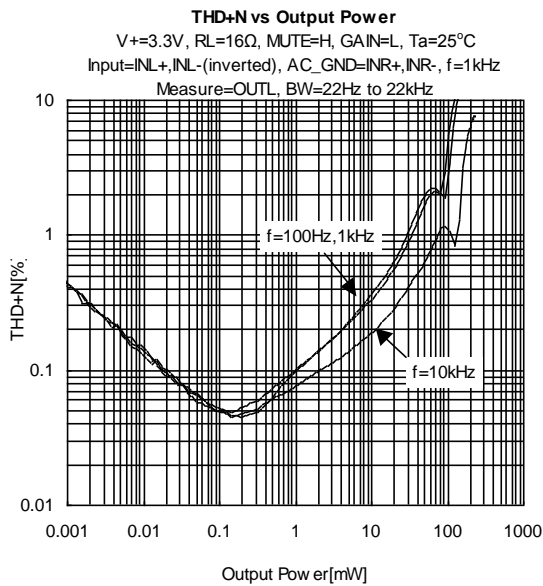
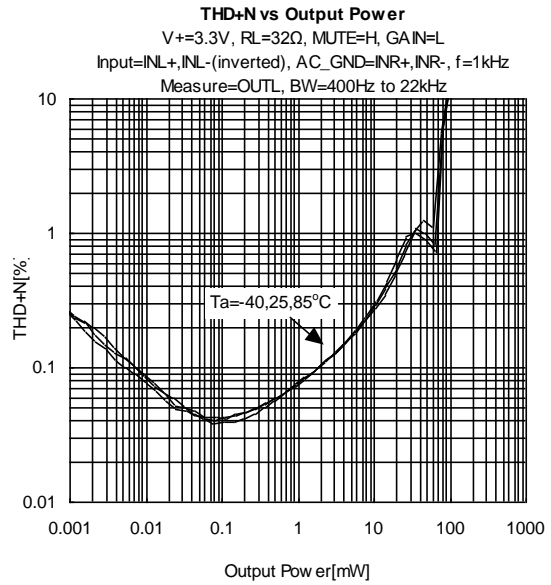
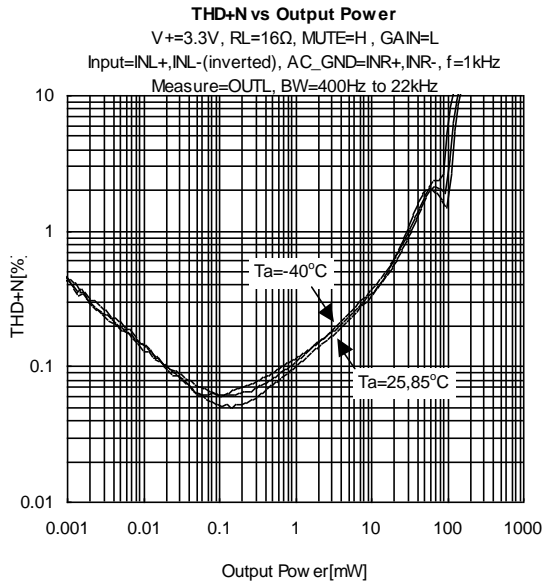


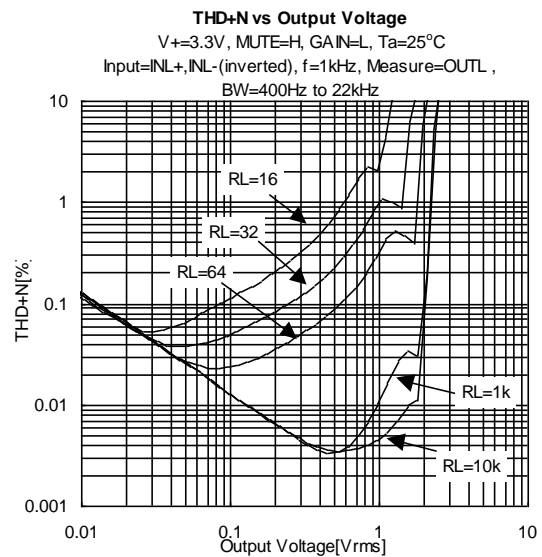
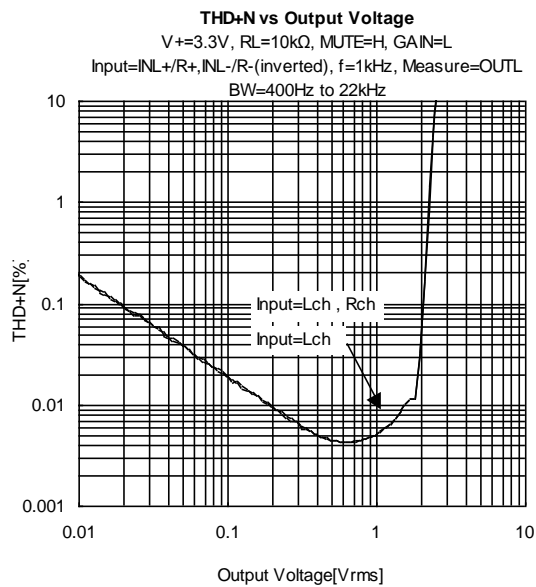
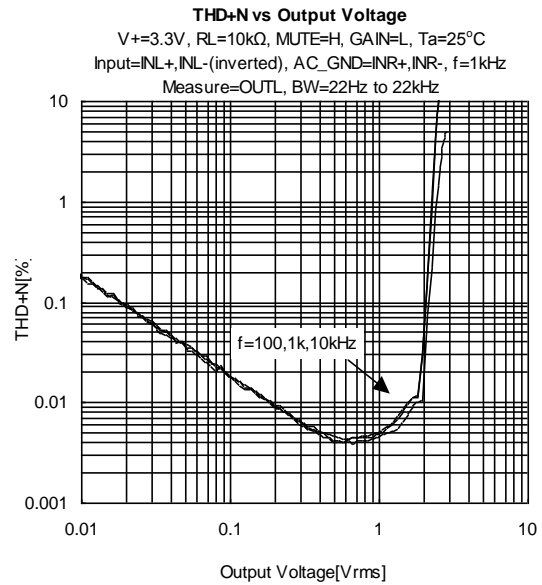
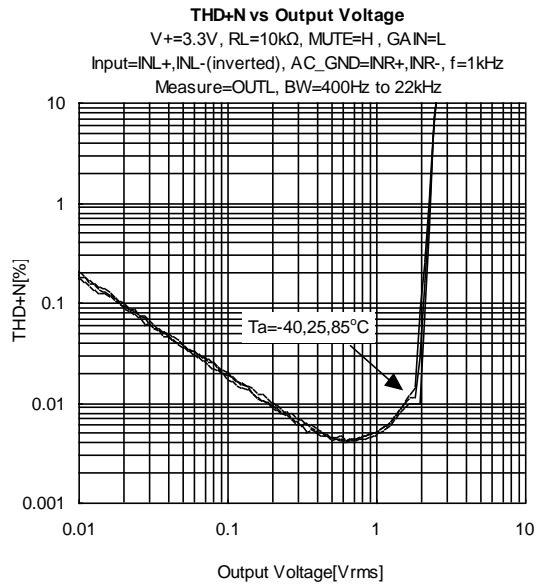












＜注意事項＞  
 このデータブックの掲載内容の正確さには  
 万全を期しておりますが、掲載内容について  
 何らかの法的な保証を行うものではありません。  
 とくに応用回路については、製品の代表的  
 な応用例を説明するためのものです。また、  
 工業所有権その他の権利の実施権の許諾を伴  
 うものではなく、第三者の権利を侵害しない  
 ことを保証するものでもありません。