

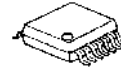
グラウンド基準2Vrms出力ステレオラインアンプ

概要

NJU72015はチャージポンプ回路を内蔵し、単電源3.3Vの供給電圧で2Vrmsの出力振幅を得られるステレオラインアンプです。グラウンド基準出力であるため出力カップリングコンデンサが不要です。差動入力端子を備えるため差動信号も入力可能です。

またポップノイズ抑制回路により、電源投入/遮断時のポップノイズを除去します。

外形



NJU72015V

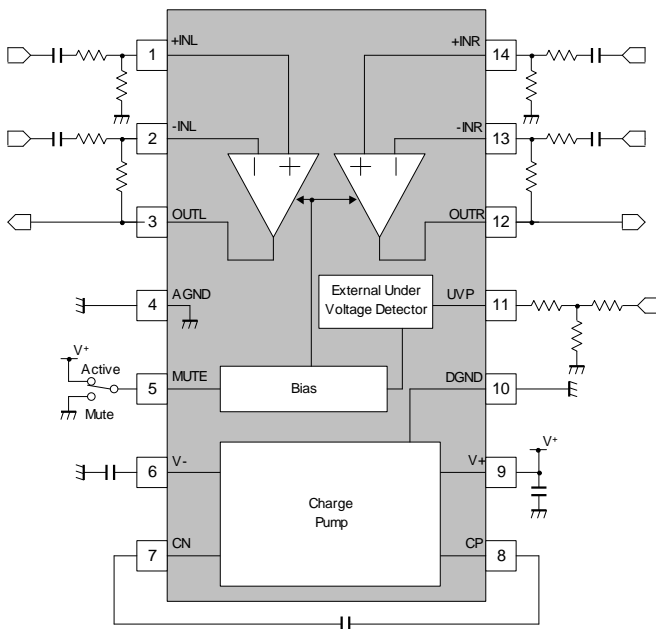
アプリケーション

- ・ 2Vrmsのライン出力を必要とするAV機器

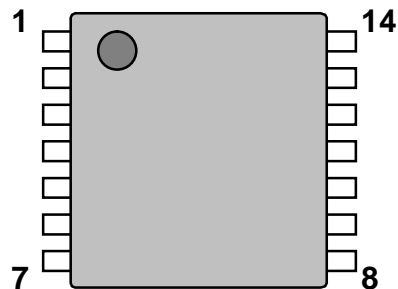
特徴

- 動作電圧 $V^+ = 3.0 \sim 3.6 \text{ V}$
- 動作時消費電流 $I_{DD1} = 5 \text{ mA typ.}$ ($V^+ = 3.3 \text{ V}$ 、無信号、無負荷時)
- 出力カップリングコンデンサレス
- 差動入力
- ポップノイズ抑制回路内蔵
- C-MOS構造
- 外形 SSOP14

ブロック図



端子配列



No.	Symbol	Function
1	+INL	Lch 非反転入力端子
2	-INL	Lch 反転入力端子
3	OUTL	Lch 出力端子
4	GND	接地端子
5	MUTE	MUTE 制御端子
6	V-	負電圧端子
7	CN	極性変換用コンデンサ接続端子
8	CP	極性変換用コンデンサ接続端子
9	V+	電源端子
10	DGND	接地端子
11	UVP	電圧低下検出端子
12	OUTR	Rch 出力端子
13	-INR	Rch 反転入力端子
14	+INR	Rch 非反転入力端子

NJU72015

絶対最大定格 (Ta = 25°C)

項目	記号	定格値	単位
電源電圧	V ⁺	4	V
消費電力	P _D	530 ^(Note1)	mW
最大入力電圧	V _{IN}	-V ⁺ -0.3 ~ V ⁺ +0.3	V
動作温度	Topr	-40 ~ +85	°C
保存温度	Tstg	-40 ~ +125	°C

(Note1) EIA/JEDEC 仕様基板 (76.2x114.3x1.6mm, 2layer, FR-4) 実装時

推奨動作範囲 (指定なき場合には V⁺=3.3V, Ta = 25°C)

項目	記号	条件	最小	標準	最大	単位
動作電源電圧	V ⁺		3.0	3.3	3.6	V

電気的特性

◆DC特性 (指定なき場合には V⁺=3.3V, Mute=OFF, R_L=10kΩ, Ta=25°C)

項目	記号	条件	最小	標準	最大	単位
消費電流	I _{DD}	無信号、無負荷	-	5	10	mA
電源リップル除去比	PSRR	V ⁺ =3V to 3.6V	-	80	-	dB
外部電圧検出	V _{uvp}		-	1.25	-	V
外部電圧検出用ヒステリシス電流	I _{Hys}		-	5	-	uA
出力オフセット電圧	V _{OS}	Rg=0Ω	-	-	1	mV

◆AC特性 (指定なき場合には V⁺=3.3V, f=1kHz, Vin=1Vrms [differential input], Mute=OFF, R_{IN}=10kΩ, R_{fb}=20kΩ, R_L=10kΩ, Ta=25°C)

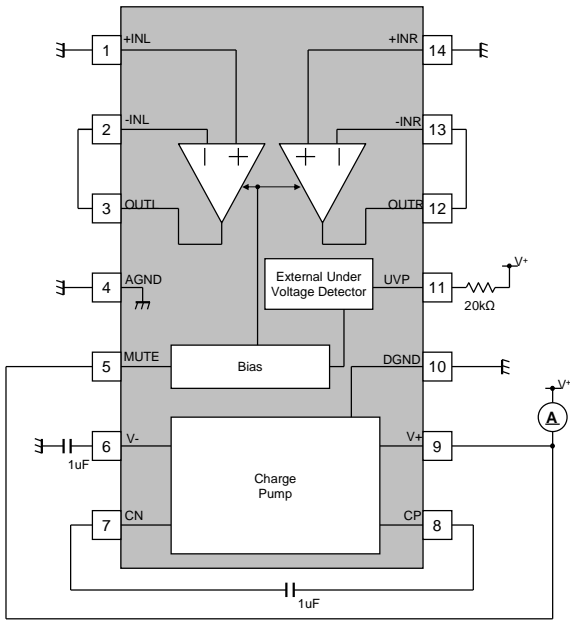
項目	記号	条件	最小	標準	最大	単位
最大出力電圧	V _{OMAX}	THD=1%	-	2.3	-	Vrms
ミュートレベル	V _{MUTE}	Rg=0Ω, MUTE=ON	-	-80	-	dB
入力換算雑音電圧	V _{NI}	Rg=0Ω, A-weighted	-	-106	-	dB
全高調波歪率	THD	BW:400Hz-22kHz	-	0.003	-	%
チャンネルセパレーション	CS	Rg=600Ω, Bandpass	-	110	-	dB

◆制御部特性 (指定なき場合には V⁺=3.3V, Ta=25°C)

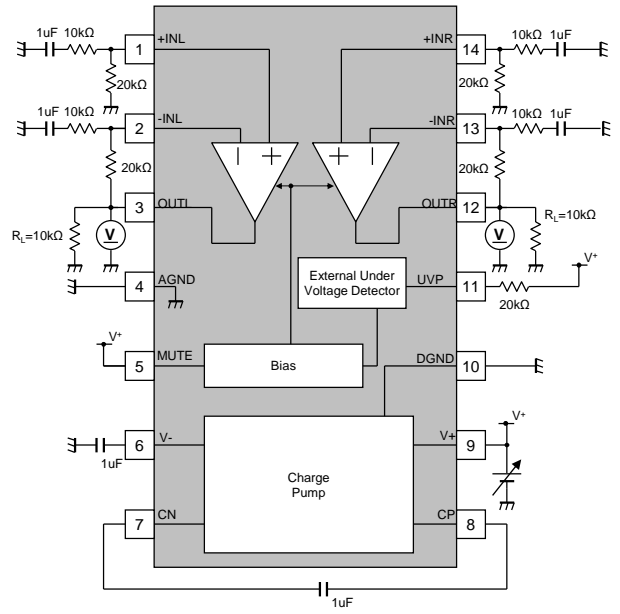
項目	記号	条件	最小	標準	最大	単位
MUTE端子H	MuteH	Mute=OFF	0.7V ⁺	-	V ⁺	V
MUTE端子L	MuteL	Mute=ON	0	-	0.3V ⁺	V

測定回路図

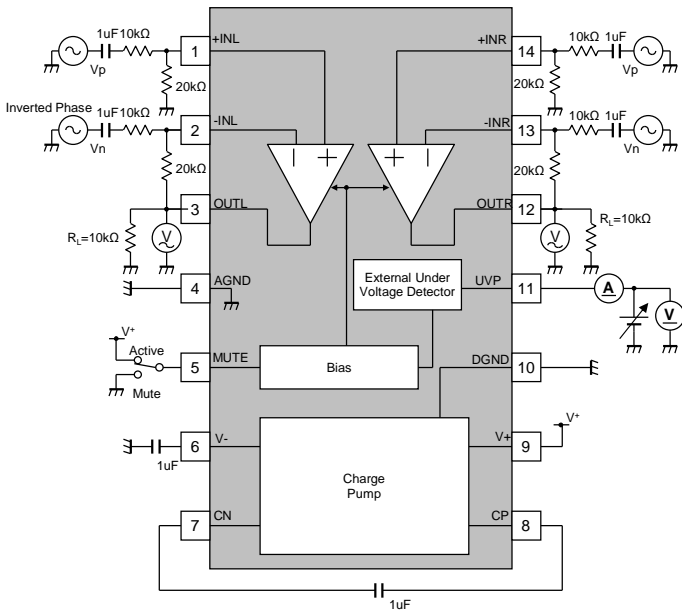
◆ I_{DD}



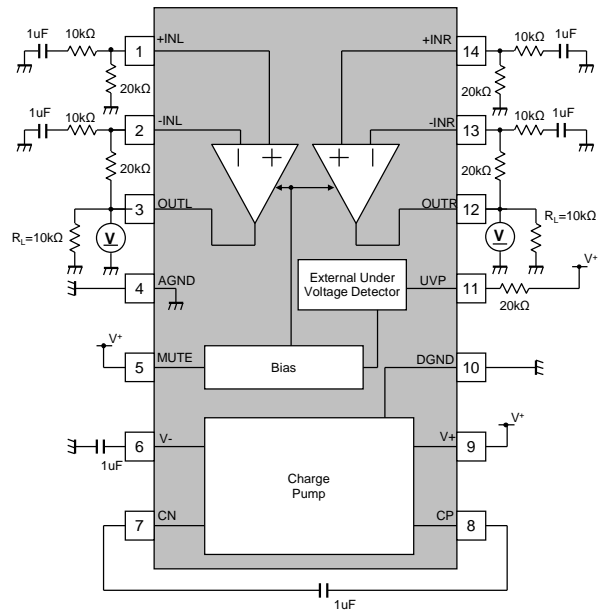
◆ PSRR



◆ V_{UVP} , I_{Hys} , V_{OMAX} , V_{MUTE}



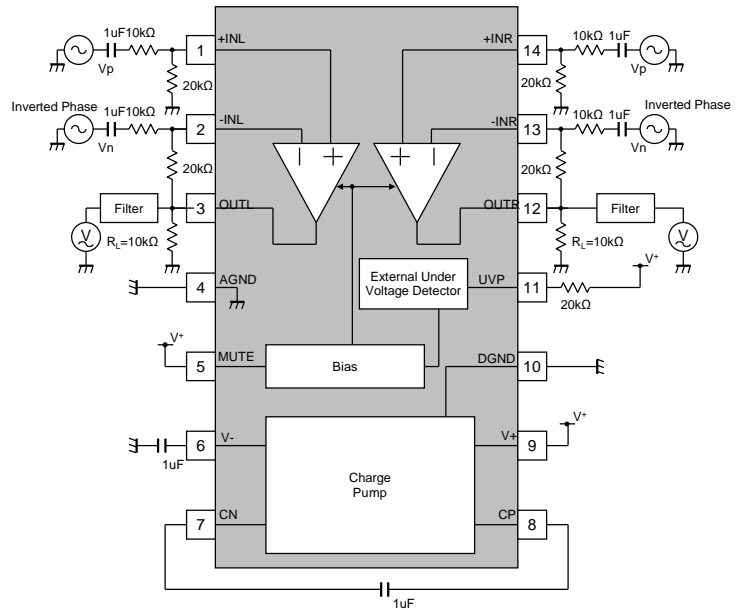
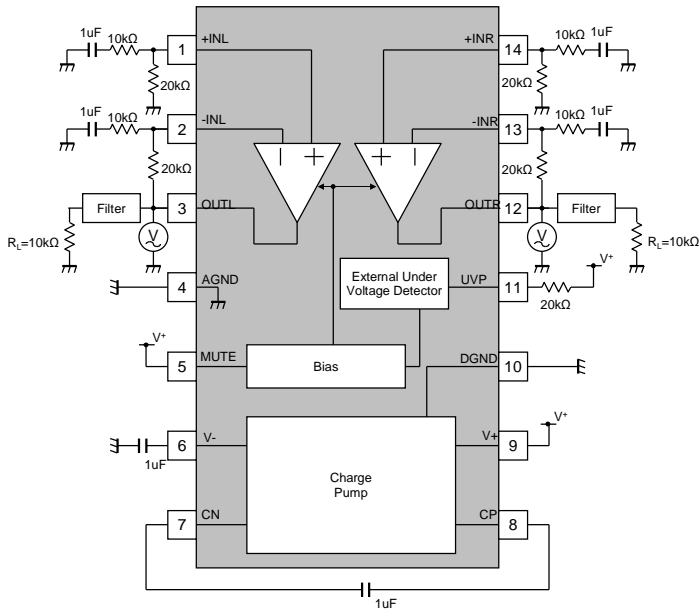
◆ V_{OS}



◆ V_{NI}

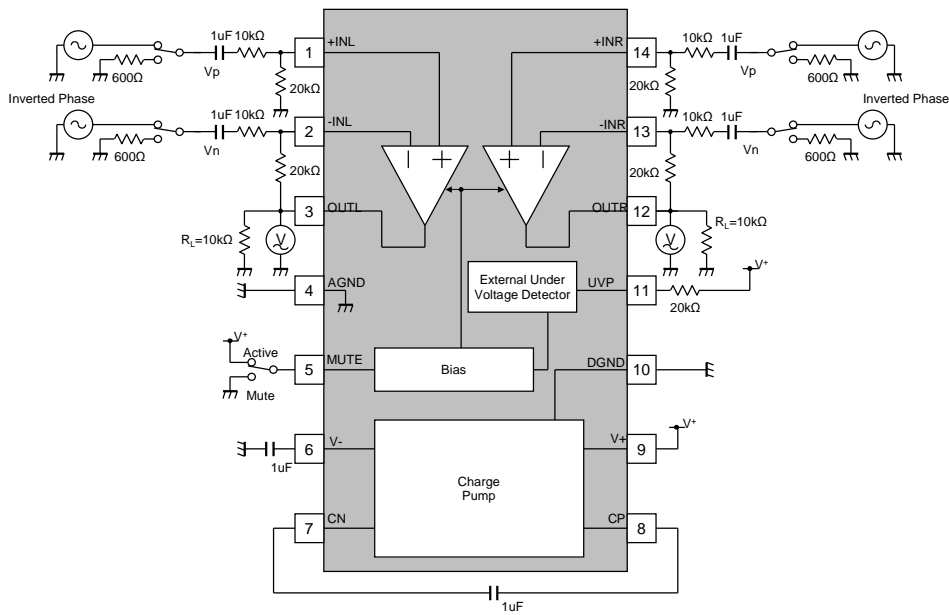
V_{NI} = Measurement - 12dB

◆ THD

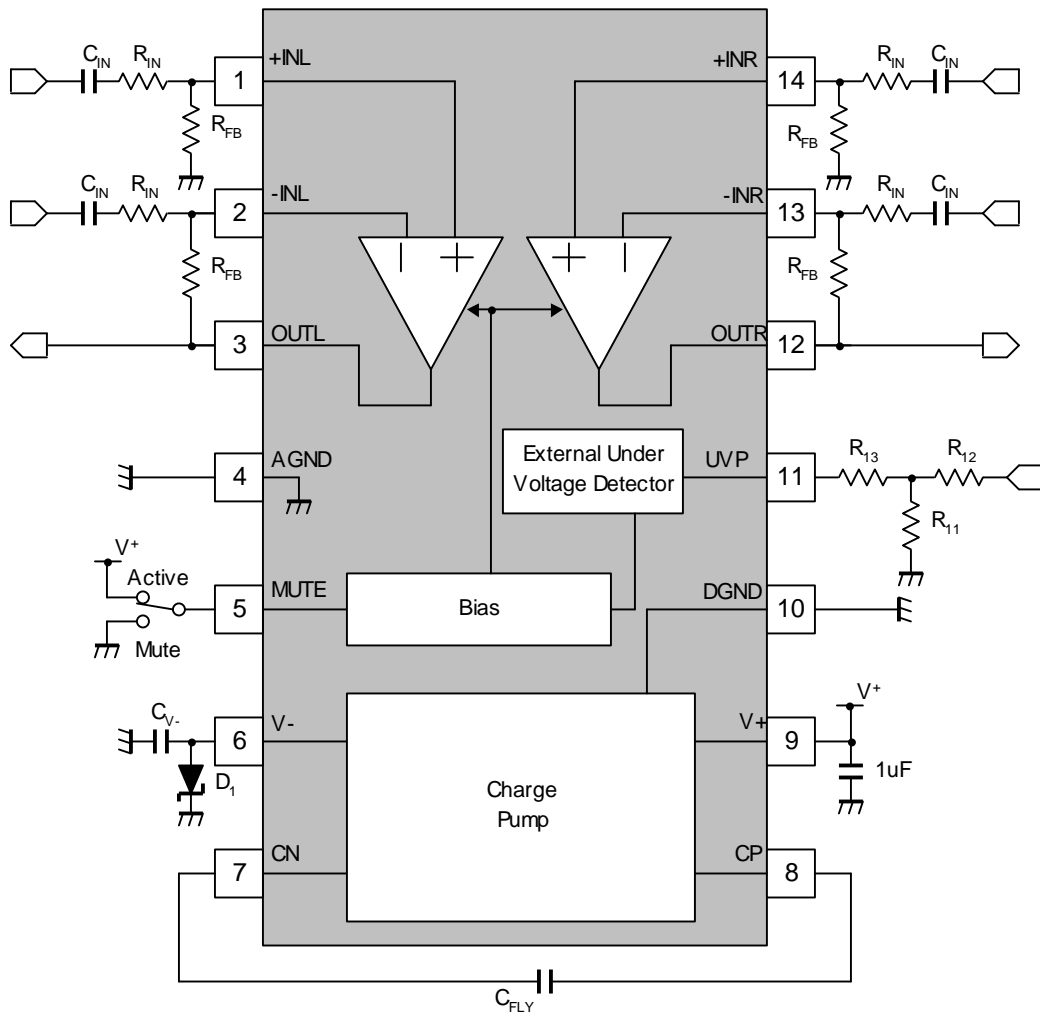


◆ CS

OUTL: $CS = 20 * \text{Log}(\text{OUTR} / \text{OUTL})$
 OUTR: $CS = 20 * \text{Log}(\text{OUTL} / \text{OUTR})$



応用回路例



*1) V-端子(6pin)が、V+端子(9pin)との短絡が懸念される場合は V-端子と GND 端子間にツェナーダイオードを接続してください。

■ アプリケーションノート

◆ 動作概要

NJU72015 のブロック図を図 1 に示します。NJU72015 は負電源生成用のチャージポンプ、ポップノイズ抑制回路、外部電圧検出回路とラインアンプで構成されています。

NJU72015 は単電源 3V ~ 3.6V で動作し、供給電圧 (V+)より生成した負電源(V-)を生成します。ラインアンプはその正負電源で動作するため、出力信号は GND 基準で出力することが可能です(図 2 を参照)。そのため、単電源で動作する一般的なラインアンプには必要な出力カップリングコンデンサを削除することが可能です。

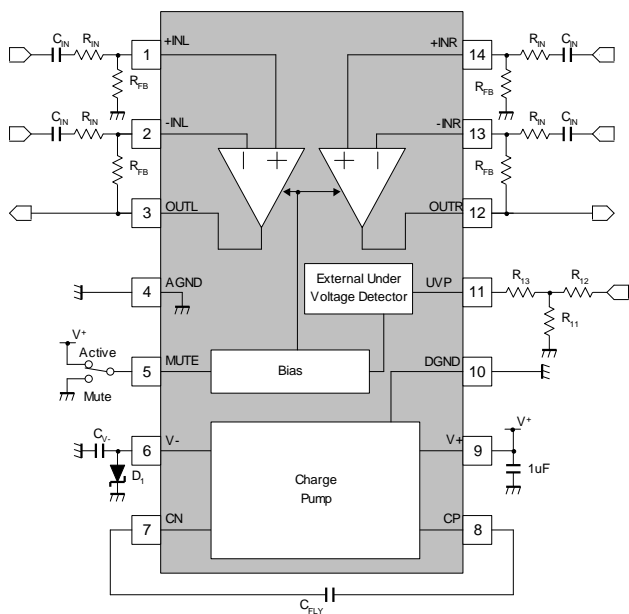


図 1 NJU72015 ブロック図

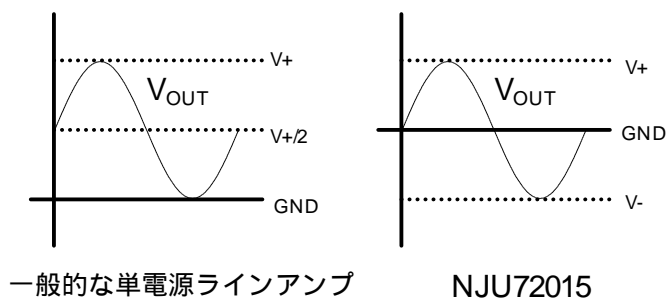


図 2 出力コンデンサレス動作

◆ 利得設定抵抗

NJU72015 の回路を図 1 に示します。差動入力利得は次の式により設定されます。

$$A_V = \frac{R_{FB}}{R_{IN}}$$

利得設定抵抗 R_{IN} と R_{FB} の値は、雑音、安定性、入力カップリングコンデンサの容量に影響します。低い値を選択した場合、大きな容量の入力カップリングコンデンサ C_{IN} が必要になります。高い値を選択した場合、雑音が大きくなります。

◆ 入力カップリングコンデンサ

入力コンデンサ C_{IN} は NJU72015 の入力端子にオーディオ信号を入力するために必要です。コンデンサはアンプの最適な動作のために、入力信号を最適な DC レベルにバイアスします。これらのコンデンサは入力抵抗 R_{IN} とハイパスフィルタを形成します。カットオフ周波数は次の式より設定されます。

$$f_{C(HPF)} = \frac{1}{2\pi R_{IN} C_{IN}}$$

低い周波数で影響を及ぼし、オーディオ信号を歪ませてしまう可能性があるため、入力コンデンサ C_{IN} の値は慎重に考慮すべきです。

◆フライングコンデンサ

フライングコンデンサは負電源の生成のために必要です。負電源の生成効率を上げるために、セラミックコンデンサのような ESR の低いコンデンサを選択します。PCB の配線抵抗を減らすために CP 端子(7 ピン)と CN 端子(8 ピン)の近くに配置してください。このコンデンサの推奨値は 1 μ F です。小さい値を選択した場合、最大出力電圧が減少し、仕様を満たさなくなる可能性があります。

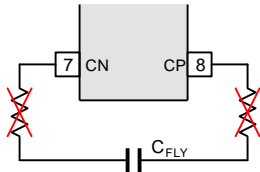


図 3 フライングコンデンサ @ 7 ピン/8 ピン

◆負電源出力デカップリングコンデンサ

負電源の出力効率を上げるために、セラミックコンデンサのような ESR の低いコンデンサを使用します。PCB の配線抵抗を減らすために、このコンデンサは V 端子 (6 ピン)の近くに配置してください。このコンデンサの推奨値は 1 μ F です。

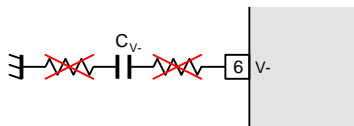


図 4 デカップリングコンデンサ @ 6 ピン

◆保護ダイオード

保護のために、ショットキーダイオードのような順方向降下電圧 V_f が低いダイオードを V 端子(6 ピン)-GND 間に接続することを推奨します。この外付けダイオードは正電圧が偶然 V 端子に印可された時に端子を保護します。

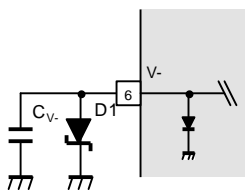


図 5 負電圧端子 @ 6 ピン

◆外部電圧検出

外部電圧検出機能は入力側のデバイスがポップノイズを発生す前に NJU72015 の出力をミュートさせることが可能です。

UVP 端子のスレッシュホールド電圧は 1.25V です。ご使用のアプリケーションに合わせてアクティブ-ミュート時のスレッシュホールド電圧、ヒステリシス電圧を設定してください。スレッシュホールドは次の式より設定されます。

$$V_{HYS} = 5\mu \times R_{13} \frac{R_{11} + R_{12}}{R_{12}}$$

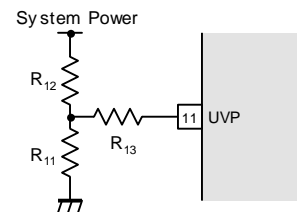
$$V_{UVP} = 1.25 \times \frac{R_{11} + R_{12}}{R_{12}} - V_{HYS}$$

$$= (1.25 - 5\mu \times R_{13}) \times \frac{R_{11} + R_{12}}{R_{12}}$$

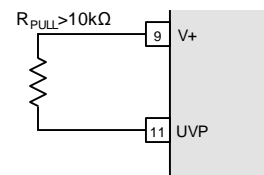
$R_{13} \gg R_{11}/R_{12}$ の場合

例えば、 $V_{UVP}=4V$ かつ $1V$ のヒステリシスを得たい場合、 $R_{11}=3k\Omega$, $R_{12}=1k\Omega$, $R_{13}=50k\Omega$ となります。もし、UVP 機能を使用しない場合は、UVP 端子と V^+ 間をプルアップ抵抗 R_{PULL} で接続してください。

●UVP 機能を使用する場合の応用回路



●UVP 機能を使用しない場合の応用回路



●UVP 機能のシーケンス

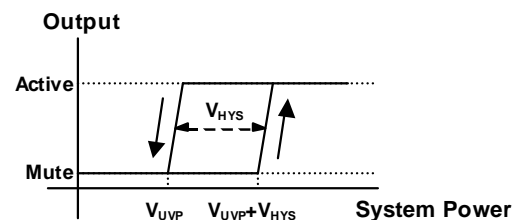


図 6 UVP 機能

◆電源投入遮断時のポップノイズを最小にするためのシーケンス

さらにポップノイズを低減するための電源投入遮断シーケンスを図7に示します。

➤ 電源投入時

電源投入時のポップノイズをさらに低減するためには、電源を投入した後にミュート端子をLからHに切り替えてください。 T_{ON} は10m秒以上間隔を取ることを推奨します。

➤ 電源遮断時

電源遮断時のポップノイズをさらに低減するためには、電源を遮断する前にミュート端子をHからLに切り替えてください。 T_{OFF} は10m秒以上間隔を取ることを推奨します。

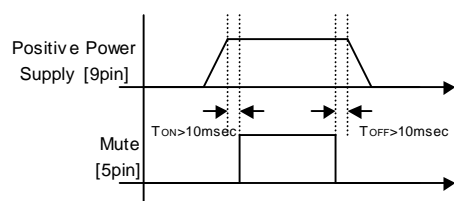


図7 電源投入遮断時のタイミング

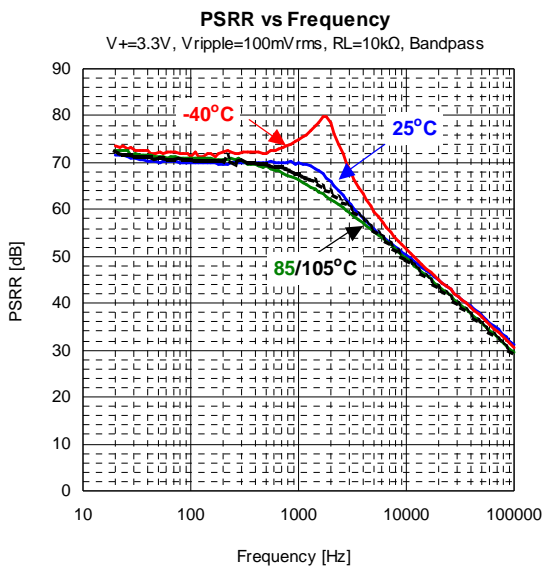
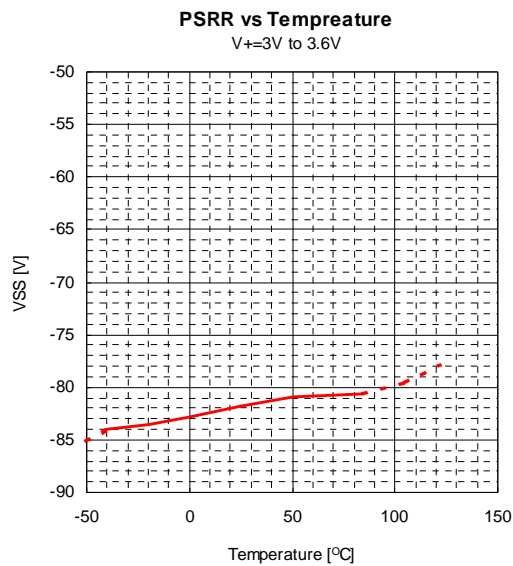
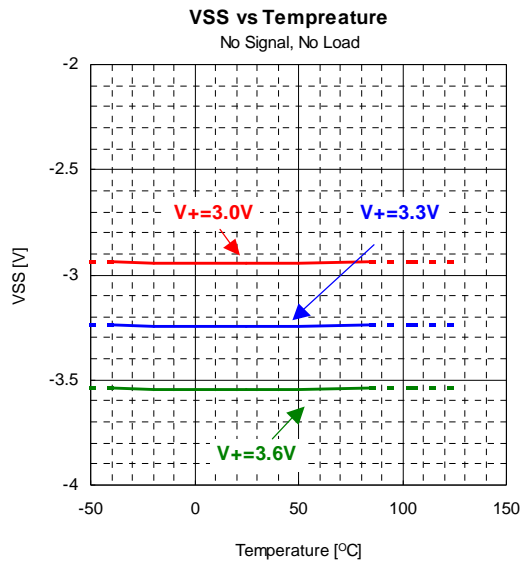
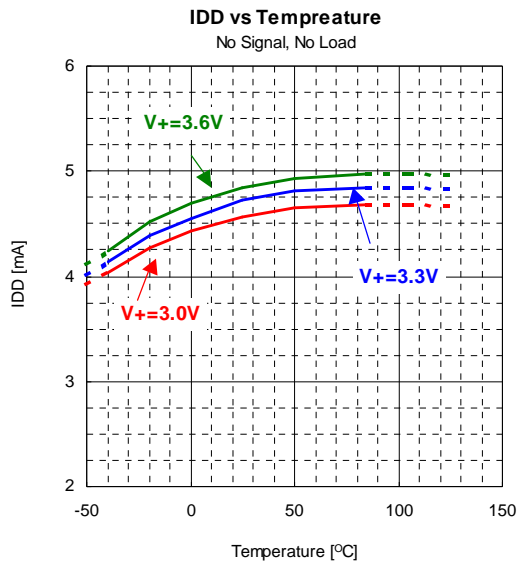
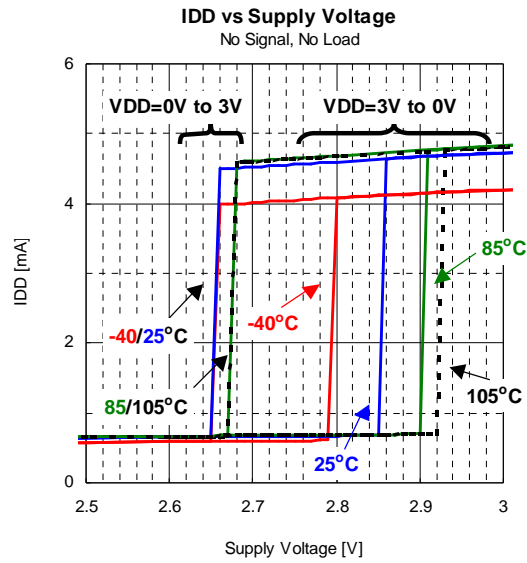
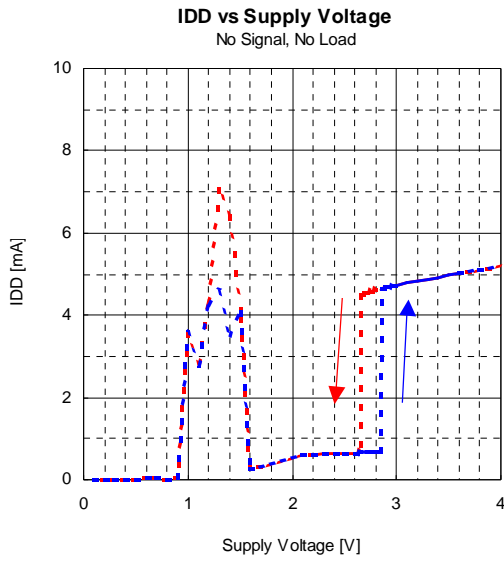
端子等価回路

端子	端子名	機能名	内部等価回路	端子電圧
1 2 13 14	+INL -INL -INR +INR	AC 信号入力端子		0V
3 12	OUTL OUTR	AC 信号出力端子		0V
5	MUTE	MUTE 制御端子		0V
7 8 9	CN CP DGND	極性変換用 コンデンサ接続端子 極性変換用 コンデンサ接続端子 接地端子		- - 0V

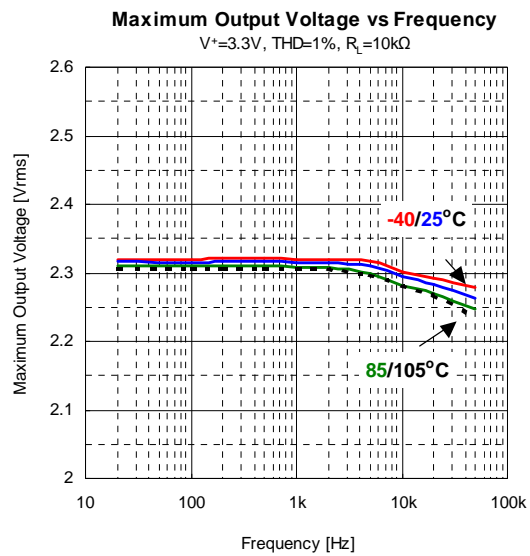
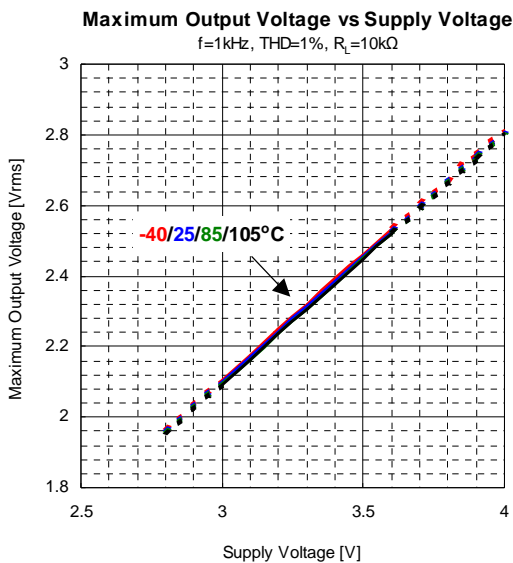
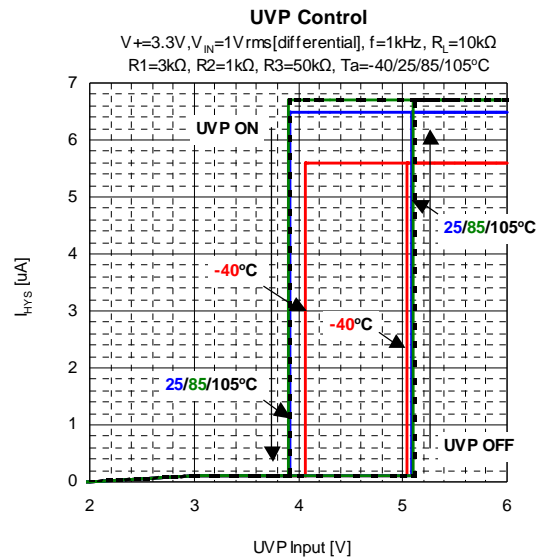
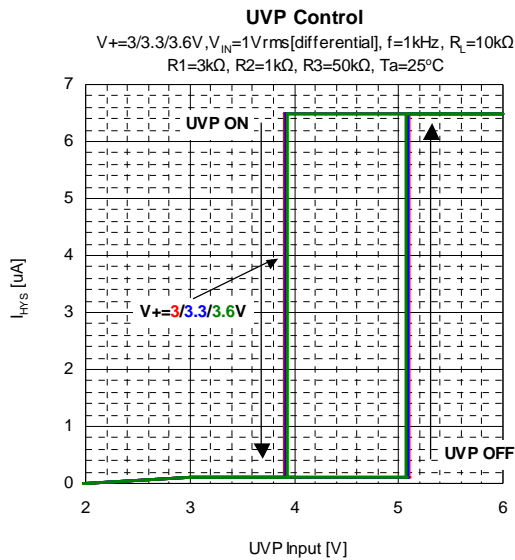
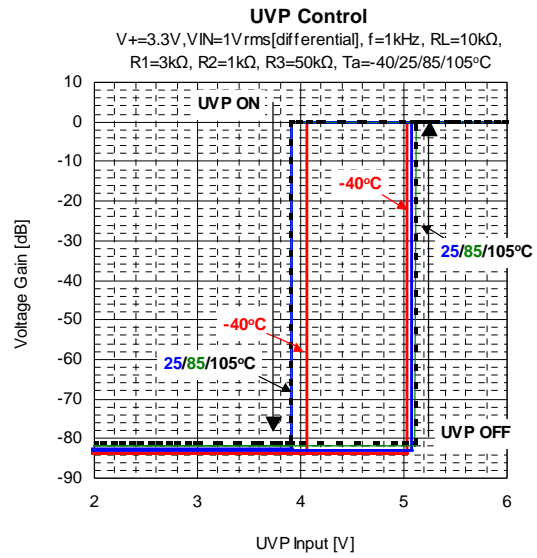
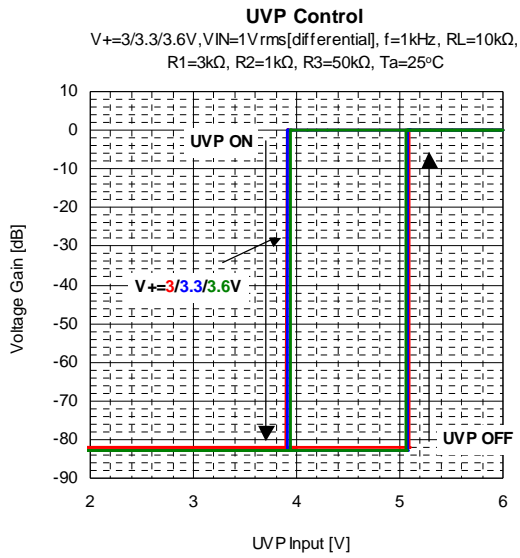
端子等価回路

端子	端子名	機能名	内部等価回路	端子電圧
11	UVP	電圧低下検出端子		-

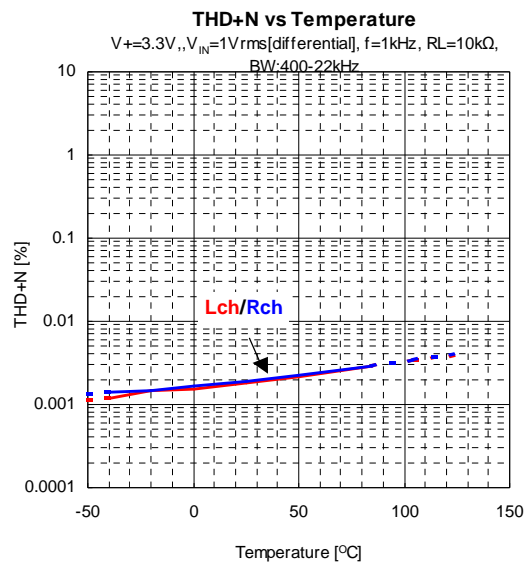
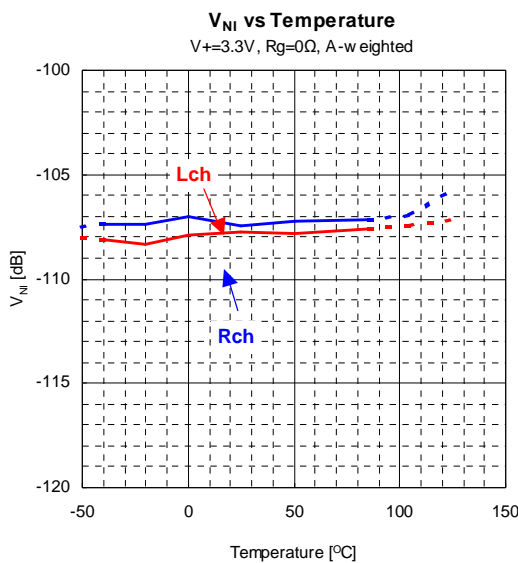
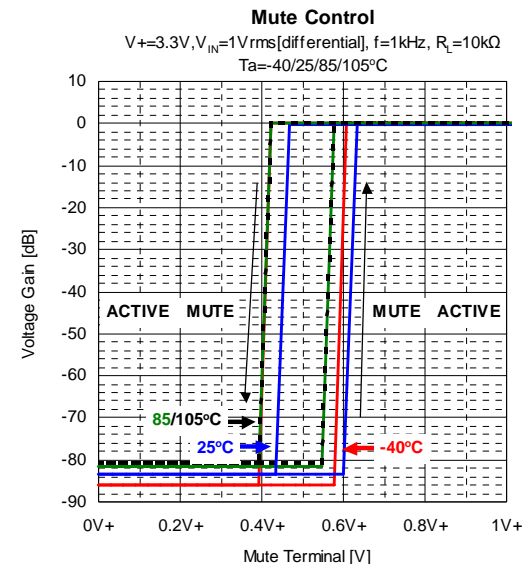
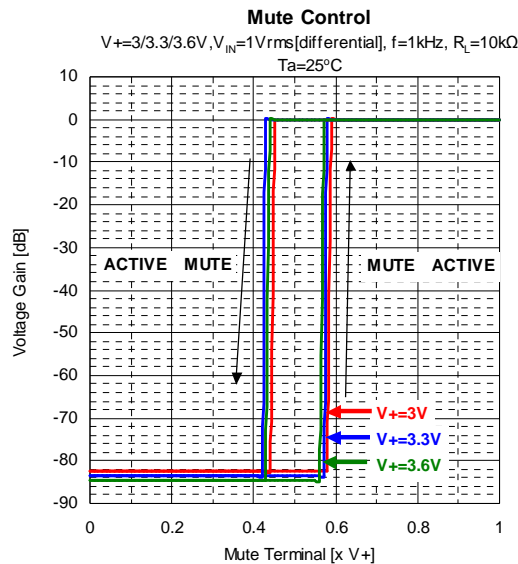
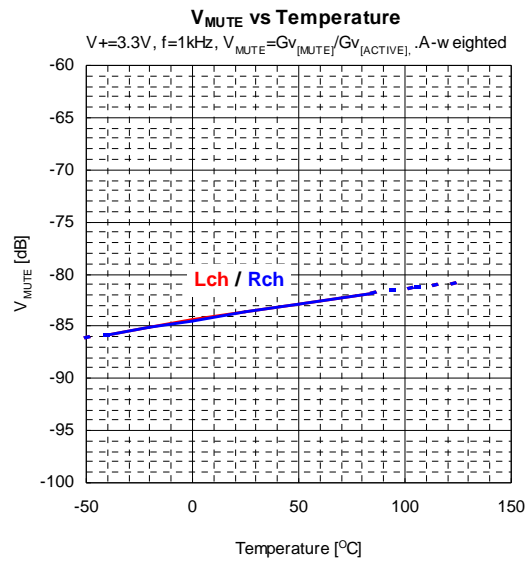
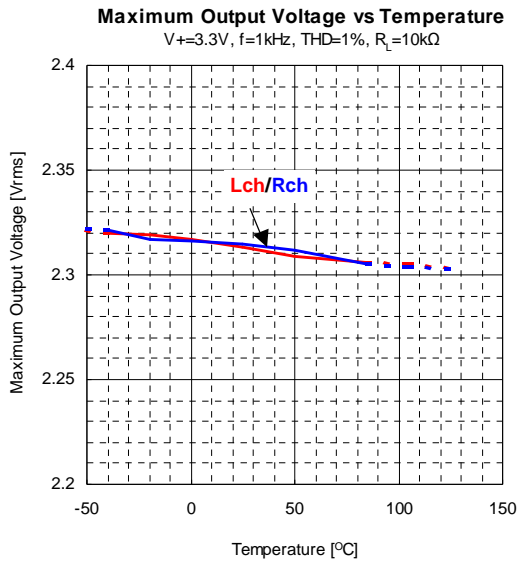
■ 特性例



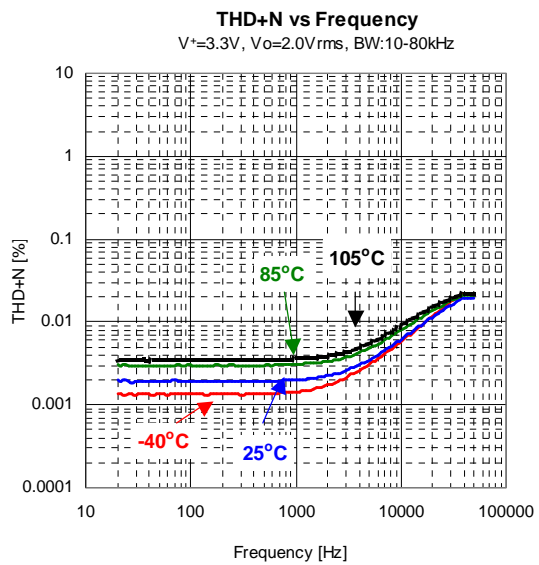
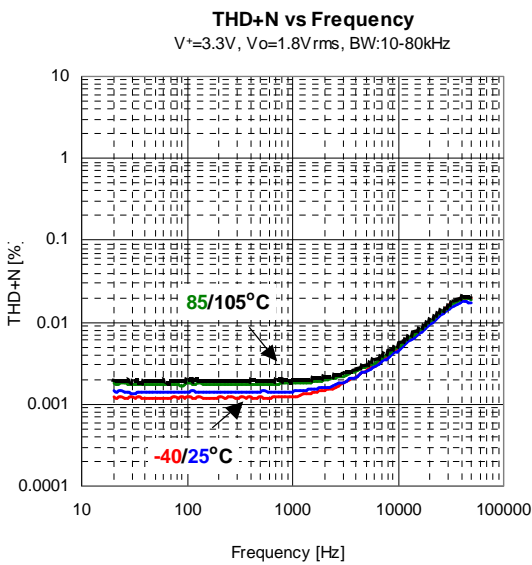
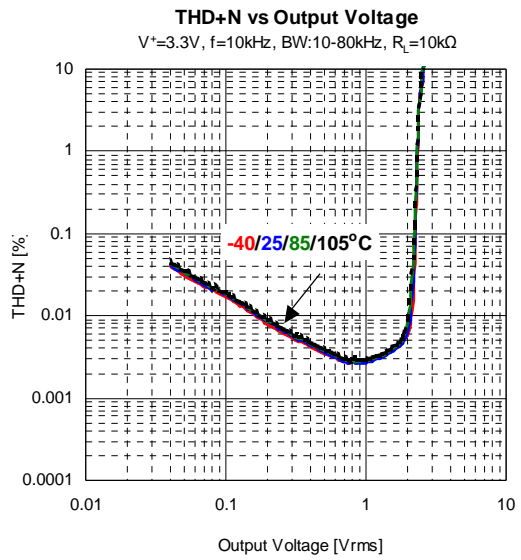
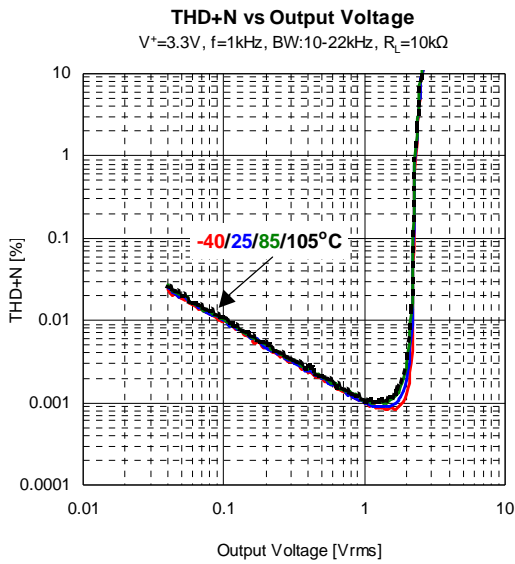
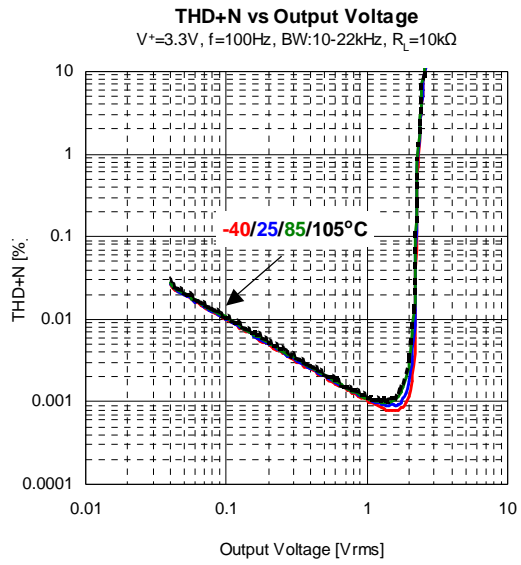
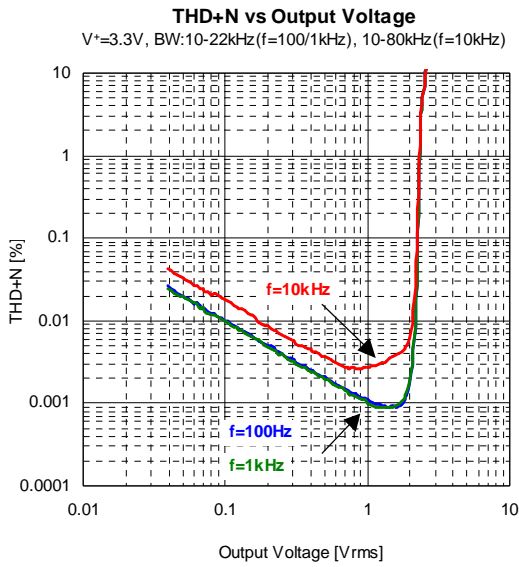
■ 特性例



■ 特性例



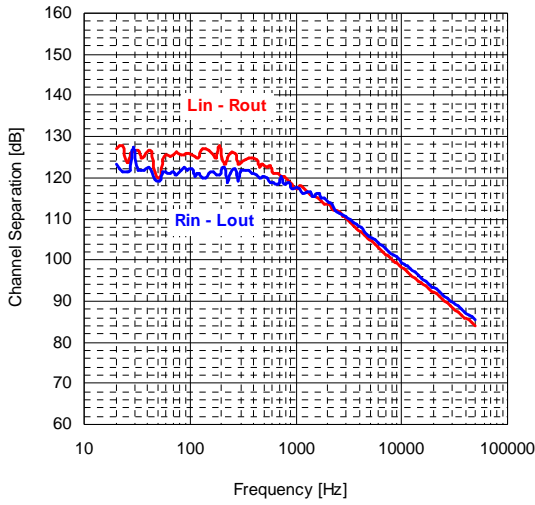
■ 特性例



■ 特性例

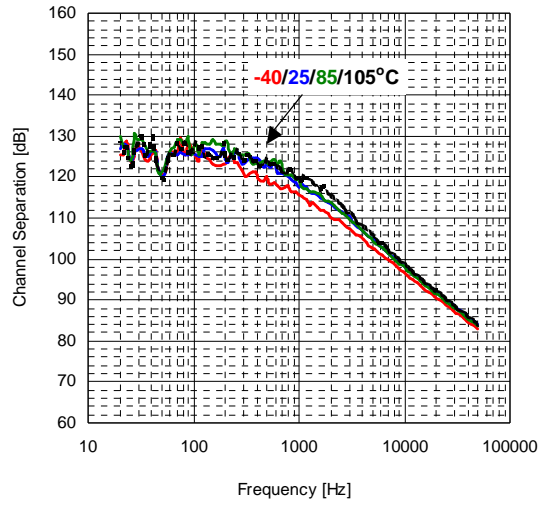
Channel Separation vs Frequency

$V^+=3.3V$, $V_o=2V_{rms}$, $R_g=600\Omega$, BW:BandPass, $R_L=10k\Omega$



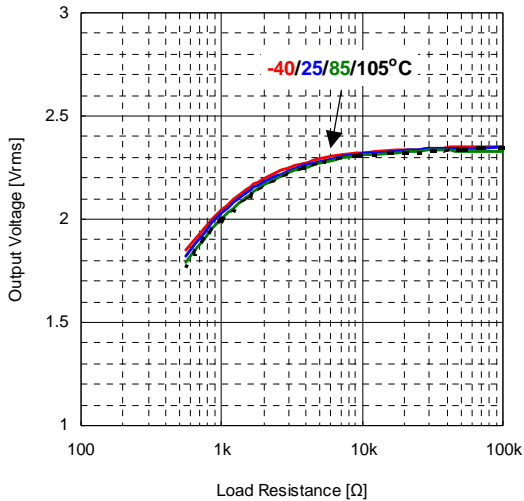
Channel Separation vs Frequency

$V^+=3.3V$, $V_o=2V_{rms}$, $R_g=600\Omega$, BW:BandPass, $R_L=10k\Omega$



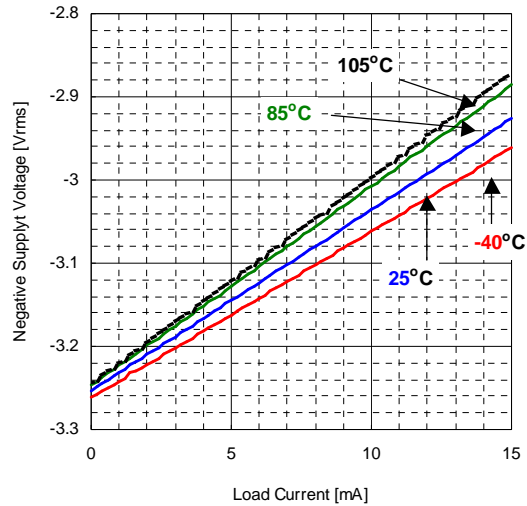
Output Voltage vs Load Resistance

$V^+=3.3V$, $f=1kHz$, THD=1%



Negative Supply Voltage vs Load Current

$V^+=3.3V$, No Signal, No Load



<注意事項>

このデータブックの掲載内容の正確さには万全を期しておりますが、掲載内容について何らかの法的な保証を行うものではありません。とくに応用回路については、製品の代表的な応用例を説明するためのものです。また、工業所有権その他の権利の実施権の許諾を伴うものではなく、第三者の権利を侵害しないことを保証するものでもありません。