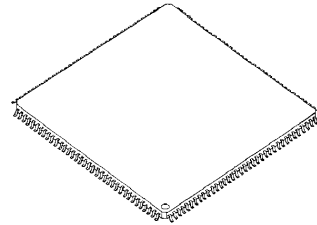


## 1/16 デューティ LCD ドライバ

### ■ 概要

NJU6573 は、16 コモン×100 セグメント駆動するビットマップ LCD ドライバです。コモンドライバ及びセグメントドライバは、16 ドライバ及び100 ドライバで構成され、1/16 デューティ時 1600 セグメントを駆動することができます。シリアルデータ転送を用いたマイコン制御で使用可能なため、LCD 表示を持つアプリケーションに幅広く用いることができます。

### ■ 外形

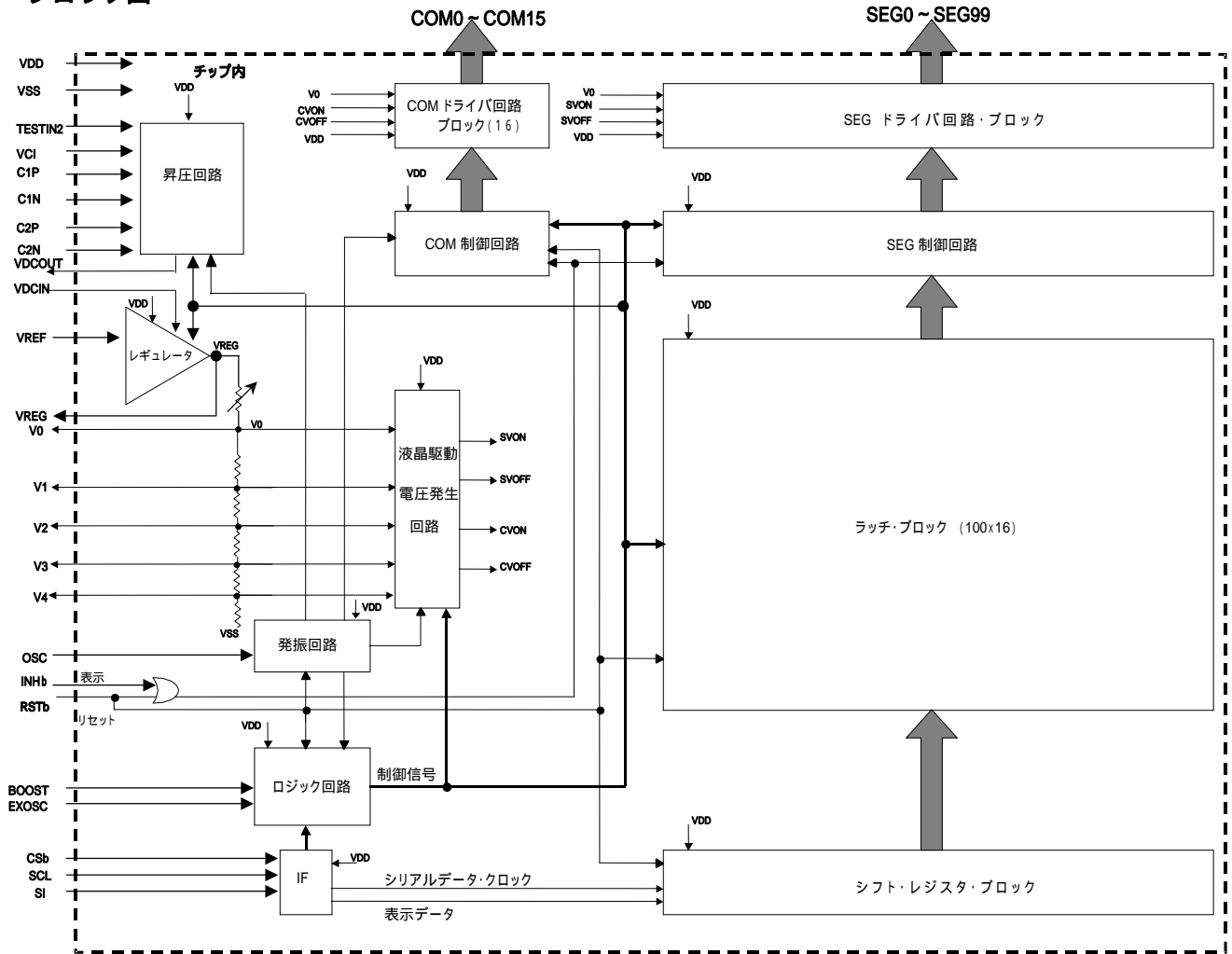


NJU6573

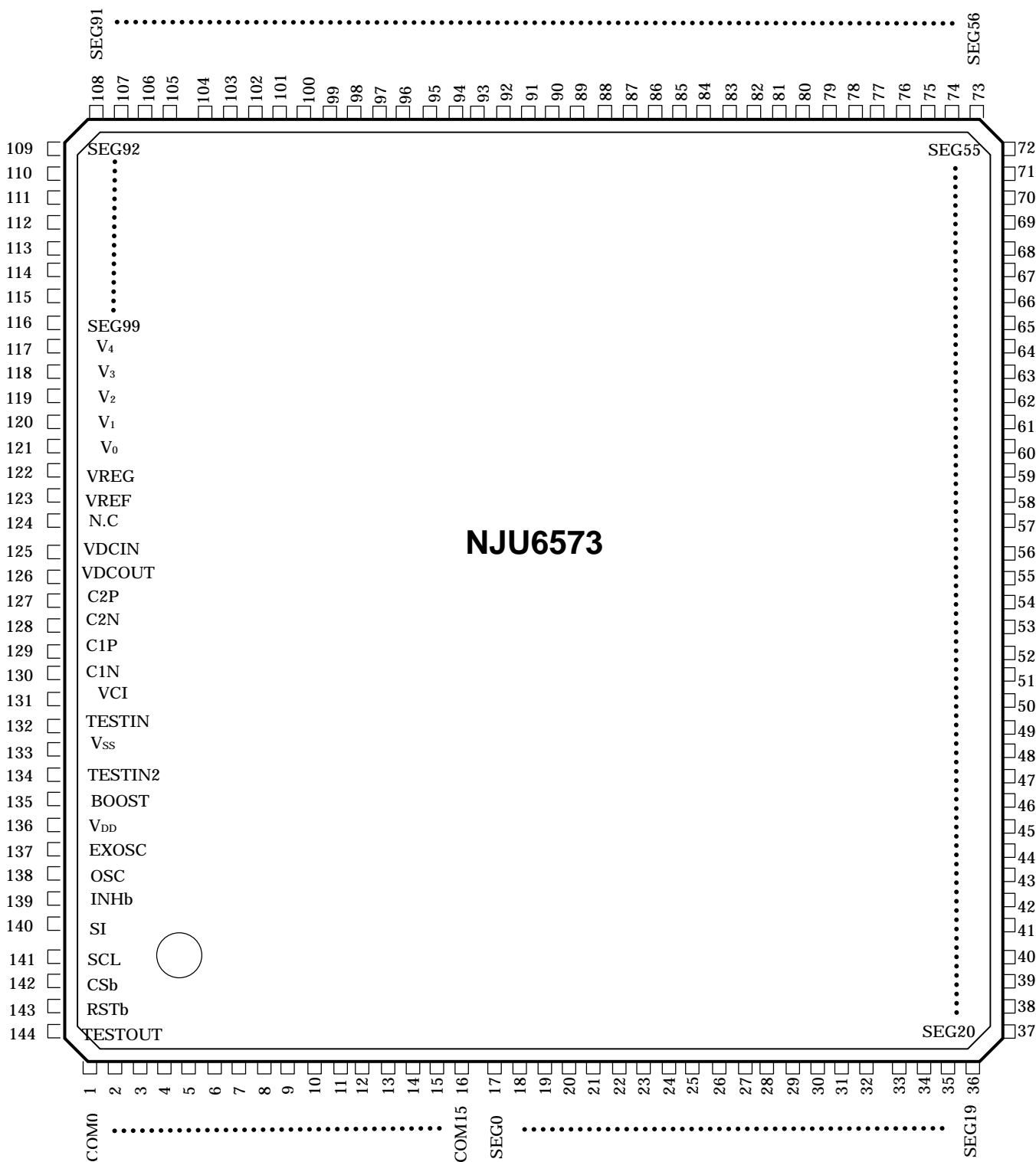
### ■ 特長

- LCD 駆動出力 : 16 コモン×100 セグメント
- バイアス比 : 1/5 バイアス
- シリアルデータ転送 : シフトクロック 2MHz Max.
- 発振回路 : 外付け CR 発振又は、外部発振入力
- 液晶駆動電圧調整回路 : 電子ボリューム機能内蔵 16 ステップ
- インストラクション : 電子ボリュームレジスタ選択
- 電源電圧 :  $V_{DD} = 2.4V \sim 3.6V$
- CMOS 構造 : P-Sub
- 外形 : LQFP144 20.0mm x 20.0mm t=1.7mm(MAX)  
0.50mm pitch

ブロック図



PAD 配置図



端子説明

No.	端子名	機能									
136	VDD	電源端子 (2.4V ~ 3.6V)									
131	VCI	昇圧電源端子(MAX:3.3V)									
122	VREG	定電圧端子									
123	VREF	レギュレータ基準電源入力端子(MAX:3.3V)									
139	INHb	表示消灯入力端子 “H”=表示点灯 / “L”=表示消灯									
125	VDCIN	昇圧電圧入力端子									
126	VDCOUT	昇圧電圧出力端子 (内蔵昇圧回路の昇圧出力端子)									
121	V0	液晶駆動用電源端子 V0 ≥ V1 ≥ V2 ≥ V3 ≥ V4 ≥ V <sub>SS</sub>									
120	V1										
119	V2										
118	V3										
117	V4										
133	V <sub>SS</sub>	GND 端子 V <sub>SS</sub> = 0V									
129	C1P	昇圧用コンデンサ接続端子									
130	C1N										
127	C2P										
128	C2N										
143	RSTb	リセット入力端子 表示データのリセット “L”=リセット									
142	CSb	チップセレクト入力端子 “L”=データ書込み “H”=入力データ無効									
140	SI	シリアルデータ入力端子									
141	SCL	シリアルクロック入力端子 (MAX : 2MHz)									
138	OSC	OSC CR 発振用抵抗・コンデンサ接続端子、または外部クロック入力端子 EXOSC 外部発振入力切替端子 (“H” = 外部入力、“L” = CR 発振)									
137	EXOSC										
1 ~ 16	COM0 ~ COM15	コモン出力ドライバ端子									
17 ~ 116	SEG0 ~ SEG99	セグメント出力ドライバ端子									
135	BOOST	昇圧回路モード切り替え端子 BOOST 端子を切り替えることで内蔵昇圧回路/レギュレータ機能の有効/無効を決定します <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>BOOST</th> <th>内蔵昇圧回路</th> <th>内蔵レギュレータ</th> </tr> </thead> <tbody> <tr> <td>L</td> <td>無効</td> <td>無効</td> </tr> <tr> <td>H</td> <td>有効</td> <td>有効</td> </tr> </tbody> </table>	BOOST	内蔵昇圧回路	内蔵レギュレータ	L	無効	無効	H	有効	有効
BOOST	内蔵昇圧回路	内蔵レギュレータ									
L	無効	無効									
H	有効	有効									
132	TESTIN	テスト用端子 (“L” に固定して下さい)									
134	TESTIN2	テスト用端子 (“L” に固定して下さい)									
144	TESTOUT	テスト用出力端子 (OPEN にして下さい)									
124	N.C.	ノンコネクタ端子 (通常 OPEN にして下さい)									

各ブロック機能

#### (1) シフトレジスタ

シリアルデータが書き込まれる 105 ビットのレジスタです。

#### (2) ラッチ回路

シフトレジスタに格納されたデータを指定した表示位置に割り振り、ラッチします。  
100×16 のラッチ回路で構成され、最大 1600 ビットの表示データをラッチすることが可能です。

#### (3) セグメントドライバ

セグメントドライバは、表示データに基づき、LCD セグメント駆動用の信号を発生します。

#### (4) コモンドライバ

コモンドライバは、LCD コモン駆動用の信号を発生します。

#### (5) 昇圧回路

NJU6573 は、液晶駆動用電源を内蔵しております (図 1 参照)。

図中の昇圧回路は、VCI 端子から入力された電圧を 3 倍昇圧して VDCOUT 端子から昇圧電圧を出力します。端子(このとき VCI×3 10V となるよう VCI を入力してください。)この電圧を内部で使用するには VDCOUT と VDCIN 端子を接続して使用して下さい。レギュレータは、この昇圧電圧 VDCIN を電源として動作し、VREF 端子から入力された電圧の 3 倍の電圧を VREG 端子に出力します。この構成により、VREG 電圧を安定供給することができます。コントラスト調整を行う時は、VREF 電圧を調整することで VREG 電圧を調整して下さい。

(6) 電子ボリューム/内蔵ブリーダ抵抗

液晶駆動に必要な電圧 V1,V2,V3,V4 は、昇圧出力もしくは、VREF 端子より入力された電圧（レギュレータを經由して VREG 電圧）を、IC 内部で 16 段階の電子ボリュームにより調整し、抵抗分割する事により発生させた後、液晶駆動回路に供給されます。

下図に示すように、液晶電源端子 V0,V1,V2,V3,V4 には、電圧安定用コンデンサを接続する必要があります。各コンデンサは液晶パネルの表示容量に合わせ、実際に液晶表示させて表示が安定する定数を決定する必要があります。

デューティ比と液晶表示駆動用電源		
電源	デューティ比	1/16
	ハイズ	1/5
VLCD		V0 - VSS

VLCD は液晶表示駆動波形の最大振幅です。

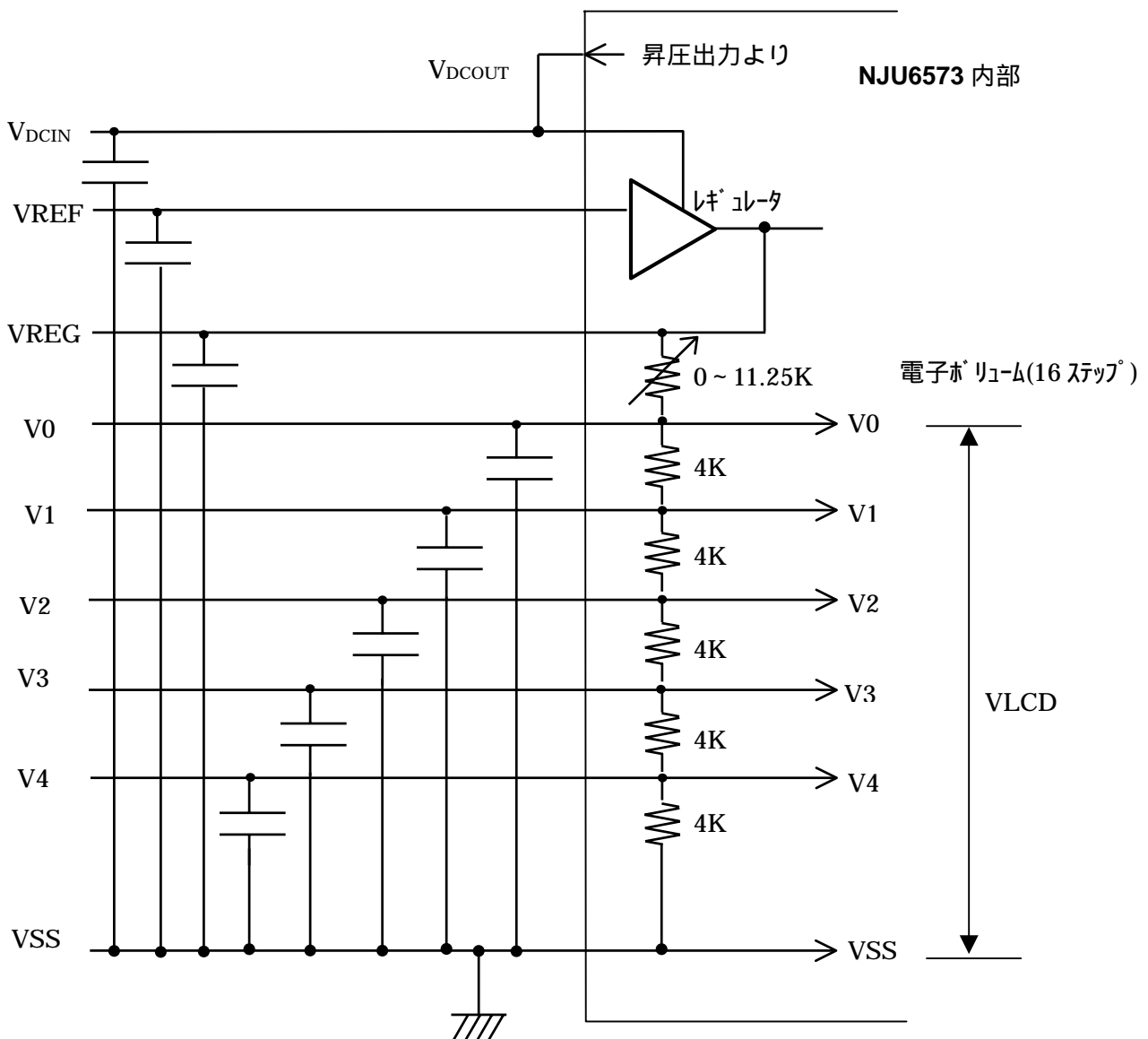


図1 電子ボリューム&内蔵ブリーダ抵抗

### (7) 発振回路

外付けされた抵抗とコンデンサにより発振を行います。これにより、LCD 駆動に必要なクロックが発生します。また、外部CLK入力を使用する場合、EXOSC 端子を“H”に設定し、OSC 端子より直接CLK入力して下さい(このとき外付けCRは外してください。)

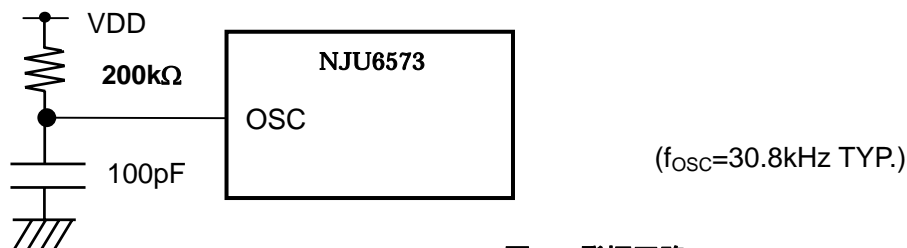


図2 発振回路

発振周波数とフレーム周波数の関係

この表を元に、目的のフレーム周波数が得られるよう発振周波数を設定してください。

発振周波数計算表

DUTY	フレーム周波数
1/16	$f_{osc}/384$

機能説明

(1) シリアルデータ転送

データ転送は、CSb、SCL、SI から成る SCL 同期方式によるシリアルデータ転送で行います。

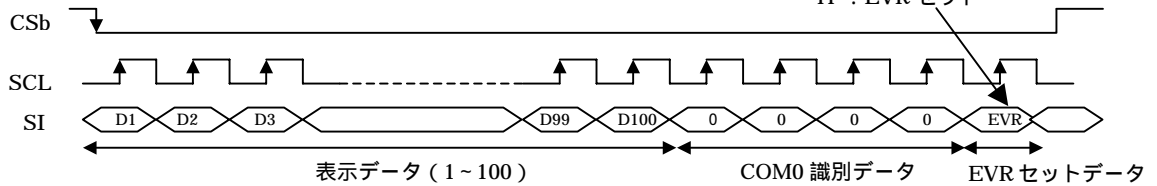
1 データのビット数は、105 ビット (表示データ 100 ビット、COM 識別データ 4 ビット、EVR セット 1 ビット) です。105 ビット未満のデータが入力された時、表示データ及び動作の保証は出来ません。

CSb の立下り時 SCL="L" でデータの入力を開始します。

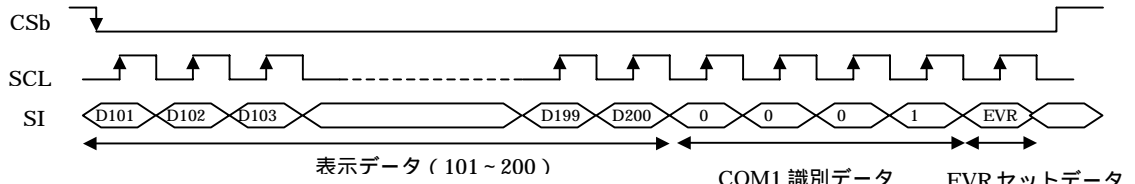
ラッチデータの変更は CSb の立ち上がりエッジで行われます。CSb の立ち上がり (データ転送完了) 前の 105 ビットが取り込まれます。それ以前のデータは無効になります。(図 5 参照)

データ入力タイミング (1/16DUTY 時)

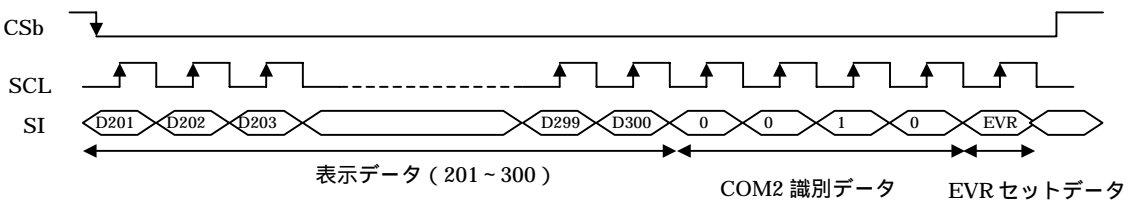
データ 1



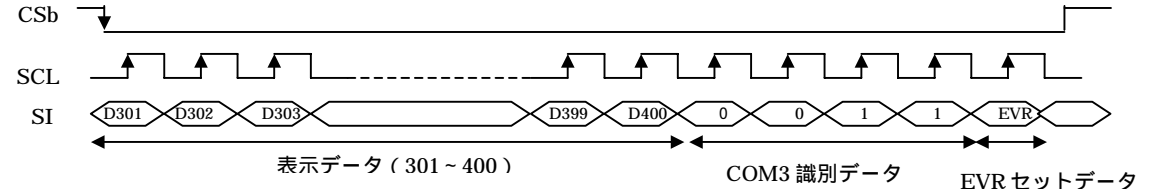
データ 2



データ 3



データ 4



データ 16

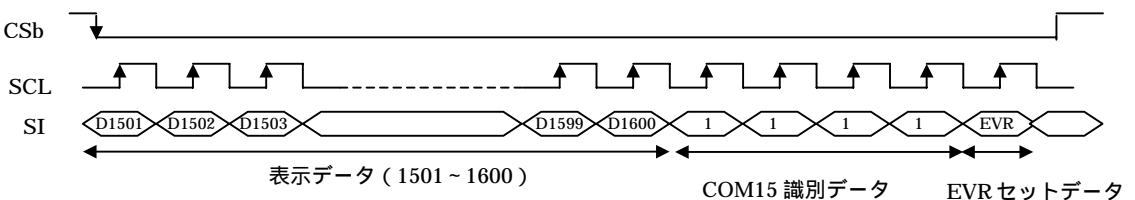


図 3 シリアルデータ転送例



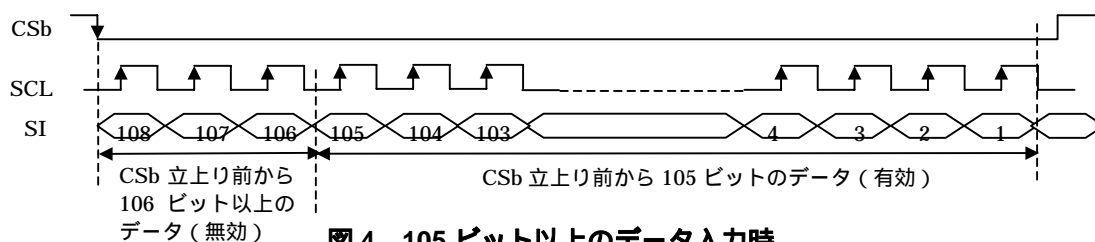


図 4 105 ビット以上のデータ入力時

(2) 昇圧回路モード切り替え (BOOST 端子)

BOOST 端子を切り替える事で内蔵昇圧回路を使用するか、液晶駆動電源外部入力モードにするかを切り替えます。

BOOST 端子設定表

BOOST 設定	H	L
昇圧回路	有効	無効
レギュレータ回路	有効	無効
液晶駆動電源	内蔵昇圧回路使用	外部入力

(3) 表示 ON / OFF 切り替え (INHb 端子)

INHb 端子を切り替える事で表示の ON / OFF を切り替えます。

INHb 端子設定表

INHb 設定	H	L
表示	ON	OFF
SEG, COM 出力	液晶駆動波形出力	VSS

### (4) リセット (RSTb 端子)

NJU6573 は RSTb 端子によるリセット動作により以下の初期設定を行うことができます。

- ・ 電子ボリュームレジスタ: “0000”
- ・ 表示データラッチ内容: 全て“0”

また、リセット中は以下の状態となります。

- ・ 発振回路停止
- ・ SEG, COM 出力は全て VSS

NJU6573 は必ずしもリセット動作を必要とはしませんが、電源投入後の内部データ及び設定内容の不定を避けるためにリセット動作を行う事を推奨します。

### (5) 電源投入シーケンス例

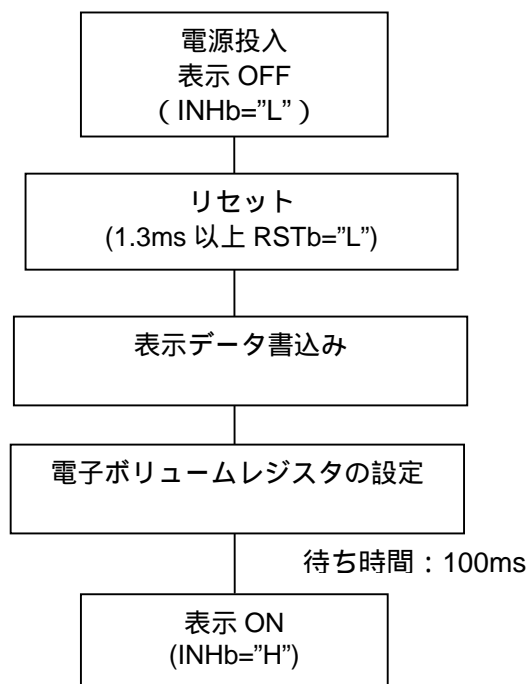


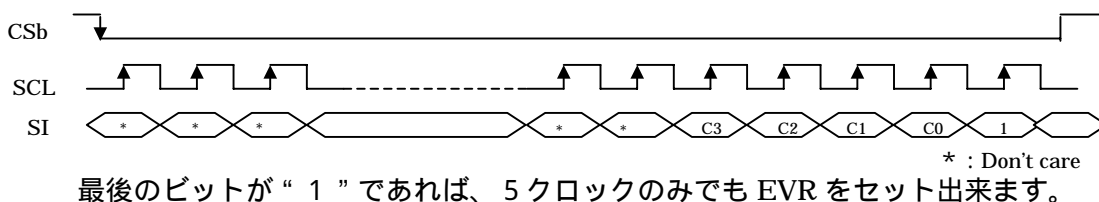
図5 電源投入シーケンス例

**インストラクション**

インストラクションは、電子ボリュームレジスタセットのみが設定されています。  
 データの入力方法は、「機能説明 シリアルデータ転送」を参照してください。

インストラクション表

インストラクション	説明
電子ボリュームレジスタセット	CSb 立ち上がり直前のビットが“1”の場合、後ろから2～5ビットが電子ボリューム値となります。



**図6 電子ボリュームレジスタセット**

電子ボリュームレジスタセットは、液晶表示のコントラストを調整するもので、C0,C1,C2,C3 のコードを書き込むことにより実行します。

このインストラクションにより、液晶駆動電圧 VLCD を 16 段階の電圧状態のうちから 1 状態を選ぶことができます。

電子ボリューム機能を使用しない場合は、(1,1,1,1)に設定します。

C3	C2	C1	C0	VLCD 電圧 (公称値)	例) VREG=8.4(V)の場合の VLCD 値(V)
0	0	0	0	VREG × 0.640	5.376
0	0	0	1	VREG × 0.656	5.508
0	0	1	0	VREG × 0.672	5.647
0	0	1	1	VREG × 0.690	5.793
0	1	0	0	VREG × 0.708	5.947
0	1	0	1	VREG × 0.727	6.109
0	1	1	0	VREG × 0.748	6.280
0	1	1	1	VREG × 0.769	6.462
1	0	0	0	VREG × 0.792	6.653
1	0	0	1	VREG × 0.816	6.857
1	0	1	0	VREG × 0.842	7.074
1	0	1	1	VREG × 0.870	7.304
1	1	0	0	VREG × 0.899	7.551
1	1	0	1	VREG × 0.930	7.814
1	1	1	0	VREG × 0.964	8.096
1	1	1	1	VREG × 1.000	8.400

$$VLCD = VREG \times 20 / (31.25 - 0.75 \times M)$$

M : 電子ボリュームレジスタ値 = 0 ~ 15

・転送データと出力ピンの対応

	COM0	COM1	COM2	COM3		COM12	COM13	COM14	COM15
<b>COM 識別データ</b>	<b>0000</b>	<b>0001</b>	<b>0010</b>	<b>0011</b>		<b>1100</b>	<b>1101</b>	<b>1110</b>	<b>1111</b>
<b>SEG0</b>	D1	D101	D201	D301		D1201	D1301	D1401	D1501
<b>SEG1</b>	D2	D102	D202	D302		D1202	D1302	D1402	D1502
<b>SEG2</b>	D3	D103	D203	D303		D1203	D1303	D1403	D1503
<b>SEG3</b>	D4	D104	D204	D304		D1204	D1304	D1404	D1504
<b>SEG4</b>	D5	D105	D205	D305		D1205	D1305	D1405	D1505
<b>SEG5</b>	D6	D106	D206	D306		D1206	D1306	D1406	D1506
<b>SEG6</b>	D7	D107	D207	D307		D1207	D1307	D1407	D1507
<b>SEG7</b>	D8	D108	D208	D308		D1208	D1308	D1408	D1508
<b>SEG8</b>	D9	D109	D209	D309		D1209	D1309	D1409	D1509
<b>SEG9</b>	D10	D110	D210	D310		D1210	D1310	D1410	D1510
<b>SEG89</b>	D91	D191	D291	D391		D1291	D1391	D1491	D1591
<b>SEG90</b>	D92	D192	D292	D392		D1292	D1392	D1492	D1592
<b>SEG91</b>	D93	D193	D293	D393		D1293	D1393	D1493	D1593
<b>SEG92</b>	D94	D194	D294	D394		D1294	D1394	D1494	D1594
<b>SEG93</b>	D95	D195	D295	D395		D1295	D1395	D1495	D1595
<b>SEG95</b>	D96	D196	D296	D396		D1296	D1396	D1496	D1596
<b>SEG96</b>	D97	D197	D297	D397		D1297	D1397	D1497	D1597
<b>SEG97</b>	D98	D198	D298	D398		D1298	D1398	D1498	D1598
<b>SEG98</b>	D99	D199	D299	D399		D1299	D1399	D1499	D1599
<b>SEG99</b>	D100	D200	D300	D400		D1300	D1400	D1500	D1600

### 絶対最大定格 ( $T_a=25$ )

項目	記号	定格	単位	備考
電源電圧(1)	$V_{DD}, V_{REF}$	-0.3 ~ +7.0	V	
電源電圧(2)	$V_{CI}$	0.3 ~ 10.5	V	$V_{CI}$ 端子 <sup>注4)</sup>
電源電圧(3)	$V_{DCIN}, V_0, V_1 \sim V_4, V_{REG}$	0.3 ~ 10.5	V	$V_{DCIN}, V_0, V_1 \sim V_4, V_{REG}$ 端子
入力電圧	$V_t$	-0.3 ~ $V_{DD}+0.3$	V	OSC, SCL, SI, CSb, RSTb, EXOSC, TESTIN, TESTIN2, INHb, BOOST 端子
動作温度	$T_{opr}$	-40 ~ +105		
保存温度	$T_{stg}$	-55 ~ +125		
許容損失	$P_D$	1000	mW	ガラエポ4層基板実装時 基板サイズ 76.2mmx 114.3mmx 1.6tmm

- 注1) 絶対最大定格をこえて LSI を使用した場合、LSI の永久破壊となることがあります。また、通常動作では電気的特性の条件で使用することが望ましく、この条件をこえると LSI の誤動作の原因になると共に LSI の信頼性に悪影響をおよぼすことがあります。
- 注2) LSI を安定させるために、 $V_{DD}-V_{SS}, V_{CI}-V_{SS}, V_{DCIN}-V_{SS}$  間にテカプリングコンデンサを挿入して下さい。
- 注3) 電圧はすべて  $V_{SS}=0V$  を基準とした値です。また、電源は、 $V_{DCIN} = V_0 = V_{DD} > V_{SS}, V_{SS}=0V$  の条件を満たすことが必要です。
- 注4) 内蔵の昇圧回路を使用する場合、 $V_{CI} \times 3 = 10V$  の条件を満たすことが必要です。

### 電気的特性

$V_{DD}=2.4V \sim 3.6V$ 、 $V_{SS}=0.0V$ 、 $T_a= -40 \sim +105$  (特に指定の無い限りこの条件を適用)

項目		記号	条件	MIN	TYP	MAX	単位	注	
電源電圧(1)		$V_{DD}$	$V_{DD}$	2.4	-	3.6	V		
電源電圧(2)		$V_{CI}$	$V_{CI}$	2.4	-	3.3	V	5	
電源電圧(3)		$V_{DCIN}$	$V_{DCIN}$	3.6	-	10.0	V	6	
入力電圧(1)		$V_{IH1}$	OSC, SCL, SI, CSb, RSTb, INHb, BOOST, EXOSC	$0.8V_{DD}$	-	$V_{DD}$	V		
		$V_{IL1}$		$V_{SS}$	-	$0.2V_{DD}$			
ドライブ ON 抵抗(COM)		$R_{COM}$	COM0-COM15 $\pm I_d = 1\mu A$ (COM 端子) $V_O = V_O, V_{SS}, V_1, V_4$	-	-	20	k $\Omega$	7	
ドライブ ON 抵抗(SEG)		$R_{SEG}$	SEG0-SEG99 $\pm I_d = 1\mu A$ (SEG 端子) $V_O = V_O, V_{SS}, V_2, V_3$	-	-	20	k $\Omega$	7	
入力リーク電流		$I_{LI}$	SCL, CSb, RSTb, INHb, BOOST, EXOSC $V_{IN} = 0 \sim V_{DD}$	-1.0	-	1.0	$\mu A$		
電源電流		$I_{DD1}$	$V_{DD}$ $V_{DD}=V_{CI}=3V, V_{REF}=2.7V,$ $f_{OSC}=30.8kHz,$ 市松表示,昇圧回路オン, $T_a=25$ , 電子ポリューム値:"1111", SEG/COM 端子オープン, $V_{DCOUT}$ と $V_{DCIN}$ 接続	-	30	50	$\mu A$	8	
		$I_{CI}$	$V_{CI}$	-	1.5	2.0	mA		
		$I_{DD1}$	$V_{DD}$	$f_{osc}=184.8kHz$	-	90	150	$\mu A$	8
		$I_{CI}$	$V_{CI}$	(その他は上記と同じ)	-	1.7	2.2	mA	
内蔵 プリアンプ 抵抗	液晶駆動電圧	$V_0$	$V_{REG} = 8.0V$ 電子ポリューム値:"1111"	7.8	-	8.0	V		
		$V_1$		6.2	6.4	6.6			
		$V_2$		4.6	4.8	5.0			
		$V_3$		3.0	3.2	3.4			
		$V_4$		1.4	1.6	1.8			
		$R_B$	$V_{REG}$	電子ポリューム値:"1111" $V_{REG}=8.0V, T_a=25$	14.0	20.0	26.0	K $\Omega$	
昇圧出力電圧		$V_{out}$	$V_{DCOUT}$ $V_{CI}=3.3V,$ $f_{OSC}=30.8 \sim 184.8kHz,$ 昇圧回路オン, $T_a=25$ , SEG/COM 端子オープン, $V_{DCOUT}$ と $V_{DCIN}$ 接続	9.0	9.5		V		
発振周波数		$f_{OSC}$	OSC $V_{DD}=3V, T_a=25$ , $R_{osc}=200k$ , $C_{osc}=100pF$	25.3	30.8	36.3	kHz		
				$R_{osc}=30k$ (その他は上記と同じ)	151.8	184.8			217.8
外部加ック動作周波数		$f_{CP}$	OSC 端子から入力	25.3	-	217.8	kHz		
動作フレーム周波数範囲		$F_r$	COM	66	-	566	Hz	9	
VREF 入力電圧		$V_{REF}$	$V_{REF}$	1.0	-	$V_{DD}$	V		
VREG 出力電圧		$V_{REG}$	$V_{REG}$ $V_{DCIN} = 10V, V_{REF}=3V,$ SEG/COM 端子オープン	$V_{REF} \times 3$ $\times 0.98$	$V_{REF} \times 3$	$V_{REF} \times 3$ $\times 1.02$	V		
最小入出力間電位差		VIO	$V_{DCIN} - V_{REG}$ 間 $V_{DCIN}=9V, V_{REF}=3.6V$ $I_O = -200\mu A$	-	0.05	0.1	V		
VDCIN 端子電流		$I_{OUT}$	$V_{DCIN}$ $V_{DCIN}=9.0V, V_{REF}=2.7V$ 電子ポリューム値:"1111" INHb=0 SEG/COM 端子オープン	-	0.5	0.8	mA		

注 5) 昇圧出力電圧  $V_{DCOUT}$  10V となる電圧に設定して下さい。

注 6) 内蔵アンプを正常に動作させるため、 $10V < V_{DCIN} < V_{REF} \times 3 + 0.6$  となる電圧に設定して下さい。

注 7) 各 I/O 信号端子と各セグメント端子に  $I_d$  を流したときの VSS、V0 端子または V1、V4 液晶電源から、各 I/O 信号端子 (COM0 ~ COM15) までの抵抗値と VSS、V0 端子または V2、V3 電源端子から各セグメント端子 (SEG0 ~ SEG99) 間の抵抗値に適用。

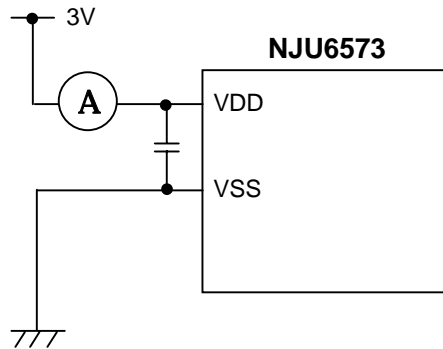


図 7 電源電流測定回路

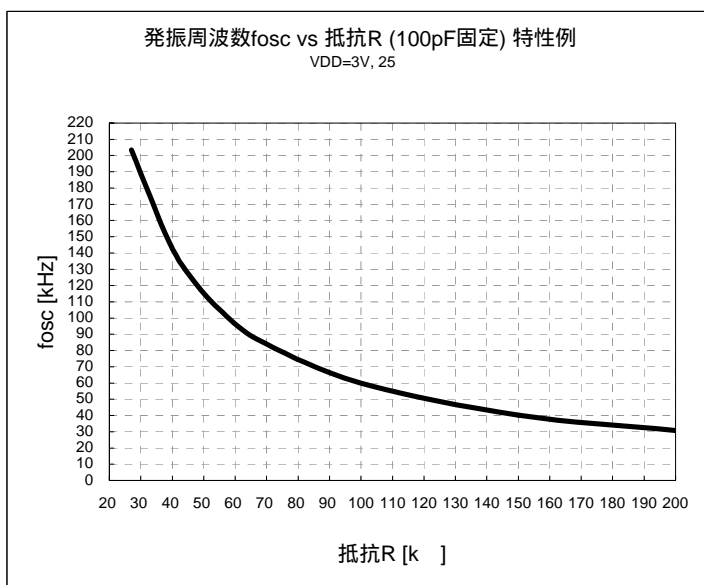
注 8) CMOS は入力レベルが中間レベルをとったとき、入力回路に貫通電流が増加するため、入力レベルは必ず“H”/“L”に設定して下さい。SI 端子は VDD に固定した状態での測定結果です。

注 9) フレーム周波数と発振周波数の関係は、7 ページの「発振周波数とフレーム周波数の関係」を参照してください。

### 特性例

外付けされたコンデンサを固定し、抵抗値を 27k から 200k に可変させた時の抵抗 R と発振周波数の関係を下記に示します。

条件：発振用コンデンサ固定、発振用抵抗  $R = 27k \sim 200k$ 、温度 = 25



このグラフは実力値であり、特性を保証するものではありません。

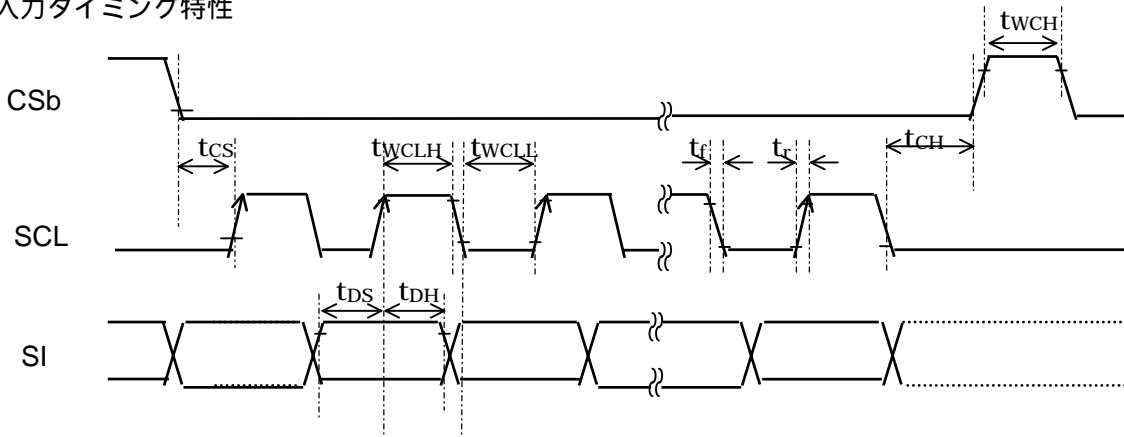
### システムインターフェイスタイミング特性

#### ・AC特性

(特記無き場合  $V_{DD}=V_0=2.4 \sim 3.6V$ ,  $V_{SS}=0V$ ,  $T_a = -40 \sim +105^\circ C$ )

項目	記号	条件	MIN	TYP	MAX	単位	注
"L"レベルクロックパルス幅	$t_{WCLL}$		230	-	-	ns	
"H"レベルクロックパルス幅	$t_{WCLH}$		230	-	-	ns	
データセットアップ時間	$t_{DS}$		30	-	-	ns	
データホールド時間	$t_{DH}$		30	-	-	ns	
CSb セットアップ時間	$t_{CS}$		50	-	-	ns	
CSb ホールド時間	$t_{CH}$		50	-	-	ns	
CSb"H"レベル幅	$t_{WCH}$		250	-	-	ns	
立ち上がり時間	$t_r$		-	-	20	ns	
立ち下がり時間	$t_f$		-	-	20	ns	

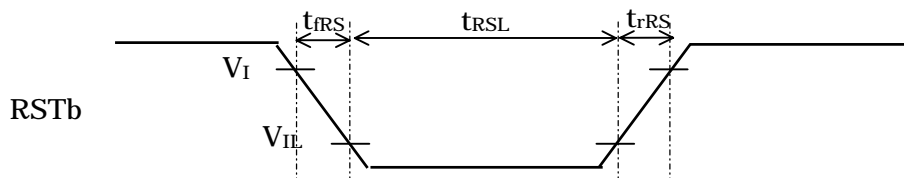
#### ・入力タイミング特性



#### ・ハードウェアリセット回路を使用する場合の入力条件

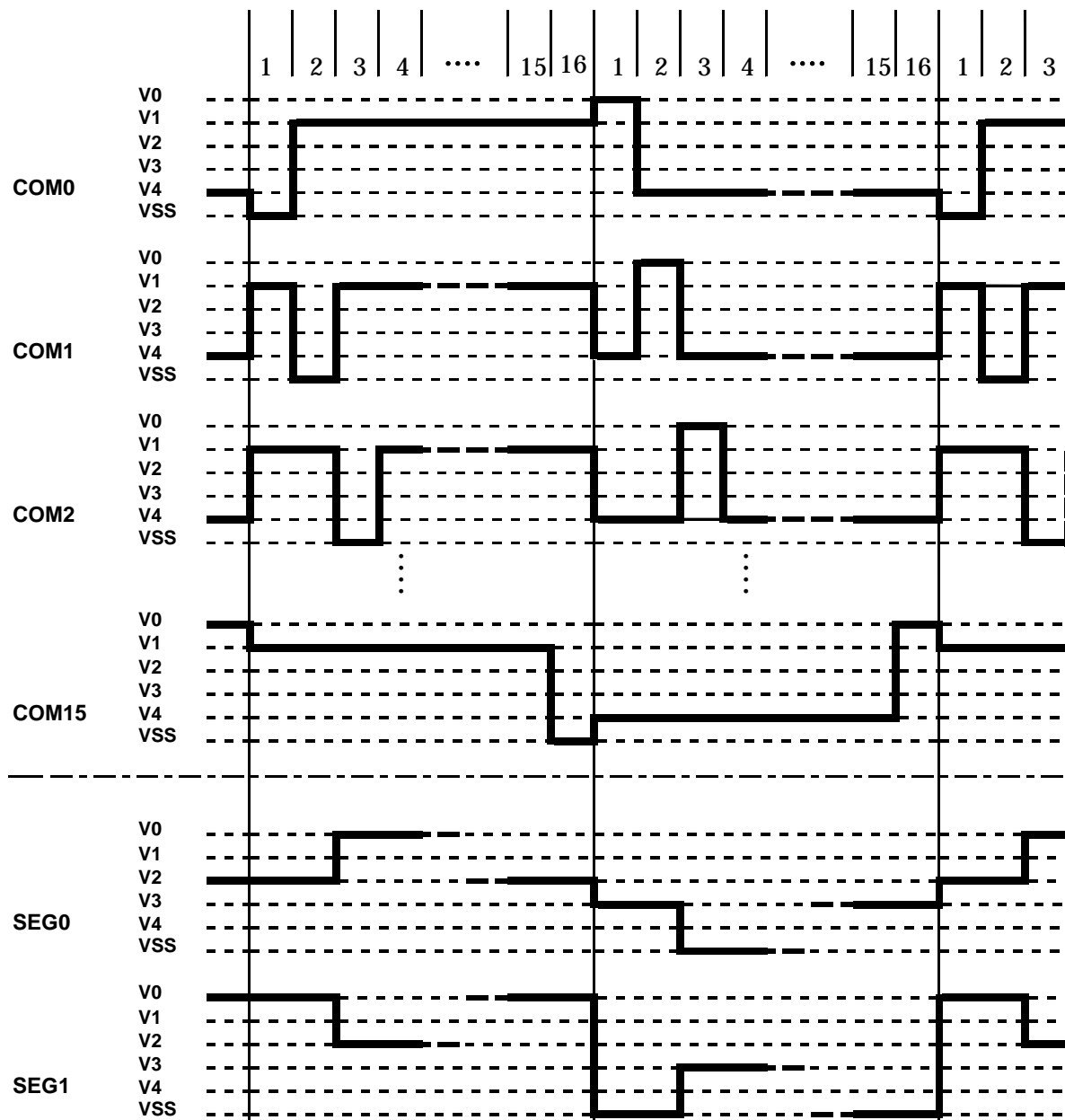
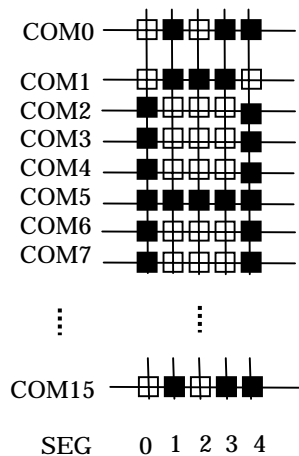
( $T_a = -40 \sim +105^\circ C$ )

項目	記号	条件	MIN	TYP	MAX	単位
リセット入力"L"レベル幅	$t_{RSL}$	$f_{osc}=30.8kHz \pm 18\%$	1.3			ms
		$f_{osc}=184.8kHz \pm 18\%$	0.3			ms
リセット入力立下り時間	$t_{fRS}$				100	ns
リセット入力立上り時間	$t_{rRS}$				100	ns

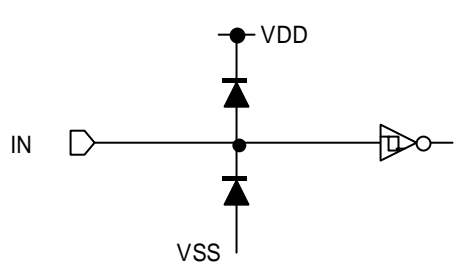
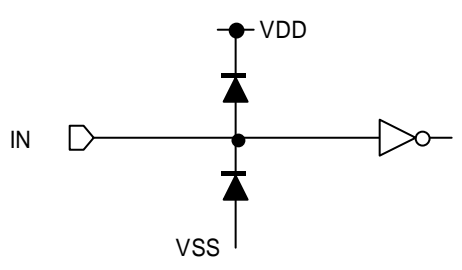
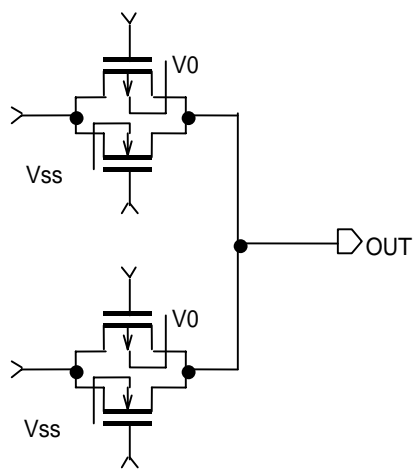




LCD 駆動波形例



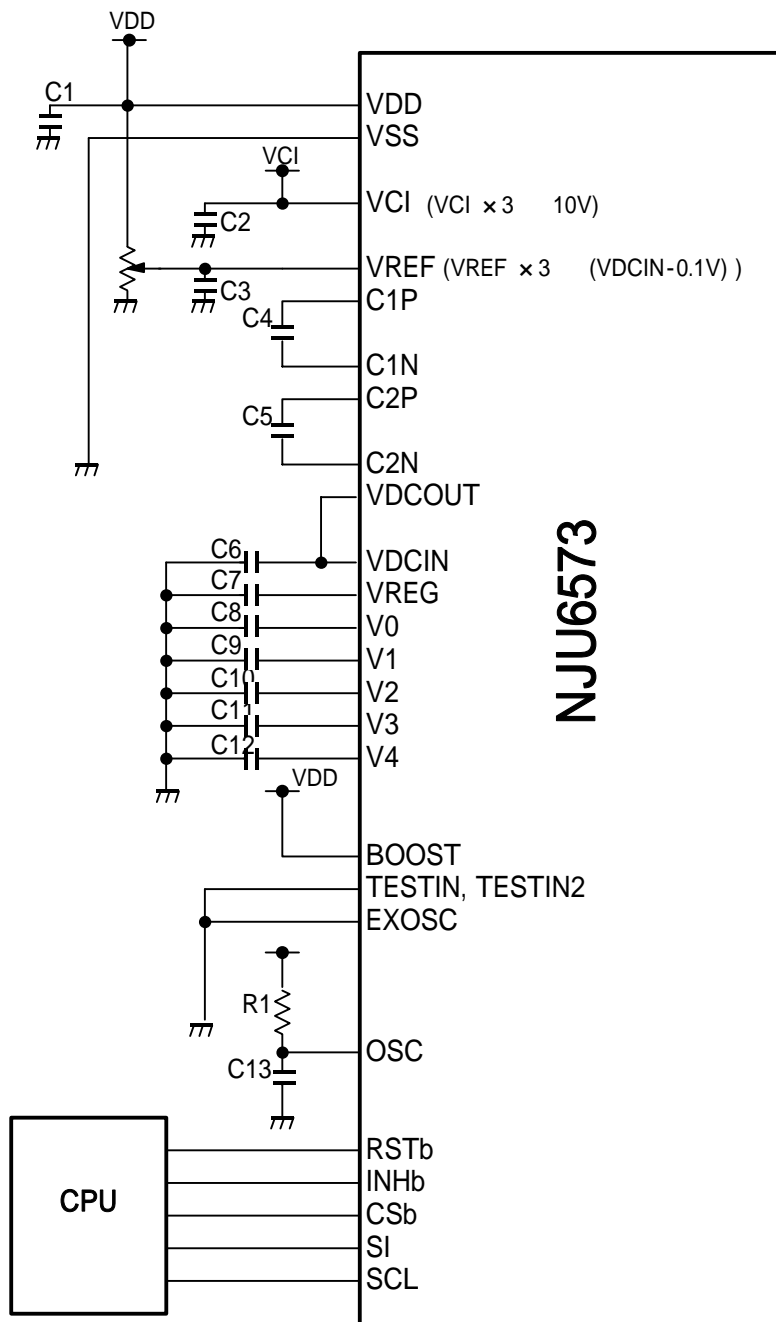
入出力回路形式

	
<p>RSTb, CSb, SI, SCL</p>	<p>OSC, EXOSC, INHB, TESTIN, BOOST, TESTIN2</p>
	
<p>SEG0~SEG99, COM0~COM15</p>	

### 応用回路例

#### 1) 回路例 1

昇圧回路オン，内部発振

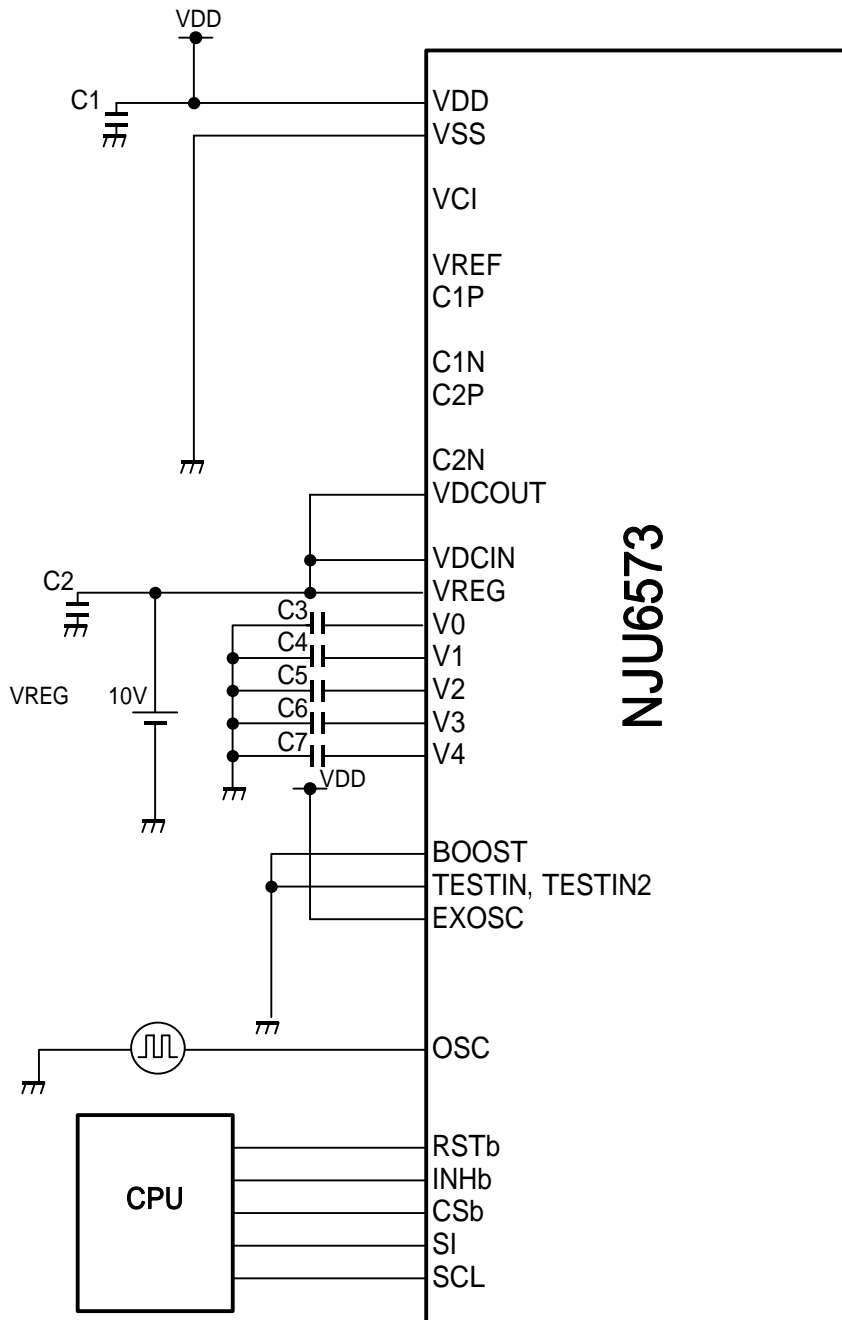


#### 推奨値

R1	200k
C13	100pF
C4,5,6,7	1 ~ 4.7 $\mu$ F
上記以外の C	0.1 ~ 1.0 $\mu$ F

(注) コンデンサは液晶パネルの表示容量にあわせて、実際に液晶表示をさせて表示が安定する定数に決定する必要があります。

2)回路例 2  
昇圧回路オフ/内蔵レギュレータオフ (外部電源モード), 外部発振入力

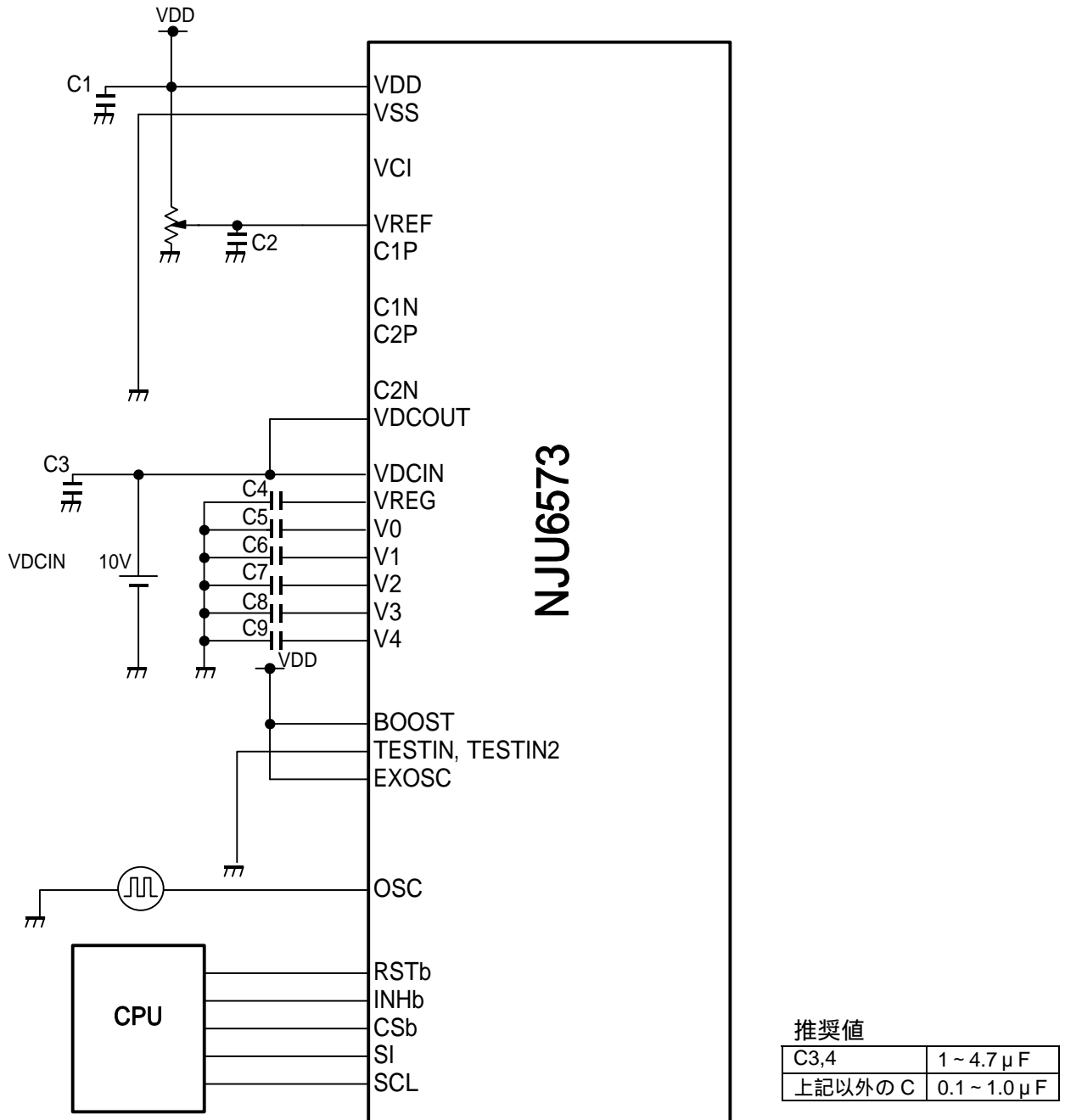


推奨値	
C2	1~4.7 $\mu$ F
上記以外の C	0.1~1.0 $\mu$ F

(注) コンデンサは液晶パネルの表示容量にあわせて、実際に液晶表示をさせて表示が安定する定数に決定する必要があります。

### 3)回路例 3

昇圧回路未使用（外部電源モード），内蔵レギュレータ使用，外部発振入力



（注）コンデンサは液晶パネルの表示容量にあわせて、実際に液晶表示をさせて表示が安定する定数に決定する必要があります。

#### <注意事項>

このデータブックの掲載内容の正確さには万全を期しておりますが、掲載内容について何らかの法的な保証を行うものではありません。とくに応用回路については、製品の代表的な応用例を説明するためのものです。また、工業所有権その他の権利の実施権の許諾を伴うものではなく、第三者の権利を侵害しないことを保証するものでもありません。