

## 10桁1行スムーズスクロール機能付 ドットマトリックス LCD コントローラドライバ

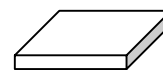
### ■ 概要

NJU6515 は、10桁1行のドットマトリックス LCD ドライバです。

NJU6515 は、シリアルインターフェイス、インストラクション制御部、キャラクタジェネレータ部、コモン・セグメントドライバ部、ブリーダ抵抗、昇圧回路等で構成されています。

CPU からの 1 線式シリアルデータ制御が可能で、LCD ドライバ部は、5.5V までの LCD 駆動電圧に対応している為、ワイヤードリモコン等の省スペース、低電圧・低消費電流化が必要な製品に最適です。

### ■ 外形

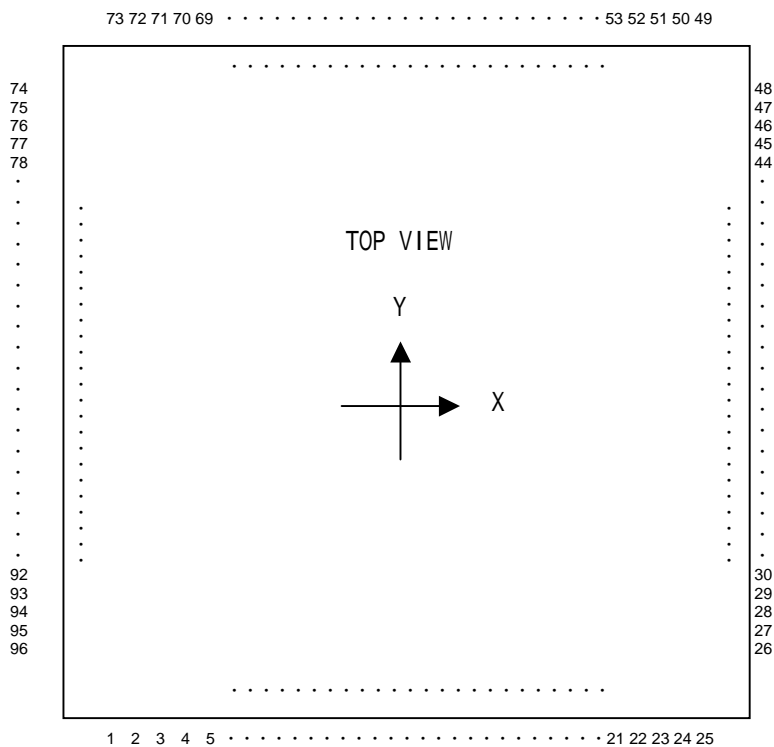


NJU6515

### ■ 特長

- 10桁1行5x7ドットマトリックス LCD コントローラドライバ
- マーク表示機能付き (最大 118 マーク)
- 1線式シリアルインターフェイス
- 表示データ RAM 11 x8 ビット
- キャラクタジェネレータ ROM 6,720 ビット 文字フォント 5 x7 ドット 192 種
- キャラクタジェネレータ RAM 77x5 ビット 文字フォント 5 x7 ドット 11 種
- マーク表示 RAM 118 ビット マーク表示 118 種
- 表示デューティ 1/8,1/9 デューティ選択可
- 表示方向切り替え可能
- 豊富なインストラクションセット  
表示クリア, アドレスホーム, エントリーモードセット, デューティセット,  
表示オン/オフコントロール, アドレスシフト, 表示シフト, ドットシフト, 電源制御, 汎用出力ポート,  
電子ボリューム, RAM アドレスセット, RAM データ書き込み
- 昇圧回路内蔵 2, 3 倍昇圧
- パワーオンリセット内蔵
- ボルテージレギュレータ内蔵 (8 ステップ)
- 電子ボリューム内蔵 (16 ステップ)
- 発振回路 CR 外付け
- ブリーダ抵抗内蔵
- 電源電圧 1.7~5.5V
- CMOS 構造(P-Sub)
- 外形 ベアチップ (COB 実装可能)

■ PAD 配置図



- チップサイズ : 3.45mm x 3.25mm
- チップセンター : X=0μm, Y=0μm
- パッド開口部 : 90μm x 90μm
- パッドピッチ : 117.7μm ピッチ
- チップ厚 : 400μm

## ■ PAD 座標

(1) A モード (SEL1="0", SEL2="0")

チップサイズ 3.45mm x 3.25mm (チップセンター X=0 $\mu$ m, Y=0 $\mu$ m)

PAD No.	端子名	X= $\mu$ m	Y= $\mu$ m
1	RSTOUT	-1412.4	-1452.0
2	DC	-1294.7	-1452.0
3	SEL1	-1177.0	-1452.0
4	SEL2	-1059.3	-1452.0
5	IF1	-941.6	-1452.0
6	IF2	-823.9	-1452.0
7	FSEL	-706.2	-1452.0
8	SI	-588.5	-1452.0
9	REGON	-470.8	-1452.0
10	OSC1	-353.1	-1452.0
11	VDD	-235.4	-1452.0
12	VSS	-117.7	-1452.0
13	VSS	0	-1452.0
14	Vci	117.7	-1452.0
15	VREG	235.4	-1452.0
16	C1+	353.1	-1452.0
17	C1-	470.8	-1452.0
18	C2+	588.5	-1452.0
19	C2-	706.2	-1452.0
20	VOUT	823.9	-1452.0
21	VLCD1	941.6	-1452.0
22	VLCD2	1059.3	-1452.0
23	V1	1177.0	-1452.0
24	V2	1294.7	-1452.0
25	V4	1412.4	-1452.0
26	SEG59	1551.0	-1294.7
27	SEG58	1551.0	-1177.0
28	SEG57	1551.0	-1059.3
29	SEG56	1551.0	-941.6
30	SEG55	1551.0	-823.9
31	SEG54	1551.0	-706.2
32	SEG53	1551.0	-588.5
33	SEG52	1551.0	-470.8
34	SEG51	1551.0	-353.1
35	SEG50	1551.0	-235.4
36	SEG49	1551.0	-117.7
37	SEG48	1551.0	0
38	SEG47	1551.0	117.7
39	SEG46	1551.0	235.4
40	SEG45	1551.0	353.1
41	SEG44	1551.0	470.8
42	SEG43	1551.0	588.5
43	SEG42	1551.0	706.2
44	SEG41	1551.0	823.9
45	SEG40	1551.0	941.6
46	SEG39	1551.0	1059.3
47	SEG38	1551.0	1177.0
48	SEG37	1551.0	1294.7

PAD No.	端子名	X= $\mu$ m	Y= $\mu$ m
49	SEG36	1412.4	1451.0
50	SEG35	1294.7	1451.0
51	SEG34	1177.0	1451.0
52	SEG33	1059.3	1451.0
53	SEG32	941.6	1451.0
54	SEG31	823.9	1451.0
55	SEG30	706.2	1451.0
56	SEG29	588.5	1451.0
57	SEG28	470.8	1451.0
58	SEG27	353.1	1451.0
59	SEG26	235.4	1451.0
60	SEG25	117.7	1451.0
61	SEG24	0	1451.0
62	SEG23	-117.7	1451.0
63	SEG22	-235.4	1451.0
64	SEG21	-353.1	1451.0
65	SEG20	-470.8	1451.0
66	SEG19	-588.5	1451.0
67	SEG18	-706.2	1451.0
68	SEG17	-823.9	1451.0
69	SEG16	-941.6	1451.0
70	SEG15	-1059.3	1451.0
71	SEG14	-1177.0	1451.0
72	SEG13	-1294.7	1451.0
73	SEG12	-1412.4	1451.0
74	SEG11	-1551.0	1294.7
75	SEG10	-1551.0	1177.0
76	SEG9	-1551.0	1059.3
77	SEG8	-1551.0	941.6
78	SEG7	-1551.0	823.9
79	SEG6	-1551.0	706.2
80	SEG5	-1551.0	588.5
81	SEG4	-1551.0	470.8
82	SEG3	-1551.0	353.1
83	SEG2	-1551.0	235.4
84	SEG1	-1551.0	117.7
85	COMMK2	-1551.0	0
86	COM7	-1551.0	-117.7
87	COM6	-1551.0	-235.4
88	COM5	-1551.0	-353.1
89	COM4	-1551.0	-470.8
90	COM3	-1551.0	-588.5
91	COM2	-1551.0	-706.2
92	COM1	-1551.0	-823.9
93	COMMK1	-1551.0	-941.6
94	P1	-1551.0	-1059.3
95	P2	-1551.0	-1177.0
96	P3	-1551.0	-1294.7

(2) Bモード (SEL1="1", SEL2="1")

チップサイズ 3.45mm x 3.25mm (チップセンター X=0μm, Y=0μm)

PAD No.	端子名	X= μm	Y= μm
1	RSTOUT	-1412.4	-1452.0
2	DC	-1294.7	-1452.0
3	SEL1	-1177.0	-1452.0
4	SEL2	-1059.3	-1452.0
5	IF1	-941.6	-1452.0
6	IF2	-823.9	-1452.0
7	FSEL	-706.2	-1452.0
8	SI	-588.5	-1452.0
9	REGON	-470.8	-1452.0
10	OSC1	-353.1	-1452.0
11	VDD	-235.4	-1452.0
12	VSS	-117.7	-1452.0
13	VSS	0	-1452.0
14	Vci	117.7	-1452.0
15	VREG	235.4	-1452.0
16	C1+	353.1	-1452.0
17	C1-	470.8	-1452.0
18	C2+	588.5	-1452.0
19	C2-	706.2	-1452.0
20	VOUT	823.9	-1452.0
21	VLCD1	941.6	-1452.0
22	VLCD2	1059.3	-1452.0
23	V1	1177.0	-1452.0
24	V2	1294.7	-1452.0
25	V4	1412.4	-1452.0
26	SEG1	1551.0	-1294.7
27	SEG2	1551.0	-1177.0
28	SEG3	1551.0	-1059.3
29	SEG4	1551.0	-941.6
30	SEG5	1551.0	-823.9
31	SEG6	1551.0	-706.2
32	SEG7	1551.0	-588.5
33	SEG8	1551.0	-470.8
34	SEG9	1551.0	-353.1
35	SEG10	1551.0	-235.4
36	SEG11	1551.0	-117.7
37	SEG12	1551.0	0
38	SEG13	1551.0	117.7
39	SEG14	1551.0	235.4
40	SEG15	1551.0	353.1
41	SEG16	1551.0	470.8
42	SEG17	1551.0	588.5
43	SEG18	1551.0	706.2
44	SEG19	1551.0	823.9
45	SEG20	1551.0	941.6
46	SEG21	1551.0	1059.3
47	SEG22	1551.0	1177.0
48	SEG23	1551.0	1294.7

PAD No.	端子名	X= μm	Y= μm
49	SEG24	1412.4	1451.0
50	SEG25	1294.7	1451.0
51	SEG26	1177.0	1451.0
52	SEG27	1059.3	1451.0
53	SEG28	941.6	1451.0
54	SEG29	823.9	1451.0
55	SEG30	706.2	1451.0
56	SEG31	588.5	1451.0
57	SEG32	470.8	1451.0
58	SEG33	353.1	1451.0
59	SEG34	235.4	1451.0
60	SEG35	117.7	1451.0
61	SEG36	0	1451.0
62	SEG37	-117.7	1451.0
63	SEG38	-235.4	1451.0
64	SEG39	-353.1	1451.0
65	SEG40	-470.8	1451.0
66	SEG41	-588.5	1451.0
67	SEG42	-706.2	1451.0
68	SEG43	-823.9	1451.0
69	SEG44	-941.6	1451.0
70	SEG45	-1059.3	1451.0
71	SEG46	-1177.0	1451.0
72	SEG47	-1294.7	1451.0
73	SEG48	-1412.4	1451.0
74	SEG49	-1551.0	1294.7
75	SEG50	-1551.0	1177.0
76	SEG51	-1551.0	1059.3
77	SEG52	-1551.0	941.6
78	SEG53	-1551.0	823.9
79	SEG54	-1551.0	706.2
80	SEG55	-1551.0	588.5
81	SEG56	-1551.0	470.8
82	SEG57	-1551.0	353.1
83	SEG58	-1551.0	235.4
84	SEG59	-1551.0	117.7
85	COMMK1	-1551.0	0
86	COM1	-1551.0	-117.7
87	COM2	-1551.0	-235.4
88	COM3	-1551.0	-353.1
89	COM4	-1551.0	-470.8
90	COM5	-1551.0	-588.5
91	COM6	-1551.0	-706.2
92	COM7	-1551.0	-823.9
93	COMMK2	-1551.0	-941.6
94	P1	-1551.0	-1059.3
95	P2	-1551.0	-1177.0
96	P3	-1551.0	-1294.7

(3) Cモード (SEL1="1", SEL2="0")

チップサイズ 3.45mm x 3.25mm (チップセンター X=0 $\mu$ m, Y=0 $\mu$ m)

PAD No.	端子名	X= $\mu$ m	Y= $\mu$ m
1	RSTOUT	-1412.4	-1452.0
2	DC	-1294.7	-1452.0
3	SEL1	-1177.0	-1452.0
4	SEL2	-1059.3	-1452.0
5	IF1	-941.6	-1452.0
6	IF2	-823.9	-1452.0
7	FSEL	-706.2	-1452.0
8	SI	-588.5	-1452.0
9	REGON	-470.8	-1452.0
10	OSC1	-353.1	-1452.0
11	VDD	-235.4	-1452.0
12	VSS	-117.7	-1452.0
13	VSS	0	-1452.0
14	Vci	117.7	-1452.0
15	VREG	235.4	-1452.0
16	C1+	353.1	-1452.0
17	C1-	470.8	-1452.0
18	C2+	588.5	-1452.0
19	C2-	706.2	-1452.0
20	VOUT	823.9	-1452.0
21	VLCD1	941.6	-1452.0
22	VLCD2	1059.3	-1452.0
23	V1	1177.0	-1452.0
24	V2	1294.7	-1452.0
25	V4	1412.4	-1452.0
26	SEG59	1551.0	-1294.7
27	SEG58	1551.0	-1177.0
28	SEG57	1551.0	-1059.3
29	SEG56	1551.0	-941.6
30	SEG55	1551.0	-823.9
31	SEG54	1551.0	-706.2
32	SEG53	1551.0	-588.5
33	SEG52	1551.0	-470.8
34	SEG51	1551.0	-353.1
35	SEG50	1551.0	-235.4
36	SEG49	1551.0	-117.7
37	SEG48	1551.0	0
38	SEG47	1551.0	117.7
39	SEG46	1551.0	235.4
40	SEG45	1551.0	353.1
41	SEG44	1551.0	470.8
42	SEG43	1551.0	588.5
43	SEG42	1551.0	706.2
44	SEG41	1551.0	823.9
45	SEG40	1551.0	941.6
46	SEG39	1551.0	1059.3
47	SEG38	1551.0	1177.0
48	SEG37	1551.0	1294.7

PAD No.	端子名	X= $\mu$ m	Y= $\mu$ m
49	SEG36	1412.4	1451.0
50	SEG35	1294.7	1451.0
51	SEG34	1177.0	1451.0
52	SEG33	1059.3	1451.0
53	SEG32	941.6	1451.0
54	SEG31	823.9	1451.0
55	SEG30	706.2	1451.0
56	SEG29	588.5	1451.0
57	SEG28	470.8	1451.0
58	SEG27	353.1	1451.0
59	SEG26	235.4	1451.0
60	SEG25	117.7	1451.0
61	SEG24	0	1451.0
62	SEG23	-117.7	1451.0
63	SEG22	-235.4	1451.0
64	SEG21	-353.1	1451.0
65	SEG20	-470.8	1451.0
66	SEG19	-588.5	1451.0
67	SEG18	-706.2	1451.0
68	SEG17	-823.9	1451.0
69	SEG16	-941.6	1451.0
70	SEG15	-1059.3	1451.0
71	SEG14	-1177.0	1451.0
72	SEG13	-1294.7	1451.0
73	SEG12	-1412.4	1451.0
74	SEG11	-1551.0	1294.7
75	SEG10	-1551.0	1177.0
76	SEG9	-1551.0	1059.3
77	SEG8	-1551.0	941.6
78	SEG7	-1551.0	823.9
79	SEG6	-1551.0	706.2
80	SEG5	-1551.0	588.5
81	SEG4	-1551.0	470.8
82	SEG3	-1551.0	353.1
83	SEG2	-1551.0	235.4
84	SEG1	-1551.0	117.7
85	COMMK1	-1551.0	0
86	COM1	-1551.0	-117.7
87	COM2	-1551.0	-235.4
88	COM3	-1551.0	-353.1
89	COM4	-1551.0	-470.8
90	COM5	-1551.0	-588.5
91	COM6	-1551.0	-706.2
92	COM7	-1551.0	-823.9
93	COMMK2	-1551.0	-941.6
94	P1	-1551.0	-1059.3
95	P2	-1551.0	-1177.0
96	P3	-1551.0	-1294.7

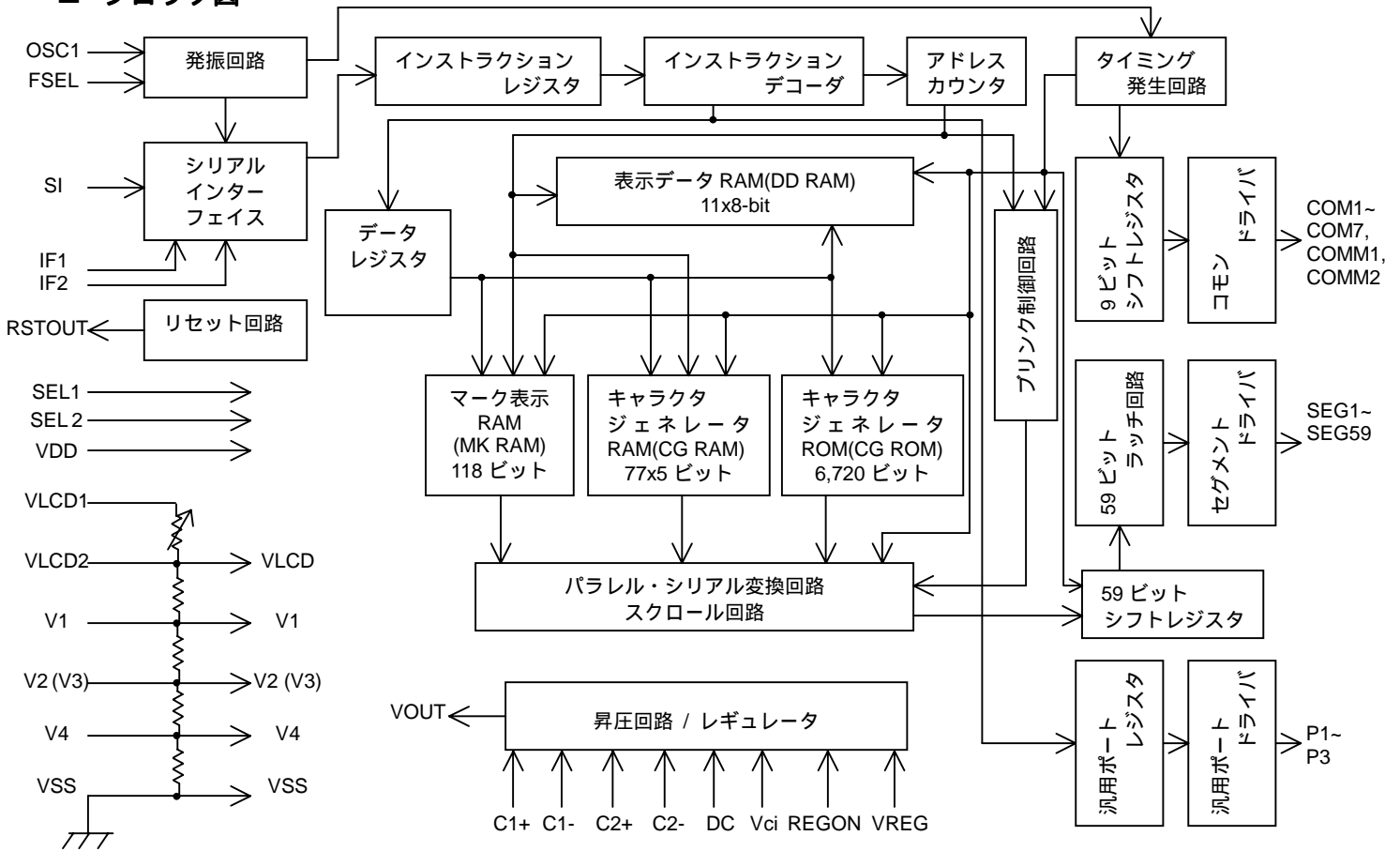
(4) Dモード (SEL1="0", SEL2="1")

チップサイズ 3.45mm x 3.25mm (チップセンター X=0μm, Y=0μm)

PAD No.	端子名	X= μm	Y= μm
1	RSTOUT	-1412.4	-1452.0
2	DC	-1294.7	-1452.0
3	SEL1	-1177.0	-1452.0
4	SEL2	-1059.3	-1452.0
5	IF1	-941.6	-1452.0
6	IF2	-823.9	-1452.0
7	FSEL	-706.2	-1452.0
8	SI	-588.5	-1452.0
9	REGON	-470.8	-1452.0
10	OSC1	-353.1	-1452.0
11	VDD	-235.4	-1452.0
12	VSS	-117.7	-1452.0
13	VSS	0	-1452.0
14	Vci	117.7	-1452.0
15	VREG	235.4	-1452.0
16	C1+	353.1	-1452.0
17	C1-	470.8	-1452.0
18	C2+	588.5	-1452.0
19	C2-	706.2	-1452.0
20	VOUT	823.9	-1452.0
21	VLCD1	941.6	-1452.0
22	VLCD2	1059.3	-1452.0
23	V1	1177.0	-1452.0
24	V2	1294.7	-1452.0
25	V4	1412.4	-1452.0
26	SEG1	1551.0	-1294.7
27	SEG2	1551.0	-1177.0
28	SEG3	1551.0	-1059.3
29	SEG4	1551.0	-941.6
30	SEG5	1551.0	-823.9
31	SEG6	1551.0	-706.2
32	SEG7	1551.0	-588.5
33	SEG8	1551.0	-470.8
34	SEG9	1551.0	-353.1
35	SEG10	1551.0	-235.4
36	SEG11	1551.0	-117.7
37	SEG12	1551.0	0
38	SEG13	1551.0	117.7
39	SEG14	1551.0	235.4
40	SEG15	1551.0	353.1
41	SEG16	1551.0	470.8
42	SEG17	1551.0	588.5
43	SEG18	1551.0	706.2
44	SEG19	1551.0	823.9
45	SEG20	1551.0	941.6
46	SEG21	1551.0	1059.3
47	SEG22	1551.0	1177.0
48	SEG23	1551.0	1294.7

PAD No.	端子名	X= μm	Y= μm
49	SEG24	1412.4	1451.0
50	SEG25	1294.7	1451.0
51	SEG26	1177.0	1451.0
52	SEG27	1059.3	1451.0
53	SEG28	941.6	1451.0
54	SEG29	823.9	1451.0
55	SEG30	706.2	1451.0
56	SEG31	588.5	1451.0
57	SEG32	470.8	1451.0
58	SEG33	353.1	1451.0
59	SEG34	235.4	1451.0
60	SEG35	117.7	1451.0
61	SEG36	0	1451.0
62	SEG37	-117.7	1451.0
63	SEG38	-235.4	1451.0
64	SEG39	-353.1	1451.0
65	SEG40	-470.8	1451.0
66	SEG41	-588.5	1451.0
67	SEG42	-706.2	1451.0
68	SEG43	-823.9	1451.0
69	SEG44	-941.6	1451.0
70	SEG45	-1059.3	1451.0
71	SEG46	-1177.0	1451.0
72	SEG47	-1294.7	1451.0
73	SEG48	-1412.4	1451.0
74	SEG49	-1551.0	1294.7
75	SEG50	-1551.0	1177.0
76	SEG51	-1551.0	1059.3
77	SEG52	-1551.0	941.6
78	SEG53	-1551.0	823.9
79	SEG54	-1551.0	706.2
80	SEG55	-1551.0	588.5
81	SEG56	-1551.0	470.8
82	SEG57	-1551.0	353.1
83	SEG58	-1551.0	235.4
84	SEG59	-1551.0	117.7
85	COMMK2	-1551.0	0
86	COM7	-1551.0	-117.7
87	COM6	-1551.0	-235.4
88	COM5	-1551.0	-353.1
89	COM4	-1551.0	-470.8
90	COM3	-1551.0	-588.5
91	COM2	-1551.0	-706.2
92	COM1	-1551.0	-823.9
93	COMMK1	-1551.0	-941.6
94	P1	-1551.0	-1059.3
95	P2	-1551.0	-1177.0
96	P3	-1551.0	-1294.7

## ■ ブロック図



■ 端子説明

No.	記号	入出力	機能
11	V <sub>DD</sub>	-	電源端子 V <sub>DD</sub> =1.7~5.5V
12,13	V <sub>SS</sub>	-	GND 端子 V <sub>SS</sub> =0V
21, 22, 23,24, 25	VLCD1, VLCD2, V1, V2, V4	-	液晶駆動用電源端子
16,17, 18,19	C1+, C1- C2+, C2-	-	昇圧用コンデンサ接続端子
14	V <sub>CI</sub>	-	昇圧入力電圧端子
20	V <sub>OUT</sub>	出力	昇圧出力端子
2	DC	入力	昇圧段数選択端子 "L": 2倍昇圧設定 "H": 3倍昇圧設定
10	OSC1	入力	発振回路用抵抗・容量接続端子、または外部クロック入力端子
26~84	SEG1~ SEG59	出力	セグメント出力端子
86~92	COM1~ COM7	出力	コモン出力端子
85,93	COMMK1, COMMK2	出力	マーク表示用コモン出力端子
94~96	P1~P3	出力	汎用出力ポート端子
8	SI	入力	シリアルデータ入力端子
5,6	IF1,IF2	入力	1ビット周期選択端子
9	REGON	入力	レギュレータオン/オフ端子 "L": オフ "H": オン
15	VREG	出力	レギュレータ出力端子
7	FSEL	入力	CR 外付け内蔵発振 / 外部入力切り替え端子 "L": 内蔵発振 "H": 外部入力 (内蔵発振オフ)
1	RSTOUT	出力	リセット信号モニタ出力
3	SEL1	入力	コモンの走査方向設定端子 コモンの走査方向を選択します。 "L": COM1→COM7, COMMK1, COMMK2 "H": COMMK2, COMMK1, COM7→COM1
4	SEL2	入力	セグメントの端子配列設定端子 セグメントの端子配列を選択します。 "L": SEG1→SEG59 "H": SEG59→SEG1

\* DC, IF1, IF2, REGON, FSEL, SEL1, SEL2 端子は固定して使用します。



## ■ 機能説明

### (1) 各ブロック説明

#### (1-1) レジスタ

**NJU6515** には、インストラクションレジスタ(IR)とデータレジスタ(DR)の2本の8ビットレジスタがあります。IRは表示クリア、アドレスシフト等のインストラクションコードや表示データRAM(DD RAM)、キャラクタジェネレータRAM(CG RAM)、マーク表示RAM(MK RAM)のアドレス情報を記憶する為のレジスタです。DRはDD RAM、CG RAM、MK RAMへ書込むデータの一時記憶に使用されるレジスタです。CPUからDRに書込まれたデータは、内部動作により自動的にDD RAM、CG RAM、MK RAMに書込まれます。

表1 レジスタ選択

D11	D10	D9	D8	動作
0	0	0	0	IR書き込み、内部動作(表示クリア等)
1	1	0	0	アドレスセット
0	0	1	1	DR書き込み、内部動作(DR DD RAMまたはCG RAMまたはMK RAM)

#### (1-2) アドレスカウンタ(AC)

アドレスカウンタ(AC)は、DD RAM、CG RAM、MK RAMのアドレスを与えるカウンタです。IRにアドレス設定のインストラクションを書込むと、IRからACへアドレス情報が転送されます。DD RAM、CG RAM、MK RAMのいずれかを選択するかはRAMのアドレスにより決定されます。

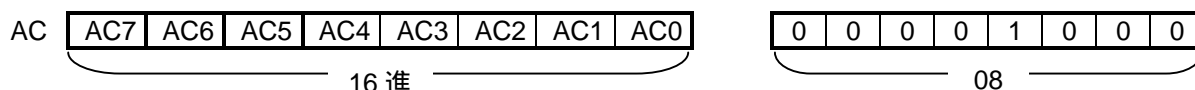
DD RAM、CG RAM、MKRAMに表示データを書込んだ後、アドレスカウンタ(AC)は自動的に+1(または-1)されます。

#### (1-3) 表示データRAM(DD RAM)

表示データRAM(DD RAM)は、8ビットの文字コードで表される表示データを記憶するRAMです。容量は、11X8ビットで11文字分記憶できます。(11文字のうち、1文字分はスクロール用メモリとして使用します。)

DD RAMのアドレスと液晶表示上の表示位置は、下記の対応関係があります。アドレスカウンタ(AC)にセットされるDD RAMのアドレス(ADD)は、16進で表されます。

例) DD RAM アドレス"08"



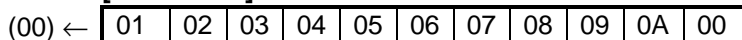
#### DD RAM のアドレスと液晶表示上の表示位置の対応

1桁	2	3	4	5	6	7	8	9	10	←表示位置
00	01	02	03	04	05	06	07	08	09	0A

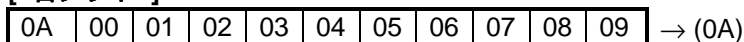
←DD RAM アドレス(16進)  
スクロール用メモリ

表示シフト動作を行わせると DD RAM アドレスが下図の様に移動します。

#### [ 左シフト ]



#### [ 右シフト ]



(1-4) キャラクタジェネレータ ROM(CG ROM)

キャラクタジェネレータ ROM(CG ROM)は、8 ビットの文字コードから 5X7 ドットの文字パターンを発生する ROM です。 ROM には 192 種類の 5X7 ドットの文字パターンが内蔵されています。

NJU6515 の文字コードと文字パターンとの対応は表 2 に示す通りです。

尚、ユーザー希望の文字パターンへの ROM 変更も受け付けます。(この場合でも、アドレス(20)<sub>H</sub> はスペースパターンとして下さい)。文字コード(0\*)<sub>H</sub>, (1\*)<sub>H</sub>, (8\*)<sub>H</sub>, (9\*)<sub>H</sub>は無効です。

表 2 文字コードと文字パターンとの対応表 (ROM バージョン 06)

		UPPER 4bit(HEX)															
		0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F
LOWER 4bit(HEX)	0				0	a	P	'	F				—	o	e	0	7
	1			!	l	0	Q	a	a				u	f	o	o	o
	2			"	2	0	0	0	0				t	u	u	u	u
	3			#	0	0	0	0	0				l	u	u	u	u
	4			*	0	0	0	0	0				\	u	u	u	u
	5			z	0	0	0	0	0				#	o	u	u	u
	6			0	0	0	0	0	0				f	o	0	0	0
	7			7	0	0	0	0	0				f	u	u	u	u
	8			0	0	0	0	0	0				4	0	0	0	0
	9			7	0	0	0	0	0				u	u	u	u	u
	A			*	0	0	0	0	0				f	u	u	u	u
	B			+	0	0	0	0	0				u	u	u	u	u
	C			z	0	0	0	0	0				z	u	u	u	u
	D			—	0	0	0	0	0				u	u	u	u	u
	E			z	0	0	0	0	0				0	u	u	u	u
	F			z	0	0	0	0	0				u	u	u	u	u

(1-5) キャラクタジェネレータ RAM(CG RAM)

キャラクタジェネレータ RAM(CG RAM)は、ユーザーがプログラムで自由に文字パターンを書換えられる RAM です。

5X7 ドットの文字を 11 文字分書き込む事ができます。

CG RAM に記憶されている文字パターンを表示する時は、表 2 の文字コード(00)<sub>H</sub> - (0A)<sub>H</sub> を DD RAM に書き込んで下さい。

CG RAM アドレスとデータ及び表示されるパターンとの関係について、表 3 に示します。

表 3 CG RAM アドレスと文字コード(DD RAM)及び文字パターン(CG RAM のデータ)との関係

文字コード (DD RAM データ)	CG RAM アドレス		文字パターン (CG RAM データ)	
7 6 5 4 3 2 1 0 ← 上位ビット 下位ビット →	7 6 5 4 3	2 1 0 ← 上位 下位 →	4 3 2 1 0 ← 上位 下位 →	
0 0 0 0 0 0 0 0	1 0 0 0 0	0 0 0 0 0 1 0 1 0 0 1 1 1 0 0 1 0 1 1 1 0 1 1 1		文字パターン(1)
0 0 0 0 0 0 0 1	1 0 0 0 1	0 0 0 0 0 1 0 1 0 0 1 1 1 0 0 1 0 1 1 1 0 1 1 1		文字パターン(2)
⋮	⋮	⋮	⋮	
⋮	⋮	⋮	⋮	
⋮	⋮	⋮	⋮	
⋮	⋮	⋮	⋮	
0 0 0 0 1 0 1 0	1 1 0 1 0	1 0 0 1 0 1 1 1 0 1 1 1		文字パターン(11)

\* 設定禁止

- 注)
1. 文字コードビット 0~3 と CG RAM アドレスビット 3~6 が対応します。(4 ビット:11 種)
  2. CG RAM アドレスビット 0 ~ 2 が、文字パターンの行位置を指定します。 8 行目の\*印は無効ビットです。 CG RAM データを連続して入力する場合には、無効アドレスは自動的に飛ばされます。
  3. 文字パターンの列位置は CG RAM データビット 0 ~ 4 と対応し、図示の位置関係(ビット 4 が左端)となります。
  4. 表 2、3 に示した様に CG RAM の文字パターンは文字コードビット 4 ~ 7 がすべて"0"で選ばれます。
  5. CG RAM データ"1"が表示上の選択、"0"が非選択に対応します。
  6. 電源投入後は、CG RAM の内容は初期設定されません。 表示オン前に RAM の設定をして下さい。

(1-6) マーク表示 RAM(MK RAM)

マーク表示 RAM(MK RAM)は、最大 118 個のマーク表示をコントロールする RAM です。

マーク表示はマークオン(M="1")かつ、表示オン(D="1")設定時のみ表示可能となります。マーク表示データは、"1"で表示オン、"0"で表示オフとなります。

MK RAM アドレスとデータ及び表示されるパターンとの関係について表 4 に示します。

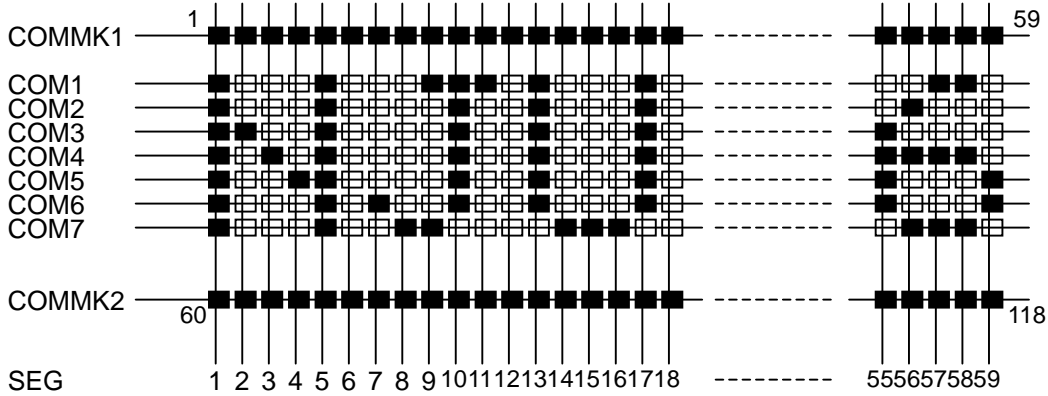


表 4 MK RAM アドレスとマーク表示対応ビット表

MK RAM アドレス (COMMK1:E0 <sub>H</sub> ~ E9 <sub>H</sub> ) (COMMK2:EA <sub>H</sub> ~ F3 <sub>H</sub> )		マーク表示対応ビット							
		D <sub>7</sub>	D <sub>6</sub>	D <sub>5</sub>	D <sub>4</sub>	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>
1110 0000	E0 <sub>H</sub>	*	*	1	2	3	4	5	6
1110 0001	E1 <sub>H</sub>	*	*	7	8	9	10	11	12
1110 0010	E2 <sub>H</sub>	*	*	13	14	15	16	17	18
1110 0011	E3 <sub>H</sub>	*	*	19	20	21	22	23	24
1110 0100	E4 <sub>H</sub>	*	*	25	26	27	28	29	30
1110 0101	E5 <sub>H</sub>	*	*	31	32	33	34	35	36
1110 0110	E6 <sub>H</sub>	*	*	37	38	39	40	41	42
1110 0111	E7 <sub>H</sub>	*	*	43	44	45	46	47	48
1110 1000	E8 <sub>H</sub>	*	*	49	50	51	52	53	54
1110 1001	E9 <sub>H</sub>	*	*	55	56	57	58	59	*
1110 1010	EA <sub>H</sub>	*	*	60	61	62	63	64	65
1110 1011	EB <sub>H</sub>	*	*	66	67	68	69	70	71
1110 1100	EC <sub>H</sub>	*	*	72	73	74	75	76	77
1110 1101	ED <sub>H</sub>	*	*	78	79	80	81	82	83
1110 1110	EE <sub>H</sub>	*	*	84	85	86	87	88	89
1110 1111	EF <sub>H</sub>	*	*	90	91	92	93	94	95
1111 0000	F0 <sub>H</sub>	*	*	96	97	98	99	100	101
1111 0001	F1 <sub>H</sub>	*	*	102	103	104	105	106	107
1111 0010	F2 <sub>H</sub>	*	*	108	109	110	111	112	113
1111 0011	F3 <sub>H</sub>	*	*	114	115	116	117	118	*

\* 無効(Don't Care)

注) 電源投入後は、MK RAM の内容は初期化されません。マーク表示機能を使用する場合は表示オンする前にソフトウェアにて MK RAM の内容を設定して下さい。

マーク表示は表示シフトのインストラクションに依存しないので、表示シフトまたはドットシフトを実行してもマーク表示はシフトしません。

1/8duty で使用する時には MK RAM アドレスを E0<sub>H</sub>~E9<sub>H</sub> の範囲となるように再セットして下さい。

### (1-7) タイミング発生回路

タイミング発生回路は、DD RAM, MK RAM, CG RAM, CG ROM などの内部回路を動作させる為のタイミング信号を発生させます。表示に必要な RAM などの読み出しタイミングと CPU からのアクセスによる内部動作タイミングとが別々に出され、互いに干渉しないようになっています。

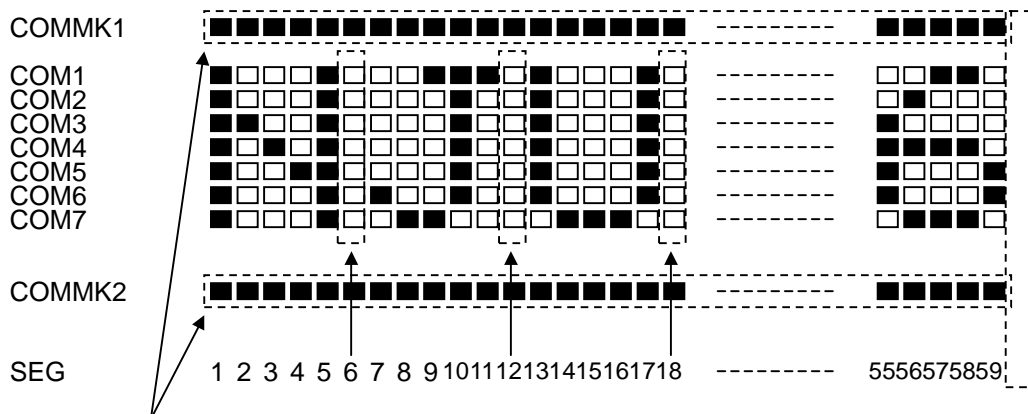
このため、例えば DD RAM ヘータを書込むとき、その書込まれたところの表示部以外にちらつきなどの悪影響をおよぼすことはありません。

### (1-8) 液晶表示ドライバ回路

液晶表示ドライバ回路は、9 本のコモン信号ドライバと 59 本のセグメント信号ドライバから構成されています。文字パターンデータは 59 ビットのシフトレジスタに送られ、必要なデータがそろったところでラッチされます。このラッチされたデータがドライバを制御し駆動波形を出力します。

#### 注) 液晶表示について

**NJU6515** はスムーズスクロール機能使用の有無に関わらず、CG ROM、CG RAM より読み出したときに、6 x n 本目(n=1,2,3... )のセグメントに空白を自動的に生成します。スムーズスクロール時にはこの空白部分も一緒にスクロールします。マークは 6 x n 本目に空白を生成せず、全てのセグメントを使用できます。



マークは全ての SEG に対してデータを持つ。

CG ROM、CG RAM から読み出す時に 6 x n 本目に空白が生成される。

SEG59 までのため、最後はありません。

### (1-9) ブリンク制御回路

ブリンク(点滅)を発生させる回路です。ブリンクは、アドレスカウンタ(AC)に設定されている表示データ RAM(DD RAM)のアドレスに相当する桁に発生します。アドレスカウンタが(04)<sub>H</sub>の場合のアドレス位置を下記に示します。

	AC <sub>7</sub>	AC <sub>6</sub>	AC <sub>5</sub>	AC <sub>4</sub>	AC <sub>3</sub>	AC <sub>2</sub>	AC <sub>1</sub>	AC <sub>0</sub>
AC	0	0	0	0	0	1	0	0

1 桁	2	3	4	5	6	7	8	9	10	←表示位置
00	01	02	03	04	05	06	07	08	09	←DD RAM アドレス(16 進)

ブリンク位置

注) アドレスカウンタ(AC)が、キャラクタジェネレータ RAM(CG RAM)、マーク RAM(MK RAM)を選択している場合にもブリンクは発生します。しかし、そのブリンクは意味のあるものではありません。AC が CG RAM、MK RAM のアドレスになっている場合には意味のない位置にブリンクが表示されるため、ブリンクはオフにして下さい。

(1-10) 発振回路

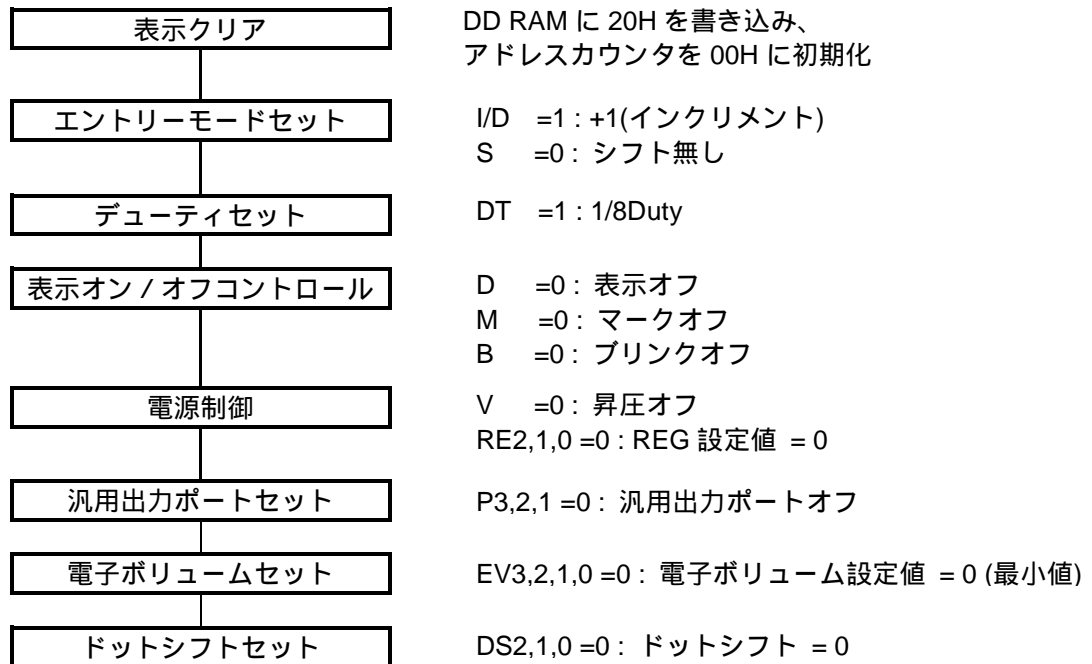
外付けコンデンサ、外付け抵抗により発振します。これにより、LCD 駆動に必要なクロックを発生します。外付けコンデンサ、抵抗による発振を使用する時には、FSEL 端子を"L"レベルにしてください。また、外部クロックを使用する場合は、FSEL 端子を"H"として状態で OSC1 端子に入力してください。

## (2) リセット回路による初期設定

### (2-1) 内蔵リセット回路による初期設定

**NJU6515** は、電源投入時に自動的に初期設定(リセット)を行います。初期設定では、次のインストラクションを実行します。初期設定の終了時間は、「CPU とのインターフェイス機能」に記載の初期設定時間を参照して下さい。

初期設定フローを下図に示します。



注) 「内蔵リセット回路を使用するときの電源条件」に記述されている電源条件が満足されない場合は、内蔵リセット回路が正しく動作せず、意図した動作をしませんので必ず上記条件を満たすようにして下さい。

(3) インストラクション

NJU6515 は、内部にインストラクションレジスタ(IR)とデータレジスタ(DR)の 2 つのレジスタを持ち、内部動作に比べスピードの異なる各種の CPU あるいは周辺制御 IC とインターフェイスできるようにここで一旦制御情報を記憶して、内部動作を起動します。

データは MSB ファーストにて書き込みを行います。RAM データは、必ずアドレスセットの後に入力して下さい。インストラクションの一覧表を表 5 に示します。

表 5 インストラクション一覧

インストラクション	スタート条件				インストラクションコード												説明
	DB15	DB14	DB13	DB12	DB11	DB10	DB9	DB8	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0	
a メーカーテスト (Maker Test)	1	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	何も実行しませんが、内部で判断のため時間を費やします。
b 表示クリア (Clear Display)	1	0	1	0	0	0	0	0	0	0	0	1	*	*	*	*	表示クリア後、アドレスカウンタに DDRAM の 0 番地をセットします。
c アドレスホーム (Return Home)	1	0	1	0	0	0	0	0	0	0	1	0	*	*	*	*	アドレスカウンタに DDRAM の 0 番地をセットします。シフトしていた表示も元に戻します。DDRAM の内容は変化しません。
d エントリーモードセット (Entry Mode Set)	1	0	1	0	0	0	0	0	0	0	1	1	*	*	I/D	S	アドレスの進む方向、表示をシフトするかどうかの設定を行います。データの書き込み時に上記動作が行われます。
e デューティセット (Set Duty)	1	0	1	0	0	0	0	0	0	1	0	0	*	*	*	DT	デューティ (1/8,1/9Duty) を選択します。
f 表示オン/オフコントロール (Display ON/OFF Control)	1	0	1	0	0	0	0	0	0	1	0	1	*	D	M	B	全表示オン/オフ(D)、マークのオン/オフ(M)、セットされたアドレス位置の文字のプリント(B)をセットします。
g アドレスシフト (Address Shift)	1	0	1	0	0	0	0	0	0	1	1	0	*	*	*	ARL	表示データの書き込みをせずに、アドレス位置を左右にシフトします。
h 表示シフト (Display Shift)	1	0	1	0	0	0	0	0	0	1	1	1	*	*	*	DRL	表示データの書き込みをせずに、表示を左右にシフトします。
i ドットシフト (Dot Shift)	1	0	1	0	0	0	0	0	1	0	0	0	*	DS2	DS1	DS0	0-5 ビットのドットシフトを実行します。表示シフトの併用により、横方向スムーズスクロールを実行します。
j 電源制御 (Power Management)	1	0	1	0	0	0	0	0	1	0	0	1	V	RE2	RE1	RE0	昇圧回路のオン/オフ、内蔵レギュレータ値を設定します。
k 汎用出力ポート (Set Static Port)	1	0	1	0	0	0	0	0	1	0	1	0	*	P3	P2	P1	汎用出力ポート(P3-P1)の出力をセットします。
l 電子ボリューム (Contrast Control)	1	0	1	0	0	0	0	0					EV3	EV2	EV1	EV0	電子ボリュームレベルを設定します。
m RAM アドレスセット (Set RAM Address)	1	0	1	0	1	1	0	0	アドレス							DD RAM, CG RAM, MK RAM のアドレスをセットします。	
n RAM データ書き込み (Write RAM Data)	1	0	1	0	0	0	1	1	Write data (DDRAM)				DD RAM, CG RAM, MK RAM データ書き込みます。				
									Write data (CGRAM)								
									Write data (MKRAM)								

I/D=1:インクリメント、I/D=0:デクリメント、S=1:表示のシフトを伴います。  
 DT=1:1/8duty、DT=0:1/9duty、  
 D=1:表示オン、D=0:表示オフ、M=1:マークオン、M=0:マークオフ、B=1:プリントオン、B=0:プリントオフ、  
 ARL=1:アドレスを+1、ARL=0:アドレスを-1、  
 DRL=1:右シフト、DRL=0:左シフト、  
 DSx:ドットシフト量  
 V=1:昇圧回路オン、V=0:昇圧回路オフ、REx:内蔵レギュレータ設定値、  
 Px:汎用出力ポートの設定値  
 EVx:電子ボリューム設定値

\*:無効(Don't care)

- \*1) 電源制御のインストラクション実行時間は、内部回路でインストラクションが処理され、電源系回路に命令が伝えられるまでの時間です。実際には、電源系回路が安定するまでに更に時間を必要とします。
- \*2) 上記コード以外は入力しないで下さい。



### (3-1) インストラクションコードの説明

#### (a) メーカーテスト (Maker Test)

	DB <sub>15</sub>	DB <sub>14</sub>	DB <sub>13</sub>	DB <sub>12</sub>	DB <sub>11</sub>	DB <sub>10</sub>	DB <sub>9</sub>	DB <sub>8</sub>	DB <sub>7</sub>	DB <sub>6</sub>	DB <sub>5</sub>	DB <sub>4</sub>	DB <sub>3</sub>	DB <sub>2</sub>	DB <sub>1</sub>	DB <sub>0</sub>
コード	1	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0

上記のコード入力は、メーカーテストモード設定コードなので使用しないで下さい。

#### (b) 表示クリア (Clear Display)

	DB <sub>15</sub>	DB <sub>14</sub>	DB <sub>13</sub>	DB <sub>12</sub>	DB <sub>11</sub>	DB <sub>10</sub>	DB <sub>9</sub>	DB <sub>8</sub>	DB <sub>7</sub>	DB <sub>6</sub>	DB <sub>5</sub>	DB <sub>4</sub>	DB <sub>3</sub>	DB <sub>2</sub>	DB <sub>1</sub>	DB <sub>0</sub>
コード	1	0	1	0	0	0	0	0	0	0	0	1	*	*	*	*

このインストラクションを実行すると、DD RAM の全アドレスにスペース文字コード(20)H を書き込まれ、アドレスカウンタに DD RAM アドレスの 00 番地がセットされ、エントリーモードの I/D がインクリメントにセットされます。文字表示シフト、ドットシフトは初期状態にセットされ、オフになります。MK / CG RAM の内容は変化しません。

注) カスタム ROM の場合にも、文字コードは(20)H はスペースコードとなるようにして下さい。

#### (c) アドレスホーム (Return Home)

	DB <sub>15</sub>	DB <sub>14</sub>	DB <sub>13</sub>	DB <sub>12</sub>	DB <sub>11</sub>	DB <sub>10</sub>	DB <sub>9</sub>	DB <sub>8</sub>	DB <sub>7</sub>	DB <sub>6</sub>	DB <sub>5</sub>	DB <sub>4</sub>	DB <sub>3</sub>	DB <sub>2</sub>	DB <sub>1</sub>	DB <sub>0</sub>
コード	1	0	1	0	0	0	0	0	0	0	1	0	*	*	*	*

アドレスホームを実行すると、アドレスカウンタに DD RAM アドレスの 00 番地がセットされます。また、エントリーモードの I/D がインクリメントにセットされ、表示シフト、ドットシフトは初期状態にセットされます。

本インストラクションでは DD RAM の内容は変化しません。ブリンクが表示されているときは、表示の左端に移動します。

(d) エントリーモードセット (Entry Mode Set)

	DB <sub>15</sub>	DB <sub>14</sub>	DB <sub>13</sub>	DB <sub>12</sub>	DB <sub>11</sub>	DB <sub>10</sub>	DB <sub>9</sub>	DB <sub>8</sub>	DB <sub>7</sub>	DB <sub>6</sub>	DB <sub>5</sub>	DB <sub>4</sub>	DB <sub>3</sub>	DB <sub>2</sub>	DB <sub>1</sub>	DB <sub>0</sub>
コード	1	0	1	0	0	0	0	0	0	0	1	1	*	*	I/D	S

エントリーモードセットは、アドレスの進む方向及び表示シフトの有無を設定するものです。I/D は文字コードを DD RAM, CG RAM, MK RAM に書き込んだとき、アドレスを+1 または-1 にします。CG RAM データを連続して入力する場合には、無効アドレスは自動的に飛ばされま  
す。S は DD RAM 書き込み時に表示全体をシフトするか否かを設定します。

I/D	機 能
1	アドレスインクリメントで DD RAM, CG RAM または MK RAM のアドレスを+1 します。表示位置(DDRAM アドレス)は右に移動します。
0	アドレスデクリメントで DD RAM, CG RAM または MK RAM のアドレスを-1 します。表示位置(DDRAM アドレス)は左に移動します。
S	機 能
1	表示全体をシフトします。 シフト方向は I/D で決められ、I/D=1 のとき表示全体を左に、I/D=0 のとき右にシフトします。従って表示だけ動いたように見えます。尚、CG RAM, MK RAM の書き込み時には表示のシフトは行いません。
0	表示シフトしません。

(e) デューティセット (Set Duty)

	DB <sub>15</sub>	DB <sub>14</sub>	DB <sub>13</sub>	DB <sub>12</sub>	DB <sub>11</sub>	DB <sub>10</sub>	DB <sub>9</sub>	DB <sub>8</sub>	DB <sub>7</sub>	DB <sub>6</sub>	DB <sub>5</sub>	DB <sub>4</sub>	DB <sub>3</sub>	DB <sub>2</sub>	DB <sub>1</sub>	DB <sub>0</sub>
コード	1	0	1	0	0	0	0	0	0	1	0	0	*	*	*	DT

デューティセットは、LCD 表示デューティの設定を行います。  
1/9Duty 時にはマーク表示用コモン信号を 2 本使用し、1/8Duty 時にはマーク表示用コモン信号を 1 本使用します。

DT	機 能
1	1/8Duty, マークは最大 59 種使用可能。
0	1/9Duty, マークは最大 118 種使用可能。

1/9Duty から 1/8Duty に変更した場合、有効なマークアドレスを再度設定してからマーク RAM へのデータ書き込みを行って下さい。

(f) 表示オン/オフコントロール (Display ON/OFF Control)

	DB <sub>15</sub>	DB <sub>14</sub>	DB <sub>13</sub>	DB <sub>12</sub>	DB <sub>11</sub>	DB <sub>10</sub>	DB <sub>9</sub>	DB <sub>8</sub>	DB <sub>7</sub>	DB <sub>6</sub>	DB <sub>5</sub>	DB <sub>4</sub>	DB <sub>3</sub>	DB <sub>2</sub>	DB <sub>1</sub>	DB <sub>0</sub>
コード	1	0	1	0	0	0	0	0	0	1	0	1	*	D	M	B

表示コントロールは、全表示のオン/オフ、マークのオン/オフ、DD RAM アドレス位置の文字のブリンクを設定するもので、以下のコードを書き込むことにより実行します。

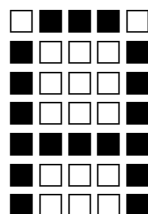
D	機 能
1	表示オン。
0	表示オフ。 この時、表示データは DD RAM に残っており D=1 で再表示できます。 表示オフ時の COM/SEG 信号は VSS レベルになります。

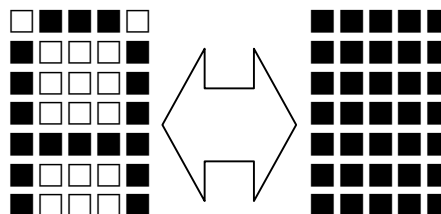
M	機 能
1	マーク表示オン。(D=0 の場合、マーク表示はオフとなる)
0	マーク表示オフ。

B	機 能
1	DDRAM のアドレス位置に相当する文字がブリンク(点滅)し続けます。 ブリンクは、全ドット黒 表示文字を $f_{osc}=380kHz$ で 400.16ms(1/9duty 時)または、355.71ms(1/8duty 時)ごとに切り替え表示を行います。 6xn 本目の SEG はブリンクしません。
0	文字はブリンクしません。



文字フォント 5X7 ドット  
(1) カーソル表示例



交互に表示  
(2) ブリンク表示例

注) CG RAM、MK RAM をアクセスする時に、ブリンクがオンしていると意図しない場所にブリンクが表示されることがありますので、ブリンクをオフしてから CG RAM、MK RAM をアクセス後に有効な DD RAM アドレスに設定し、再度ブリンクをオンして下さい。

(g) アドレスシフト (Address Shift)

	DB <sub>15</sub>	DB <sub>14</sub>	DB <sub>13</sub>	DB <sub>12</sub>	DB <sub>11</sub>	DB <sub>10</sub>	DB <sub>9</sub>	DB <sub>8</sub>	DB <sub>7</sub>	DB <sub>6</sub>	DB <sub>5</sub>	DB <sub>4</sub>	DB <sub>3</sub>	DB <sub>2</sub>	DB <sub>1</sub>	DB <sub>0</sub>
コード	1	0	1	0	0	0	0	0	0	1	1	0	*	*	*	ARL

アドレスシフトは、表示データの書き込みをせずにアドレス位置を左右にシフトします。

ARL	機 能
1	アドレス位置を右にシフトします(AC を+1 します)。
0	アドレス位置を左にシフトします(AC を-1 します)。

アドレスが CGRAM, MKRAM に選択されている場合、アドレスシフトインストラクションにより、アドレスは DDRAM に設定されます。 CGRAM, MKRAM 選択時にアドレスシフトインストラクションを入力し、その後 DDRAM データ書き込みをする場合には、再度 DDRAM アドレス入力後、データを入力して下さい。

(h) 表示シフト (Display Shift)

	DB <sub>15</sub>	DB <sub>14</sub>	DB <sub>13</sub>	DB <sub>12</sub>	DB <sub>11</sub>	DB <sub>10</sub>	DB <sub>9</sub>	DB <sub>8</sub>	DB <sub>7</sub>	DB <sub>6</sub>	DB <sub>5</sub>	DB <sub>4</sub>	DB <sub>3</sub>	DB <sub>2</sub>	DB <sub>1</sub>	DB <sub>0</sub>
コード	1	0	1	0	0	0	0	0	0	1	1	1	*	*	*	DRL

表示シフトは、表示データを書き込みせずに表示を左右にシフトします。 この時、アドレスカウンタ(AC)の内容は変化しません。

DRL	機 能
1	表示全体を右にシフトします(アドレスは変化しません)。
0	表示全体を左にシフトします(アドレスは変化しません)。

(i) ドットシフト (Dot Shift)

	DB <sub>15</sub>	DB <sub>14</sub>	DB <sub>13</sub>	DB <sub>12</sub>	DB <sub>11</sub>	DB <sub>10</sub>	DB <sub>9</sub>	DB <sub>8</sub>	DB <sub>7</sub>	DB <sub>6</sub>	DB <sub>5</sub>	DB <sub>4</sub>	DB <sub>3</sub>	DB <sub>2</sub>	DB <sub>1</sub>	DB <sub>0</sub>
コード	1	0	1	0	0	0	0	0	1	0	0	0	*	DS2	DS1	DS0

ドットシフトと(h)に示す表示シフトのインストラクションの併用により、横方向のスムーズスクロールを実行します。

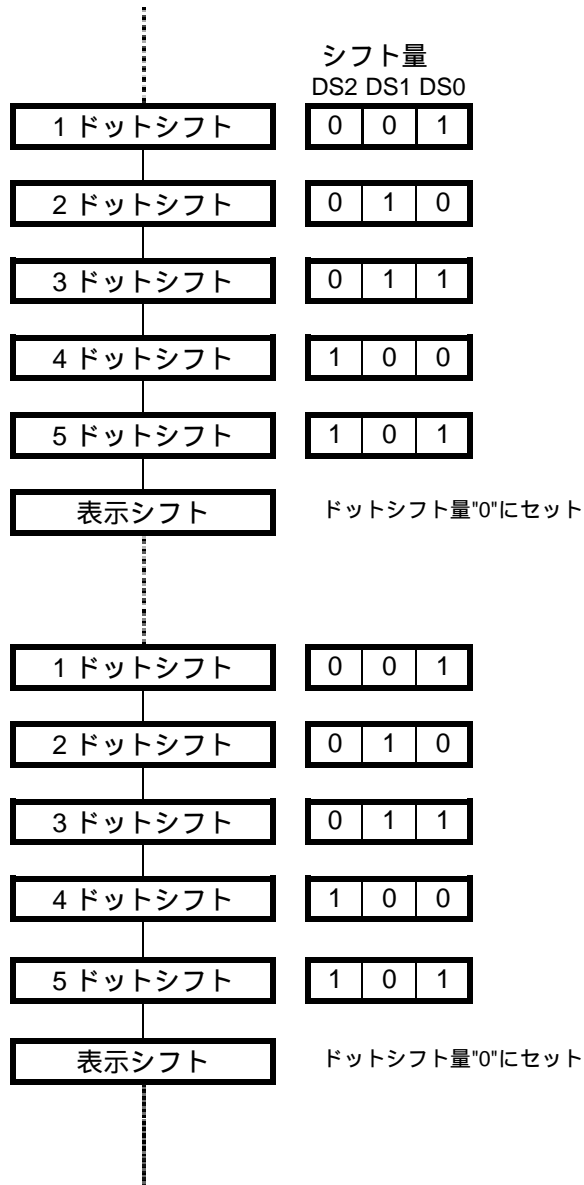
DS2	DS1	DS0	機 能
0	0	0	0 ドットシフト (シフト無し)。
0	0	1	1 ドット左にシフトします。
0	1	0	2 ドット左にシフトします。
0	1	1	3 ドット左にシフトします。
1	0	0	4 ドット左にシフトします。
1	0	1	5 ドット左にシフトします。
1	1	0	無効
1	1	1	

注 1) スムーススクロール実行時はエントリーモードセットにおいて、I/D=1、S=0 を設定して下さい。  
 注 2) 表示シフトのインストラクションを実行することにより、ドットシフト量は"0"にセットされます。  
 注 3) ドットシフトによりシフトするのは文字表示のみです。

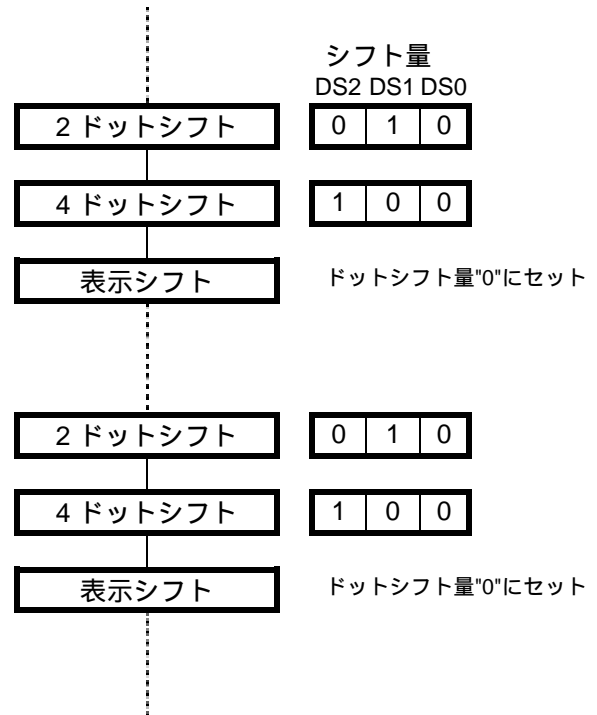
・ スムーススクロール方法とシーケンス

DS2~DS0 のシフト量の設定により、下記に示す 3 種類のスクロール方法(1 ドットスムーススクロール、2 ドットスムーススクロール、3 ドットスムーススクロール)から選ぶことができます。

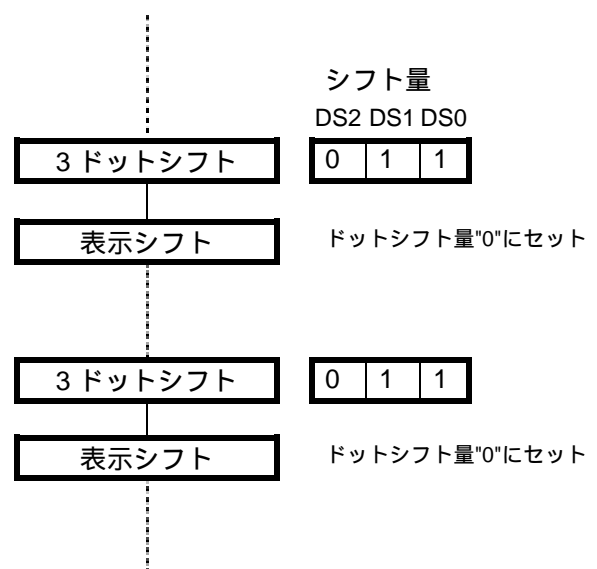
1 ドットスムーススクロール



2 ドットスムーススクロール



3 ドットスムーススクロール

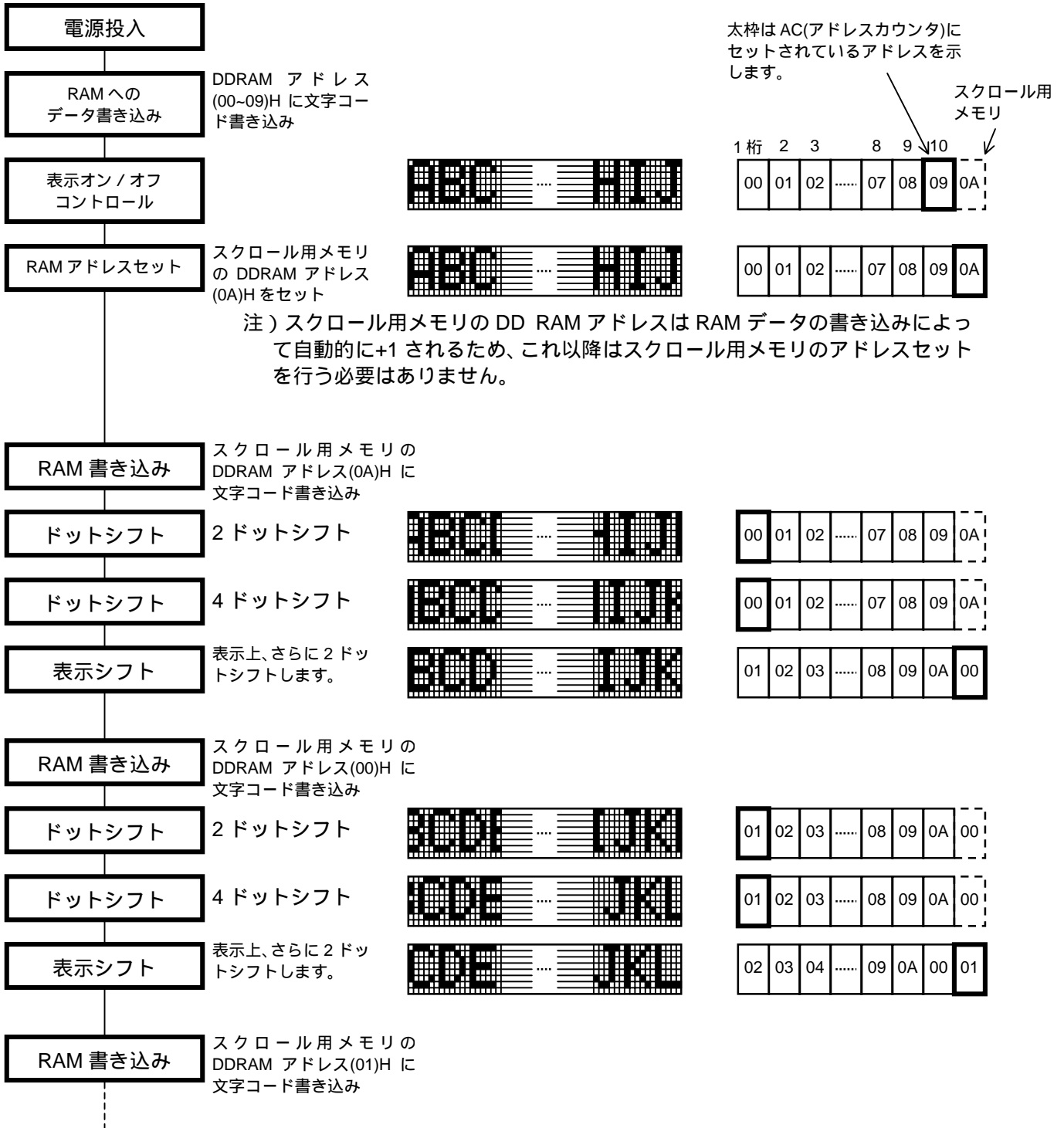


・ 2 ドットスムーズスクロール実行例

2 ドットシフト、4 ドットシフトのインストラクションを使用し、スムーズスクロールを実行する場合のシーケンス、液晶表示及び DD RAM、アドレスを下記に示します。

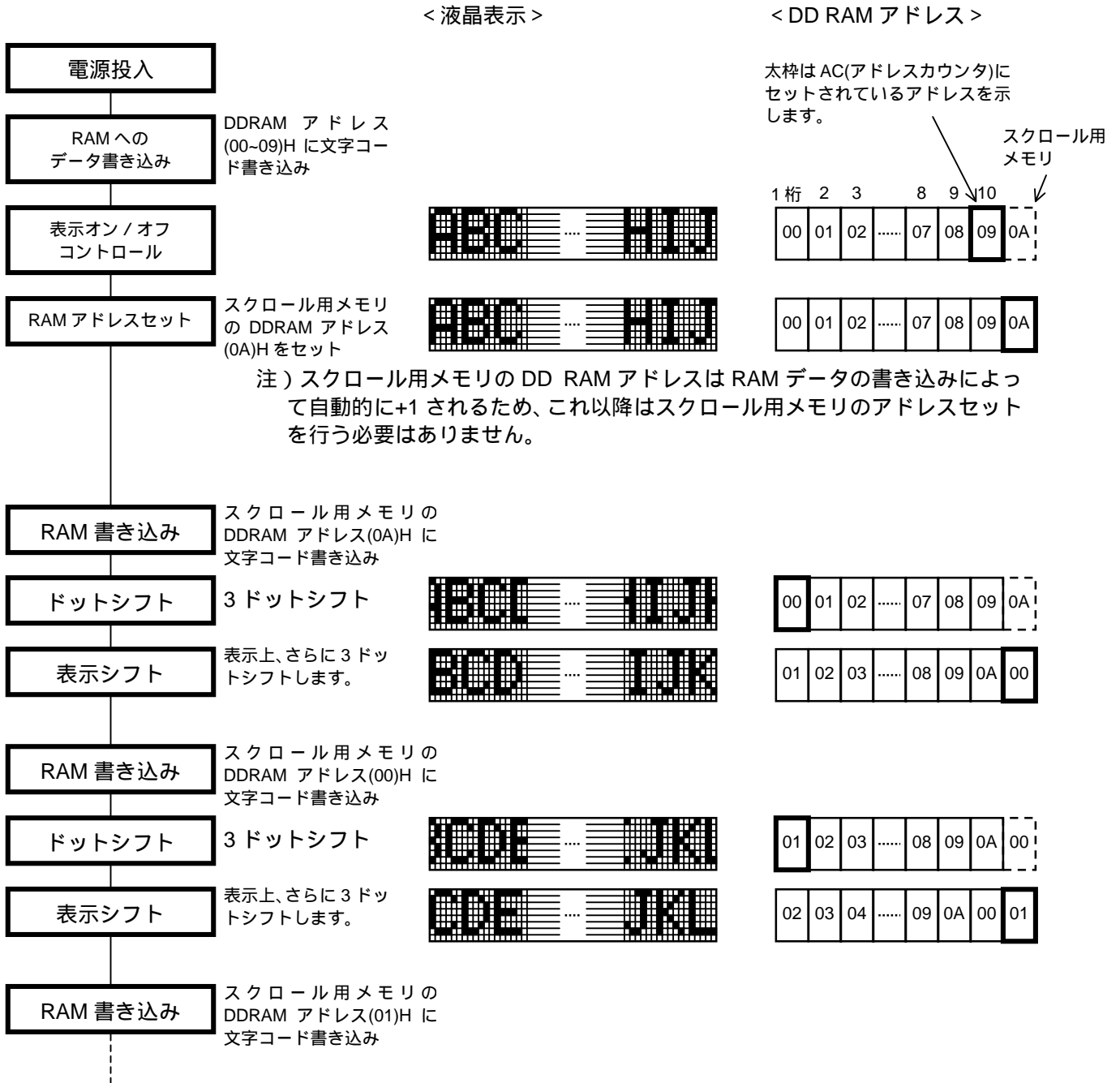
< 液晶表示 >

< DD RAM アドレス >



・ 3 ドットスムーズスクロール実行例

3 ドットシフトのインストラクションを使用し、スムーズスクロールを実行する場合のシーケンス、液晶表示及び DD RAM、アドレスを下記に示します。



(j) 電源制御 (Power Control)

	DB <sub>15</sub>	DB <sub>14</sub>	DB <sub>13</sub>	DB <sub>12</sub>	DB <sub>11</sub>	DB <sub>10</sub>	DB <sub>9</sub>	DB <sub>8</sub>	DB <sub>7</sub>	DB <sub>6</sub>	DB <sub>5</sub>	DB <sub>4</sub>	DB <sub>3</sub>	DB <sub>2</sub>	DB <sub>1</sub>	DB <sub>0</sub>
コード	1	0	1	0	0	0	0	0	1	0	0	1	V	RE2	RE1	RE0

電源制御は、昇圧オン/オフと内蔵レギュレータ値を設定します。内蔵レギュレータ値は、8段階の電圧状態のうちから1状態を選ぶことができます。内蔵レギュレータに関しては、(5-1) ボルテージレギュレータを参照して下さい。

V	機能
1	昇圧オン。
0	昇圧オフ。

RE2	RE1	RE0	レギュレータ出力電圧 (VREG 端子)
0	0	0	1.9V (Default)
0	0	1	2.0V
0	1	0	2.1V
0	1	1	2.2V
1	0	0	2.3V
1	0	1	2.4V
1	1	0	2.5V
1	1	1	2.6V

(k) 汎用出力ポート (Set Static Port)

	DB <sub>15</sub>	DB <sub>14</sub>	DB <sub>13</sub>	DB <sub>12</sub>	DB <sub>11</sub>	DB <sub>10</sub>	DB <sub>9</sub>	DB <sub>8</sub>	DB <sub>7</sub>	DB <sub>6</sub>	DB <sub>5</sub>	DB <sub>4</sub>	DB <sub>3</sub>	DB <sub>2</sub>	DB <sub>1</sub>	DB <sub>0</sub>
コード	1	0	1	0	0	0	0	0	1	0	1	0	*	P3	P2	P1

汎用ポート(P3, P2, P1)の出力をセットします。LEDの点灯等に使用できます。汎用出力ポートの初期状態は"L"です。

Px	汎用出力ポート
1	"H"出力
0	"L"出力

(l) 電子ボリューム (Contrast Control)

	DB <sub>15</sub>	DB <sub>14</sub>	DB <sub>13</sub>	DB <sub>12</sub>	DB <sub>11</sub>	DB <sub>10</sub>	DB <sub>9</sub>	DB <sub>8</sub>	DB <sub>7</sub>	DB <sub>6</sub>	DB <sub>5</sub>	DB <sub>4</sub>	DB <sub>3</sub>	DB <sub>2</sub>	DB <sub>1</sub>	DB <sub>0</sub>
コード	1	0	1	0	0	0	0	0	1	0	1	1	EV3	EV2	EV1	EV0

電子ボリュームレジスタセットは、液晶表示のコントラストを調整するもので、液晶駆動電圧 VLCD を 16 段階の電圧状態のうちから1状態を選ぶことができます。この機能を使用しない場合は、(EV3, EV2, EV1, EV0) = (0, 0, 0, 0) に設定します。

EV3	EV2	EV1	EV0	液晶駆動電圧 VLCD	VLCD=VLCD2-VSS
0	0	0	0	小	
0	0	0	1	:	
0	0	1	0	:	
:	:	:	:	:	
:	:	:	:	:	
1	1	0	1	:	
1	1	1	0	:	
1	1	1	1	大	



(m) RAM アドレスセット (Set RAM Address)

	DB <sub>15</sub>	DB <sub>14</sub>	DB <sub>13</sub>	DB <sub>12</sub>	DB <sub>11</sub>	DB <sub>10</sub>	DB <sub>9</sub>	DB <sub>8</sub>	DB <sub>7</sub>	DB <sub>6</sub>	DB <sub>5</sub>	DB <sub>4</sub>	DB <sub>3</sub>	DB <sub>2</sub>	DB <sub>1</sub>	DB <sub>0</sub>
コード	1	0	1	0	1	1	0	0	A	A	A	A	A	A	A	A

RAM アドレスセットは、DB11~DB8 = (1,1,0,0)を書き込み、DB7~DB0 にアドレスデータを書き込むことにより実行します。このインストラクションを実行することで、RAM アドレスがアドレスカウンタにセットされ、インストラクション実行後の CPU からのデータ書き込みは、セットした RAM に関して行われます。DD / CG / MK RAM のアドレスを以下に示します。

DD RAM : (00)H ~ (0A)H  
 CG RAM : (80)H ~ (D6)H  
 MK RAM : (E0)H ~ (F3)H

		UPPER 4bit															
		0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F
LOWER 4bit	0	0000		*	*	*	*	*	*	*	*	*	*	*	*	*	*
	1	0001		*	*	*	*	*	*	*	*	*	*	*	*	*	*
	2	0010		*	*	*	*	*	*	*	*	*	*	*	*	*	*
	3	0011		*	*	*	*	*	*	*	*	*	*	*	*	*	*
	4	0100		*	*	*	*	*	*	*	*	*	*	*	*	*	*
	5	0101		*	*	*	*	*	*	*	*	*	*	*	*	*	*
	6	0110		*	*	*	*	*	*	*	*	*	*	*	*	*	*
	7	0111		*	*	*	*	*	*	*	*	*	*	*	*	*	*
	8	1000		*	*	*	*	*	*	*	*	*	*	*	*	*	*
	9	1001		*	*	*	*	*	*	*	*	*	*	*	*	*	*
	A	1010		*	*	*	*	*	*	*	*	*	*	*	*	*	*
	B	1011	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*
	C	1100	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*
	D	1101	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*
	E	1110	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*
	F	1111	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*

DD RAM Address
CG RAM Address
MK RAM Address

--- DD RAM : 1 アドレスに 8 ビットのデータ

--- CG RAM : 1 アドレスに 5 ビットのデータ

--- MK RAM : 1 アドレスに 6 ビットのデータ

\* 印のアドレスは設定禁止です。

MKRAM アドレス(E9)H, (F3)H の LSB ビットのデータは無効です( 印部分)。

(n) RAM データ書き込み (Write RAM Data)

-DD RAM

	DB <sub>15</sub>	DB <sub>14</sub>	DB <sub>13</sub>	DB <sub>12</sub>	DB <sub>11</sub>	DB <sub>10</sub>	DB <sub>9</sub>	DB <sub>8</sub>	DB <sub>7</sub>	DB <sub>6</sub>	DB <sub>5</sub>	DB <sub>4</sub>	DB <sub>3</sub>	DB <sub>2</sub>	DB <sub>1</sub>	DB <sub>0</sub>
コード	1	0	1	0	0	0	1	1	D	D	D	D	D	D	D	D

-CG RAM

	DB <sub>15</sub>	DB <sub>14</sub>	DB <sub>13</sub>	DB <sub>12</sub>	DB <sub>11</sub>	DB <sub>10</sub>	DB <sub>9</sub>	DB <sub>8</sub>	DB <sub>7</sub>	DB <sub>6</sub>	DB <sub>5</sub>	DB <sub>4</sub>	DB <sub>3</sub>	DB <sub>2</sub>	DB <sub>1</sub>	DB <sub>0</sub>
コード	1	0	1	0	0	0	1	1	*	*	*	D	D	D	D	D

-MK RAM

	DB <sub>15</sub>	DB <sub>14</sub>	DB <sub>13</sub>	DB <sub>12</sub>	DB <sub>11</sub>	DB <sub>10</sub>	DB <sub>9</sub>	DB <sub>8</sub>	DB <sub>7</sub>	DB <sub>6</sub>	DB <sub>5</sub>	DB <sub>4</sub>	DB <sub>3</sub>	DB <sub>2</sub>	DB <sub>1</sub>	DB <sub>0</sub>
コード	1	0	1	0	0	0	1	1	*	*	D	D	D	D	D	D

RAM データ書き込みは、DB<sub>11</sub>~DB<sub>8</sub> = (0,0,1,1)を書き込み、DB<sub>7</sub>~DB<sub>0</sub> に RAM データを書き込むことにより実行します。DD RAM は 8 ビット、CG RAM は 5 ビット、MK RAM は 6 ビットのデータにより決まります。書き込み後、アドレスはエントリーモードに従って自動的に+1または-1 されます。アドレスは DDRAM, CGRAM, MKRAM の各アドレス内で自動インクリメントします。

表示シフトも同様に、エントリーモードに従います。CG RAM データを連続して入力する場合には、無効アドレスは自動的に次の有効アドレスに飛びます。

・インクリメントの場合のアドレス遷移

- DDRAM : (00)H (01)H --- (0A)H (00)H
- CGRAM : (80)H (81)H --- (D6)H (80)H
- MKRAM(1/8Duty) : (E0)H (E1)H --- (E9)H (E0)H
- MKRAM(1/9Duty) : (E0)H (E1)H --- (F3)H (E0)H

・デクリメントの場合のアドレス遷移

- DDRAM : (0A)H (09)H --- (00)H (0A)H
- CGRAM : (D6)H (D5)H --- (80)H (D6)H
- MKRAM(1/8Duty) : (E9)H (E8)H --- (E0)H (E9)H
- MKRAM(1/9Duty) : (F3)H (F2)H --- (E0)H (F3)H

### (3-2) インストラクションと表示の対応例

表示の前にファンクションセットにより、**NJU6515** の機能の設定を行う必要があります。表示用の RAM は既に述べたように 11 文字分記憶できますので、表示シフト動作と組み合わせて電光板の表示のように使えます。表示のシフト動作は表示位置のみ変えるだけで DD RAM の内容は変化しませんので、アドレスホーム動作を行えば最初に入れた表示を出すことができます。(ドットシフト表示例は前記"スムーズスクロール実行例"参照)

注) 内蔵リセットを使う場合には、「内蔵リセット回路を使用するときの電源条件」に示されている電源条件を満足する必要があります。電源条件を満足できない場合には、インストラクションにより **NJU6515** の初期設定を行う必要があります。(「リセット機能」参照)

表 6 表示例 (内蔵リセット使用)

No.	インストラクション	表示	動作
1	電源投入(内蔵リセット回路により NJU6515 は、初期設定されます。)		初期設定され、表示されません。
2	電源制御 DB11~DB0 (0000 1001 1XXX)		昇圧回路オン
3	表示オン/オフコントロール (0000 0101 0101)		表示オン、プリンクをオンします。初期設定により表示は全部スペースになります。
4	エントリーモードセット (0000 0011 0010)		DD RAM / CG RAM への書き込み時に、アドレスは+1 されるモードを設定します。表示のシフトはされません。
5	RAM データ書き込み (0011 0100 1110)		"N"を書き込みます。初期設定により既に DD RAM が選ばれています。アドレスは+1 されません。
6	RAM データ書き込み (0011 0100 0101)		"E"を書き込みます。
7	RAM データ書き込み (0011 0101 0111)		"W"を書き込みます。
8	エントリーモードセット (0000 0011 0011)		書き込み時に表示のシフトを行うモードに設定します。
9	RAM データ書き込み (0011 0010 0000)		"スペース"を書き込みます。
10	RAM データ書き込み (0011 0100 1010)		"J"を書き込みます。
11	-	-	-
12	RAM データ書き込み (0011 0100 1110)		"N"を書き込みます。
13	アドレスシフト (0000 0110 0000)		アドレス位置のみを左にシフトします。
14	アドレスシフト (0000 0110 0000)		アドレス位置のみを左にシフトします。
15	RAM データ書き込み (0011 0100 0001)		"A"を書き込みます。(修正) 表示が左に動いてしまいます。
16	アドレスホーム (0000 0010 0000)		表示・アドレス共にもとの位置(00 番地)に戻します。

### (3-3) インストラクションによる初期設定

内蔵リセット回路が正しく動作するための電源条件が満足されない場合には、インストラクションにより初期設定を行う必要があります。初期設定は、以下の手順に従って行って下さい。

#### 電源オン

DB11	DB10	DB9	DB8	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0	
0	0	0	0	1	0	0	1	V	RE2	RE1	RE0	内蔵レギュレータ値セット / 昇圧回路設定
0	0	0	0	1	0	1	1	EV3	EV2	EV1	EV0	電子ボリューム値セット
0	0	0	0	0	0	0	1	*	*	*	*	表示クリア
0	0	0	0	0	0	1	1	*	*	I/D	S	エントリーモードセット
0	0	0	0	0	1	0	0	*	*	*	DT	デューティセット
0	0	0	0	0	1	0	1	*	D	M	B	表示、マーク、ブリンク オン / オフセット
0	0	0	0	1	0	1	0	*	P3	P2	P1	汎用ポートセット
0	0	0	0	1	0	0	0	*	DS2	DS1	DS0	ドットシフトセット

#### 初期設定終了

注) 「CPU とのインターフェイス機能」に記載の初期設定期間後、上記インストラクションが入力可能となります。

(4) 液晶表示駆動用電源

(4-1) ボルテージレギュレータ / 昇圧回路

**NJU6515** は、ボルテージレギュレータを内蔵しています。Vci から供給される電源をボルテージレギュレータでインストラクション設定された RE 値に従って変換し、昇圧回路(2 倍昇圧 / 3 倍昇圧)に供給します。

ボルテージレギュレータは、REGON 端子の設定によりオン / オフすることができます。

REGON = "H": ボルテージレギュレータ オン  
(設定した RE 値に伴い VREG 端子に電圧を出力し昇圧回路に供給します。)

REGON = "L": ボルテージレギュレータ オフ  
(Vci に供給した電圧を昇圧回路に供給します。)

注) VOUT には 5.5V を超える電圧がかからないように設定して下さい。

<2 倍昇圧時>

Vci 2.7V の場合はボルテージレギュレータ オフとし、直接昇圧回路に Vci を供給することができます。

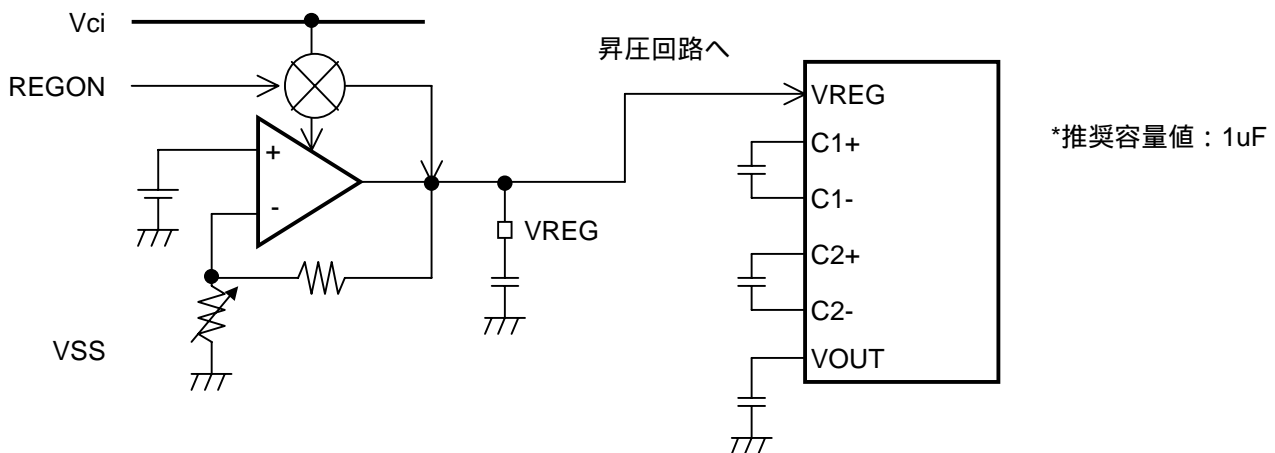
Vci 3.3V の場合はボルテージレギュレータ オンとし、昇圧回路への供給電圧を下げても供給することができます。

2.7V < Vci < 3.3V の場合はボルテージレギュレータ オンとし、昇圧回路への供給電圧を下げても供給することができますが、使用できる RE 値に制約があります。(高い出力電圧値に設定した場合、特性上制約を受けます。)\*電気的特性：レギュレータの項目参照。

RE 値の設定により、下記の表に従い電圧値をインストラクションで設定可能です。

RE2,RE1,RE0	レギュレータ出力電圧 (VREG 端子)
000	1.9V (default)
001	2.0V
010	2.1V
011	2.2V
100	2.3V
101	2.4V
110	2.5V
111	2.6V

\*安定化のため、VREG 端子にコンデンサを接続することを推奨します。容量値は実機での確認が必要です。  
\*昇圧回路はその特性上、多少リップルが発生します。表示に影響がある場合は、内蔵レギュレータ、昇圧回路を使用せず、外部から VLCD1,VLCD2 へ電源を供給して下さい。(外部印加時 VLCD1 VLCD2)  
\*電源投入直後、液晶駆動用電源回路の起動には数 10ms 時間がかかりますので、表示オンするまでに Wait 時間が必要です。



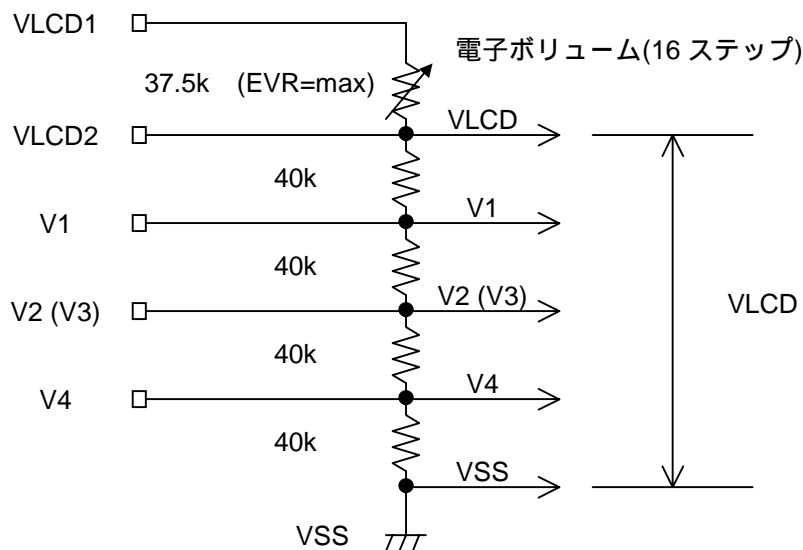
ボルテージレギュレータ / 昇圧回路構成図

<3 倍昇圧時>

レギュレータは使用できません。

## (4-2) 電子ボリューム機能 / 内部ブリーダ抵抗

**NJU6515** は電子ボリューム機能を用いることにより、インストラクションで液晶駆動電圧 VLCD レベルを制御し、液晶表示の濃淡を調整することができます。電子ボリュームは、電子ボリュームレジスタに 4 ビットのデータをセットすることにより、液晶駆動電圧 VLCD は 16 通りの電圧値より 1 レベルを選択することができます。また、液晶表示の駆動波形を与えるため、内部のブリーダ抵抗でそれぞれのレベルの一定電圧を用意しています。VLCD は液晶表示駆動波形のピークを与えます。

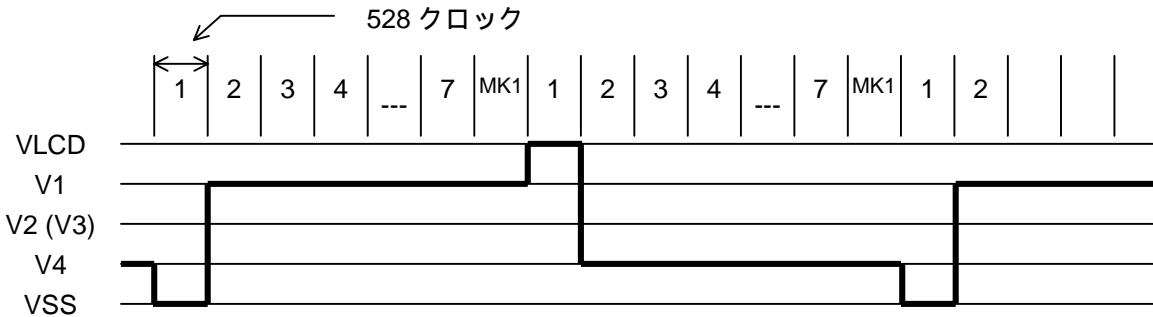


(4-3) 発振周波数と液晶表示のフレーム周波数との関係

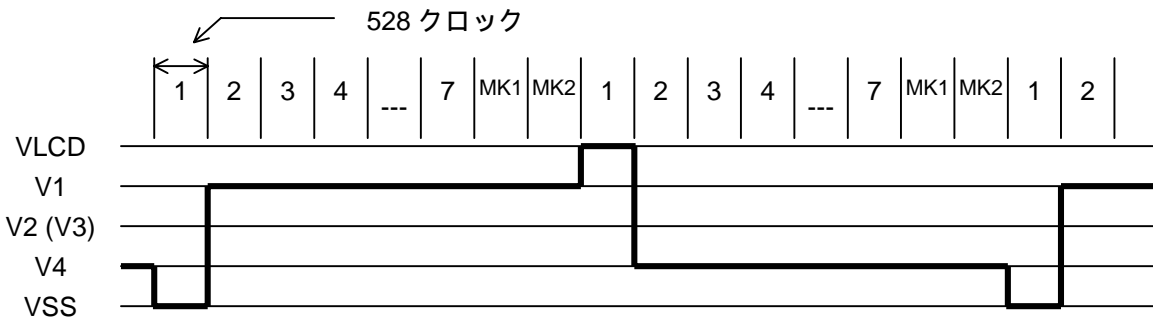
下記の液晶表示フレーム周波数の例は、発振周波数が 380kHz の場合です。

(1 クロック = 2.631μs)

<1/8 デューティ>



<1/9 デューティ>



<1/9Duty>

1 フレーム = 2.631(μs) x 528 x 9 = 12.503(ms)

フレーム周波数 = 1/12.503(ms) = 79.984(Hz)

<1/8Duty>

1 フレーム = 2.631(μs) x 528 x 8 = 11.113(ms)

フレーム周波数 = 1/11.113(ms) = 89.982(Hz)

\* 電源オン / オフ時の注意事項

内蔵レギュレータ / 昇圧回路を使用して液晶駆動電圧を供給する場合

電源オン時 : VDD 立ち上げ後に Vci を立ち上げて下さい。内蔵レギュレータが起動し、VREG 電圧が安定した後に昇圧回路を動作させて下さい。表示オンは昇圧回路安定後行って下さい。

電源オフ時 : 表示オフ後、昇圧回路の動作を停止してから Vci を立ち下げて下さい。その後、VDD を立ち下げて下さい。

内蔵レギュレータ / 昇圧回路を使用せず、直接 VLCD に液晶駆動電圧を供給する場合

電源オン時 : VDD 立ち上げ後に VLCD を立ち上げて下さい。

電源オフ時 : 表示オフ後、VLCD を立ち下げて下さい。その後、VDD を立ち下げて下さい。



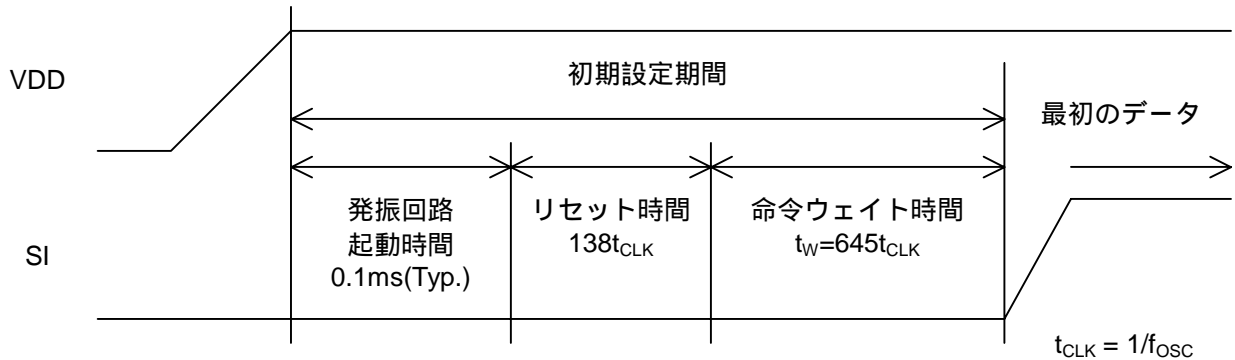
(5) CPU とのインターフェイス機能

**NJU6515** は、インストラクションとデータの入力を全て 1 線シリアルによって行います。1 ワード 16 ビットを基本とし、"H"レベル期間の長さにより、"1"と"0"を判別します。一定のウェイト時間を設けた後、引き続き入力されるデータの MSB の 4 ビットがスタート信号("1010")である場合、それ以降の 12 ビットをインストラクション及びアドレスデータ、表示データとして読み込みます。また、外部端子 IF1, IF2 により、1 ビットの周期を 4 通りから選択することができます。

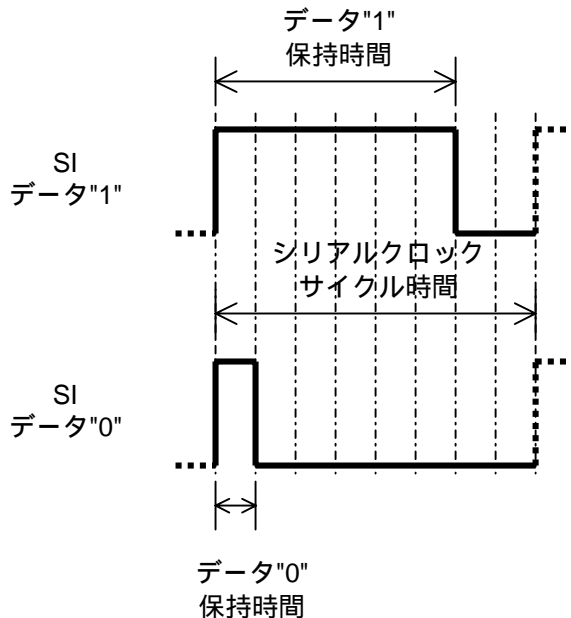
SI 端子は、必ず電源が 1.7V に達した後、発振回路起動時間(=0.1ms(Typ.)) + リセット時間(=138t<sub>CLK</sub>) + 命令ウェイト時間(=645t<sub>CLK</sub>)の期間以上 SI="L"を維持してから最初のデータを入力して下さい(下図参照)。

注) 発振回路起動時間は DC 特性の発振周波数の項目に規定した CR 値の場合です。また、ここで命令ウェイト時間(t<sub>w</sub>)はシリアルインターフェイスタイミング特性に規定の命令ウェイト時間(t<sub>w1</sub>, t<sub>w2</sub>)とは異なり、初期設定時のみ適用されます。

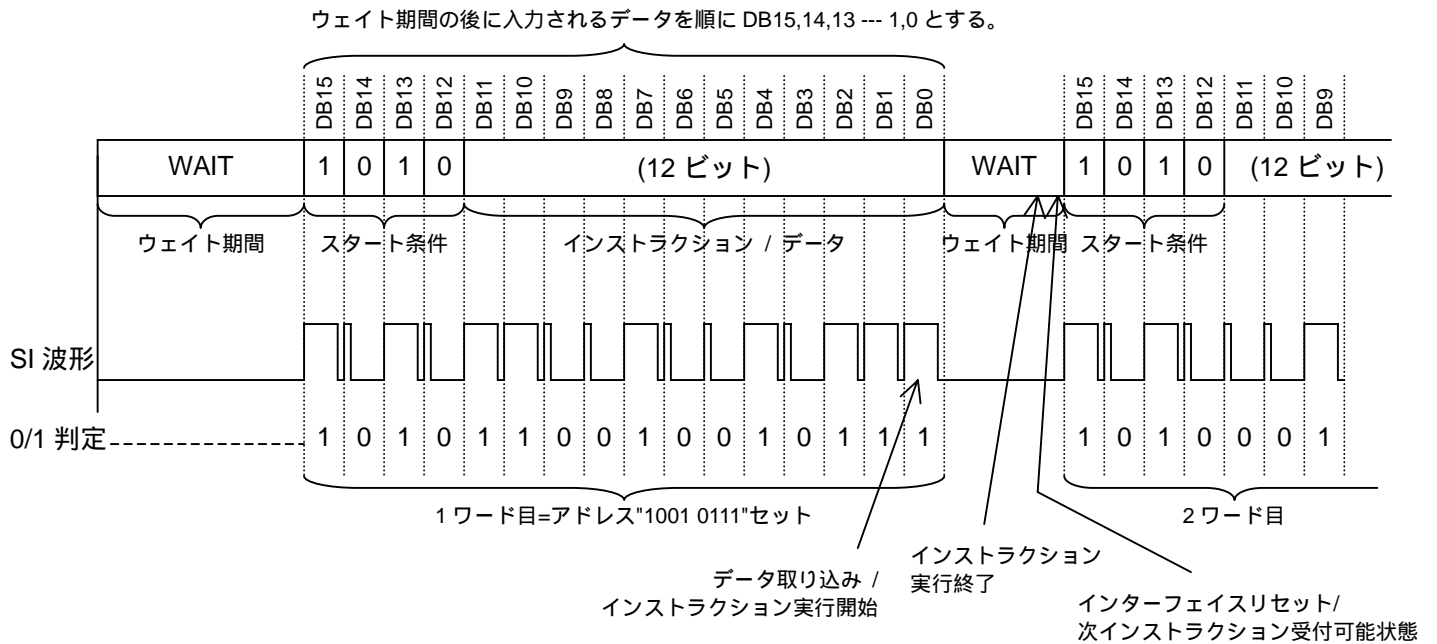
・電源投入後の SI 端子の入力方法



・データ"1" / "0"判別イメージ



・データ入力例



ウェイト期間中にインストラクションの実行を完了し、次のインストラクションを受け付け可能な状態にします。17ビット以上入力した場合は、MSBの16ビットが有効となり、17ビット以降は無視されません。15ビット以下でウェイト期間が入力された場合はインターフェイス部がリセットされ、それまでの入力データは無効となり、次の16ビットが有効となります。インストラクションデータは16ビット目のシリアルクロックサイクル時間の中で内部に取り込まれ、インストラクションを実行開始します。

## ■ 絶対最大定格

(Ta=25°C)

項目	記号	条件	定格値	単位
電源電圧 (1)	VDD	VSS(0V) 基準	-0.3 ~ +7.0	V
電源電圧 (2)	VLCD1		-0.3 ~ +7.0	V
電源電圧 (3)	VLCD2		-0.3 ~ +7.0	V
電源電圧 (4)	Vci		-0.3 ~ +7.0	V
入力電圧	Vt		-0.3 ~ VDD+0.3	V
動作温度範囲	Topr		-40 ~ +85	°C
保存温度	Tstg		-55 ~ +125	°C

注 1) 絶対最大定格をこえて LSI を使用した場合、LSI が破壊することがあります。

注 2) VDD>VSS, Vci>VSS, VSS=0V の条件を満たすことが必要です。 VLCD1 は VDD(主電源)投入後に投入して下さい。

注 3) LSI 安定動作のため、VDD-VSS, Vci-VSS, VLCD1,2-VSS 間にデカップリングコンデンサを挿入することを推奨します。

■ 電気的特性

(VDD=1.7 ~ 3.6V, Ta=-40 ~ +85°C)

項目	記号	条件	MIN	TYP	MAX	単位	注	
電源電圧	V <sub>DD</sub>	VDD 端子に適用	1.7	-	5.5	V		
入力電圧	V <sub>IH</sub>		0.8V <sub>DD</sub>	-	V <sub>DD</sub>	V	4	
	V <sub>IL</sub>		0	-	0.2V <sub>DD</sub>	V		
ヒステリシス電圧	V <sub>H</sub>	SI 端子 V <sub>DD</sub> =2V	-	0.5	-	V		
		SI 端子 V <sub>DD</sub> =3V	-	0.6	-	V		
ドライバ ON 抵抗(COM)	R <sub>COM</sub>	±I <sub>d</sub> =1μA, V <sub>LCD1</sub> =V <sub>LCD2</sub> =3V/5.5V	-	-	20	kΩ	5	
ドライバ ON 抵抗(SEG)	R <sub>SEG</sub>	±I <sub>d</sub> =1μA, V <sub>LCD1</sub> =V <sub>LCD2</sub> =3V/5.5V	-	-	30	kΩ		
入力リーク電流	I <sub>LI</sub>	V <sub>IN</sub> =0V ~ V <sub>DD</sub>	-1	-	1	μA	6	
電源電流(1)	I <sub>DD1</sub>	V <sub>DD</sub> =2V, V <sub>ci</sub> =3.3V, 表示オン, 2 倍昇圧設定(DC=V <sub>SS</sub> ), SI=V <sub>SS</sub> 内蔵レギュレータオン: (RE2,1,0)=(000) V <sub>IN</sub> =0V or 2V, Ta=25 , 発振周波数は規定範囲内 IF2=IF1=V <sub>SS</sub>	-	55	100	μA	7	
	I <sub>ci1</sub>		-	55	100			
電源電流(2)	I <sub>DD2</sub>	V <sub>DD</sub> =1.8V, V <sub>ci</sub> =1.8V, 表示オン, 3 倍昇圧設定(DC=V <sub>DD</sub> ), SI=V <sub>SS</sub> 内蔵レギュレータオフ: (RE2,1,0)=(000) V <sub>IN</sub> =0V or 1.8V, Ta=25 , 発振周波数は規定範囲内 IF2=IF1=V <sub>SS</sub>	-	50	100	μA	7	
	I <sub>ci2</sub>		-	110	170			
電源電流(3)	I <sub>LCD1</sub>	V <sub>DD</sub> =3V, V <sub>ci</sub> =3.3V, 表示オン, SI=V <sub>SS</sub> , V <sub>IN</sub> =0V or 3V, Ta=25 , 発振周波数は規定範囲内	-	30	60	μA	7	
出力電圧	V <sub>OH</sub>	V <sub>DD</sub> =2V, I <sub>O</sub> =0.4mA, P3~P1 端子	V <sub>DD</sub> -0.4	-	-	V		
	V <sub>OL</sub>	V <sub>DD</sub> =2V, I <sub>O</sub> =0.4mA, P3~P1 端子	-	-	0.4	V		
液晶表示電圧	V <sub>LCD1</sub>	V <sub>LCD1</sub> 端子, V <sub>DD</sub> =3V, V <sub>LCD</sub> >V <sub>DD</sub>	3.0	-	5.5	V		
液晶駆動電圧	V <sub>1</sub>	Ta=25 V <sub>DD</sub> =3V, V <sub>LCD1</sub> = V <sub>LCD2</sub> =5V, V <sub>SS</sub> =0V	3.45	3.75	4.05	V		
	V <sub>2</sub> (V <sub>3</sub> )		2.2	2.5	2.8			
	V <sub>4</sub>		0.95	1.25	1.55			
ブリーダ抵抗値	R <sub>B</sub>	V <sub>LCD2</sub> -V <sub>SS</sub> =5V, Ta=25 , R <sub>B</sub> =(V <sub>LCD2</sub> -V <sub>SS</sub> )/I <sub>B</sub> , EVR=(1111), I <sub>B</sub> :ブリーダ抵抗電流, Ta=25	130	160	190	k		
発振周波数	f <sub>OSC</sub>	V <sub>DD</sub> =3V, Ta=25 , FSEL=V <sub>SS</sub> , R=51k , C=120pF	342	380	418	kHz		
外部クロック動作周波数	f <sub>CP</sub>	OSC1 端子から入力, FSEL=V <sub>DD</sub>	342	380	418	kHz		
外部クロックデューティ	Duty	OSC1 端子から入力, FSEL=V <sub>DD</sub>	45	50	55	%		
レギュレータ	出力電圧	V <sub>REG</sub> V <sub>ci</sub> =3.3V Ta=25°C	(RE2,1,0)=(000)	1.80	1.90	2.00	V	8
			(RE2,1,0)=(001)	1.90	2.00	2.1		
			(RE2,1,0)=(010)	1.99	2.10	2.21		
			(RE2,1,0)=(011)	2.09	2.20	2.31		
			(RE2,1,0)=(100)	2.18	2.30	2.42		
			(RE2,1,0)=(101)	2.28	2.40	2.52		
			(RE2,1,0)=(110)	2.37	2.50	2.63		
			(RE2,1,0)=(111)	2.47	2.60	2.73		
入出力間電位差	V <sub>IO</sub>	I <sub>OUT</sub> =1mA, Ta=25	-	0.2	0.6	V	8	
入力電圧	V <sub>ci</sub>	V <sub>ci</sub> 端子に適用, レギュレータ使用時, Ta=25	-	-	5.5	V	8	
レギュレータ電流	I <sub>REG</sub>	V <sub>ci</sub> =3.3V, 内蔵レギュレータオン: (RE2,1,0)=(000), Ta=25 , V <sub>ci</sub> 端子。 V <sub>OUT</sub> は Open。 V <sub>LCD1</sub> =5V, 昇圧回路オフ。 V <sub>REG</sub> -V <sub>SS</sub> 間 1μF 接続。	-	6	20	μA		
負荷安定度	V <sub>REG</sub>	V <sub>ci</sub> =3.3V, I <sub>OUT</sub> =1~5mA, Ta=25	-	-	200	mV	8	
昇圧出力電圧	V <sub>OUT</sub>	V <sub>ci</sub> =2.7V, REGON=0V, DC=0(2 倍昇圧), Ta=25°C	5.0	5.3	-	V	9	
		V <sub>ci</sub> =1.8V, REGON=0V, DC=1(3 倍昇圧), Ta=25°C	5.0	5.3	-			

注 4) 適用端子 : OSC1, SEL1, SEL2, REGON, IF2, IF1, DC, SI

注 5) 各コモン / セグメント端子各々に  $I_d$  を流したときの VLCD, VSS, V1, V2, V4 電源端子から各コモン信号端子 (COM1~COM7, COMMK1, COMMK2) までの抵抗値 (RCOM) と、各セグメント信号端子 (SEG1~SEG59) までの抵抗値 (RSEG) に適用。

注 6) 適用端子 : SI, SEL1, SEL2, REGON, IF2, IF1, DC, FSEL

注 7)  $I_{DD}$  : VDD 端子。VOUT と VLCD1 は接続。昇圧回路オン。EVR=(1111)。

$I_{ci}$  : Vci 端子。VOUT と VLCD1 は接続。昇圧回路オン。EVR=(1111)。

ILCD1 : VLCD1 端子。VOUT はオープン, VLCD1=5V。昇圧回路オフ。EVR=(1111)。

\*全て VREG-VSS 間、C1-, C1+間、C2-, C2+間、VOUT-VSS 間に  $1\mu\text{F}$  接続。

注 8) Vci-VSS 間、VREG-VSS 間に  $1\mu\text{F}$  接続。VREG 端子で評価。入力電圧の MIN. は出力電圧及び入出力間電位差の規定で制限される。

注 9) VOUT と VLCD1 は接続。VREG-VSS 間、C1-, C1+間、C2-, C2+間、VOUT-VSS 間に  $1\mu\text{F}$  接続。

注 10) 条件内に VIN と記載されている場合、その条件内で記載されていない入力端子を表す。

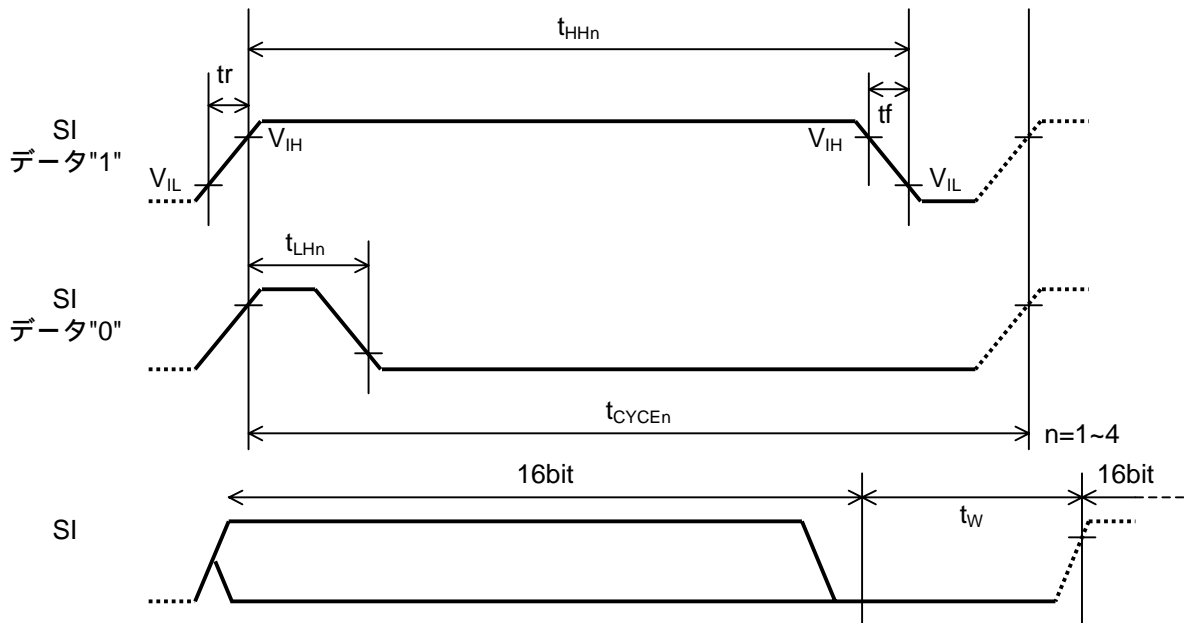
## ■ システムインターフェイスタイミング特性

・ 1線シリアルインターフェイスシーケンス

(VDD=1.7 ~ 3.6V, VSS=0V, Ta=-40 ~ +85°C, fosc=380kHz)

項目	記号	MIN	TYP	MAX	単位	IF2 端子	IF1 端子
命令ウェイト時間 1 *1	$t_{W1}$	$600t_{CLK}$	-	-	$\mu s$	-	-
命令ウェイト時間 2 *2	$t_{W2}$	$280t_{CLK}$	-	-	$\mu s$	-	-
シリアルクロックサイクル時間 1	$t_{CYCE1}$	$30t_{CLK}$	$32t_{CLK}$	$34t_{CLK}$	$\mu s$	L	L
シリアルクロックサイクル時間 2	$t_{CYCE2}$	$62t_{CLK}$	$64t_{CLK}$	$66t_{CLK}$	$\mu s$	L	H
シリアルクロックサイクル時間 3	$t_{CYCE3}$	$126t_{CLK}$	$128t_{CLK}$	$130t_{CLK}$	$\mu s$	H	L
シリアルクロックサイクル時間 4	$t_{CYCE4}$	$254t_{CLK}$	$256t_{CLK}$	$258t_{CLK}$	$\mu s$	H	H
データ"1"保持時間 1	$t_{HH1}$	$22t_{CLK}$	$24t_{CLK}$	$26t_{CLK}$	$\mu s$	L	L
データ"1"保持時間 2	$t_{HH2}$	$46t_{CLK}$	$48t_{CLK}$	$50t_{CLK}$	$\mu s$	L	H
データ"1"保持時間 3	$t_{HH3}$	$94t_{CLK}$	$96t_{CLK}$	$98t_{CLK}$	$\mu s$	H	L
データ"1"保持時間 4	$t_{HH4}$	$190t_{CLK}$	$192t_{CLK}$	$194t_{CLK}$	$\mu s$	H	H
データ"0"保持時間 1	$t_{LH1}$	$2t_{CLK}$	$4t_{CLK}$	$6t_{CLK}$	$\mu s$	L	L
データ"0"保持時間 2	$t_{LH2}$	$6t_{CLK}$	$8t_{CLK}$	$10t_{CLK}$	$\mu s$	L	H
データ"0"保持時間 3	$t_{LH3}$	$14t_{CLK}$	$16t_{CLK}$	$18t_{CLK}$	$\mu s$	H	L
データ"0"保持時間 4	$t_{LH4}$	$30t_{CLK}$	$32t_{CLK}$	$34t_{CLK}$	$\mu s$	H	H
シリアルクロック立ち上がり時間	$t_r$	-	-	100	ns	-	-
シリアルクロック立ち下がり時間	$t_f$	-	-	100	ns	-	-

\*1: 表示クリアインストラクション後  
 \*2: 表示クリア以外のインストラクション後  
 $t_{CLK} = 1/f_{osc}$

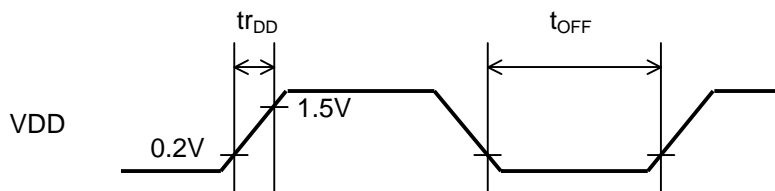


・電源立ち上げ条件

(Ta=-40 ~ +85°C)

項目	記号	MIN	TYP	MAX	単位
電源立ち上がり時間	$t_{rDD}$	0.1	-	5	ms
電源オフ時間	$t_{OFF}$	1	-	-	ms

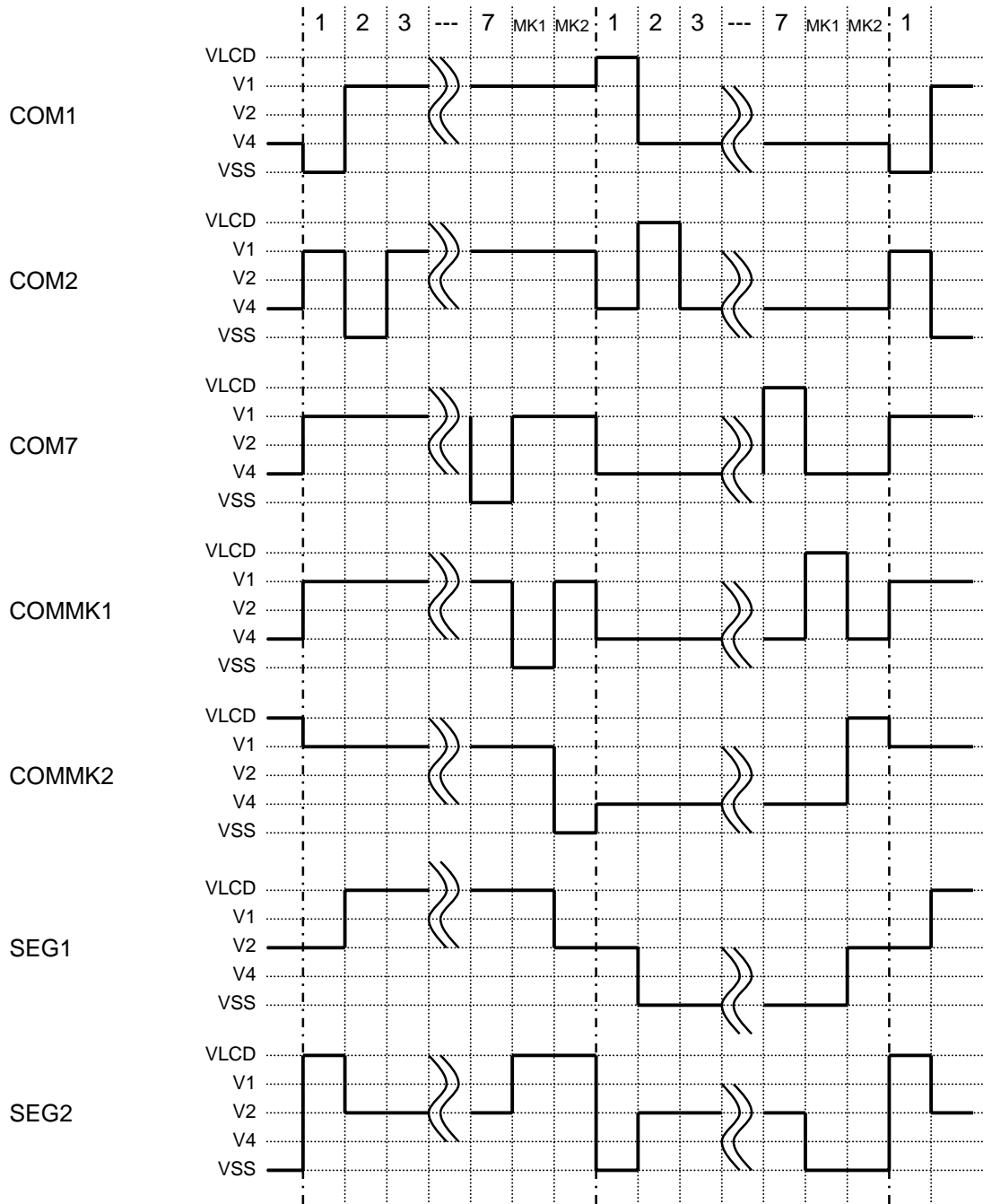
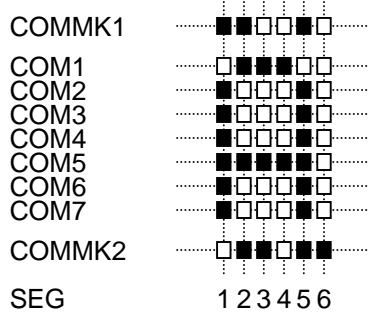
以上の電源条件が満たせない場合は、内蔵リセット回路が正しく動作しません。必ず上記条件を満たすようにして下さい。



$t_{OFF}$  は電源の瞬断及び電源が ON/OFF を繰り返す場合に、電源が OFF している時間を規定します。

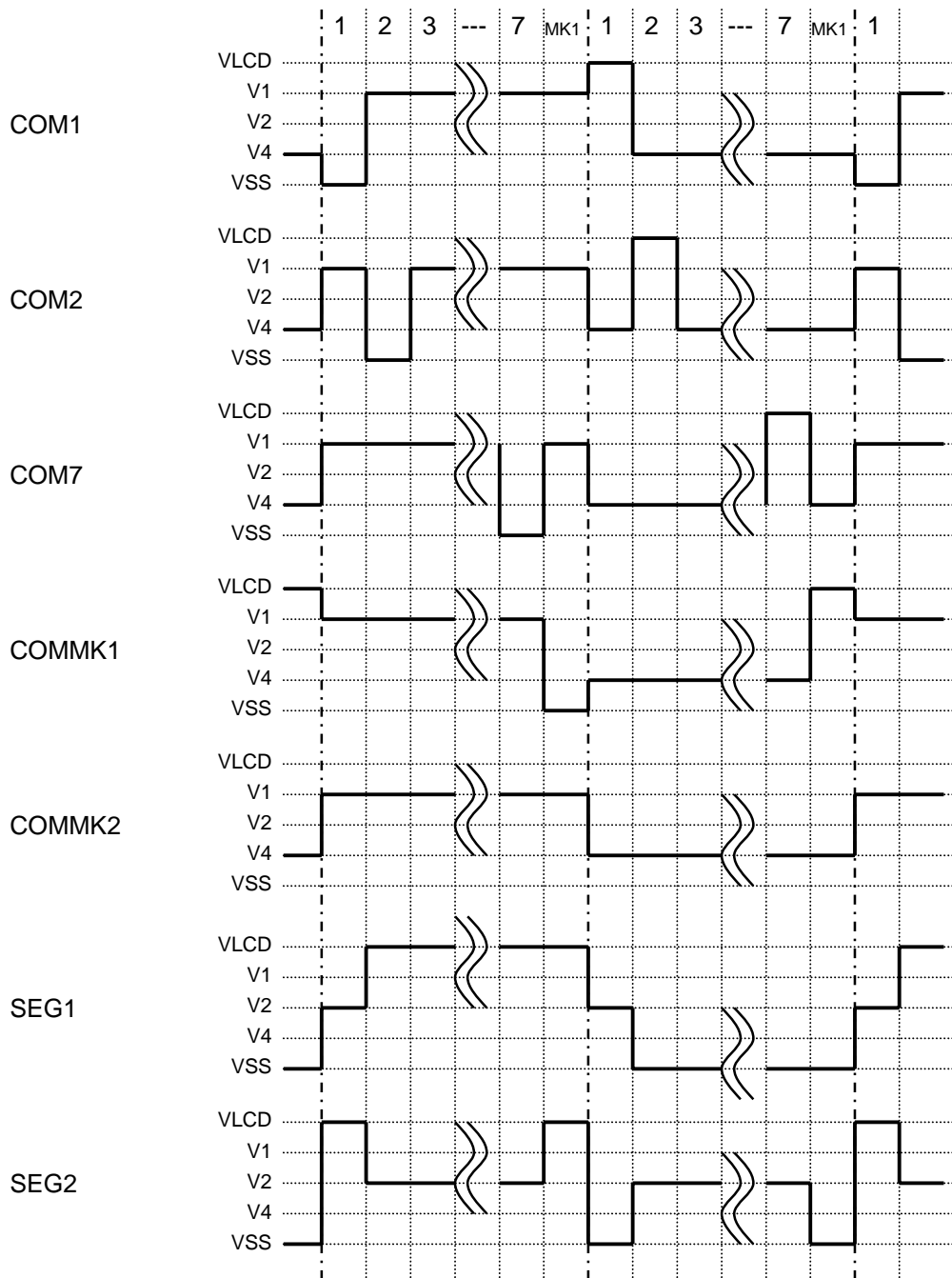
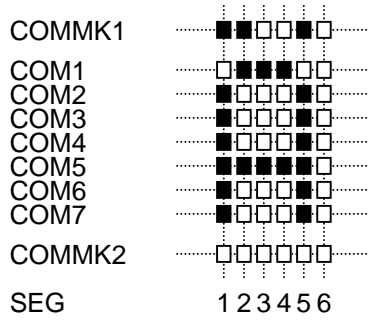
■ 液晶駆動波形例

(1)1/9Duty



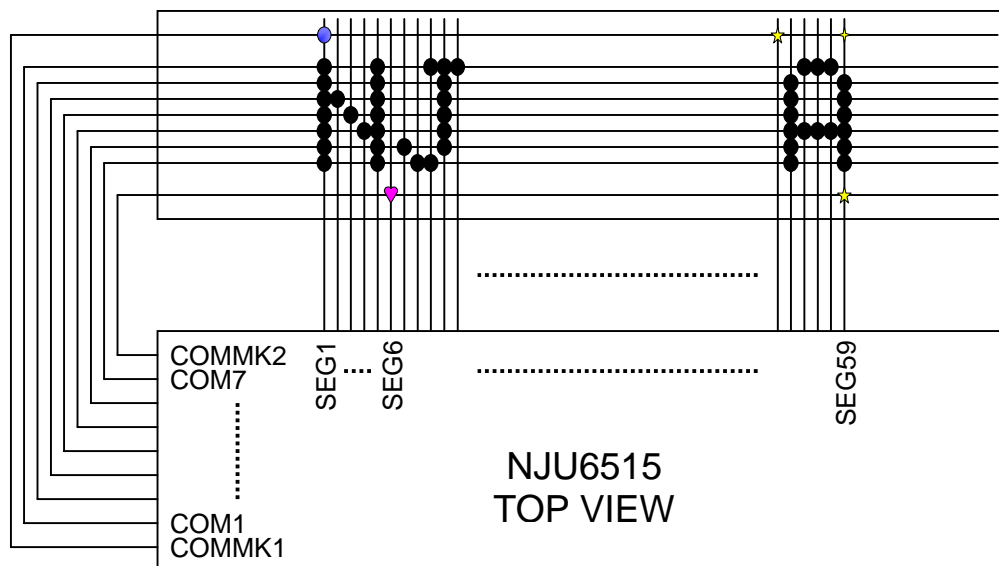


(2)1/8Duty

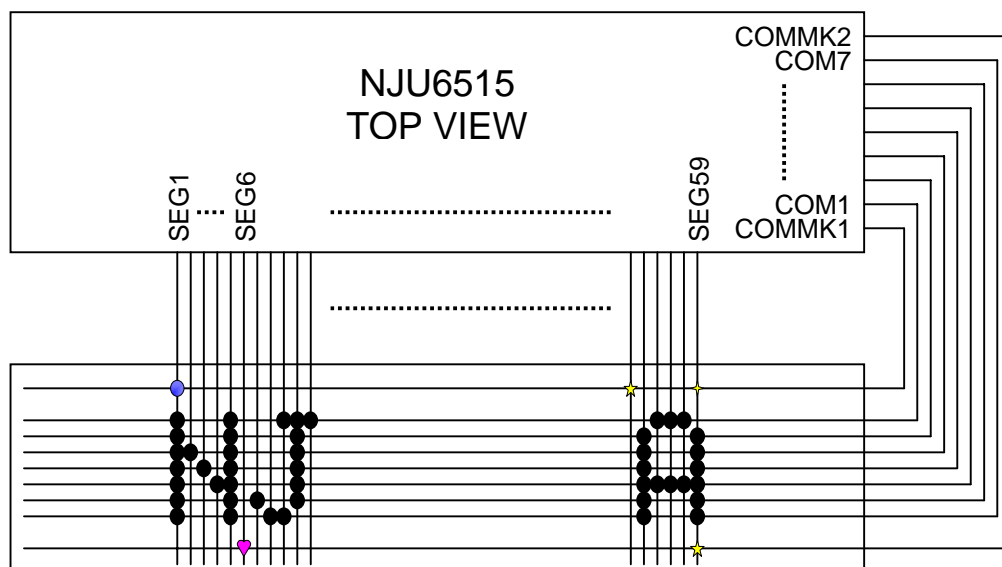


■ 応用回路例

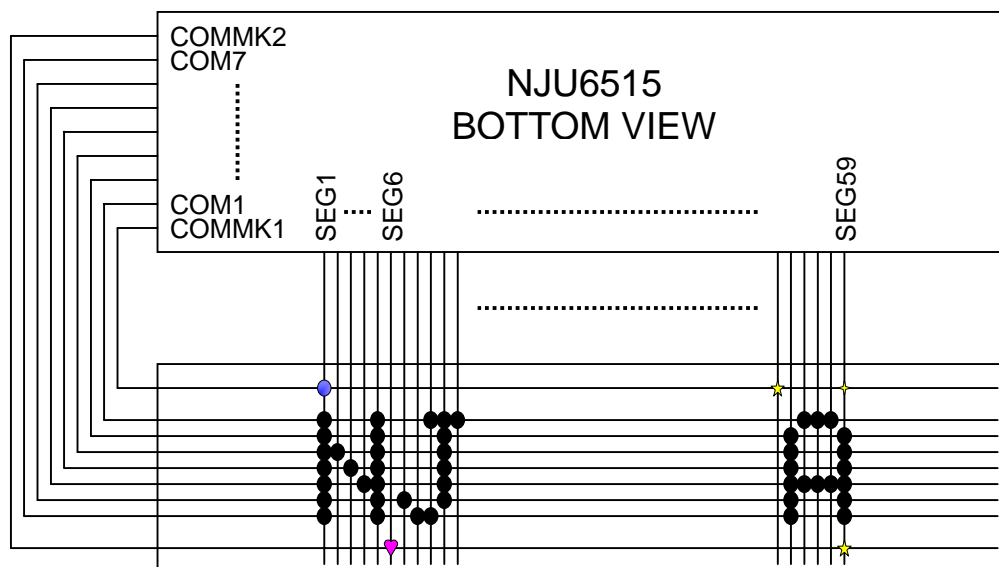
(1-1)液晶表示とのインターフェイス、SEL1=0, SEL2=0



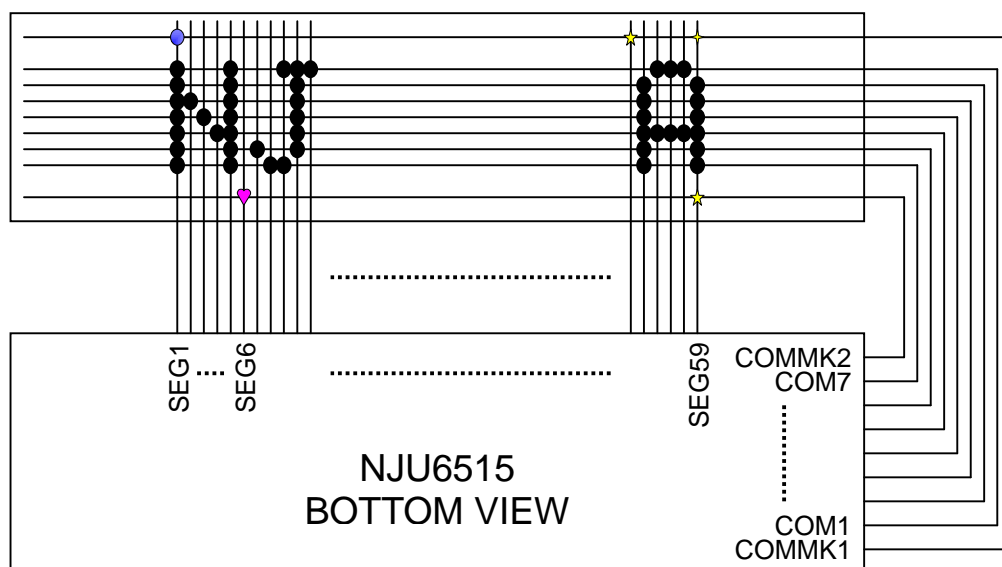
(1-2)液晶表示とのインターフェイス、SEL1=1, SEL2=1 (COM, SEG 共入れ替え)



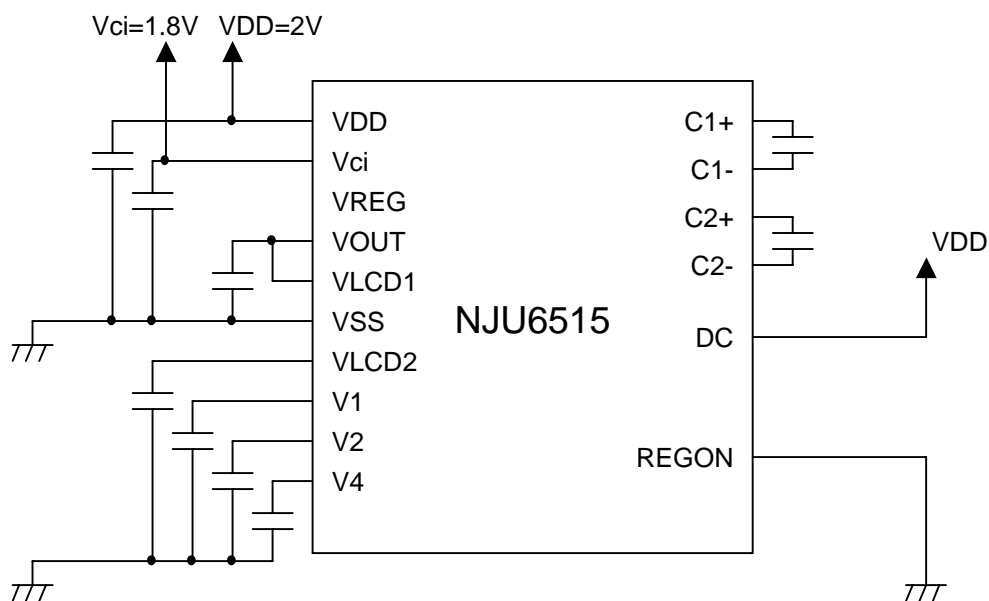
(1-3)液晶表示とのインターフェイス、SEL1=1, SEL2=0 (COMのみ入れ替え)



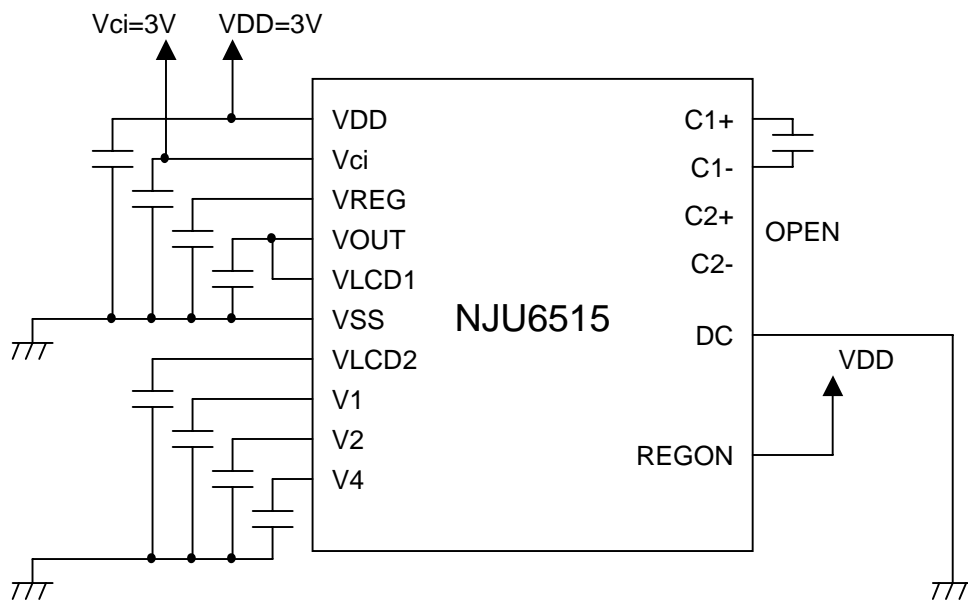
(1-4)液晶表示とのインターフェイス、SEL1=0, SEL2=1 (SEGのみ入れ替え)



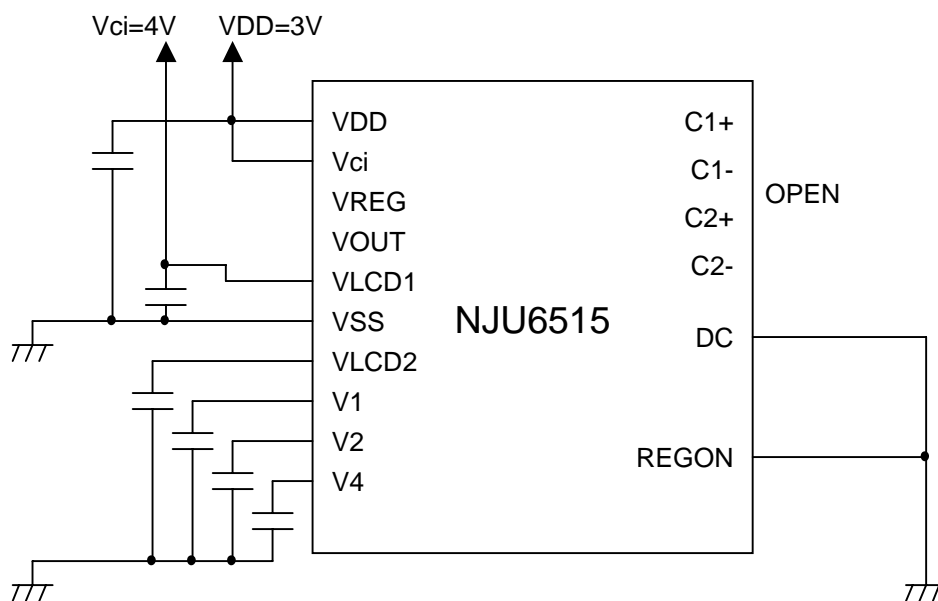
(2-1)内蔵電源使用例 1 (昇圧回路使用、レギュレータ未使用、電子ボリューム使用、3 倍昇圧)



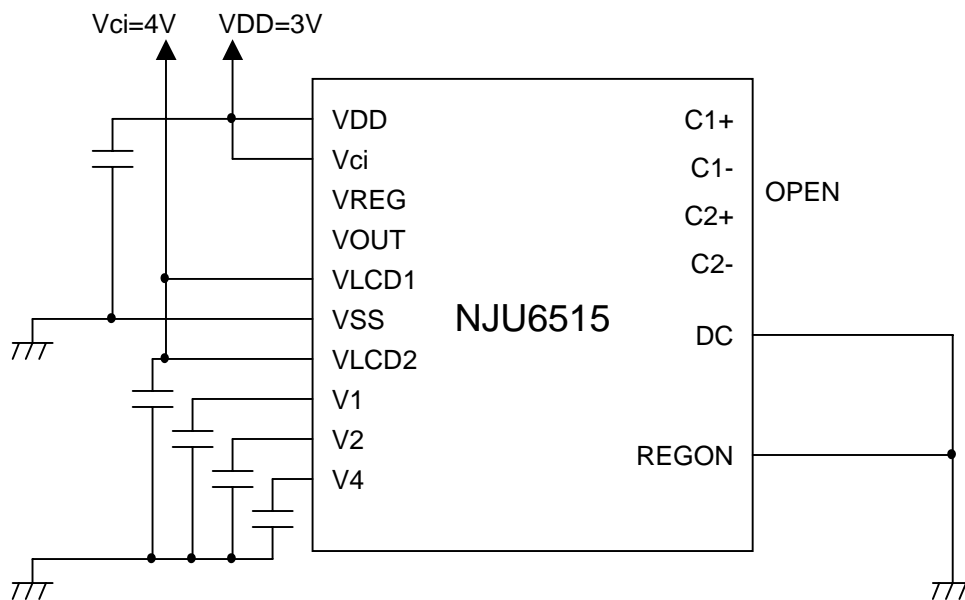
(2-2)内蔵電源使用例 2 (昇圧回路使用、レギュレータ使用、電子ボリューム使用、2 倍昇圧)



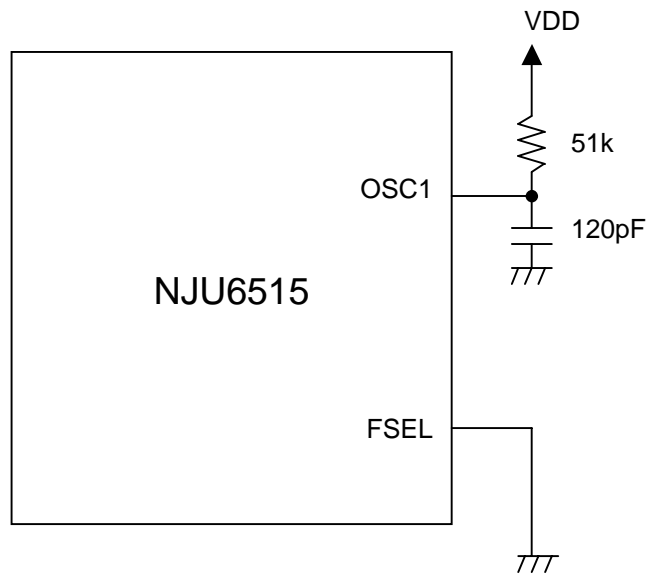
(2-3)外部電源使用例 1 (昇圧回路未使用、レギュレータ未使用、電子ボリューム使用)



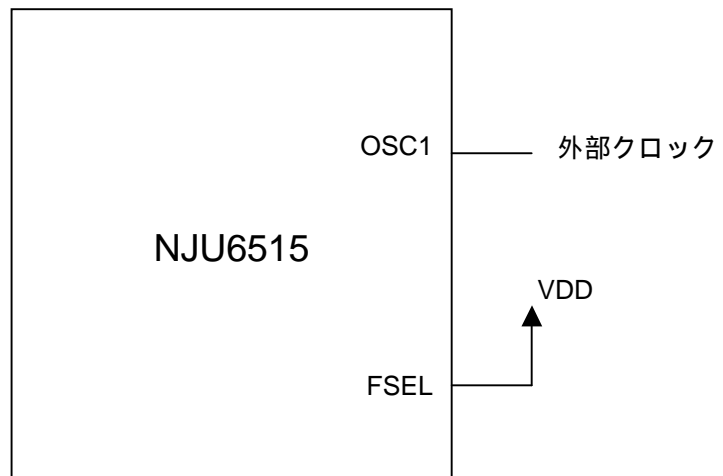
(2-4)外部電源使用例 2 (昇圧回路未使用、レギュレータ未使用、電子ボリューム未使用)



(3-1)外付け CR による発振使用例



(3-2)外部クロック使用例



< 注意事項 >

このデータブックの掲載内容の正確さには万全を期しておりますが、掲載内容について何らかの法的な保証を行うものではありません。とくに応用回路については、製品の代表的な応用例を説明するためのものです。また、工業所有権その他の権利の実施権の許諾を伴うものではなく、第三者の権利を侵害しないことを保証するものでもありません。