

1/4 デューティ LCD ドライバ

■ 概要

NJU6433B は、セグメントタイプの LCD パネルを 1/4 デューティで駆動する LCD ドライバです。

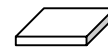
コモンドライバ 4、セグメントドライバ 50 で構成され、1/4 デューティ時、最大 200 セグメントを駆動することが可能です。

3 / 5V 動作に対応し、ポータブル機器から、オーディオ等幅広い表示に最適です。

■ 外形



NJU6433BFH1

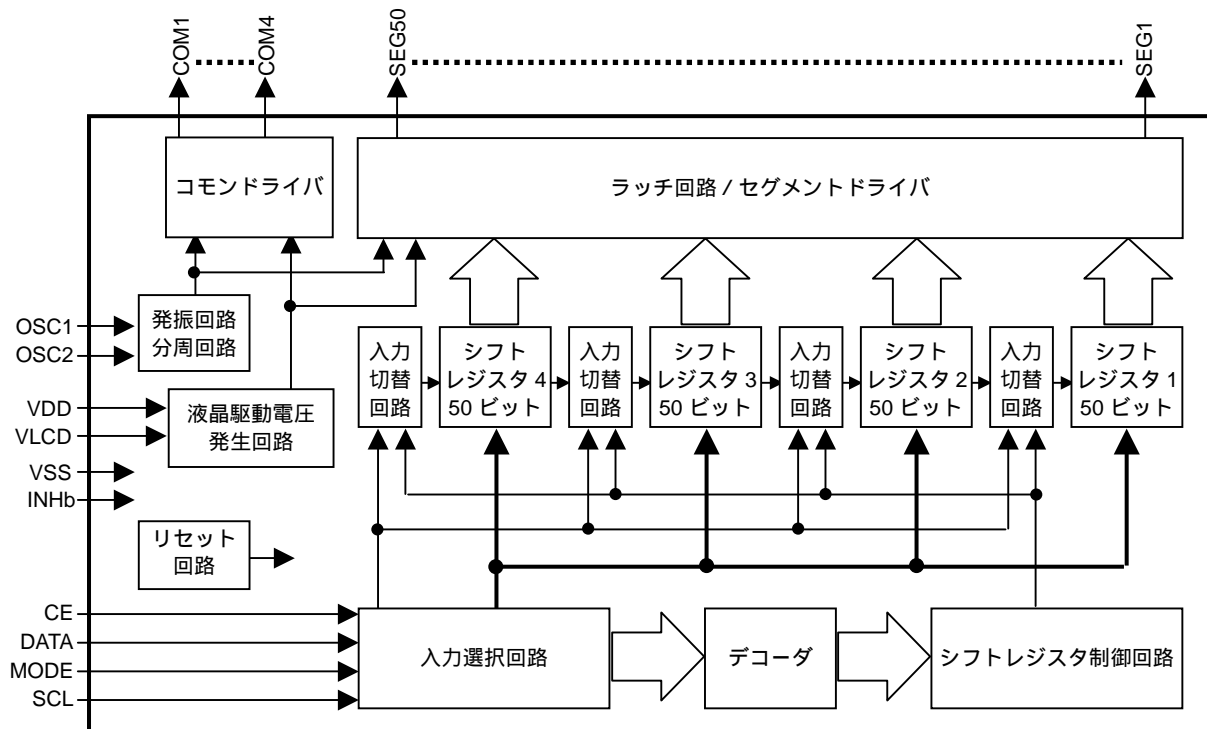


NJU6433BC

■ 特長

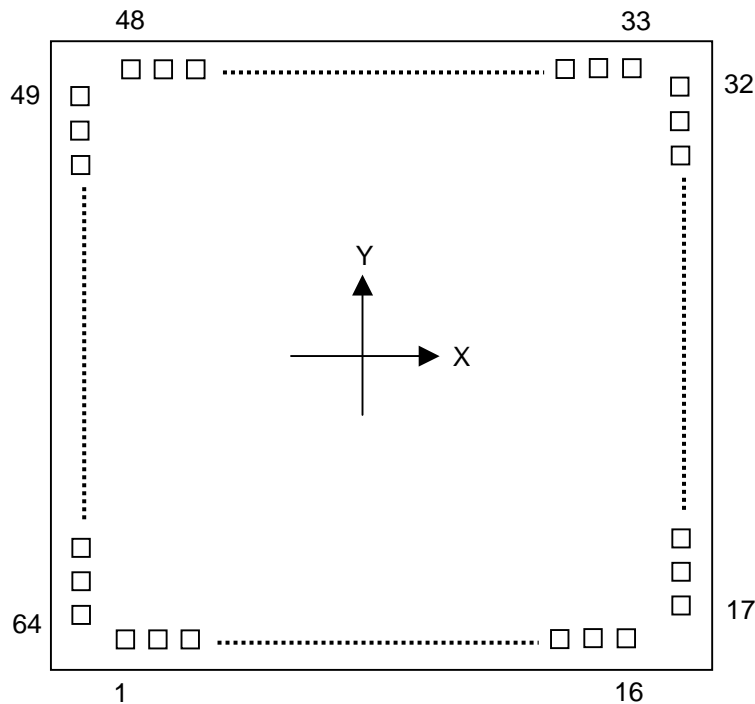
- LCD 駆動出力数 50
- デューティ比 1 / 4 デューティ (最大 200 セグメント)
- シリアルインターフェイス (シフトクロック Max. 2MHz)
- 液晶駆動電圧発生回路内蔵
ボルテージフォロワ x2
- 発振回路内蔵 (抵抗外付け)
- 表示消灯機能 (INH 端子)
- 動作電圧
ロジック動作電圧 2.4 ~ 5.5V
液晶駆動電圧 ~ 6.5V (VDD 基準)
- 外形 QFP64-H1
ベアチップ
- CMOS 構造 (サブストレート:N)

■ ブロック図



NJU6433B

■ PAD 配置



チップセンター : X=0 μ m, Y=0 μ m
 チップサイズ : X= 3.20 mm, Y= 3.20 mm
 チップ厚 : 400 μ m
 PAD サイズ : X=99.2 μ m, Y=99.2 μ m
 PAD ピッチ : 171.2 μ m

■ PAD 座標

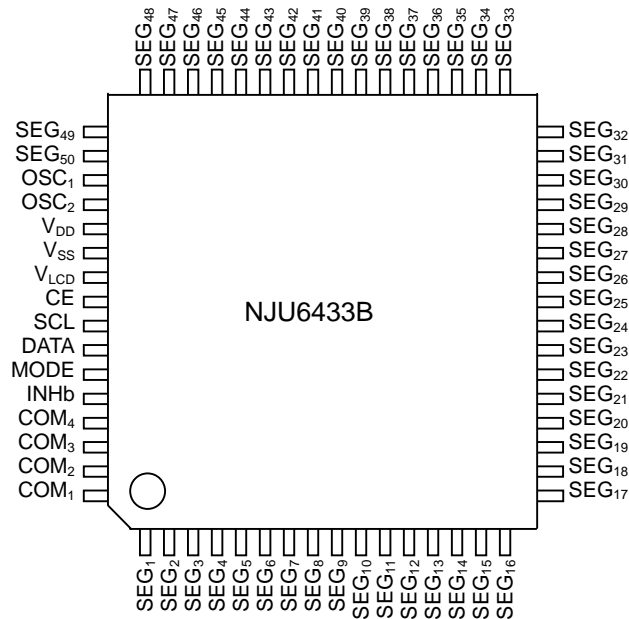
チップサイズ 3.20 x 3.20 mm(チップセンター X=0 μ m, Y=0 μ m)

PAD No.	端子名	X= μ m	Y= μ m
1	SEG ₁	-1279	-1437
2	SEG ₂	-1107	-1437
3	SEG ₃	-936	-1437
4	SEG ₄	-765	-1437
5	SEG ₅	-594	-1437
6	SEG ₆	-423	-1437
7	SEG ₇	-251	-1437
8	SEG ₈	-80	-1437
9	SEG ₉	91	-1437
10	SEG ₁₀	262	-1437
11	SEG ₁₁	433	-1437
12	SEG ₁₂	605	-1437
13	SEG ₁₃	776	-1437
14	SEG ₁₄	947	-1437
15	SEG ₁₅	1118	-1437
16	SEG ₁₆	1289	-1437
17	SEG ₁₇	1437	-1288
18	SEG ₁₈	1437	-1117
19	SEG ₁₉	1437	-946
20	SEG ₂₀	1437	-775
21	SEG ₂₁	1437	-603
22	SEG ₂₂	1437	-432
23	SEG ₂₃	1437	-261
24	SEG ₂₄	1437	-90

PAD No.	端子名	X= μ m	Y= μ m
25	SEG ₂₅	1437	81
26	SEG ₂₆	1437	253
27	SEG ₂₇	1437	424
28	SEG ₂₈	1437	595
29	SEG ₂₉	1437	766
30	SEG ₃₀	1437	937
31	SEG ₃₁	1437	1109
32	SEG ₃₂	1437	1280
33	SEG ₃₃	1280	1437
34	SEG ₃₄	1109	1437
35	SEG ₃₅	937	1437
36	SEG ₃₆	766	1437
37	SEG ₃₇	595	1437
38	SEG ₃₈	424	1437
39	SEG ₃₉	253	1437
40	SEG ₄₀	81	1437
41	SEG ₄₁	-90	1437
42	SEG ₄₂	-261	1437
43	SEG ₄₃	-432	1437
44	SEG ₄₄	-603	1437
45	SEG ₄₅	-775	1437
46	SEG ₄₆	-946	1437
47	SEG ₄₇	-1117	1437
48	SEG ₄₈	-1288	1437

PAD No.	端子名	X= μ m	Y= μ m
49	SEG ₄₉	-1437	1280
50	SEG ₅₀	-1437	1109
51	OSC ₁	-1437	937
52	OSC ₂	-1437	766
53	V _{DD}	-1437	595
54	V _{SS}	-1437	424
55	V _{LCD}	-1437	253
56	CE	-1437	81
57	SCL	-1437	-90
58	DATA	-1437	-261
59	MODE	-1437	-432
60	INH _X	-1437	-603
61	COM ₄	-1437	-775
62	COM ₃	-1437	-946
63	COM ₂	-1437	-1117
64	COM ₁	-1437	-1288

■ PIN 配置図



■ 端子説明

No.	記号	I/O	説明
1 ~ 50	SEG ₁ ~ SEG ₅₀	O	セグメント出力端子。
61 ~ 64	COM ₁ ~ COM ₄	O	コモン出力端子。
51	OSC ₁	I/O	発振抵抗接続端子。
52	OSC ₂		発振用の抵抗を接続してください。
53	V _{DD}	-	電源及び液晶駆動電源端子。
54	V _{SS}	-	GND 端子。
55	V _{LCD}	-	液晶駆動電源端子。 VLCD=VDD-6.5V までの間で使用してください。
56	CE	I	チップイネーブル “H”レベル時で動作状態となり、立ち下がりエッジで、データがラッチされます。
57	SCL	I	シリアルクロック このクロックの立ち上がりに同期して DATA 端子のデータが読み込まれます。
58	DATA	I	データ入力端子。
59	MODE	I	モード設定 / 表示データ選択端子 モード設定とデータ入力の切り替えします。 “H” : モード設定 “L” : データ入力
60	INHb	I	表示消灯入力端子。 “H” : 表示点灯 “L” : 表示消灯 “L”を入力した場合、SEG 端子からは非選択波形 (V1, V2 レベル) が出力されず、COM 端子出力は変わりません。 表示データは保持されます。

■ 機能説明

(1) ブロック図動作説明

(1-1) 発振回路

外部に発振用抵抗を接続することにより、発振を行います。LCD 駆動用のクロックを発生します。

(1-2) 分周回路

発振回路より発生した信号を分周し、コモン/セグメント信号のタイミングを形成します。

(1-3) シフトレジスタ

シフトレジスタは 50 ビット×4 本で構成され、モード設定により選択されたシフトレジスタにデータを書き込みます。

書き込まれたデータは CE の立ち下がりに同期してラッチ回路へラッチされます。

(1-4) ラッチ回路/セグメントドライバ

ラッチ回路は、シフトレジスタからラッチされた表示データを保持します。

セグメントドライバは、その表示データに基づき、LCD セグメント駆動用の信号を発生します。

(1-5) コモンドライバ

LCD コモン駆動用の信号を発生します。

(1-6) リセット回路

電圧検出型のリセット回路です。パワーオン時に内部回路をリセットします。

(2) モード設定

モード設定は4ビットで構成され、モード設定レジスタにデータを書き込むことで、表示データを書き込むシフトレジスタを選択します。(詳細は「(4)データ入力タイミング」を参照)

また、(1,1,1,1)を入力することにより、全てのシフトレジスタに"0" (全表示消灯) を書き込みます。

モード設定レジスタは、CE 端子="H"、MODE 端子="H"で選択されます。SCL の立ち上がりで取り込まれ、CE の立ち下がりで選択されます。

表 1. モード設定一覧表

モード	データ	説明
1	(MSB) 1,0,0,0 (LSB)	シフトレジスタ 1 を選択します。
2	0,1,0,0	シフトレジスタ 2 を選択します。
3	1,1,0,0	シフトレジスタ 3 を選択します。
4	0,0,1,0	シフトレジスタ 4 を選択します。
5	1,0,1,0	シフトレジスタ 1~4 を選択し、連続書き込みを行います。
F	1,1,1,1	シフトレジスタ 1~4 にすべて"0"を書き込みます

(3) 転送データと出力ピンの対応

表示データは、CE 端子="H"、MODE 端子="L"で書き込みます。SCL の立ち上がりで取り込まれ、CE の立ち下がりで取り込まれます。

データと出力ピンの対応は下記のようになります。

出力端子	COM ₁	COM ₂	COM ₃	COM ₄
SEG ₁	D1	D2	D3	D4
SEG ₂	D5	D6	D7	D8
SEG ₃	D9	D10	D11	D12
SEG ₄	D13	D14	D15	D16
SEG ₅	D17	D18	D19	D20
SEG ₆	D21	D22	D23	D24
SEG ₇	D25	D26	D27	D28
SEG ₈	D29	D30	D31	D32
SEG ₉	D33	D34	D35	D36
SEG ₁₀	D37	D38	D39	D40
SEG ₁₁	D41	D42	D43	D44
SEG ₁₂	D45	D46	D47	D48
SEG ₁₃	D49	D50	D51	D52
SEG ₁₄	D53	D54	D55	D56
SEG ₁₅	D57	D58	D59	D60
SEG ₁₆	D61	D62	D63	D64
SEG ₁₇	D65	D66	D67	D68
SEG ₁₈	D69	D70	D71	D72
SEG ₁₉	D73	D74	D75	D76
SEG ₂₀	D77	D78	D79	D80
SEG ₂₁	D81	D82	D83	D84
SEG ₂₂	D85	D86	D87	D88
SEG ₂₃	D89	D90	D91	D92
SEG ₂₄	D93	D94	D95	D96
SEG ₂₅	D97	D98	D99	D100

出力端子	COM ₁	COM ₂	COM ₃	COM ₄
SEG ₂₆	D101	D102	D103	D104
SEG ₂₇	D105	D106	D107	D108
SEG ₂₈	D109	D110	D111	D112
SEG ₂₉	D113	D114	D115	D116
SEG ₃₀	D117	D118	D119	D120
SEG ₃₁	D121	D122	D123	D124
SEG ₃₂	D125	D126	D127	D128
SEG ₃₃	D129	D130	D131	D132
SEG ₃₄	D133	D134	D135	D136
SEG ₃₅	D137	D138	D139	D140
SEG ₃₆	D141	D142	D143	D144
SEG ₃₇	D145	D146	D147	D148
SEG ₃₈	D149	D150	D151	D152
SEG ₃₉	D153	D154	D155	D156
SEG ₄₀	D157	D158	D159	D160
SEG ₄₁	D161	D162	D163	D164
SEG ₄₂	D165	D166	D167	D168
SEG ₄₃	D169	D170	D171	D172
SEG ₄₄	D173	D174	D175	D176
SEG ₄₅	D177	D178	D179	D180
SEG ₄₆	D181	D182	D183	D184
SEG ₄₇	D185	D186	D187	D188
SEG ₄₈	D189	D190	D191	D192
SEG ₄₉	D193	D194	D195	D196
SEG ₅₀	D197	D198	D199	D200

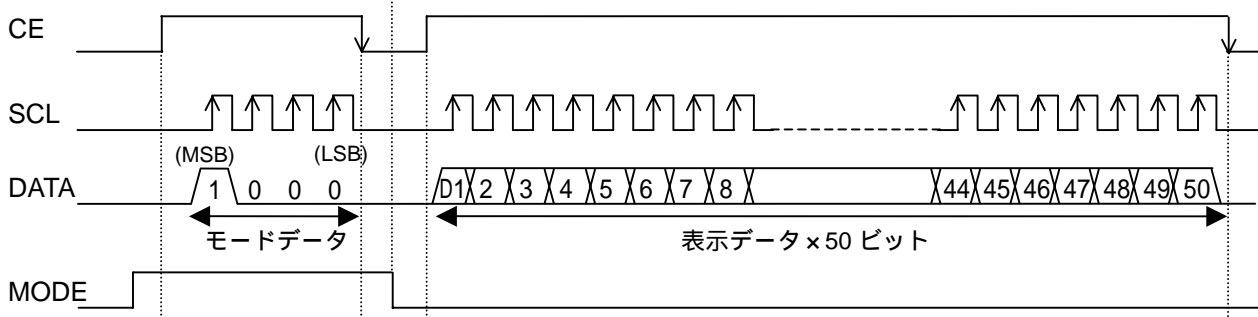
転送データとセグメント状態

転送データ	セグメント状態
" H " レベル状態	点灯
" L " レベル状態	消灯

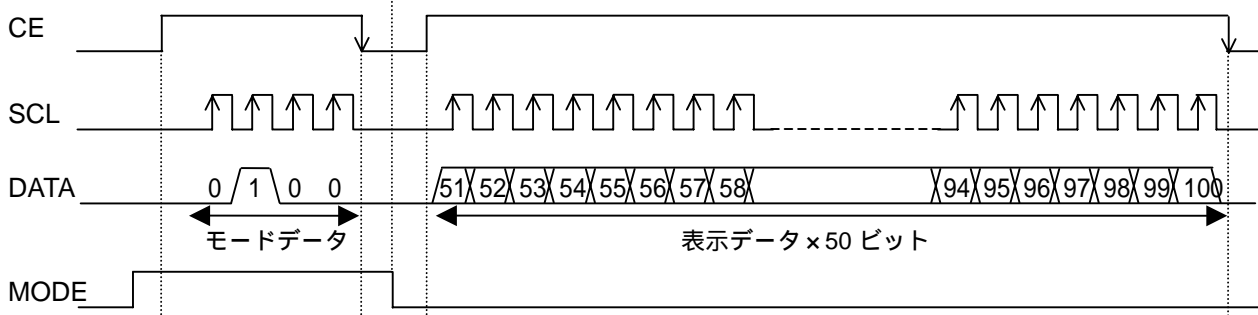
(4) データ入力タイミング

データのフォーマットは下記ようになります。モードデータは MSB から 4 ビット入力し、シフトレジスタを選択したあと、表示データを書き込みます。

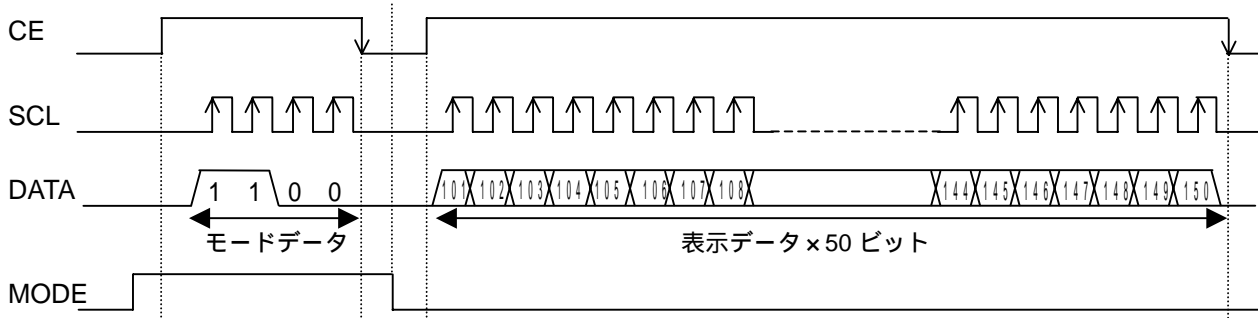
モード 1 シフトレジスタ 1 (D1 ~ D50)



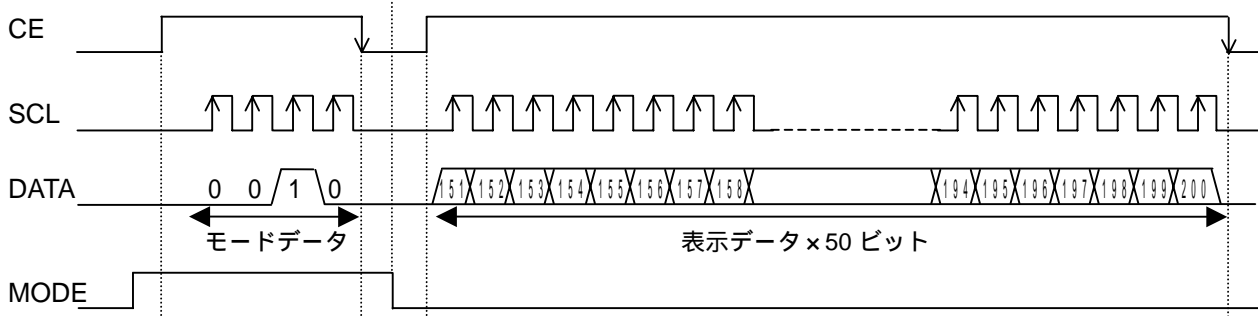
モード 2 シフトレジスタ 2 (D51 ~ D100)



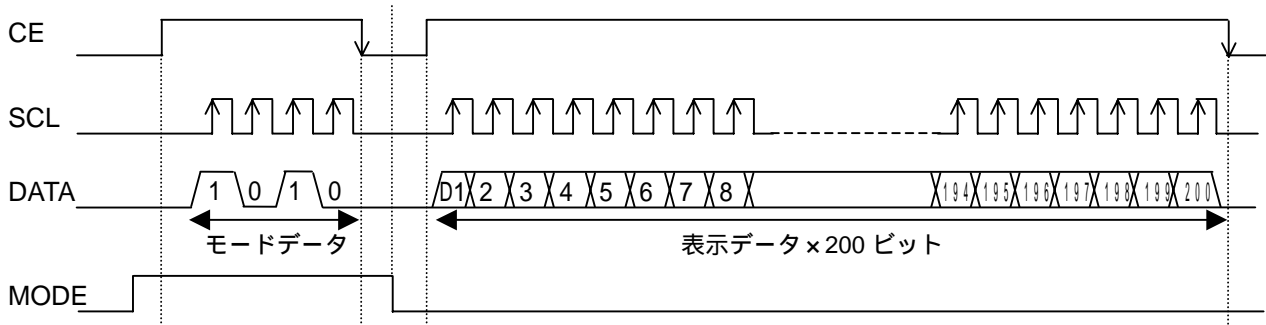
モード 3 シフトレジスタ 3 (D101 ~ D150)



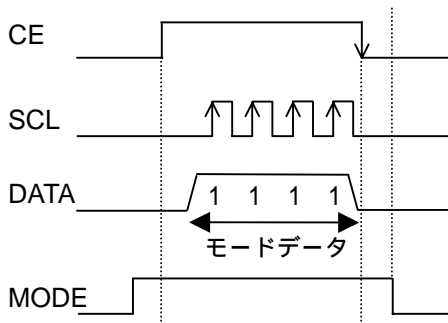
モード 4 シフトレジスタ 4 (D151 ~ D200)



モード5 シフトレジスタ 1~4 連続書き込み (D1 ~ D200)



モードF シフトレジスタ 1~4 オール"0"書き込み



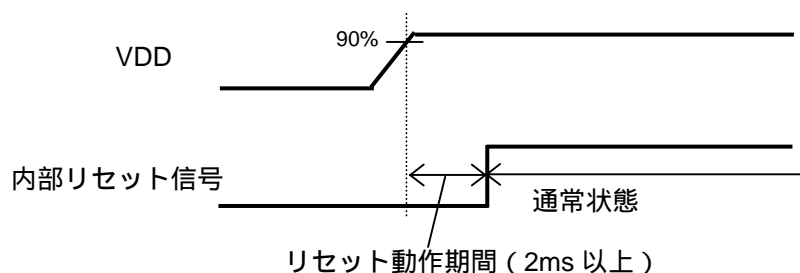
- 注 1) 表示データを 4 回に分けて転送しているため、表示の品位上 30[ms]以内に全ての表示データを転送して下さい。
- 注 2) データは SCL の立ち上がりエッジで取り込まれます。
- 注 3) 書き込まれたモードデータ及び表示データは CE の立ち下がりエッジで変更されます。
- 注 4) 書き込まれたモードデータが 4 ビットに満たないときは、以前のモードデータの LSB 側が残ります。
- 注 5) 書き込まれたモードデータが 4 ビットを越えた場合には CE 立ち下がりから前の 4 ビットが有効になります。
- 注 6) 書き込まれた表示データが 50 ビットに満たないときは、以前の表示データの最後部分が残ります。
- 注 7) 書き込まれた表示データが 50 ビットを越えた場合には CE 立ち下がりから前の 50 ビットが有効になります。

(5) パワーオンリセット回路による初期設定

NJU6433B は、電圧検出型のリセット回路を内蔵し、電源投入時に自動的に初期設定 (リセット) を行います。電源電圧 V_{DD} が使用電圧の 90% になると、内部でリセット信号が発生し、2mS 後にリセットが完了し通常状態になります。リセット完了後、シリアルデータを転送して下さい。

(5-1) パワーオンリセット時の状態

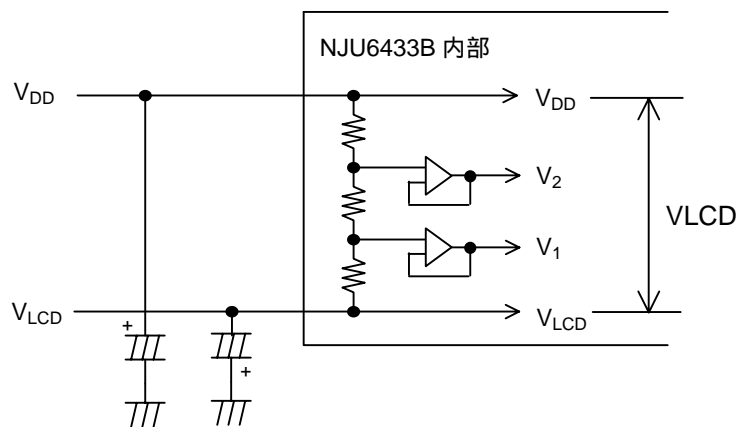
- モード設定解除 (非選択状態)
- シフトレジスタ オール"0"
- ラッチ回路 オール"0"



(6) 液晶表示関係

(6-1) 液晶駆動電圧発生回路

液晶駆動に必要な電圧 V_1 , V_2 は液晶電源端子 V_{DD} - V_{LCD} 端子間より入力された電圧を、IC 内部で抵抗分割することにより発生させ、ボルテージフォロアによりインピーダンス変換した後、液晶駆動回路に供給されます。下図に示すように V_{DD} 、 V_{LCD} には、電圧安定用キャパシタを接続する必要があります。



■ 絶対最大定格

Ta=25

項目	記号	条件	定格	単位
電源電圧(1)	VDDmax	V _{DD} 端子、T a =25	-0.3 ~ +7.0	V
電源電圧(2)	VLCD		VDD-6.5 ~ VSS	V
入力端子電圧(1)	VI	CE, SCL, DATA, MODE, INHb T a =25	-0.3 ~ +7.0	V
入力端子電圧(2)	VI	OSC1, OSC2	-0.3 ~ VDD+0.3	V
出力端子電圧	VO	OSC1, OSC2	-0.3 ~ VDD+0.3	V
出力端子電流(1)	IO	SEG ₁ ~ SEG ₅₀	100	μA
出力端子電流(2)	IO	COM ₁ ~ COM ₄	1.0	mA
許容消費電力	Pdmax	T a =85	300	mW
動作温度	Topr		-30 ~ +85	
保存温度	Tstg		-40 ~ +125	

(注 1): 電圧は全て V_{SS}=0V を基準とした値です。

(注 2): 絶対最大定格を超えて LSI を使用した場合、LSI の永久破壊となることがあります。また、通常動作では電気的特性の条件で使用することが望ましく、この条件を超えると LSI の誤動作の原因になると共に、LSI の信頼性に悪影響を及ぼすことがあります。

(注 3): 電源は、V_{DD} > V_{SS} V_{LC}D の条件を満たすことが必要です。

(注 4): 安定して動作させるために、V_{DD}-V_{SS} 間にデカップリングコンデンサを挿入してください。

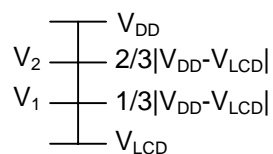
NJU6433B

■ 電気的特性

DC特性 VDD=5V ± 10%、VLCD=VDD-6.5V、Ta= 25 (特に指定の無い限りこの条件に適用)

項目	記号	条件	MIN	TYP	MAX	単位	注
電源電圧(1)	VDD	VDD 端子	2.4	5.0	5.5	V	
電源電圧(2)	VLCD	VLCD 端子	VSS		VDD-6.5	V	
入力“H”レベル電圧	VIH	CE, SCL, DATA, MODE, INHb 端子	0.7VDD		VDD	V	
入力“L”レベル電圧	VIL	CE, SCL, DATA, MODE, INHb 端子	VSS		0.3VDD	V	
入力“H”レベル電流	IIH	CE, SCL, DATA, MODE, INHb 端子、VI=VDD			5	μA	
入力“L”レベル電流	IIL	CE, SCL, DATA, MODE, INHb 端子、VI=VSS			5	μA	
出力“H”レベル電圧(1)	VOH(1)	SEG ₁ ~ SEG ₅₀ 端子 I _o = -10uA	V _{DD} -1.0			V	
出力“L”レベル電圧(1)	VOL(1)	SEG ₁ ~ SEG ₅₀ 端子 I _o = 10uA			V _{LCD} +1.0	V	
SEG中間レベル電圧 ^{1/3}	VMS ^{1/3}	SEG ₁ ~ SEG ₅₀ 端子 I _o = ± 10uA	V1-1.0	V1	V1+1.0	V	1
SEG中間レベル電圧 ^{2/3}	VMS ^{2/3}	SEG ₁ ~ SEG ₅₀ 端子 I _o = ± 10uA	V2-1.0	V2	V2+1.0	V	1
出力“H”レベル電圧(2)	VOH(2)	COM ₁ ~ COM ₄ 端子 I _o = -100uA	V _{DD} -0.6			V	
出力“L”レベル電圧(2)	VOL(2)	COM ₁ ~ COM ₄ 端子 I _o = 100uA			V _{LCD} +0.6	V	
COM中間レベル電圧 ^{1/3}	VMC ^{1/3}	COM ₁ ~ COM ₄ 端子 I _o = ± 100uA	V1-0.6	V1	V1+0.6	V	1
COM中間レベル電圧 ^{2/3}	VMC ^{2/3}	COM ₁ ~ COM ₄ 端子 I _o = ± 100uA	V2-0.6	V2	V2+0.6	V	1
発振保証範囲	f RNG	OSC1, OSC2 端子	25		200	KHz	
発振周波数	f osc	OSC1, OSC2 端子 R=140k, VDD=5V	115	130	145	KHz	
消費電流(1)	ISS	VSS 端子 VDD=5V		50	80	μA	
消費電流(2)	ILCD	VLCD 端子 VDD=5V, VLCD=VDD-6.5V		15	25	μA	
ヒステリシス電圧	VH	CE, SCL, DATA, MODE, INHb 端子 VDD=5V	0.3			V	

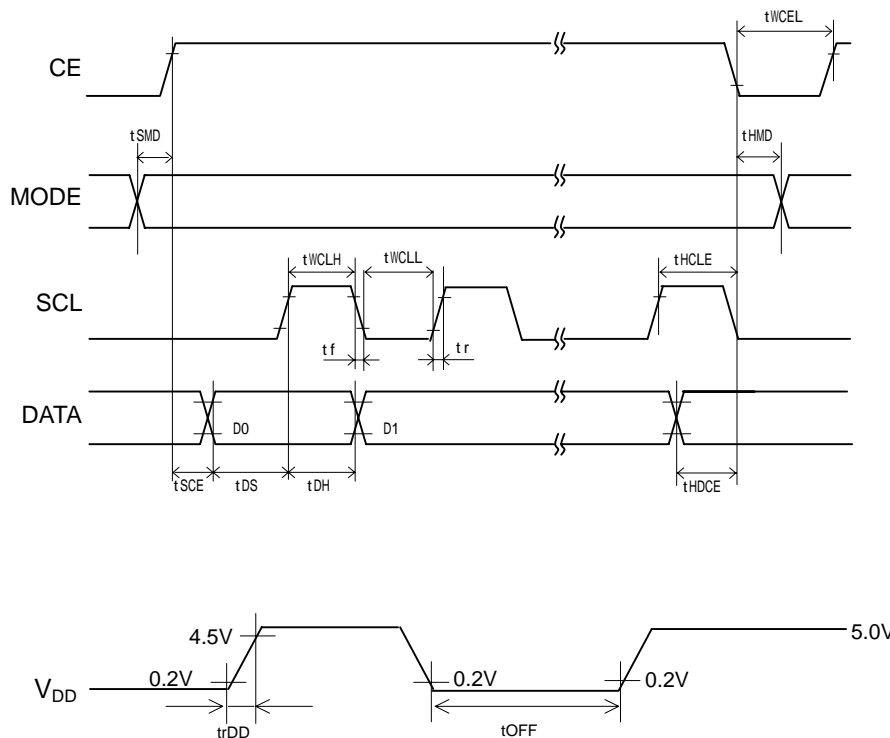
注 1) $V_1=1/3|V_{DD}-V_{LCD}|$, $V_2=2/3|V_{DD}-V_{LCD}|$



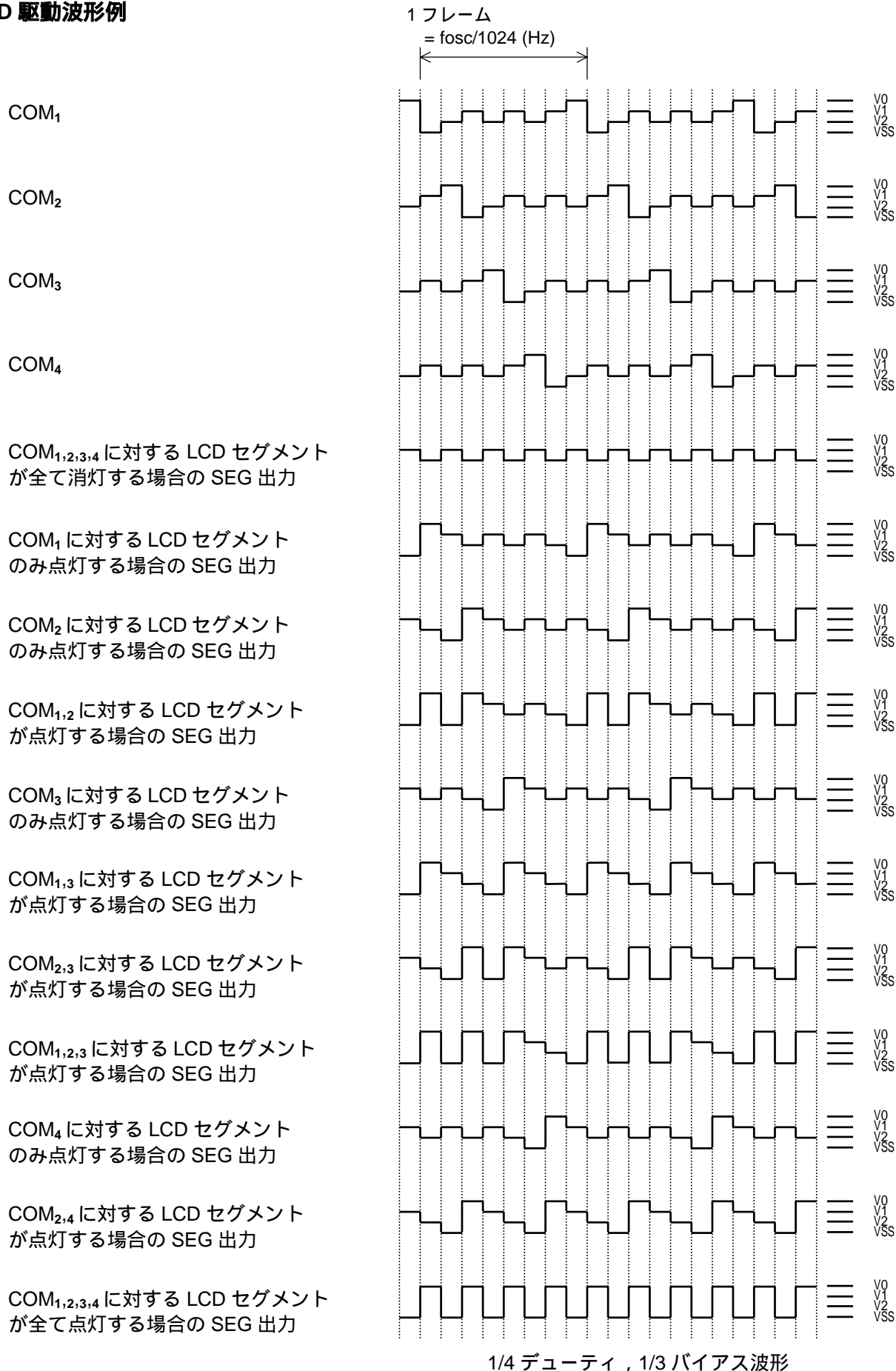
A C 特性

VDD=5V ± 10%、Ta= 25 (特に指定の無い限りこの条件に適用)

項 目	記号	条 件	MIN	TYP	MAX	単 位
“L”レベルクロックパルス幅	tWCLL	SCL	0.25			μs
“H”レベルクロックパルス幅	tWCLH	SCL	0.25			μs
DATA セットアップ 時間	tDS	SCL, DATA	0.25			μs
DATA ホールド 時間	tDH	SCL, DATA	0.25			μs
CE セットアップ 時間	tSCE	CE, DATA	1			μs
CE ホールド 時間 (1)	tHDCE	CE, DATA	1			μs
CE ホールド 時間 (2)	tHCLE	CE, SCL	1.25			μs
MODE セットアップ 時間	tSMD	CE, MODE	0.25			μs
MODE ホールド 時間	tHMD	CE, MODE	0.25			μs
“L”レベル CE パルス幅	tWCEL	CE	4.0			μs
立ち上がり時間	tr	SCL			50	ns
立ち下がり時間	tf	SCL			50	ns
電源立ち上がり時間	trDD	VDD	0.1		10	ms
電源オフ時間	tOFF	VDD	1			ms

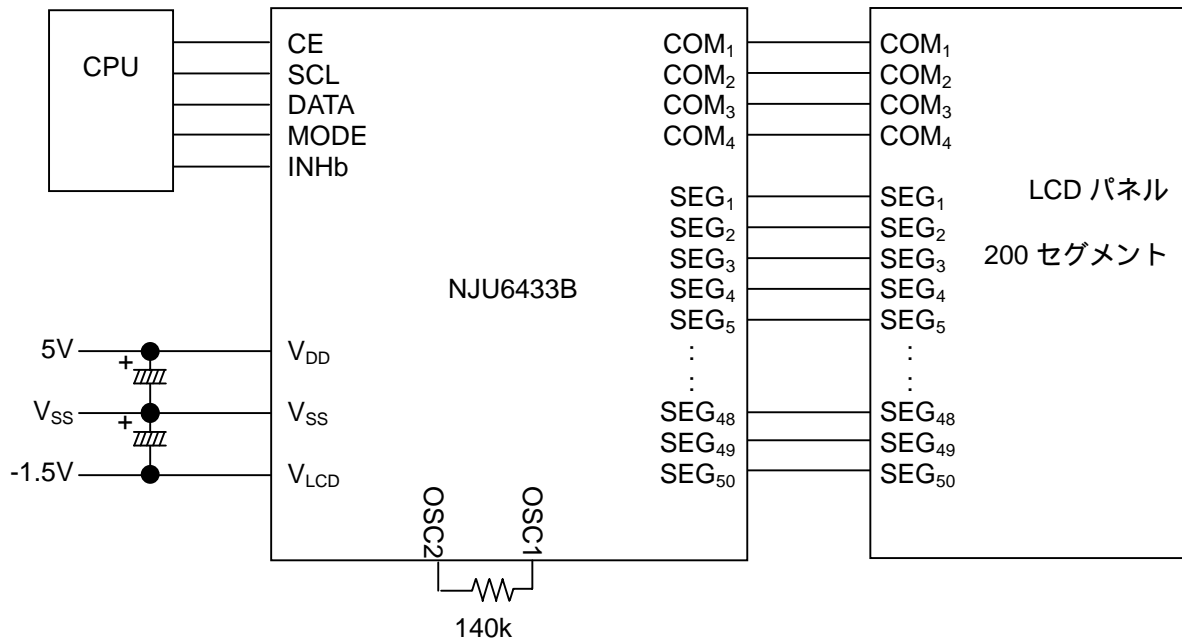


■ LCD 駆動波形例

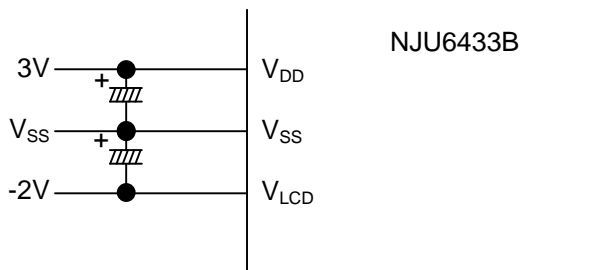


■ 応用回路

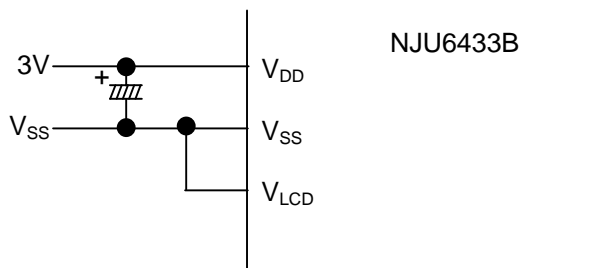
例) VDD=5V、VLCD=6.5V



例) VDD=3V、VLCD=5V



例) VDD=3V、VLCD=3V



<注意事項>
 このデータブックの掲載内容の正確さには万全を期しておりますが、掲載内容について何らかの法的な保証を行うものではありません。とくに応用回路については、製品の代表的な応用例を説明するためのものです。また、工業所有権その他の権利の実施権の許諾を伴うものではなく、第三者の権利を侵害しないことを保証するものでもありません。