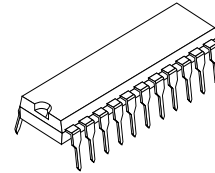


## D / Aコンバータ内蔵 マイクロsteppingモータコントローラ

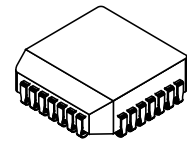
### ■ 概要

NJU39610は、steppingモータドライバのNJM3771とペアで使用するデュアル7ビット+符号のD/A変換内蔵のマイクロsteppingモータコントローラです。電流補正が可能であり高速マイクロsteppingアプリケーションに最適です。

### ■ 外形



NJU39610D2



NJU39610FM2

### ■ 特徴

- 3Vから0.0Vまでのアナログ制御電圧
- 高速マイクロプロセッサインタフェース
- 自動高速/低速電流補正
- フルスケールエラー  $\pm 1\text{LSB}$
- 高速変換速度  $3\mu\text{s}$
- NJM3771とペアでの使用に最適
- 外形 DIP22/PLCC28

### ■ ブロック図

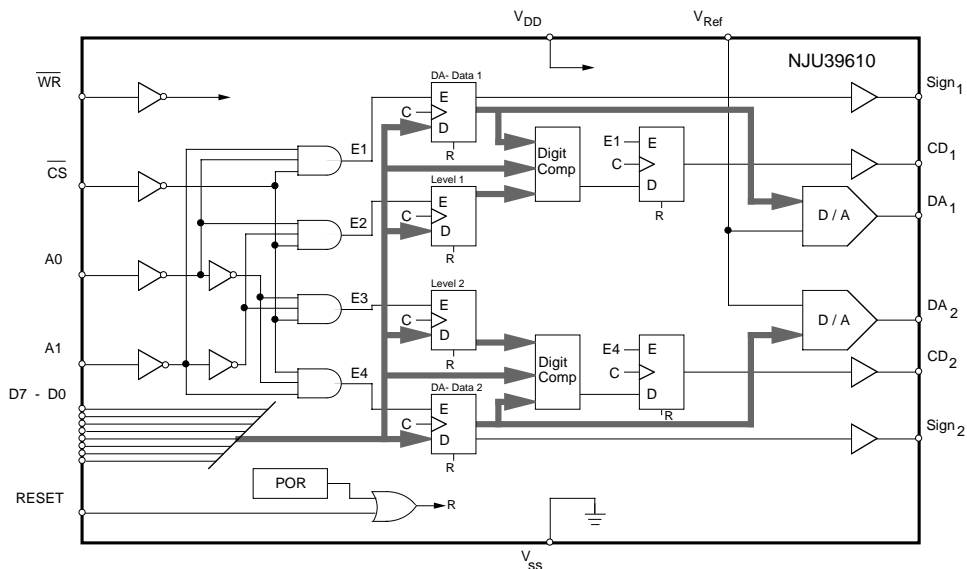


図1.ブロック図

## ■ 端子配列

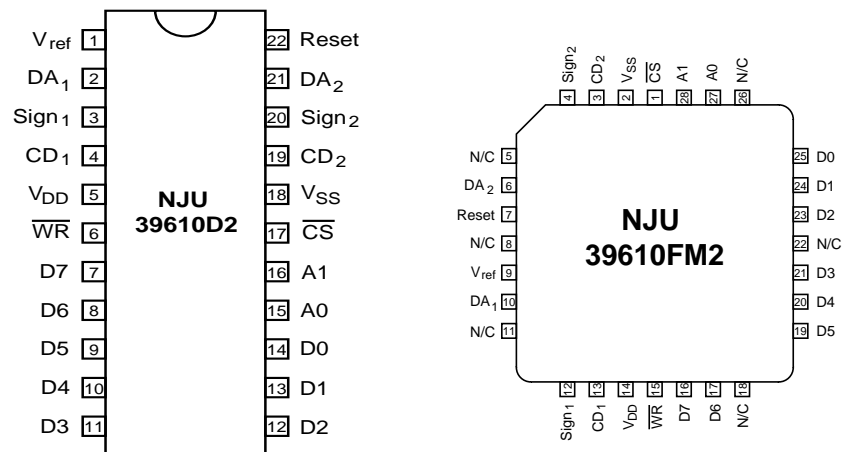


図2.端子配列

## ■ 端子説明

図2を参照

DIP	PLCC	記号	説明
1	9	$V_{Ref}$	基準電圧供給ピン
2	10	$DA_1$	デジタル-アナログ1、電圧出力。0.0Vと $V_R$ -1LSBの間の出力。
3	12	$Sign_1$	サイン1、TTL/CMOSレベル。NJM3771 フェーズ入力に直接接続されます。データビットD7は、NJU39610データ入力から反転されずに転送されます。
4	13	$CD_1$	電流減衰制御1、TTL/CMOSレベル。この信号は、減衰レベルがプログラムされる時自動的に生成されます。Lレベル=高速電流減衰。
5	14	$V_{DD}$	ロジック部電源電圧。
6	15	$\overline{WR}$	書き込み、TTL/CMOSレベル、内部レジスタへの書き込み用入力。データは、ポジティブ・エッジでフリップフロップにクロックされます。
7	16	D7	データ7、TTL/CMOSレベル、データ・ワードのデータ・ビット7を設定する入力。
8	17	D6	データ6、TTL/CMOSレベル、データ・ワードのデータ・ビット6を設定する入力。
9	19	D5	データ5、TTL/CMOSレベル、データ・ワードのデータ・ビット5を設定する入力。
10	20	D4	データ4、TTL/CMOSレベル、データ・ワードのデータ・ビット4を設定する入力。
11	21	D3	データ3、TTL/CMOSレベル、データ・ワードのデータ・ビット3を設定する入力。
12	23	D2	データ2、TTL/CMOSレベル、データ・ワードのデータ・ビット2を設定する入力。
13	24	D1	データ1、TTL/CMOSレベル、データ・ワードのデータ・ビット1を設定する入力。
14	25	D0	データ0、TTL/CMOSレベル、データ・ワードのデータ・ビット0を設定する入力。
15	27	A0	アドレス0、TTL/CMOSレベル、データ転送を選択する入力。A0はチャンネル1 (A0=LOW) とチャンネル2 (A0=HIGH) 間で選択します。
16	28	A1	アドレス1、TTL/CMOSレベル、データ転送を選択する入力。A1は通常のD/A抵抗プログラミング (A1=LOW) と減衰レベル抵抗プログラミング (A1=HIGH) 間で選択します。
17	1	$\overline{CS}$	チップ選択、TTL/CMOSレベル、データ入力部からチップとアクティブなデータ転送を選択する入力。Lレベル=チップが選択されています。
18	2	$V_{SS}$	GND電圧。特に断りがない限り、すべての信号と測定に対する接地ピン、0V基準。
19	3	$CD_2$	電流減衰制御2、TTL/CMOSレベル。この信号は、減衰レベルがプログラムされる時自動的に生成されます。Lレベル=高速電流減衰。
20	4	$Sign_2$	サイン2、TTL/CMOSレベル。NJM3771 フェーズ入力に直接接続されます。データビットD7は、NJU39610データ入力から反転されずに転送されます。
21	6	$DA_2$	デジタル-アナログ2、電圧出力。0.0Vと $V_{Ref}$ -1LSBの間の出力。
22	7	Reset	リセット、デジタル入力リセット内部レジスタ。Hレベル=リセット、 $V_{Res}$ 3.5V=Hレベル。内部的にプルダウンされています。
	5	N/C	接続されません。
	8		
	11		
	18		
	22		
	26		

## ■ 用語定義

### 分解能

分解能は、DACステップ数の逆数として定義されます。これは、DACのスイッチ数またはビット数と直接関係しています。たとえば、NJU39610には $2^7$ または128個の出力レベルがあるため、7ビット分解能を持ちます。これは、利用可能なマイクロステップ数とは同じではありません。

### 直線性エラー

直線性エラーは、DAC転送特性の終点を通る直線からの最大のずれです。これは、ゼロおよびフルスケールを調整した後に測定されます。直線性エラーは、デバイスに固有のパラメータであるため、外部調整できません。

### 電源感度

電源感度は、DACフルスケール出力に対する電源変化の影響の尺度です。

### セトリングタイム

フルスケール電流セトリングタイムには、ゼロからフルスケール、またはフルスケールからゼロの出力変化が必要です。セトリングタイムは、コード移行から、DAC出力が最終出力値の $\pm 1/2$ LSB内に達するまでに必要な時間です。

### フルスケール・エラー

フルスケール・エラーは、理想的なDACと実際のデバイス出力との間の出力エラーの尺度です。

### 微分非直線性

理論的1LSBからの、転送曲線の任意の2つの連続したコード間の差が微分非直線性です。

### 単調性

増加するデジタル入力コードに対して、DAC出力が増加する場合、DACは単調です。7ビットに単調な7ビットDACは、デジタル入力コードの増加によるアナログ出力の増加を意味します。NJU39610は7ビットに対し単調です。

## ■ 機能説明

各DACチャンネルには、2つのレジスタ、デジタルコンパレータ、フリップフロップ、およびD/A変換器が含まれています。最初のページにブロック図を示します。レジスタの1つは、電流レベルを保存します。このレベルより下では、高速電流減衰が始まります。CD出力の状態により、高速または低速の電流減衰のどちらがドライバで使用されるかを決定します。

デジタルコンパレータは、それぞれの新しい値を前の値、および高速電流減衰の場合はあらかじめ設定されたレベルの値と比較します。新しい値が、他の両方の値より低い場合は、高速電流減衰条件となり、フリップフロップがCD出力を設定します。CD出力は、D/Aレジスタに新しい値がロードされるたびに更新されます。高速電流減衰信号は、出力部の電流制御方法を変化させるために、ドライバ回路NJM3771で使用されています。これは、図9で示すような、高速ステップ時の、負の電流スロープ中に、モータ電流のドラッグを避けるためのものです。

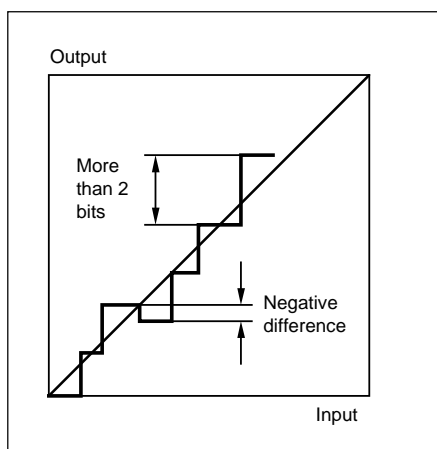


図3 D/A変換でのエラー。1ビットを超える微分非直線性、出力は非単調。

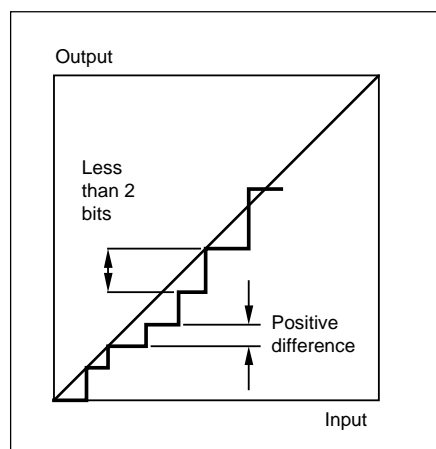


図4 D/A変換でのエラー。1ビット未満の微分非直線性、出力は単調。

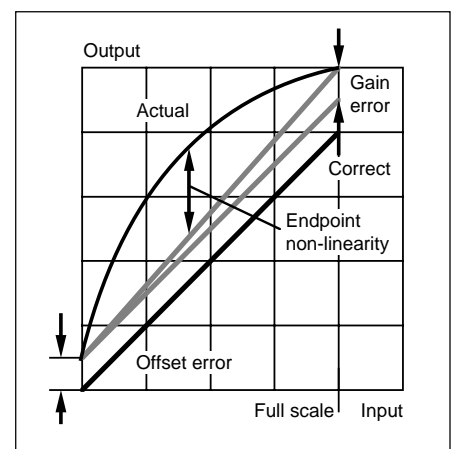


図5 D/A変換でのエラー。非直線性、ゲインおよびオフセット・エラー。

高速電流減衰の開始に、8つの異なるレベルが選択できます。  
 符号出力はフェーズシフトを発生させます。すなわち、フェーズ巻線の電流の方向を逆転します。

**データバス・インタフェース**

NJU39610は、6800、6801、6803、6808、6809、8051、8085、Z80、およびその他の一般的な種類の8ビット・マイクロプロセッサ、およびそれらに対応する16/32ビット・マイクロプロセッサの8ビット・データ・モードと互換性があるように設計されています。データバス・インタフェースは、8つのデータビット、書込み信号、チップ選択、および2つのアドレス・ピンで構成されています。すべての入力はTTL互換です（リセットを除く）。2つのアドレス・ピンは、4つの内部Dタイプ・レジスタへのデータ転送を制御します。データは、図10に従って、書込み信号のポジティブ・エッジで転送されます。

**電流方向-Sign<sub>1</sub>とSign<sub>2</sub>**

これらのビットは、それぞれのDAレジスタの書き込み時にD<sub>7</sub>から転送されます。A<sub>0</sub>とA<sub>1</sub>は、図10のデータ転送表に従って設定する必要があります。

**電流減衰-CD<sub>1</sub>とCD<sub>2</sub>**

CD<sub>1</sub>とCD<sub>2</sub>の2つは、アクティブローの信号です（LOW=高速電流減衰）。CD<sub>1</sub>は、DA-Data1の前の値が、DA-Data1の新しい値より大きく、レベル・レジスタLEVEL1（L<sub>61</sub>-L<sub>41</sub>）の値がDA-Data1の新しい値より大きい場合にアクティブになります。CD<sub>1</sub>は、DA-Data1に新しい値がロードされるたびに更新されます。CD<sub>1</sub>のロジック定義は次の通りです。

$$CD_1 = NOT\{[(D_6 - D_0) < (Q_{61} - Q_{01})] AND [(D_6 - D_4) < (L_{61} - L_{41})]\}$$

ここで、(D<sub>6</sub>-D<sub>0</sub>)はDA-Data1に送られる新しい値であり、(Q<sub>61</sub>-Q<sub>01</sub>)はDA-Data1の古い値です。(L<sub>61</sub>-L<sub>41</sub>)は電流減衰レベルをLEVEL1に設定するための3ビットです。

CD<sub>2</sub>のロジック定義は、CD<sub>1</sub>と似ています。

$$CD_2 = NOT\{[(D_6 - D_0) < (Q_{62} - Q_{02})] AND [(D_6 - D_4) < (L_{62} - L_{42})]\}$$

ここで、(L<sub>62</sub>-L<sub>42</sub>)はチャンネル2のレベル・レジスタでプログラムされたレベルです。(D<sub>6</sub>-D<sub>0</sub>)と(Q<sub>62</sub>-Q<sub>02</sub>)は、それぞれDA-Data2の新しい値と古い値です。

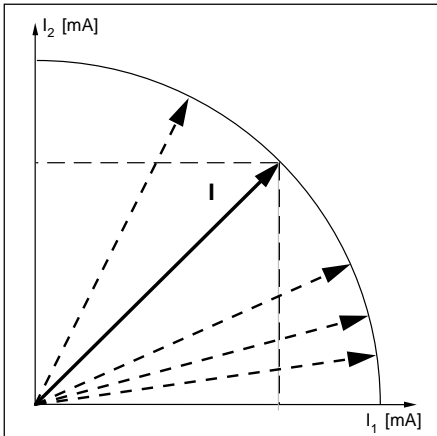


図6a トルクが対応する巻線内の電流に比  
 例すると仮定すると、図8bが描けます。

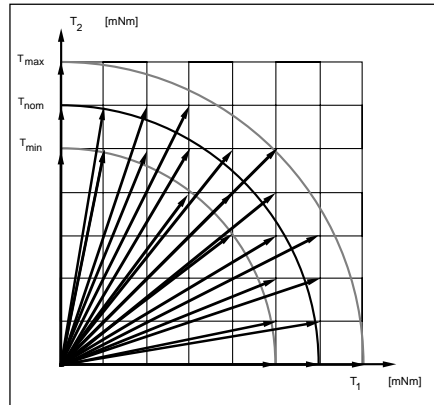


図6b 任意のトルクずれ/フルステップ

のアクセス可能な位置の例。1番目のマ  
 イクロステップによって、最大の分解能  
 が得られることに注意してください。  
 データ・ポイントは、説明のため誇張し  
 てあります。TNom=7FHを入力

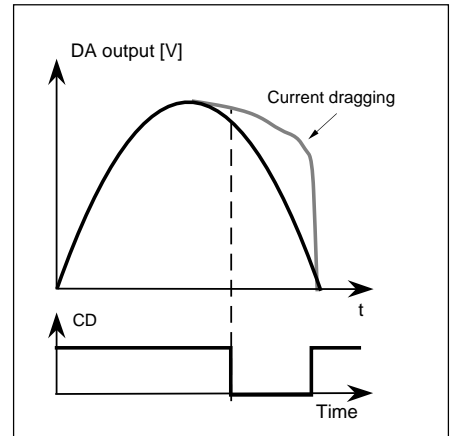


図7 高ステップ率と電流減衰の影響で  
 のモータ電流ドラッグ。高速電流減  
 衰によって、電流が理想的サイン曲線に  
 近づけることが可能になります。出力  
 は、符号移行なしで描かれています。

CS	A0	A1	Data Transfer
0	0	0	D7 → Sign1, (D6-D0) → (Q61-Q01), New value → CD1
0	0	1	(D6-D4) → (L61-L41)
0	1	0	D7 → Sign2, (D6-D0) → (Q62-Q02), New value → CD2
0	1	1	(D6-D4) → (L62-L42)
1	X	X	No Transfer

図8 NJU39610内でデータが転送される方法を示す表

2つの2レベル・レジスタLEVEL1とLEVEL2は、それぞれ3つのフリップフロップで構成されています。これらは、符号ビットを除くDA-Data値の最上位3ビットと比較されます。

## DA<sub>1</sub>とDA<sub>2</sub>

これらは、DAC1とDAC2の2つの出力です。DACへの入力は、内部データバス (Q<sub>61</sub>-Q<sub>01</sub>) と (Q<sub>62</sub>-Q<sub>02</sub>) です。

## 基準電圧V<sub>Ref</sub>

V<sub>Ref</sub>は、2つのDACへのアナログ入力です。レイアウトでは、ピンから抵抗への電圧降下が非常に低くなるように特別な注意が払われています。0.0VからV<sub>DD</sub>までの任意のV<sub>Ref</sub>が可能ですが、3.0Vより上では出力が非直線になることがあります。

## パワーオン・リセット

この機能は、電源投入時にすべての内部フリップフロップを自動的にリセットします。この結果、両方のDAC出力部、およびすべてのデジタル出力部で、V<sub>SS</sub>電圧が発生します。

## Reset

Resetを使用しない場合は、切断したままにしてください。

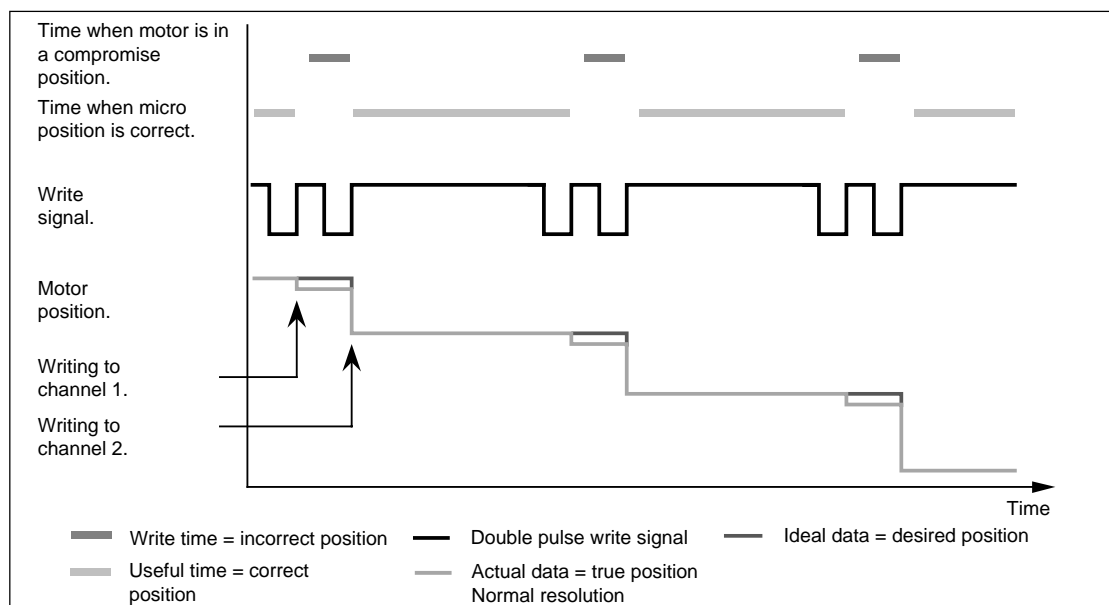


図9.ダブルパルスプログラミング。入力、および出力信号タイミングチャート。

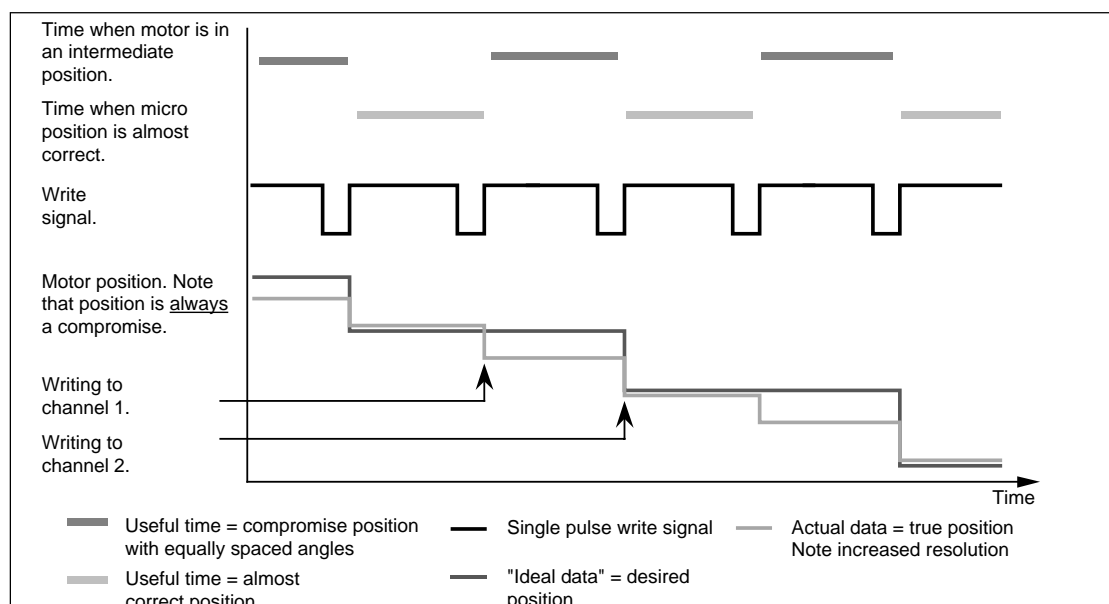


図10.シングルパルスプログラミング。出力信号タイミングチャート。

## ■ 絶対最大定格 (Ta=+25°C)

項目	ピン番号(DIP)	記号	最小	最大	単位
<b>電圧</b>					
ロジック電源電圧	5	$V_{DD}$	-	6	V
ロジック入力	6- 17	$V_I$	-0.3	$V_{DD}+0.3$	V
基準入力電圧	1	$V_R$	-0.3	$V_{DD}+0.3$	V
<b>電流</b>					
ロジック入力電流	6- 17	$I_I$	-0.4	+0.4	mA
<b>温度</b>					
保存温度		$T_{sto}$	-55	+150	°C
動作温度		$T_{opr}$	-20	+85	°C

## ■ 推奨動作条件

項目	記号	最小	標準	最大	単位
ロジック電源電圧	$V_{DD}$	4.75	5.0	5.25	V
基準入力電圧 (@ $V_{DD}=5V$ )	$V_R$	0	2.5	3.8	V

**■ 電気的特性 (Ta=+25°C, V<sub>DD</sub>=5V)**

項目	記号	条件	最小	標準	最大	単位
<b>ロジック入力部</b>						
Hレベルリセット入力電圧	V <sub>IHR</sub>		3.5	-	-	V
Lレベルリセット入力電圧	V <sub>ILR</sub>		-	-	0.1	V
Hレベル入力電圧	V <sub>IH</sub>		2.0	-	-	V
Lレベル入力電圧	V <sub>IL</sub>		-	-	0.8	V
入力電流 (リセット)	I <sub>IR</sub>	V <sub>SS</sub> < V <sub>IR</sub> < V <sub>DD</sub>	-0.01	-	1	mA
入力電流 (その他)	I <sub>I</sub>	V <sub>SS</sub> < V <sub>I</sub> < V <sub>DD</sub>	-1	-	1	μA
入力容量			-	3	-	pF
<b>内部タイミング特性</b>						
アドレスセットアップタイム	t <sub>as</sub>	A0, A1に適用	60	-	-	ns
データセットアップタイム	t <sub>ds</sub>	D0-D7に適用	60	-	-	ns
チップセレクトセットアップタイム	t <sub>cs</sub>		70	-	-	ns
アドレスホールドタイム	t <sub>ah</sub>		-	-	20	ns
データホールドタイム	t <sub>dh</sub>		-	-	20	ns
チップセレクトホールドタイム	t <sub>ch</sub>		-	-	20	ns
書き込みサイクル長	t <sub>WR</sub>		50	-	-	ns
リセットサイクル長	t <sub>R</sub>		80	-	-	ns
<b>基準入力部</b>						
入力抵抗	R <sub>ref</sub>		6	9	-	k
<b>ロジック出力部</b>						
Hレベル出力電流	I <sub>OH</sub>	V <sub>O</sub> =2.4V	-	-13	-5	mA
Lレベル出力電流	I <sub>OL</sub>	V <sub>O</sub> =0.4V	1.7	5	-	mA
書き込み遅延時間	t <sub>pWR</sub>	WR端子の立ち上がりから出力が確定するまでの時間, C <sub>load</sub> =120pF	-	30	100	ns
リセット遅延時間	t <sub>pR</sub>	RESET端子の立ち上がりから出力が確定するまでの 時間, C <sub>load</sub> =120pF	-	60	150	ns
<b>D/A出力部</b>						
公称出力電圧	V <sub>DA</sub>	RESET端子オープン, V <sub>REF</sub> =2.5V	0	-	V <sub>REF</sub> -1LSB	V
分解能			-	7	-	Bits
オフセットエラー			-	0.2	0.5	LSB
ゲインエラー			-	0.1	0.5	LSB
積分非直線性			-	0.2	0.5	LSB
微分非直線性			-	0.2	0.5	LSB
ロードエラー		(V <sub>DA</sub> , 無負荷 - V <sub>DA</sub> , 負荷時) R <sub>load</sub> =2.5k, DACに7FHを入力	-	0.1	0.5	LSB
電源感度		DACに7FHを入力, 4.75V < V <sub>DD</sub> < 5.25V	-	0.1	0.3	LSB
変換速度	t <sub>DAC</sub>	フルスケールから最終値の ±0.5 LSB に確定するまでの時間, R <sub>load</sub> =2.5k, C <sub>load</sub> =50pF.	-	3	8	μs

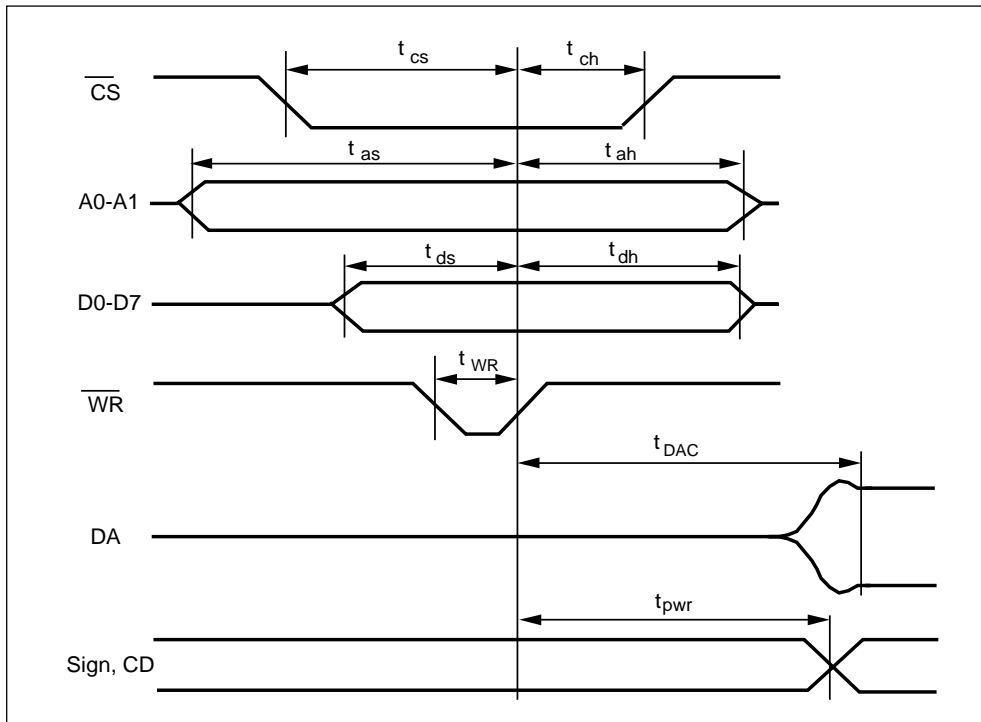


図11 タイミングチャート

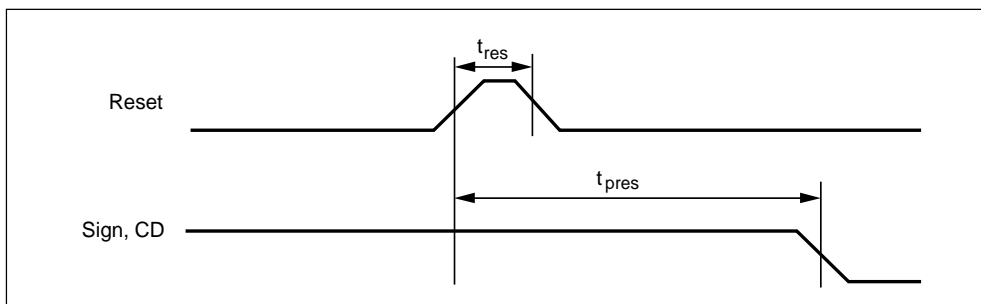


図12 リセットのタイミングチャート



## ■ 応用例

### マイクロステップの数

利用できる有効なマイクロステップの数は、デジタル-アナログ変換器のデータビット数、変換器でのエラー、許容可能なトルク・リップル、シングルパルスまたはダブルパルス・プログラミング、モータの電氣的、機械的、および磁氣的特性など、多様な変数に依存します。また正常動作するモータの能力、摩擦、反復性、トルク直線性などにも限界があります。電流レベルの数128 ( $2^7$ ) は、利用できるステップ数ではないことを理解する必要があります。128はあくまで各ドライバ部から利用できる電流レベル(基準電圧レベル)の数です。

一方の巻線の電流レベルを、もう一方の巻線のその他128の電流レベルのどれかと組み合わせることで、128の電流レベルが生じます。したがって、これを拡張すると、2つの巻線で、電流レベルの16,384 ( $128 \cdot 128$ ) 種類の異なる組合せが得られます。忘れてはならないのは、16384の(マイクロ)位置の全てが有効なわけではなく、トルクが100%から0%に変化しても同じ位置を取るオプションもあります。たとえば、一方の巻線の電流レベルがOFF (0%)ならば、もう一方の巻線の電流を128レベルで変化させることができます。この組み合わせでは同じ(位置)のままトルクが変化します。

### 典型的な応用例

マイクロステップング(ソリューション)は、マイクロプロセッサを使用するシステムでも使用しないシステムでも使用できます。

マイクロプロセッサを使用しない場合は、カウンタで適切なステップ・データが格納されるROMのアドレスを指定します。ステップと方向はクロック、およびカウンタのアップダウンで作られた入力信号となります。これは、マイクロプロセッサが存在しないシステム、または他のタスクの負荷が非常に大きいシステムに理想的なソリューションです。

マイクロプロセッサを使用する場合は、データがROM/RAM領域に格納されるか、各ステップが連続的に計算されます。NJU39610は、任意のアドレッシング可能な周辺デバイスと同様に接続されます。すべてのステップングは、特定のダンピング・ニーズに対して調整できます。これは、余裕量をもつマイクロプロセッサが利用でき、単純性よりも低コストが重要なシステムに理想的なソリューションです。図14の典型的な用途を参照してください。

## ■ 使用上のヒント

電源が供給されているときは、ICまたはPCBを取り外さないでください。

所定のトルクを得るのに必要な定格電流のモータを選択してください。高電源電圧では、モータが $V_{MM}$ 電圧の定格でない場合でも、より優れたステップング性能が得られます。NJM3771の電流制御機能で対応可能です。通常のステップング・モータで十分な結果が得られますが、マイクロステップングでは、「マイクロステップング適応」モータを推奨します。すなわち、動作をスムーズにするために、ロータ/ステータの歯が異ピッチで、静止トルクが低めのものであります。

NJU39610は、クォーター・ステップング、ハーフステップング、フルステップング、および波動ドライブと同様に望みの分解能でマイクロステップを生成するプログラムを扱えます。

### 電流減衰は高速か低速か

高速または低速の電流減衰をどのように使用するかは、静的動作か動的動作かで違いがあります。一般に、低速でのステップング時は、低速の減衰が使用されます。これによって、ドライブ部での低い電流リップル、正確かつ高い全体的平均電流、およびサイン-コサイン曲線のポジティブ・エッジでの正常な電流増加などの利点があります。位置の喪失と、その結果としての不正確なステップ角度による電流ドラッグを避けるため、高速では高速電流減衰が使用されます。

### ランピング

すべてのドライブ・システムには、考慮すべき慣性があります。高速では、ロータと負荷慣性が大きな働きをします。DCモータとは異なり、ステップング・モータは同期モータであり、負荷の変動によって速度が変化しません。典型的なステップング・モータのトルク対速度の曲線を調べると、「起動トルク(引き込みトルク)」曲線での鋭いトルク激減が示されます。

この理由は所要トルクは速度変化の3乗で増加するからです。マイクロステップングは全体的な性能を向上させますが、すぐれたモータ性能を得るには、制御された加速または減速を考慮する必要があります。

### ■ NJU39610のプログラミング

NJU39610をプログラミングする方法には、基本的に「シングルパルス・プログラミング」と「ダブルパルス・プログラミング」の2種類があります。デバイスへの書き込みは、一度に1つのレジスタにアドレスすることでのみ達成されます。1つのステップを実行するとき、通常は少なくとも2つのレジスタが更新されます。それに従って、1番目と2番目のレジスタに書き込む間に一定の時間の遅延が必要です。このプログラミングの必要性によって、特別なステッピングの長所が得られます。

#### ダブルパルス・プログラミング

通常の方法は、正しいアドレッシングを挟んで、デバイスに2つの書き込みパルスを送り、パルス間の遅延をできるだけ短く保つことです。書き込み信号は、図9で示されるとおりです。長所には次のものがあります。

- ・トルク・リップルが小さい
- ・ダブルパルスの各セット間で正しいステップ角度が得られる
- ・通常のマイクロステップ分解能

#### シングルパルス・プログラミング

別のアプローチは、等しい間隔のデューティーで、一度に1つのパルスを送ることです。これは簡単に実行できます。任意の2つの隣接するデータで、1つのマイクロステップ位置を構成します。書き込み信号は、図10で示されるとおりです。長所は以下のようになります。

- ・高いマイクロステップ分解能
- ・円滑な動作

短所は以下のようになります。

- ・トルク・リップルが大きい
- ・ほぼ正しいステップ角度での妥協位置

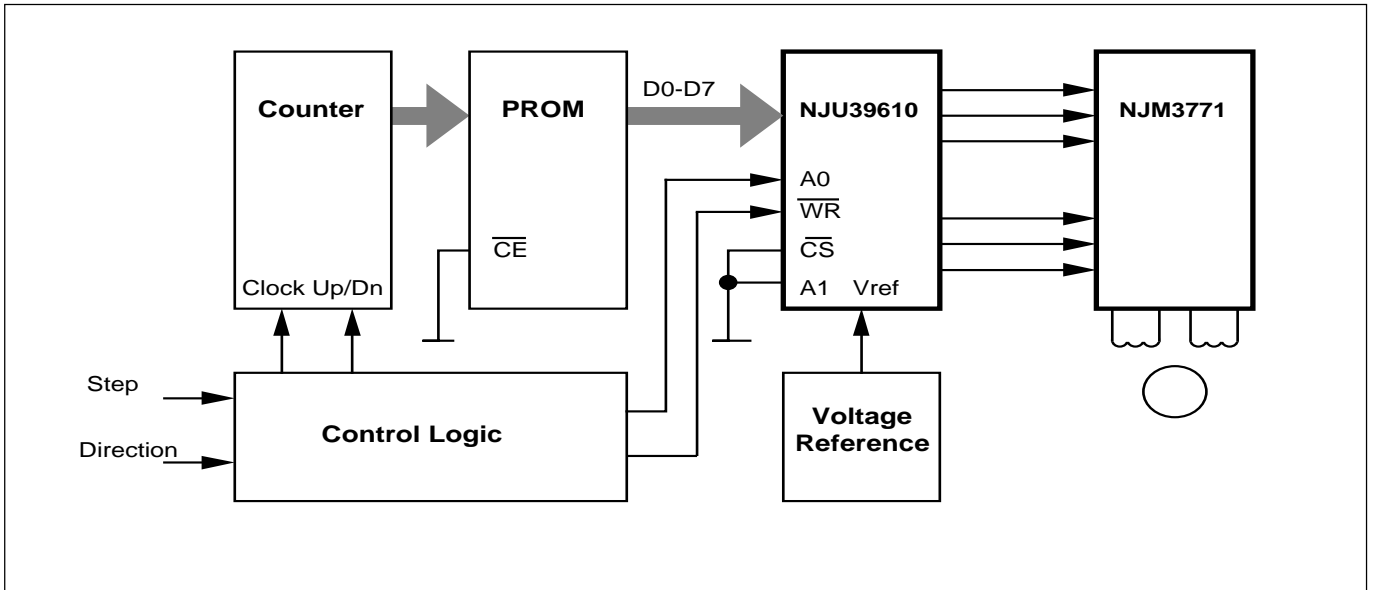


図13 マイクロプロセッサを使用しない用途の標準的なブロック図。

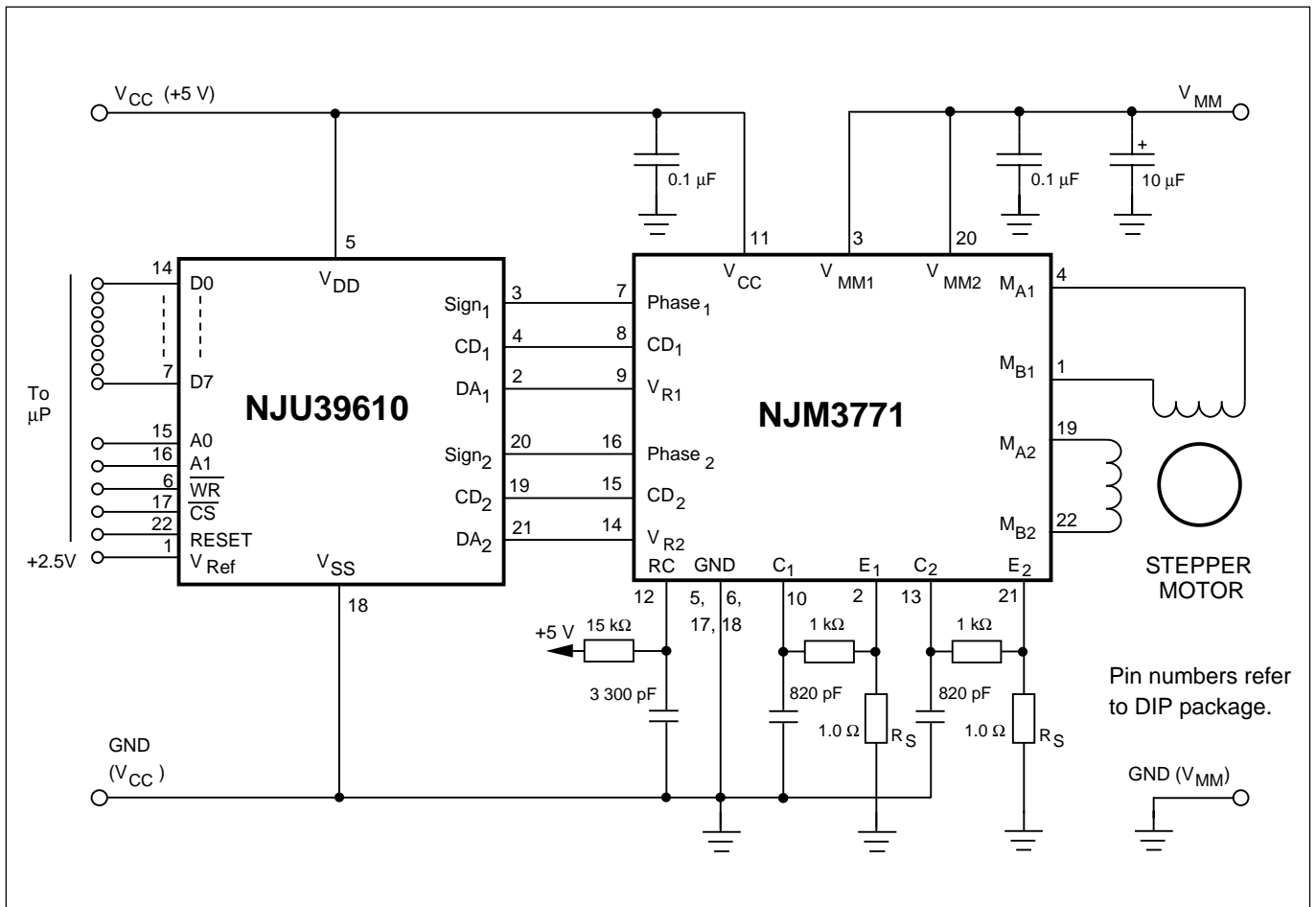


図14 マイクロプロセッサ・ベースのシステム応用回路例

このデータブックの掲載内容の正確さには万全を期しておりますが、掲載内容について何らかの法的な保証を行うものではありません。とくに応用回路については、製品の代表的な応用例を説明するためのものです。また、工業所有権その他の権利の実施権の許諾を伴うものではなく、第三者の権利を侵害しないことを保証するものでもありません。