



ドルビーバーチャルスピーカードルビーヘッドフォン + ドルビーPro Logic IIx デコーダ

■ 概要

NJU26226は、ドルビープロロジックIIxおよびドルビーヘッドフォン、ドルビーバーチャルスピーカーを搭載したデジタルシグナルプロセッサです。ドルビープロロジックIIxデコーダによって、ステレオまたは5.1サラウンドのコンテンツを最大7.1チャンネルのサラウンドに拡張することができ、さらに、ドルビーヘッドフォンやドルビーバーチャルスピーカー技術によってヘッドフォンや2つのスピーカーだけで広がりのある自然なサラウンドを実現することができます。

NJU26226は、ゲーム用ヘッドセット、デジタルTV、ミニコンポ、PCなど、各種AV機器に最適です。

■ 外形



NJU26226V

■ 特徴

◆ ソフトウェア

- Dolby® Pro Logic® IIx (最大 7.1ch 出力)
- Dolby® Virtual Speaker*
- Dolby® Headphone
- ベースマネージメントシステム*
- ピンクノイズジェネレータ
- マルチチャンネル入力 (最大 7.1ch 入力)

* Dolby Virtual Speaker、及びベースマネージメントシステムの対応するチャンネル数は 5.1ch です

◆ ハードウェア

- 24bit 固定小数点デジタルシグナルプロセッサ
- 外部クロック周波数 : 12.288MHz, PLL を内蔵
- デジタルオーディオインターフェース : 入力 4 ポート/出力 4 ポート
- デジタルオーディオフォーマット : I²S 24bit、左詰め/右詰め対応、BCK : 32fs/64fs
- マスター/スレーブ対応
 - ・マスター時、MCK: 256fs @fs=48kHz / 384fs @fs=32kHz
- ホストインターフェース
 - ・I²C バスインターフェース (Fast-mode/ 400kbps)
 - ・シリアルインターフェース (4 線式: クロック、スレーブセレクト、入力データ、出力データ)
- 電源電圧 : V_{DD} = V_{DDPLL} = 1.8V
: V_{DDIO} = 3.3V
- 入力専用端子許容電圧 : 5V トレラント
- パッケージ : SSOP44 (鉛フリー対応)

* ハードウェア仕様の詳細については「NJU26200 シリーズハードウェア共通仕様書」を参照願います。

NJU26226

■ NJU26226 ブロック図

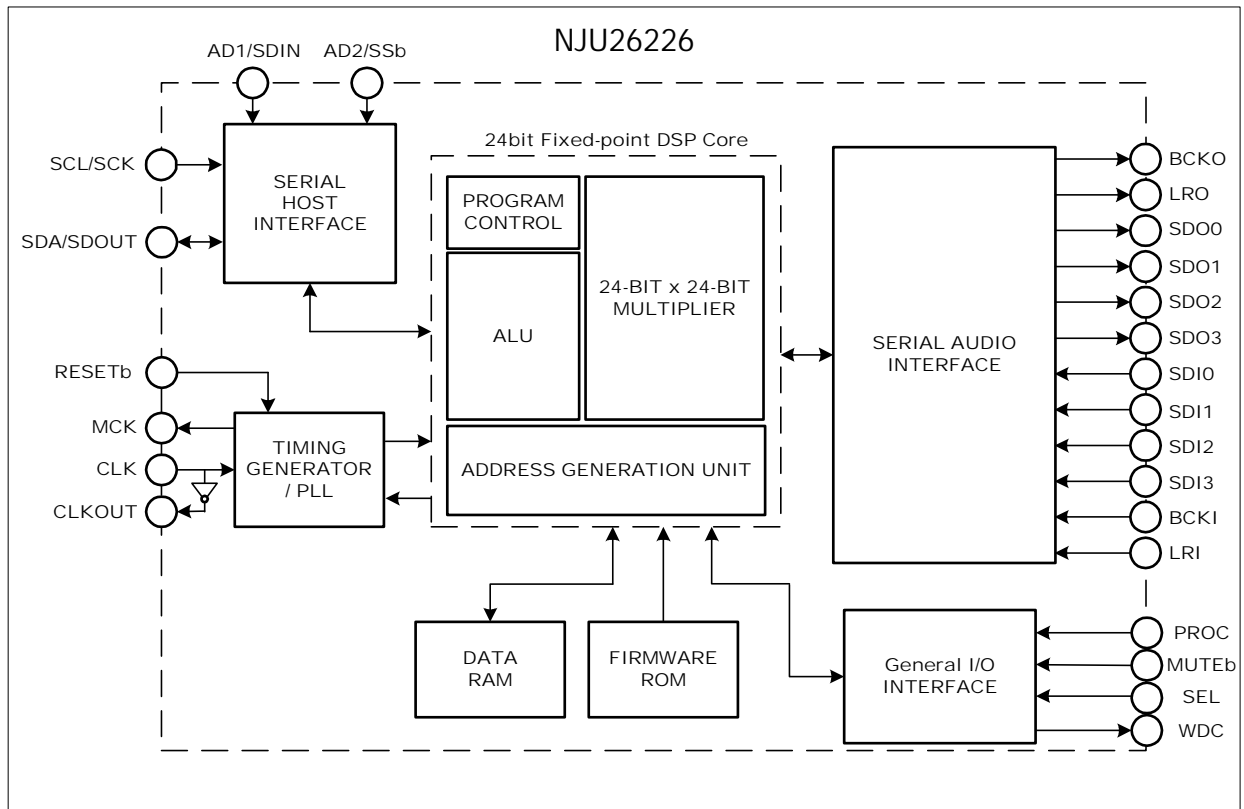


図 1 NJU26226 ブロック図

■ 機能ブロック

NJU26226 Features Overview

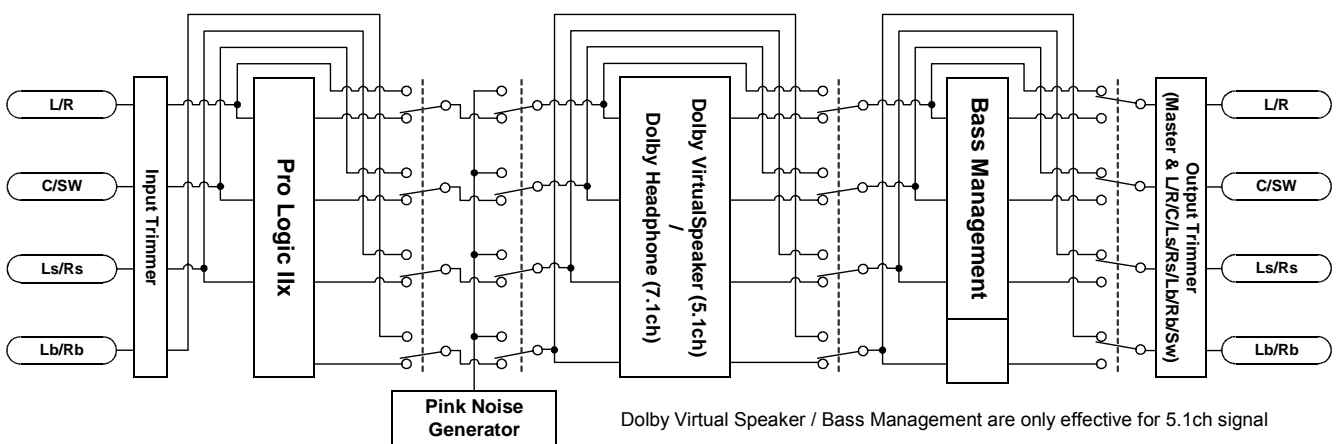


図 2.1 NJU26226 機能ブロック図(概要)

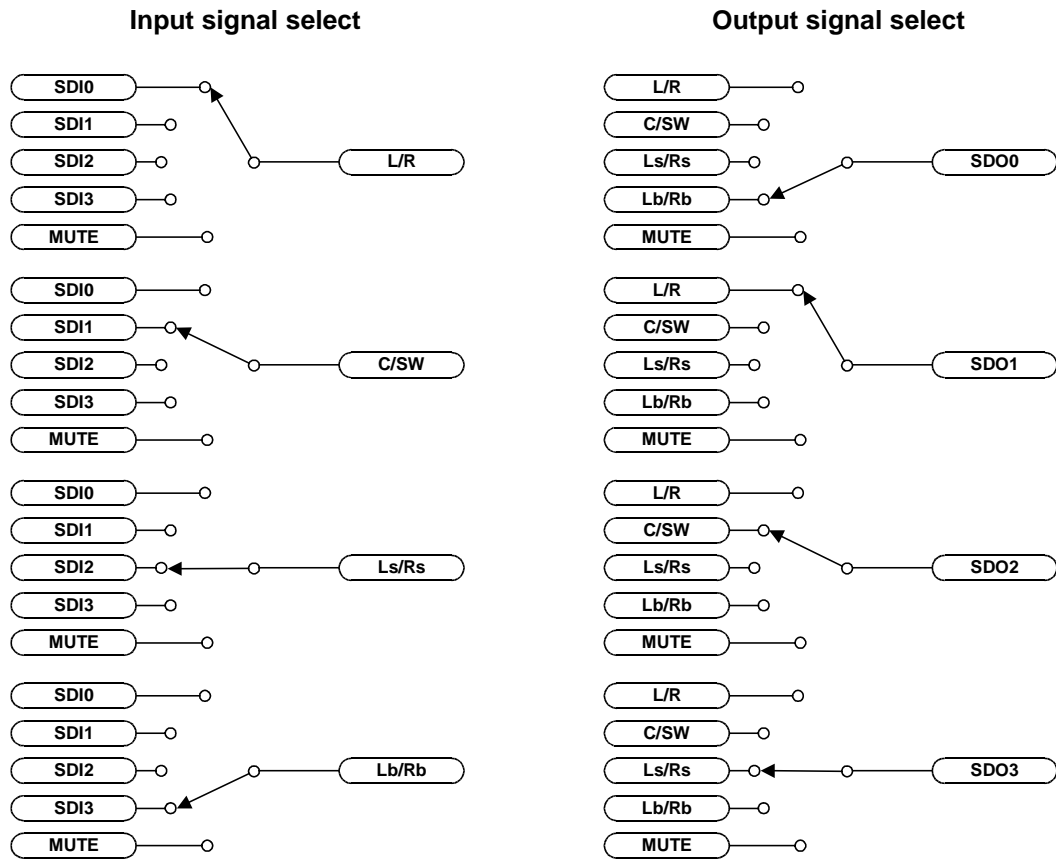


図 2.2 機能ブロック図(入力信号選択ブロック、出力信号選択ブロック)

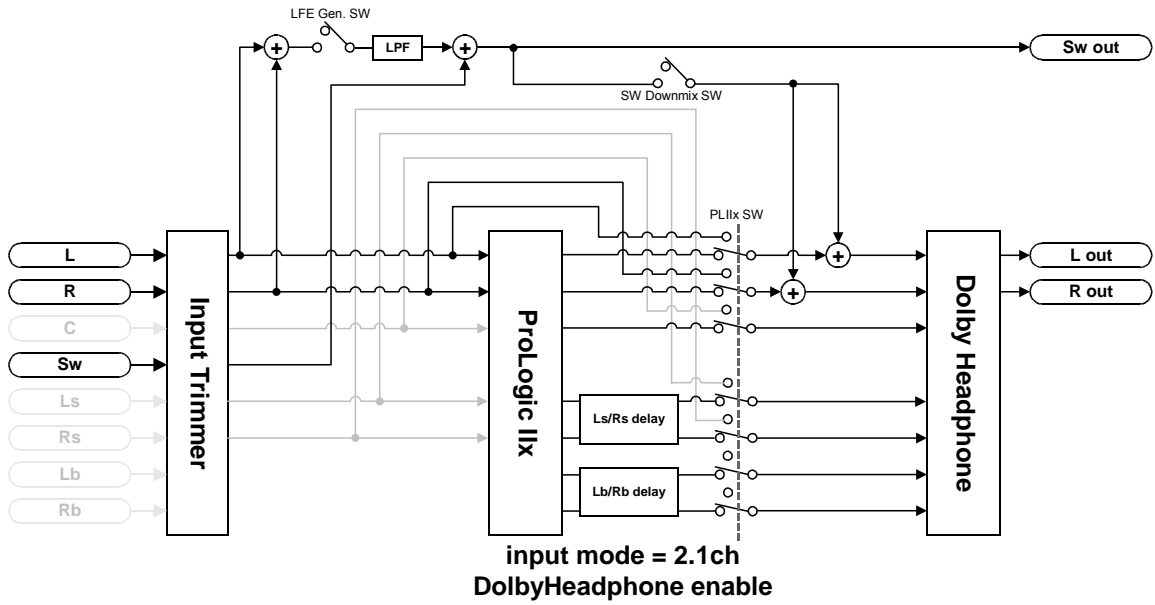


図 2.3 機能ブロック図(詳細)

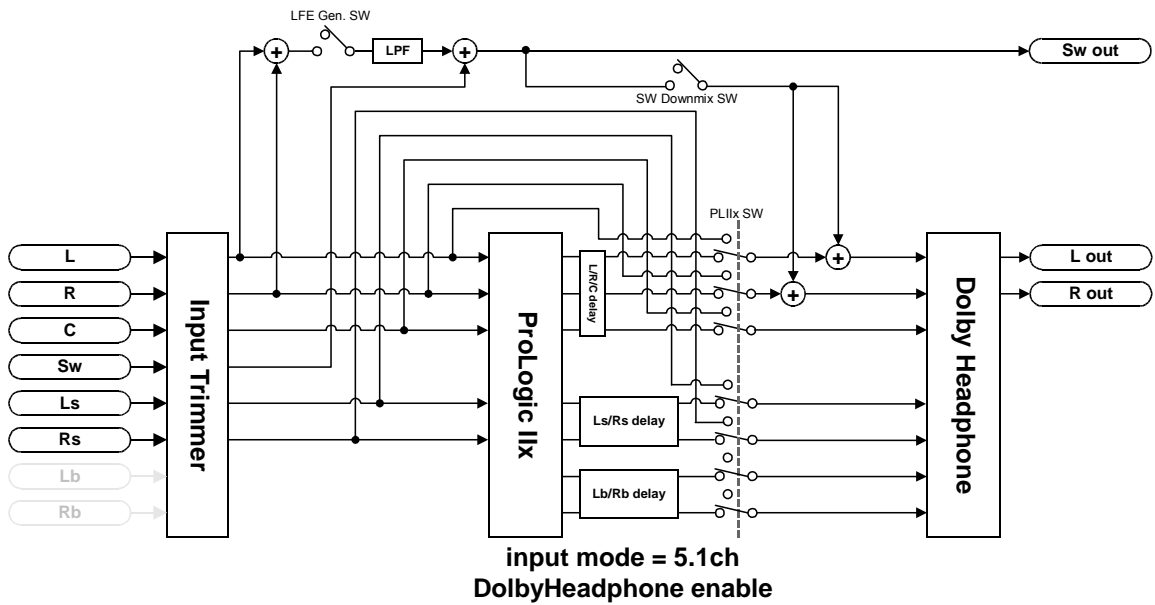


図 2.4 機能ブロック図(詳細)

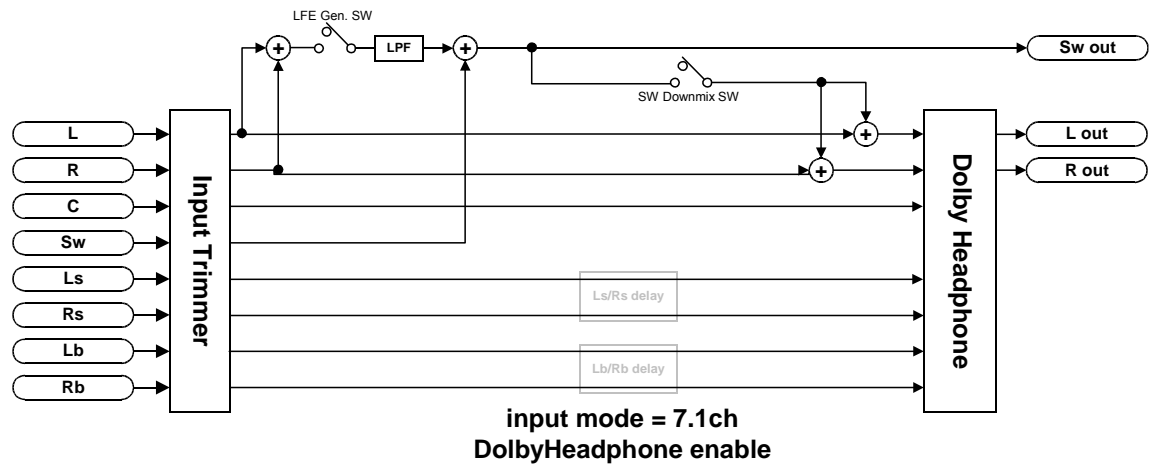


図 2.5 機能ブロック図(詳細)

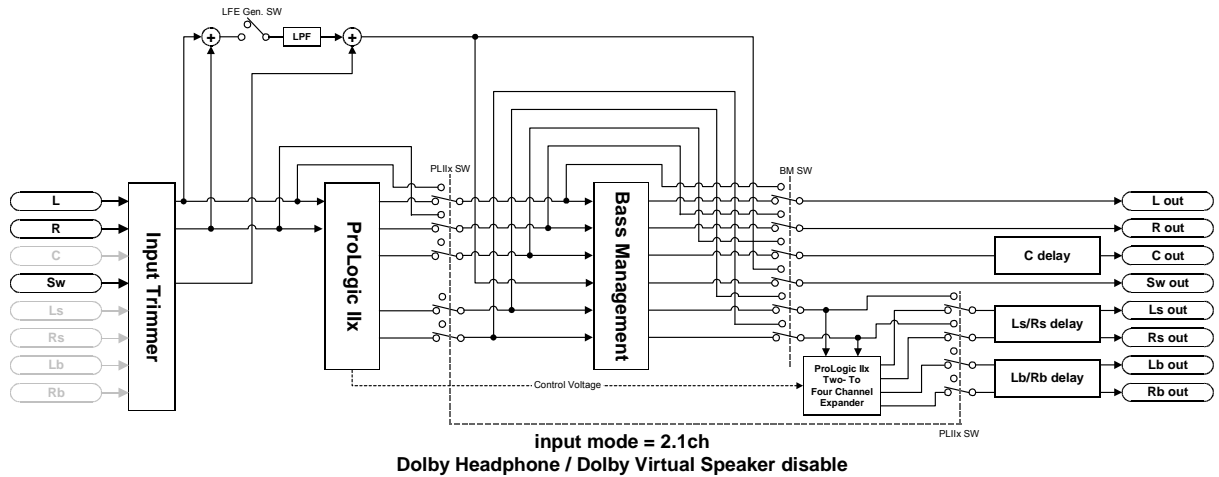


図 2.6 機能ブロック図(詳細)

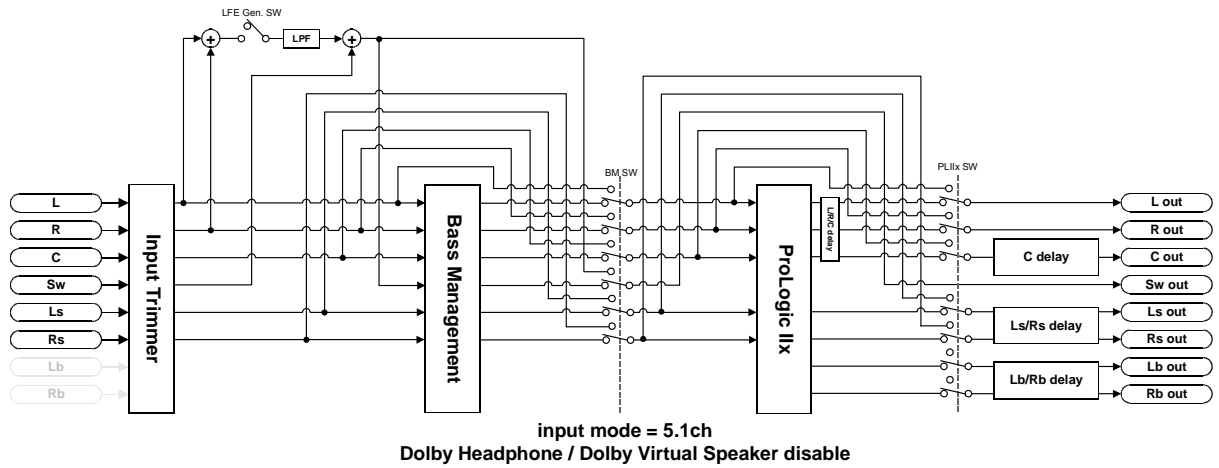


図 2.7 機能ブロック図(詳細)

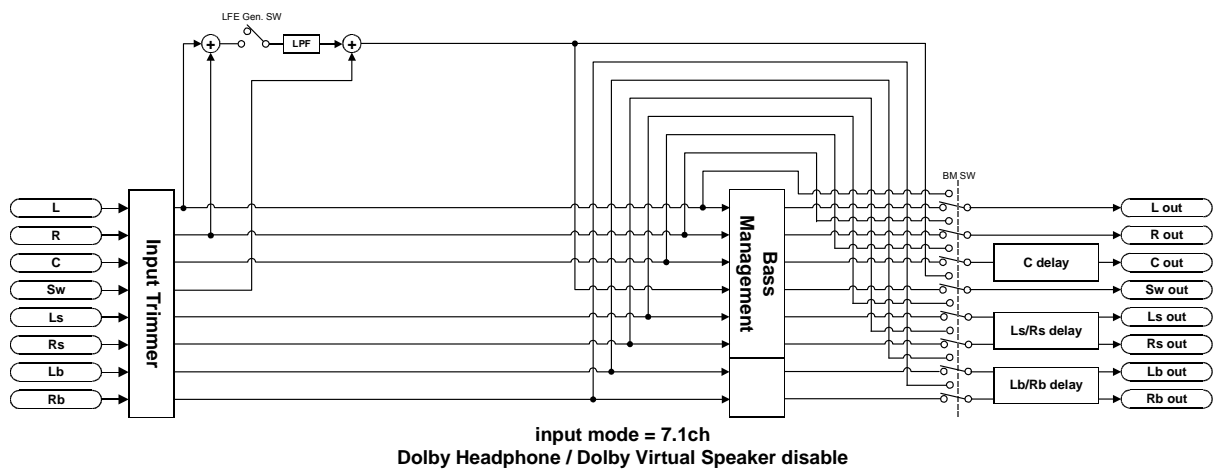


図 2.8 機能ブロック図(詳細)

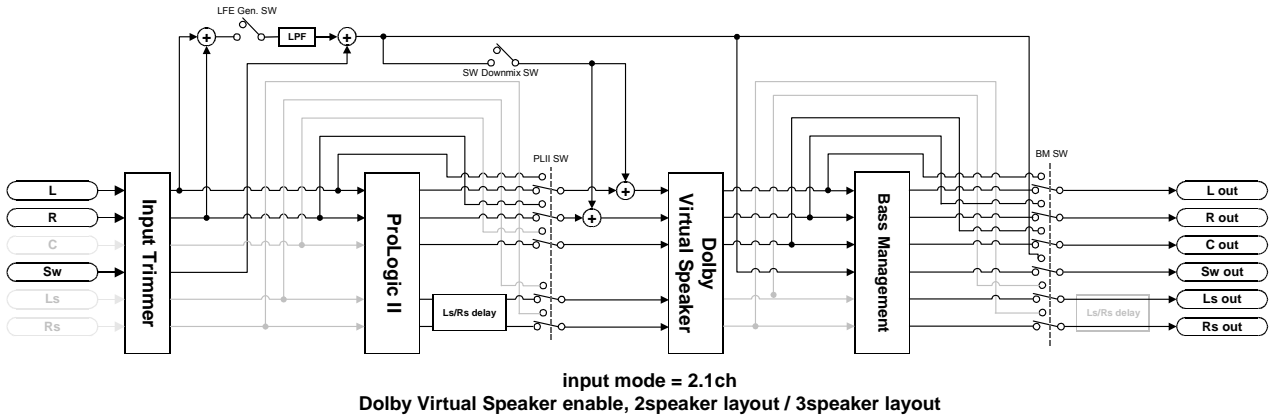


図 2.9 機能ブロック図(詳細)

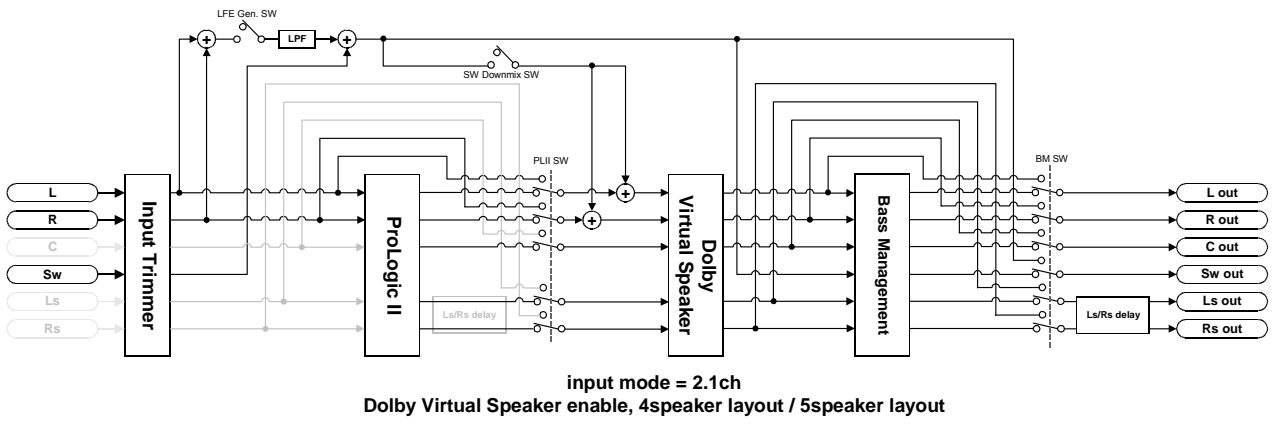


図 2.10 機能ブロック図(詳細)

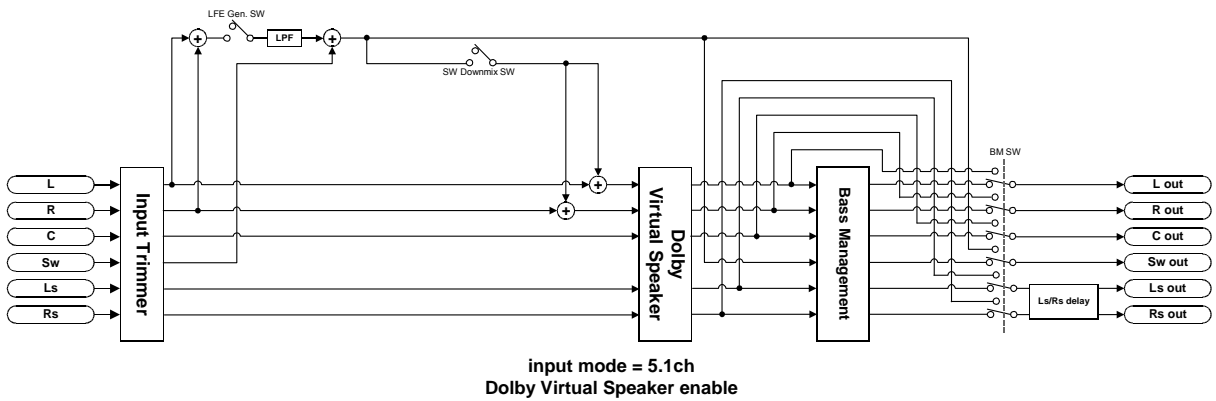


図 2.11 機能ブロック図(詳細)

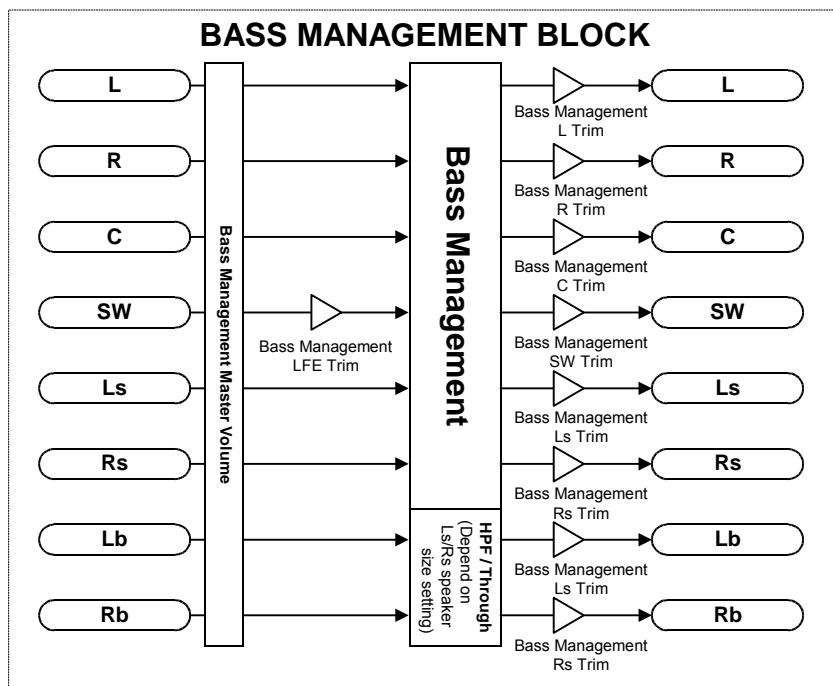


図 2.12 機能ブロック図(ベースマネージメント ブロック)

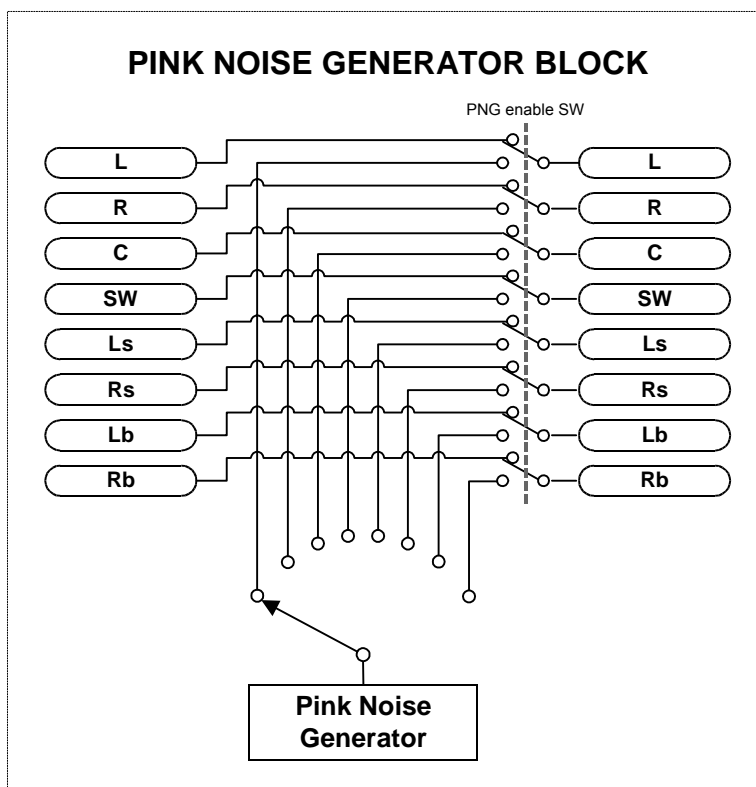


図 2.13 機能ブロック図(ピンクノイズジェネレータ ブロック)

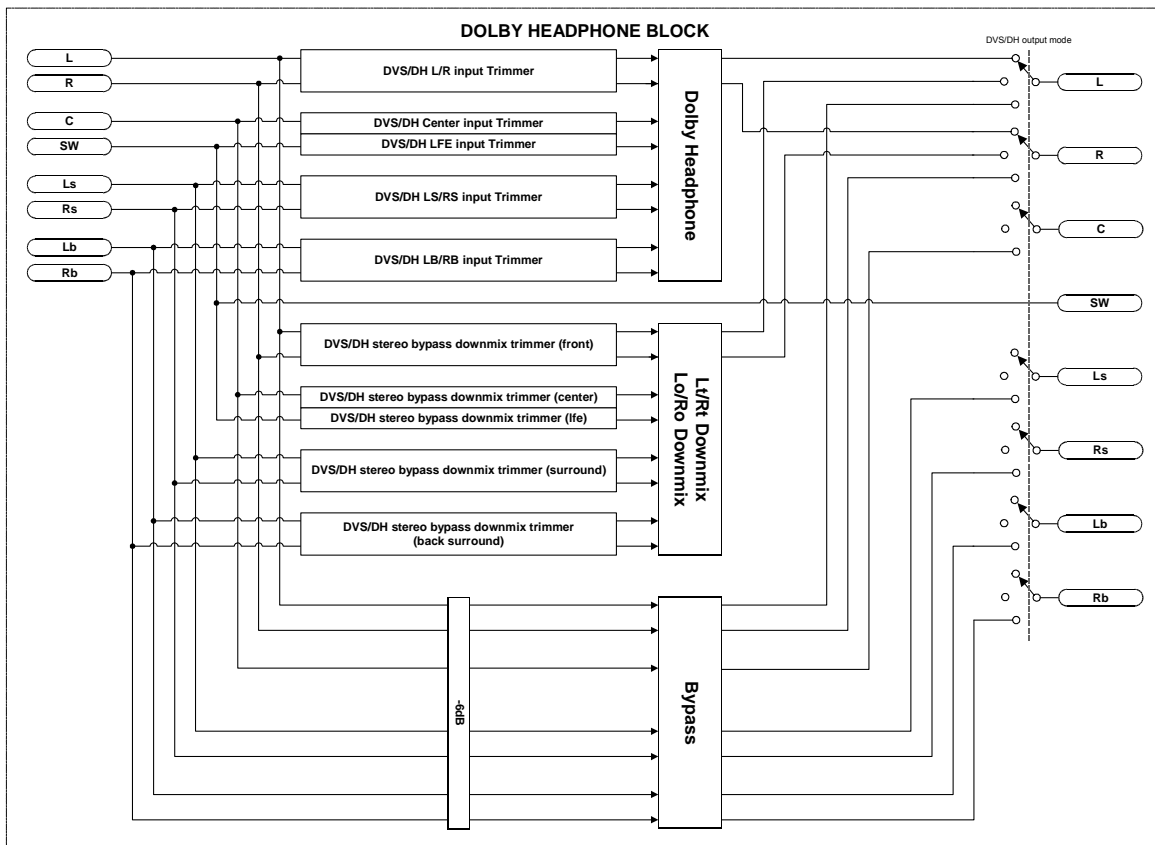


図 2.14 機能ブロック図(ドルビーヘッドホン ブロック)

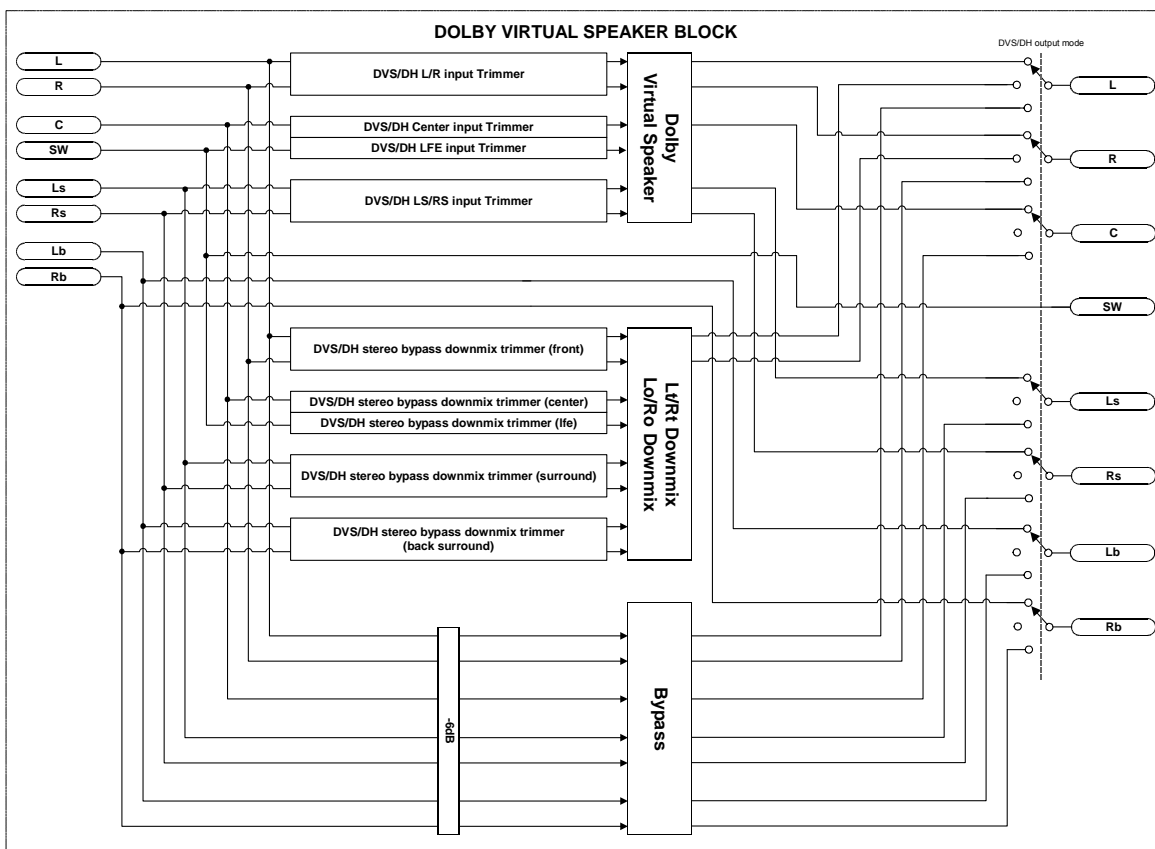


図 2.15 機能ブロック図(ドルビーバーチャルスピーカー ブロック)

■ 端子配列

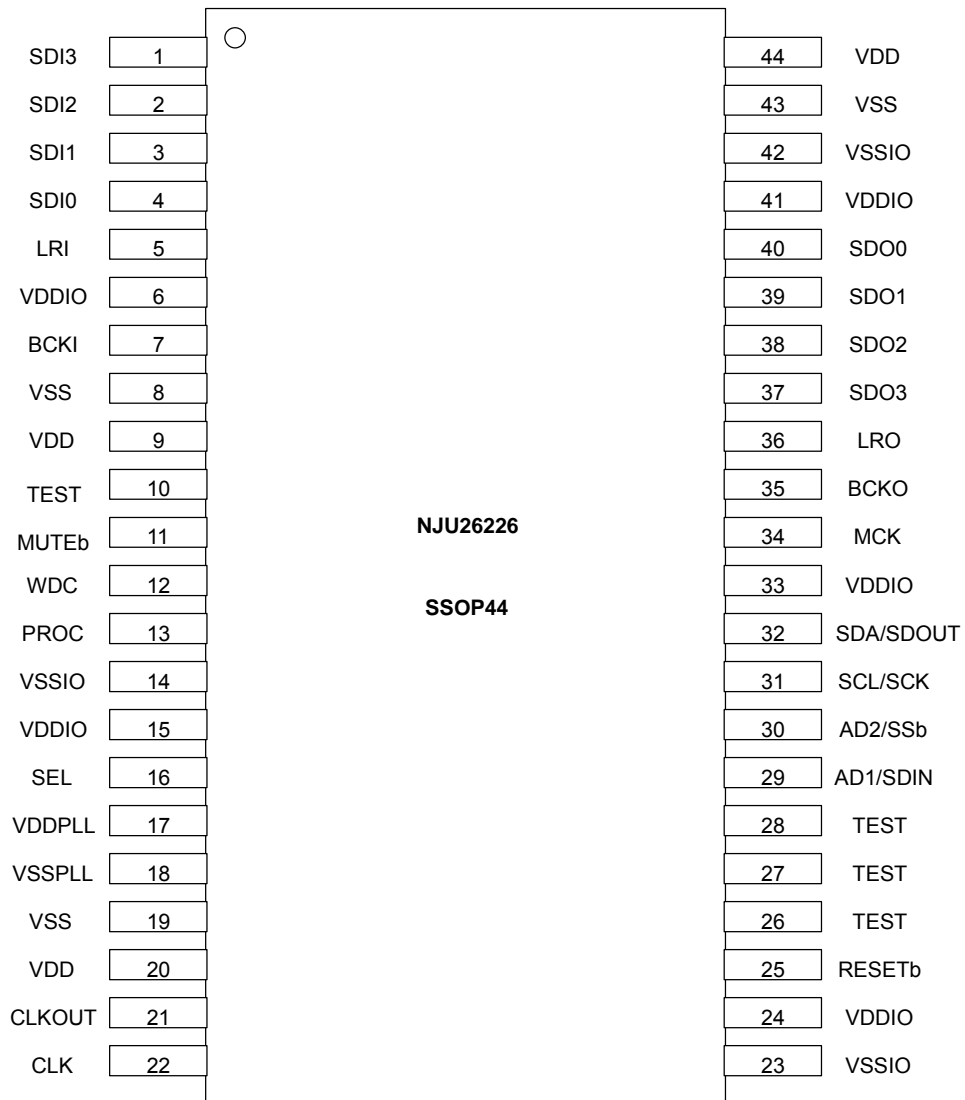


图 3 端子配列

■ 端子説明

表 1 端子説明

Pin No.	端子名	I/O	機能
1	SDI3	I	オーディオデータ入力 3
2	SDI2	I	オーディオデータ入力 2
3	SDI1	I	オーディオデータ入力 1
4	SDI0	I	オーディオデータ入力 0
5	LRI	I	LR クロック入力
6	VDDIO	-	I/O 電源 +3.3V
7	BCKI	I	ビットクロック入力
8	VSS	-	内部ロジック電源 GND
9	VDD	-	内部ロジック電源 +1.8V
10	TEST *	I	テスト端子 (3.3kΩ の抵抗を介して VSSIO に接続してください)
11	MUTEb *	I	リセット後のマスターボリューム状態 '1':0dB '0':ミュート
12	WDC *	OD	ウォッチドッグクロック出力端子(オープンドレイン出力)
13	PROC *	I	リセット後の信号処理 '1':通常処理する '0':処理しないでコマンド待ち
14	VSSIO	-	I/O 電源 GND
15	VDDIO	-	I/O 電源 +3.3V
16	SEL	I	ホストインターフェース選択 '1':シリアル(4 線式)/ '0': I ² C バス
17	VDDPLL	-	PLL アナログ部電源 +1.8V
18	VSSPLL	-	PLL アナログ部電源 GND
19	VSS	-	内部ロジック電源 GND
20	VDD	-	内部ロジック電源 +1.8V
21	CLKOUT	O	水晶発振用クロック出力端子
22	CLK	I	水晶発振用クロック入力端子 (12.288MHz)
23	VSSIO	-	I/O 電源 GND
24	VDDIO	-	I/O 電源 +3.3V
25	RESETb	I	リセット(RESETb= '0'でリセット)
26	TEST	I	テスト端子 (通常使用時 : VDDIO に接続)
27	TEST	I	テスト端子 (通常使用時 : VSSIO に接続)
28	TEST	I	テスト端子 (通常使用時 : VSSIO に接続)
29	AD1/SDIN	I	I ² C アドレス選択 (I ² C)/シリアルデータ入力(シリアル(4 線式))
30	AD2/SSb	I	I ² C アドレス選択 (I ² C)/スレーブ選択(シリアル(4 線式))
31	SCL/SCK	I	シリアルクロック (I ² C)/シリアルクロック(シリアル(4 線式))
32	SDA/SDOUT	I/O	シリアルデータ入出力 (I ² C)/シリアルデータ出力(シリアル(4 線式))
33	VDDIO	-	I/O 電源 +3.3V
34	MCK	O	A/D,D/A クロック出力 (CLK 端子のバッファ出力)
35	BCKO	O	ビットクロック出力
36	LRO	O	LR クロック出力
37	SDO3	O	オーディオデータ出力 3
38	SDO2	O	オーディオデータ出力 2
39	SDO1	O	オーディオデータ出力 1
40	SDO0	O	オーディオデータ出力 0
41	VDDIO	-	I/O 電源 +3.3V
42	VSSIO	-	I/O 電源 GND
43	VSS	-	内部ロジック電源 GND
44	VDD	-	内部ロジック電源 +1.8V

* I :入力, O :出力, OD :オープンドレイン出力, I/O :双方向
端子名に * が付いている端子は、必ず抵抗 (推奨 3.3kΩ) を介して VDDIO または VSSIO に接続してください。

■ デジタルオーディオインターフェース

デジタルオーディオフォーマットは、I²S、MSB ファースト左詰め、及び MSB ファースト右詰りをサポートしています。NJU26226 は、4 ポートのオーディオデータ入力端子(SDI0~3)と、4 ポートのオーディオデータ出力端子(SDO0~3)を備えています(表 2,表 3を参照)。

表 2 オーディオデータ入力端子

Pin No.	端子名	機能
4	SDI0	L/R, C/SW, Ls/Rs, Lb/Rb への入力信号として、SDI0, SDI1, SDI2, SDI3 から任意に選択可能(図 2.2を参照)
3	SDI1	
4	SDI2	
1	SDI3	

表 3 オーディオデータ出力端子

Pin No.	端子名	機能
40	SDO0	L/R, C/Sw, Ls/Rs, Lb/Rb, Mute を選択可能(図 2.2を参照)
39	SDO1	L/R, C/Sw, Ls/Rs, Lb/Rb, Mute を選択可能(図 2.2を参照)
38	SDO2	L/R, C/Sw, Ls/Rs, Lb/Rb, Mute を選択可能(図 2.2を参照)
37	SDO3	L/R, C/Sw, Ls/Rs, Lb/Rb, Mute を選択可能(図 2.2を参照)

Note: L/R..... フロント
 C/SW..... センター/サブウーファー
 Ls/Rs..... サラウンド
 Lb/Rb..... サラウンドバック

■ ホストインターフェース

NJU26226 の制御インターフェースは、I²C バスインターフェース、あるいは、シリアルインターフェース(4 線式)です。

I²C バスインターフェースで制御する場合、リセット解除時、SEL 端子を”L”に設定し、シリアルインターフェース(4 線式)で制御する場合、リセット解除時、SEL 端子を”H”に設定します。(表 4)

ホストインターフェース端子機能は、表 5 の通りです。

データ転送は共に 8 ビット(1 バイト)単位です。ホストインターフェースは常にスレーブで、ホストコントローラからクロック(SCL/SCK)に同期してデータが転送されます。

表 4 ホストインターフェース設定

Pin No.	端子名	設定	ホストインターフェース
16	SEL	L (※)	I ² C バスインターフェース
		H (※)	シリアルインターフェース(4 線式)

※ リセット解除時に設定します。

表 5 ホストインターフェース端子機能

Pin No.	端子名 (I ² C /Serial)	I ² C バスインターフェース 選択時	シリアルインターフェース (4 線式)選択時
29	AD1/SDIN	I ² C アドレス選択 Bit1	シリアルデータ入力
30	AD2/SSb	I ² C アドレス選択 Bit2	スレーブセレクト
31	SCL/SCK	シリアルクロック	シリアルクロック
32	SDA/SDOUT	シリアルデータ入出力 (オープンドレイン出力)	シリアルデータ出力 (CMOS 出力)

注意: SDA/SDOUT 端子は、

I²C バスインターフェース選択時: オープンドレイン出力となります。適切なプルアップ抵抗を接続してください。

シリアルインターフェース(4線式)選択時:CMOS出力となります。プルアップ抵抗は必要ありません。
 また、SDA/SDOUT端子は、5Vトレラントではないため、電圧レベルに注意してください。(最大でVDDIOまで)
 SCL/SCK端子は、5Vトレラントです。I²Cバスインターフェース時はSCL/SDA端子のプルアップ電圧をSDA側に統一してください。

■ I²Cバスインターフェース

I²Cバスインターフェースでは、データをSDA端子に、クロックをSCL端子に転送します。SDA端子はオープンドレイン構造で、外部にプルアップ抵抗が必要です。AD1,AD2端子(Pin No.25,26)は、7ビットからなるスレーブアドレスの下位2ビットの設定に用います。アドレスは、表6に示す固定値とAD1/AD2端子により、4種類設定できます。

表6 I²Cバスインターフェーススレーブアドレス設定

固定値					AD2端子	AD1端子	R/W bit0
bit7	bit6	bit5	bit4	bit3	bit2	bit1	
0	0	1	1	1	0	0	R/W
0	0	1	1	1	0	1	
0	0	1	1	1	1	0	
0	0	1	1	1	1	1	



※ AD1端子、AD2端子において“0”=“L”、“1”=“H”

I²Cバスインターフェースのタイミング等、詳細については、「NJU26200シリーズハードウェア共通仕様書」を参照してください。

注意:I²Cバスは“Standard-Mode”(100kbps)および“Fast-Mode”(400kbps)をサポートします。また、S(「START」条件)を送った後、Sr(反復「START」条件)を受け付けず、P:「STOP」条件待ちになります。そのため、必ずP:「STOP」条件を送ってください。

■ シリアルインターフェース(4線式)

シリアルインターフェース(4線式)回路は、スレーブ選択端子(SSb端子)が“L”レベルで動作状態となります。SDIN端子に入力されるデータは、SCK端子の立ち上がりに同期してDSPに読み込まれます。SDOUT端子からのデータは、SSb端子の立ち下がりに同期してbit7が出力され、次にSCK端子の立ち下りに同期してbit6, bit5, bit4, bit3, bit2, bit1, bit0が出力されます。入出力共にMSBファーストで通信されます。(図6)通信は8bit単位です。8bitに満たなかった場合や8bitを超えた場合は、正しく動作しません。SDOUT端子は、常時CMOS出力のため、プルアップ抵抗は必要ありません。また、SSb=“H”時にSDOUT端子に現れる値は不定となります。

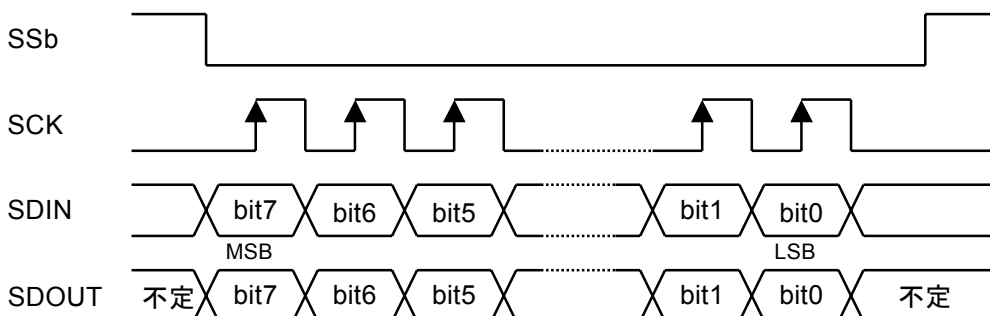


図 6 シリアルインターフェース(4 線式)タイミング

シリアルインターフェース(4 線式)のタイミング等、詳細については、「NJU26200 シリーズハードウェア共通仕様書」を参照してください。

■ 端子設定

NJU26226 はリセット解除後の動作を PROC、MUTEb 端子により設定することができます。(表 7) PROC、MUTEb 端子は、抵抗(推奨 3.3kΩ)を介して VDDIO または VSSIO に接続してください。

表 7 機能設定ピン

Pin No.	端子名	設定	機能
13	PROC	H (※)	リセット解除後、デフォルト設定に従って信号処理を行います。
		L (※)	リセット解除後、信号処理を行いません。信号処理の開始には、専用のスタートコマンドを送信する必要があります。
11	MUTEb	H (※)	リセット解除後、マスターボリュームを 0dB に設定します。
		L (※)	リセット解除後、マスターボリュームをミュートに設定します。

リセット解除時に設定します。

■ ウォッチドッグクロック出力端子

NJU26226 は、Watch Dog クロック出力端子(WDC)を持っています。音声信号処理の過程で、一定の間隔で WDC 端子をトグルすることにより、外部にファームウェアが動作していることを通知します。この出力と外部 Watch Dog 監視 IC やマイコン等の端子でモニタすることで、異常状態を検出することができます。WDC 端子からの出力トグル周期は、約 10ms~640ms の範囲で設定可能です。初期設定は、約 200ms に設定されています。

WDC 端子は、オープンドレイン出力となっているため、表 8 のように設定してください。

表 8 WDC ピン設定

Pin No.	端子名	設定	
12	WDC	WDC 使用する場合	抵抗(推奨 3.3kΩ)を介して V _{DDIO} に接続してください。
		WDC 使用しない場合	抵抗(推奨 3.3kΩ)を介して V _{SSIO} に接続してください。 (端子をフローティング状態にしないでください)

注意:

- ・WDC 端子出力は、音声処理の過程に挿入されており、周期は正確ではありません。
- ・スレーブモードにおいて、BCKI/LRI の入力がない場合には出力できません。
- ・サンプリングレートを正しく設定する必要があります。

■ NJU26226 コマンド一覧

表 9 NJU26226 コマンド表

No.	Command
1	SET_TASK_CMD
2	PRO2MODE_CMD
3	PRO2CDCFG_CMD
4	PRO2FLAGS_CMD
5	DVS_DH_CMD
6	BM_CONFIG_CMD
7	SAMPLERATE_CMD
8	PNG_MODE_CMD
9	DELAY_CMD
10	GAIN_CMD
11	SYSTEM_STATE_CMD
12	WATCHDOG_CMD
13	SMOOTH_CMD
14	INPUT_SEL_CMD
15	OUTPUT_SEL_CMD
16	REINIT_CMD
17	SOFTWARE_RESET_CMD
18	START_CMD
19	NOP_CMD

コマンドの詳細については別途、ご請求下さい。

また、コマンド開示するにはドルビーラボラトリーズの許可が必要となります。

■ ライセンスについて

ドルビーラボラトリーズからの実施権に基づき製造されています。

Dolby、ドルビー、Pro Logic及びダブルD記号(2)はドルビーラボラトリーズの商標です。

NJU26226の使用にあたっては、ドルビーラボラトリーズ発行のライセンスインフォメーションを御参照ください。

<注意事項>
このデータブックの掲載内容の正確さには
万全を期しておりますが、掲載内容について
何らかの法的な保証を行うものではありません。
とくに応用回路については、製品の代表
的な応用例を説明するためのものです。また、
工業所有権その他の権利の実施権の許諾を伴
うものではなく、第三者の権利を侵害しない
ことを保証するものでもありません。