



ドルビープロロジックデコーダ

■ 概要

NJU26203Aは、ドルビープロロジックII、ベースマネージメント、マルチチャンネル入力、5-Band PEQを搭載した24ビットデジタルシグナルプロセッサです。

マトリクスエンコード(Lt/Rt)されたPCM信号や、通常のステレオPCM信号をDolby Pro Logic II処理により、最大5.1チャンネルの信号に変換します。さらに、ベースマネージメント、マルチチャンネル入力、5-Band PEQ(7チャンネル)機能を搭載し、セットのコンフィギュレーションを容易にします。

NJU26203Aは、その豊富な機能により車載オーディオ、DVDレシーバ、スピーカシステム等の各種オーディオ機器に最適です。

■ 外形



NJU26203AV

■ 特徴

◆ ソフトウェア

- Dolby Pro Logic II (最大 5.1ch 出力)
- Bass Management
- Multi channel input
- 5-Band PEQ
- Center Mixer, Rear Center Mixer
- Master Volume

◆ ハードウェア

- 24bit 固定小数点デジタルシグナルプロセッサ
- 外部クロック周波数 : 12.288MHz, PLL を内蔵
- デジタルオーディオインターフェース : 入力 4 ポート/出力 4 ポート
- デジタルオーディオフォーマット : I²S 24bit、左詰め/右詰め対応、BCK : 32fs/64fs
- マスター/スレーブ対応
- ホストインターフェース
 - ・I²C バスインターフェース (Standard-mode/100kbps, Fast-mode/400kbps)
 - ・シリアルインターフェース (4 線式:クロック、スレーブセレクト、入力データ、出力データ)
- 電源電圧 : $V_{DD} = V_{DDPLL} = 1.8V$
: $V_{DDIO} = 3.3V$
- 入力専用端子許容電圧 : 5V トレラント
- パッケージ : SSOP44 (鉛フリー対応)

* ハードウェア仕様の詳細については「NJU26200 シリーズハードウェア共通仕様書」を参照願います。

■ ブロック図

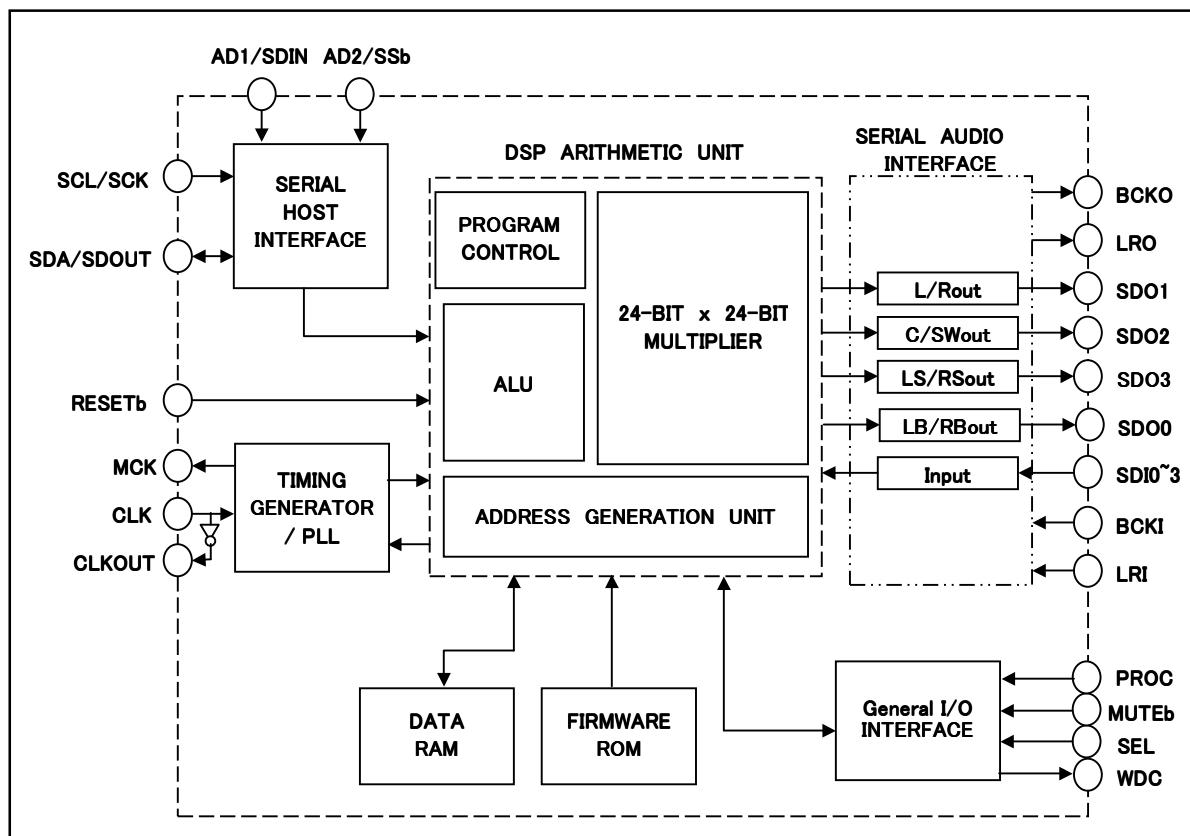
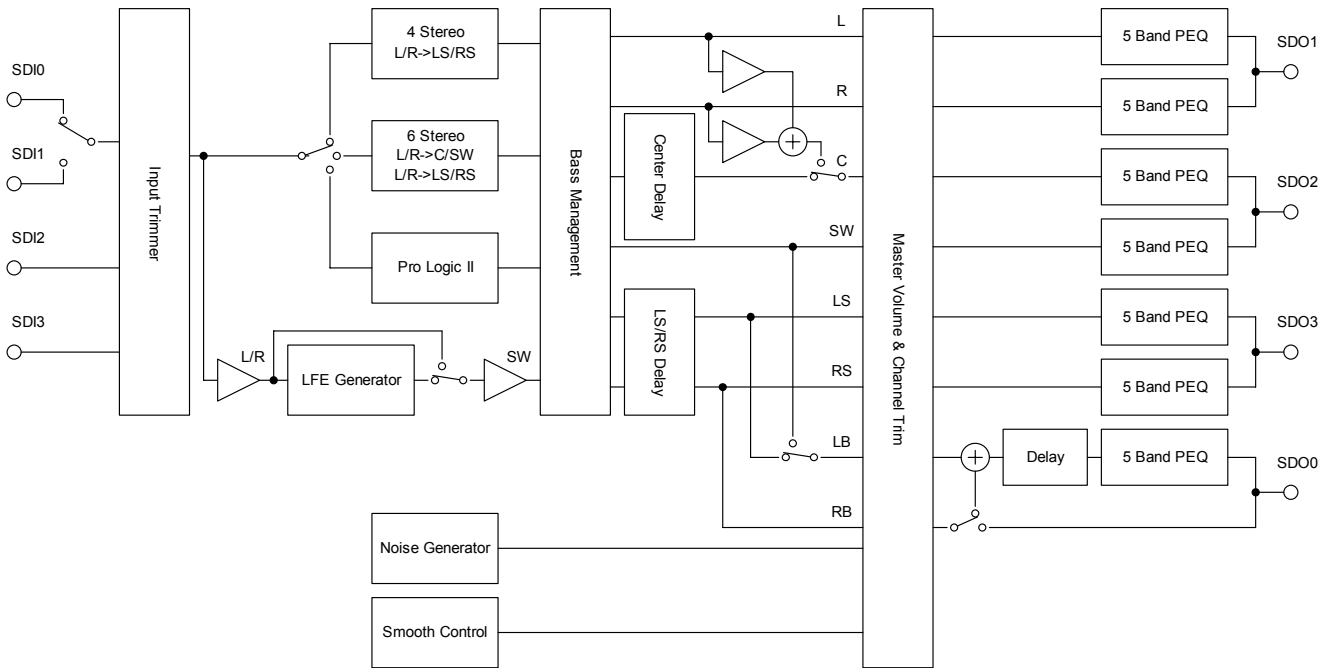


図 1 NJU26203A ハードウェアブロック図

■ 機能ブロック



*Center Mix は、4ch Stereo Mode Input Mode 選択時のみ有効。
 *LFE Generator ON/OFF は、4ch Stereo Mode 選択時のみ有効

図 2 NJU26203A 機能ブロック図 (ファームウェア)

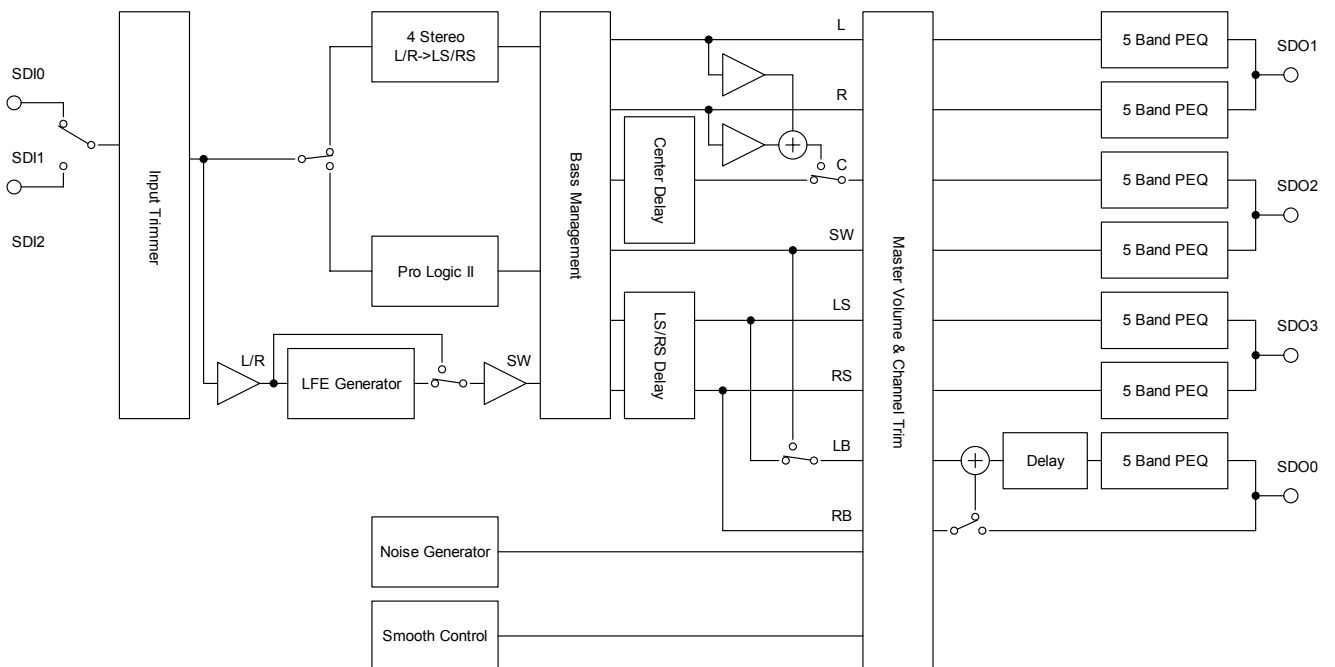


図 3 NJU26203A 機能ブロック図 (ステレオ入力時)

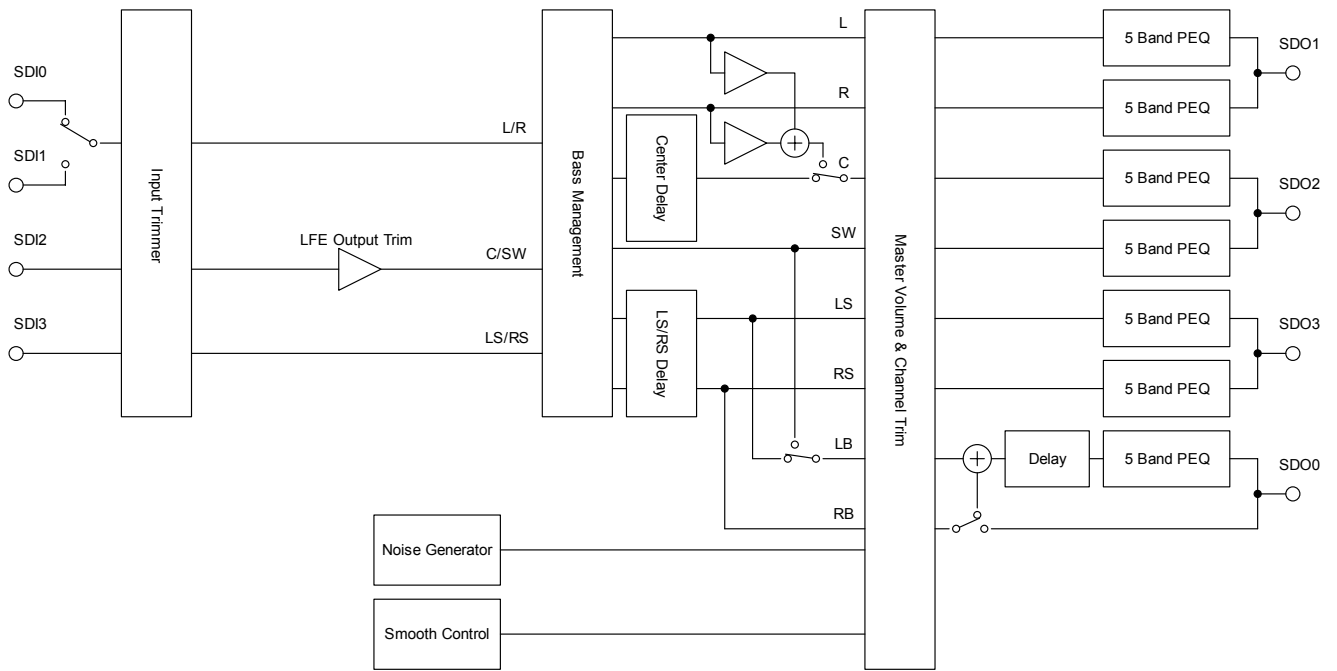


図 4 NJU26203A 機能ブロック図 (マルチチャンネル入力時)

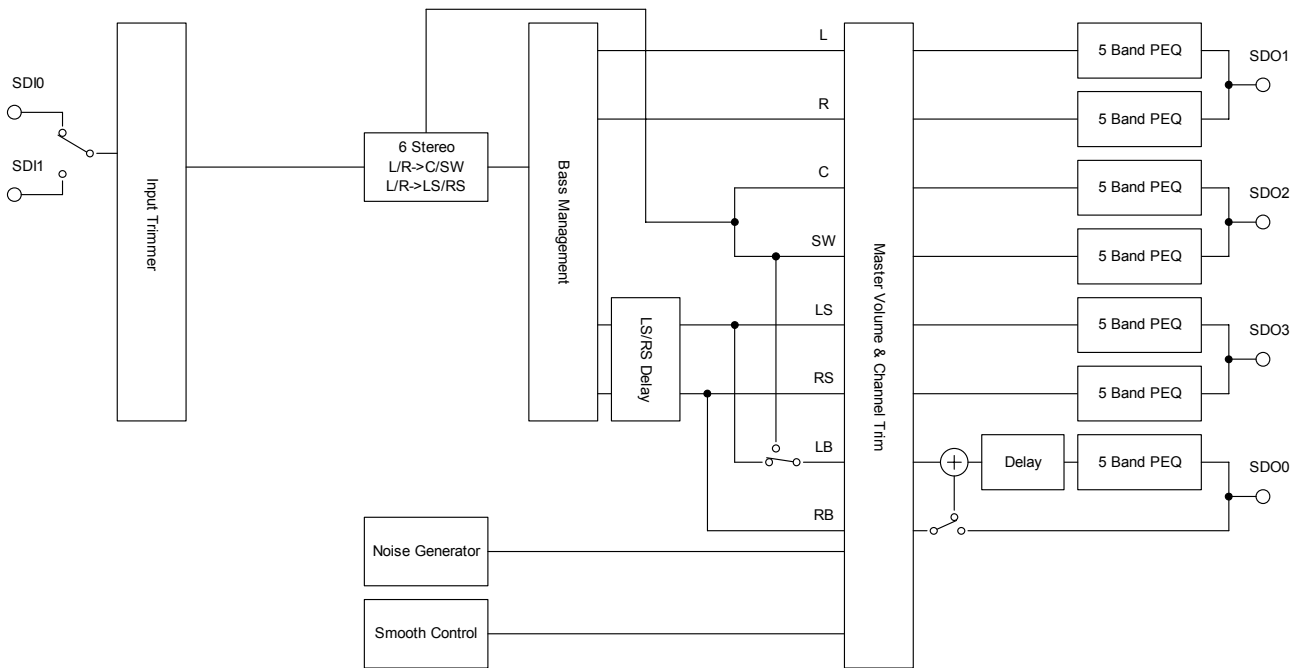


図 5 NJU26203A 機能ブロック図 (ステレオ入力、NON-FADER 有 (6ch Stereo))

■ 端子説明

表 1 端子説明

Pin No.	端子名	I/O	機能
1	SDI3	I	オーディオデータ入力 3 (LS/RS)
2	SDI2	I	オーディオデータ入力 2 (C/SW)
3	SDI1	I	オーディオデータ入力 1 (L/R)
4	SDI0	I	オーディオデータ入力 0 (L/R)
5	LRI	I	LR クロック入力
6	VDDIO	-	I/O 電源 +3.3V
7	BCKI	I	ビットクロック入力
8	VSS	-	内部ロジック電源 GND
9	VDD	-	内部ロジック電源 +1.8V
10	TEST *	I	テスト端子 (通常使用時 : VSSIO に接続)
11	MUTEb *	I	リセット後のマスターボリューム状態 '1':0dB '0':ミュート
12	WDC *	OD	ウォッチドッグクロック出力端子(オープンドレイン出力)
13	PROC *	I	リセット後の信号処理 '1':通常処理する '0':処理しないでコマンド待ち
14	VSSIO	-	I/O 電源 GND
15	VDDIO	-	I/O 電源 +3.3V
16	SEL	I	ホストインターフェース選択 '1':シリアル(4線式)/ '0':I ² Cバス
17	VDDPLL	-	PLL アナログ部電源 +1.8V
18	VSSPLL	-	PLL アナログ部電源 GND
19	VSS	-	内部ロジック電源 GND
20	VDD	-	内部ロジック電源 +1.8V
21	CLKOUT	O	水晶発振用クロック出力端子
22	CLK	I	水晶発振用クロック入力端子 (12.288MHz)
23	VSSIO	-	I/O 電源 GND
24	VDDIO	-	I/O 電源 +3.3V
25	RESETb	I	リセット(RESETb= '0' でリセット)
26	TEST	I	テスト端子 (通常使用時 : VDDIO に接続)
27	TEST	I	テスト端子 (通常使用時 : VSSIO に接続)
28	TEST	I	テスト端子 (通常使用時 : VSSIO に接続)
29	AD1/SDIN	I	I ² C アドレス選択(I ² C)/シリアルデータ入力(シリアル(4線式))
30	AD2/SSb	I	I ² C アドレス選択(I ² C)/スレーブ選択(シリアル(4線式))
31	SCL/SCK	I	シリアルクロック(I ² C)/シリアルクロック(シリアル(4線式))
32	SDA/SDOUT	I/O	シリアルデータ入出力(I ² C)/シリアルデータ出力(シリアル(4線式))
33	VDDIO	-	I/O 電源 +3.3V
34	MCK	O	A/D,D/A クロック出力(CLK 端子のバッファ出力)
35	BCKO	O	ビットクロック出力
36	LRO	O	LR クロック出力
37	SDO3	O	オーディオデータ出力 3 (LS/RS)
38	SDO2	O	オーディオデータ出力 2 (C/SW)
39	SDO1	O	オーディオデータ出力 1 (L/R)
40	SDO0	O	オーディオデータ出力 0 (LB/RB)
41	VDDIO	-	I/O 電源 +3.3V
42	VSSIO	-	I/O 電源 GND
43	VSS	-	内部ロジック電源 GND
44	VDD	-	内部ロジック電源 +1.8V

* I : 入力, O : 出力, OD : オープンドレイン出力, I/O : 双方向
端子名に * が付いている端子は、必ず抵抗(推奨 3.3kΩ)を介して VDDIO または VSSIO に接続してください。

■ デジタルオーディオインターフェース

デジタルオーディオフォーマットは、I²S、MSB ファースト左詰め、及び MSB ファースト右詰めをサポートしています。NJU26203A は、4 ポートのオーディオデータ入力端子(SDI0~3)と、4 ポートのオーディオデータ出力端子(SDO0~3)を備えています。入出力信号の割り当ては表 2、表 3 及び図 2、図 3、図 4、図 5 の機能ブロック図を参照してください。

表 2 オーディオデータ入力

Pin No.	端子名	機能	
		ステレオ入力時	マルチチャンネル入力時
4	SDI0	オーディオデータ入力 (L / R) (SDI0/SDI1 ピンセレクト)	オーディオデータ入力 (L / R)
3	SDI1		(SDI0/SDI1 ピンセレクト)
2	SDI2	未使用	オーディオデータ入力 2 (C / SW)
1	SDI3	未使用	オーディオデータ入力 3 (LS / RS)

表 3 オーディオデータ出力

Pin No.	端子名	機能
40	SDO0	オーディオデータ出力 0 (LB/RB)
39	SDO1	オーディオデータ出力 1 (L/R)
38	SDO2	オーディオデータ出力 2 (C/SW)
37	SDO3	オーディオデータ出力 3 (LS/RS)

■ ホストインターフェース

NJU26203A の制御インターフェースは、I²C バスインターフェース、あるいは、シリアルインターフェース(4 線式)です。

I²C バスインターフェースで制御する場合、リセット解除時、SEL 端子を”L”に設定し、シリアルインターフェース(4 線式)で制御する場合、リセット解除時、SEL 端子を”H”に設定します。(表 4)

ホストインターフェース端子機能は、表 5 の通りです。

データ転送は共に 8 ビット(1 バイト)単位です。ホストインターフェースは常にスレーブで、ホストコントローラからクロック(SCL/SCK)に同期してデータが転送されます。

表 4 ホストインターフェース設定

Pin No.	端子名	設定	ホストインターフェース
16	SEL	L (※)	I ² C バスインターフェース
		H (※)	シリアルインターフェース(4 線式)

リセット解除時に設定します。

表 5 ホストインターフェース端子機能

Pin No.	端子名 (I ² C / Serial)	I ² C バスインターフェース 選択時	シリアルインターフェース (4 線式)選択時
29	AD1/SDIN	I ² C アドレス選択 Bit1	シリアルデータ入力
30	AD2/SSb	I ² C アドレス選択 Bit2	スレーブセレクト
31	SCL/SCK	シリアルクロック	シリアルクロック
32	SDA/SDOUT	シリアルデータ入出力 (オープンドレイン出力)	シリアルデータ出力 (CMOS 出力)

注意: SDA/SDOUT 端子は、I²C バスインターフェース選択時: オープンドレイン出力になります。プルアップ抵抗を接続してください。シリアルインターフェース(4 線式)選択時: CMOS 出力になります。プルアップ抵抗を接続する必要ありません。

また、SDA/SDOUT 端子は、5V トレラントではないため、電圧レベルに注意してください。(最大で VDDIO まで)

SCL/SCK 端子は、5Vトレラントです。I²C バスインターフェース時は SCL/SDA 端子のプルアップ電圧を SDA 側に統一してください。

■ I²C バスインターフェース

I²C バスインターフェースでは、データを SDA 端子に、クロックを SCL 端子に転送します。SDA 端子はオープンドレイン構造で、外部にプルアップ抵抗が必要です。AD1,AD2 端子 (Pin No.29,30) は、7 ビットからなるスレーブアドレスの下位 2 ビットの設定に用います。アドレスは、表 6 に示す固定値と AD1/AD2 端子により、4 種類設定できます。

表 6 I²C バスインターフェーススレーブアドレス設定

bit7	bit6	固定値 bit5	bit4	bit3	AD2 端子 bit2	AD1 端子 bit1	R/W bit0
0	0	1	1	1	0	0	R/W
0	0	1	1	1	0	1	
0	0	1	1	1	1	0	
0	0	1	1	1	1	1	



※ AD1 端子、AD2 端子において“0”=”L”、“1”=”H”
 ※ R/W において“0”=”W”、“1”=”R”

I²C バスインターフェースのタイミング等、詳細につきましては、「NJU26200 シリーズハードウェア共通仕様書」を参照してください。

■ シリアルインターフェース(4 線式)

シリアルインターフェース(4 線式)回路は、スレーブセレクト端子 (SSb 端子) が”L”レベルで動作状態となります。SDIN 端子に入力されるデータは、SCK 端子の立ち上がりに同期して DSP に読み込まれます。SDOUT 端子からのデータは、SSb 端子の立ち下がりに同期して bit7 が出力され、次に SCK 端子の立ち下りに同期して bit6, bit5, bit4, bit3, bit2, bit1, bit0 が出力されます。入出力共に MSB ファーストで通信されます。(図 7) 通信は 8bit 単位です。8bit に満たなかった場合や 8bit を超えた場合は、正しく動作しません。SDOUT 端子は、常時 CMOS 出力のため、プルアップ抵抗は必要ありません。また、SSb=’H’時に SDOUT 端子に現れる値は不定となります。

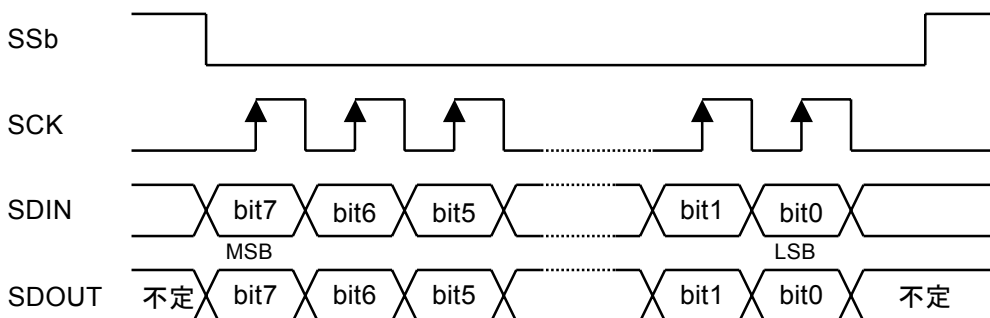


図 7 シリアルインターフェース(4 線式)タイミング

シリアルインターフェース(4 線式)のタイミング等、詳細につきましては、「NJU26200 シリーズハードウェア共通仕様書」を参照してください。

■ 端子設定

NJU26203A はリセット解除後の動作を PROC、MUTEb 端子により設定することができます。(表 7)
 PROC、MUTEb 端子は、抵抗(推奨 3.3kΩ)を介して V_{DDIO} または V_{SSIO} に接続してください。

表 7 機能設定ピン

Pin No.	端子名	設定	機能
13	PROC	H (※)	リセット解除後、デフォルト設定に従って信号処理を行います。
		L (※)	リセット解除後、信号処理を行いません。信号処理の開始には、専用のスタートコマンドを送信する必要があります。
11	MUTEb	H (※)	リセット解除後、マスターボリュームを 0dB に設定します。
		L ()	リセット解除後、マスターボリュームをミュートに設定します。

リセット解除時に設定します。

■ ウォッチドッグクロック出力端子

NJU26203A は、ウォッチドッグクロック出力端子(WDC)を持っています。音声信号処理の過程で、一定の間隔で WDC 端子をトグルすることにより、外部にファームウェアが動作していることを通知します。この出力と外部ウォッチドッグ監視 IC やマイコン等の端子でモニタすることで、異常状態を検出することができます。

WDC 端子からの出力トグル周期は、マイコンからコマンド制御することで約 0ms ~ 100ms の範囲で変更可能です。デフォルトでは約 100ms に設定されています。

WDC 端子は、オープンドレイン出力となっているため、表 8 のように設定してください。

表 8 WDC ピン設定

Pin No.	端子名	設定	
12	WDC	WDC 使用する場合	抵抗(推奨 3.3kΩ)を介して V _{DDIO} に接続してください。
		WDC 使用しない場合	抵抗(推奨 3.3kΩ)を介して V _{SSIO} に接続してください。 (端子をフローティング状態にしないでください)

注意:

- ・WDC 端子出力は、音声処理の過程に挿入されており、周期は正確ではありません。
- ・スレーブモードにおいて、BCKI/LRI の入力がない場合には出力できません。
- ・サンプリングレートを正しく設定することが必要です。

■ NJU26203A コマンド一覧

表 9 NJU26203A コマンド表

No.	機 能
1	Set Task Command
2	System State Command
3	Sample rate Select Command
4	Smooth Control Config Command
5	Master Volume Control Command
6	Channel Trim Control Command
7	Input Trim Control Command
8	LFE Trim Control Command
9	Center Mix Trim Control Command
10	Pro Logic II Mode Command
11	Center Delay Control Command
12	Surround Delay Control Command
13	Bass Management Config Command
14	PNG Mode Command
15	EQ Channel Select Command
16	EQ Mode Select Command
17	EQ f0 Control Command
18	EQ Q Control Command
19	EQ Gain Control Command
20	Watch Dog Timer Command
21	LBch Output Select Command
22	LFE f0 Control Command
23	LB Delay Control Command
24	Firmware Version Number Request Command
25	DSP Reset Command
26	Start Command
27	Nop Command

注意 :コマンドの詳細については別途、ご請求下さい。

また、コマンド開示するにはライセンス(Dolby 社)の許可が必要となります。

■ ステータス返答

NJU26203A はホストコントローラへの応答として 4 種類の応答を返します。

表 10 NJU26203A からホストコントローラへのステータス応答

ステータス返答バイト	返答の値	備考
Status : Command Accepted	0x80	コマンド受信 OK
Status : Command Error	0x81	コマンド受信エラー
Status : Command Process	0x82	コマンド処理中
Status : Not Ready	0x83	起動時初期化中

■ ライセンスについて

ドルビーラボラトリーズライセンスングコーポレーションからの実施権に基づき製造されています。

ドルビー、Dolby、Pro Logic II およびダブルD 記号(2)はドルビーラボラトリーズライセンスングコーポレーションの商標です。

NJU26203Aの使用にあたっては、ドルビーラボラトリーズ発行のライセンスーインフォメーションを御参照ください。

<注意事項>

このデータブックの掲載内容の正確さには万全を期しておりますが、掲載内容について何らかの法的な保証を行うものではありません。とくに応用回路については、製品の代表的な応用例を説明するためのものです。また、工業所有権その他の権利の実施権の許諾を伴うものではなく、第三者の権利を侵害しないことを保証するものではありません。