

PWM出力搭載 音質補正用デジタルシグナルプロセッサ

概要

NJU26060-05A はサンプリングレートコンバータ(SRC)、PWM モジュレータを搭載し、音声処理として、個々の係数を設定できる Stereo Expander、Elevation、256TapsFIR フィルタと 8Band IIR フィルタ、DBB、DRC 等の機能を搭載しているため、様々な音の補正に適しています。

NJU26060-05A はステレオ出力のスピーカシステム、ミニコンポ、テレビ等の各種オーディオ機器に最適です。

外形



NJU26060V-05A

特徴

ハードウェア

- 24 ビット固定小数点デジタルシグナルプロセッサ
- 外部クロック周波数 : 24.576MHz、PLL 内蔵
- サンプリングレートコンバータ(SRC) : $F_s=8\text{kHz} \sim 192\text{kHz}$ 48kHz
- PWM モジュレータ : 4ch(ステレオ 2 系統)出力
- デジタルインターフェーストランスミッタ(DIT) : 出力 1 ポート
- デジタルオーディオインターフェース : 入力 3 ポート、出力 2 ポート(ただし PWM と切替え)
- デジタルオーディオフォーマット : I2S 24bit、左詰め、右詰め 対応、BCK : 32/64fs
- マスター / スレーブ対応
 - サンプリングレートコンバータ : スレーブ動作
 - DSP : マスター動作($F_s=48\text{kHz}$)
- ホストインターフェース : I²C バスインターフェース(Fast-mode/400kbps)
- 電源電圧 : 3.3V
- 入力専用端子許容電圧 : 5V トレラント
- パッケージ : SSOP44 (鉛フリー対応)

ソフトウェア

- HPF
- Input Signal Detect
- Input Trim
- Stereo Expander
- Elevation
- 256Taps FIR Filter
- 8Band IIR Filter (7、8Band PEQ + Shelf Filter)
- Master Volume
- DBB
- Xover (HPF/LPF)
- DRC
- SDO0 DRC Mixer
- SDO1 Cch : C/SW Mixer
- Delay
- Output Trimmer / Inverter
- Limiter
- BEEP

* ハードウェア仕様の詳細については「NJU26060 シリーズハードウェア共通仕様書」を参照願います。

NJU26060-05A

NJU26060-05A ブロック図

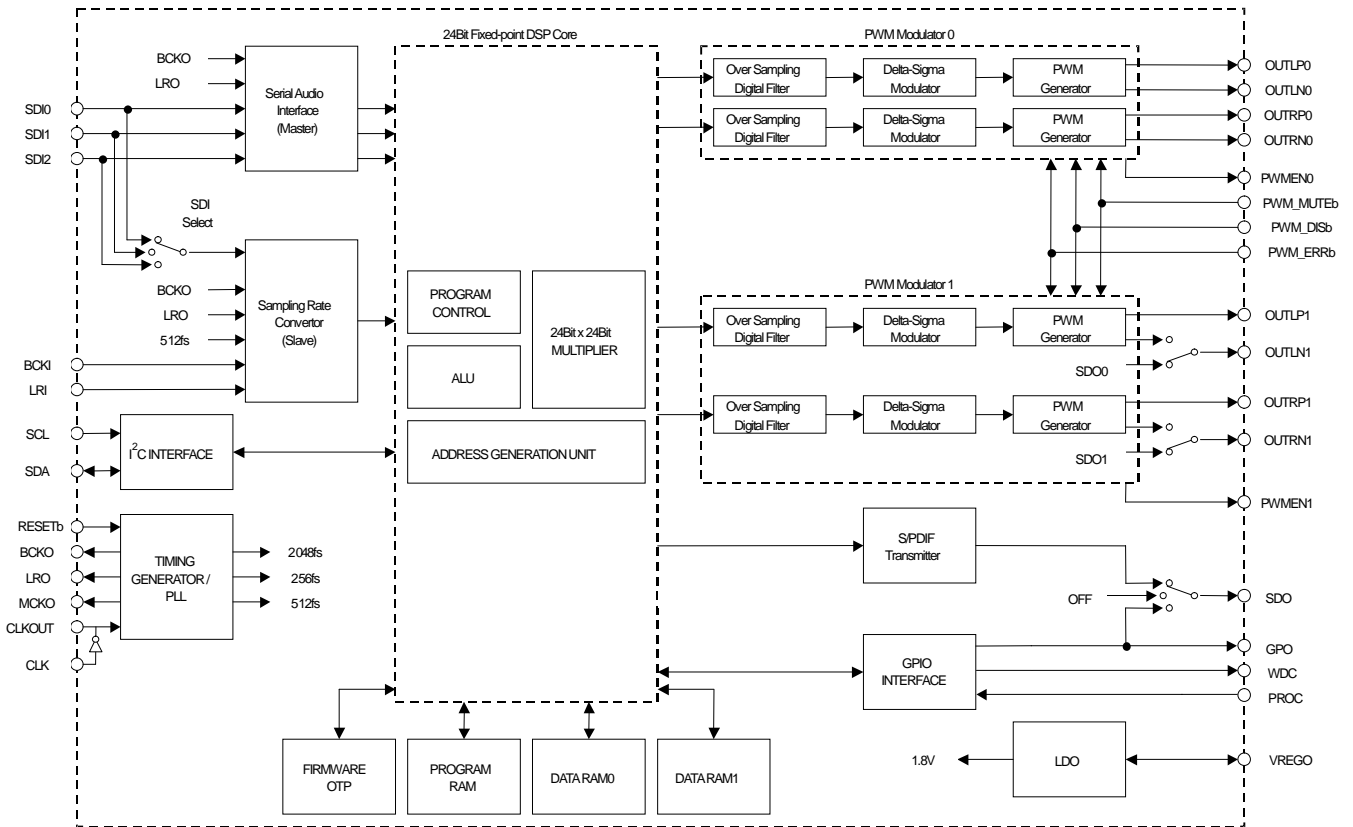


図1 NJU26060-05A ハードウェアブロック図

機能ブロック

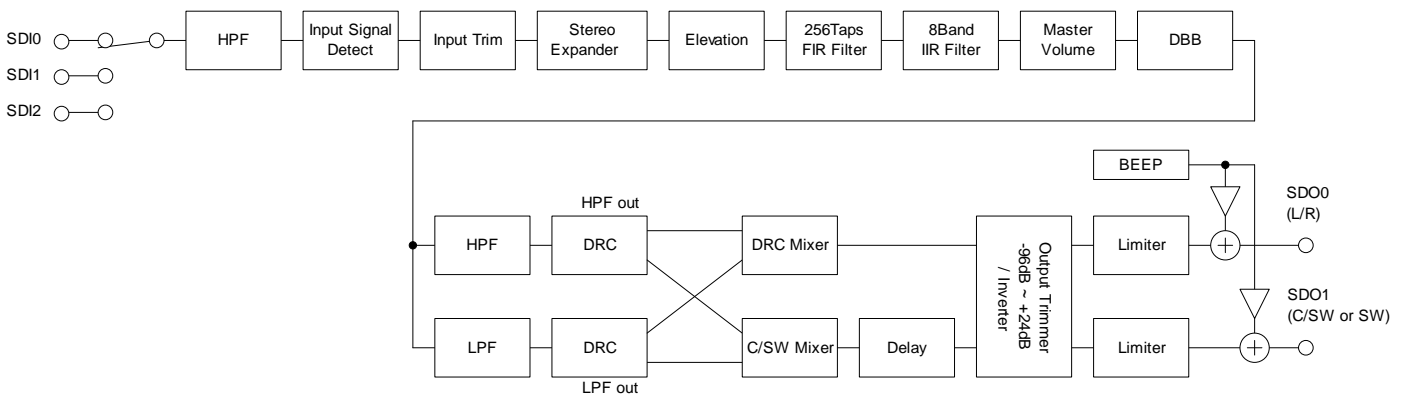


図2 NJU26060-05A機能ブロック図

端子配列

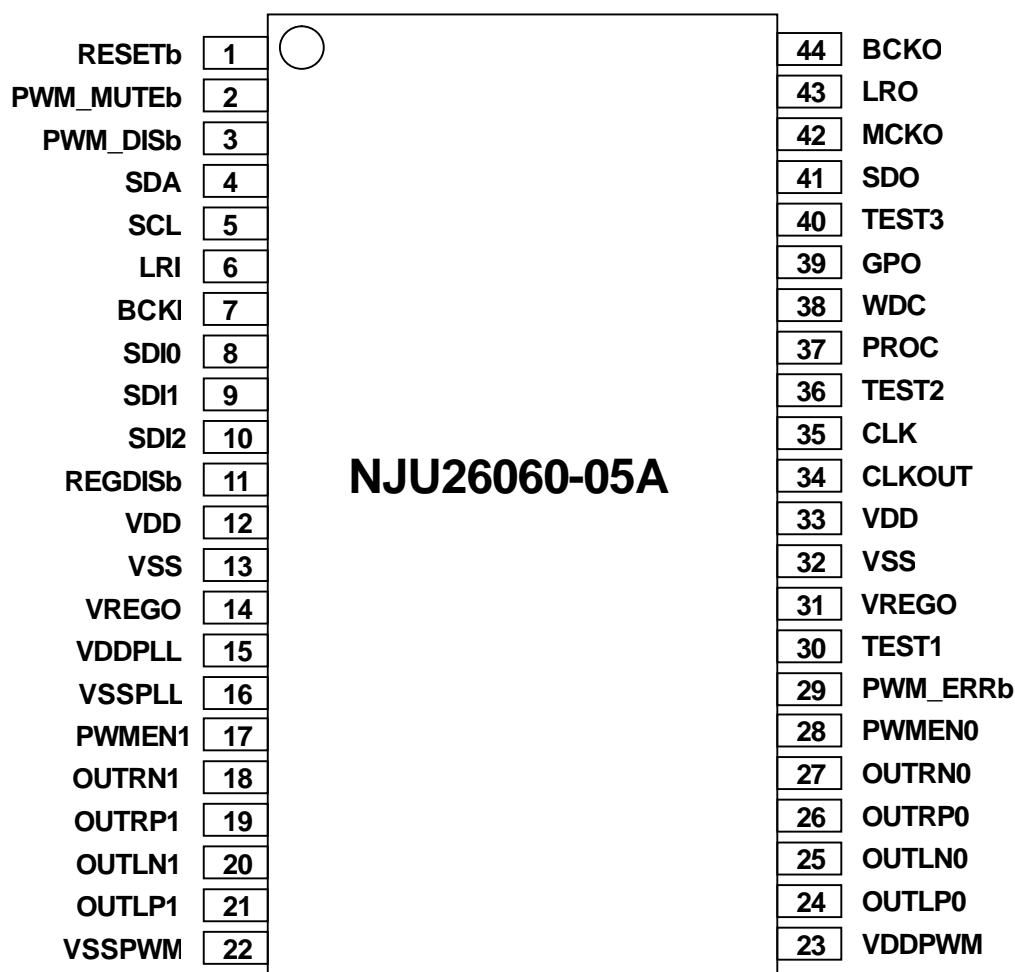


図3 NJU26060-05A 端子配列

端子説明

表1 端子説明

No.	端子名	属性	機能
1	RESETb	I	リセット端子(RESETb=0'でリセット)
2	PWM_MUTEb	I+	PWM ブロックミュート要求入力端子
3	PWM_DISb	I+	PWM ブロックスタンバイ要求入力端子
4	SDA	OD	I ² C シリアルデータ入出力端子(不使用時は 3.3K 抵抗経由で VSS に接続)
5	SCL	I	I ² C クロック入力端子(不使用時は VSS に接続)
6	LRI	I-	サンプリング周波数変換側 LR クロック入力端子
7	BCKI	I-	サンプリング周波数変換側ビットクロック入力端子
8	SDI0	I-	シリアルオーディオ入力端子 0
9	SDI1	I-	シリアルオーディオ入力端子 1
10	SDI2	I-	シリアルオーディオ入力端子 2
11	REGDISb	I	内蔵電源イネーブル端子(必ず VDD に接続)
12	VDD	P	電源端子 +3.3V
13	VSS	G	GND 端子
14	VREGO	PI	内蔵電源出力端子(10μF と 0.01μF 程度のコンデンサを接続)
15	VDDPLL	PA	内部 PLL 用電源 +1.8V (VREGO へ接続)
16	VSSPLL	GA	内部 PLL 用 GND
17	PWMEN1	O	PWM1 有効信号出力端子(PWMEN1=1'で有効な出力が出ていることを示す)
18	OUTRN1	OP	PWM1R- 出力端子 / シリアルオーディオ出力端子 1 (コマンドで切替)
19	OUTRP1	OP	PWM1R+ 出力端子
20	OUTLN1	OP	PWM1L- 出力端子 / シリアルオーディオ出力端子 0 (コマンドで切替)
21	OUTLP1	OP	PWM1L+ 出力端子
22	VSSPWM	GP	PWM 出力端子用 GND
23	VDDPWM	PP	PWM 出力端子用電源 +3.3V (十分にデカップリングする事を推奨)
24	OUTLP0	OP	PWM0L+ 出力端子
25	OUTLN0	OP	PWM0L- 出力端子
26	OUTRP0	OP	PWM0R+ 出力端子
27	OUTRN0	OP	PWM0R- 出力端子
28	PWMEN0	O	PWM0 有効信号出力端子 (PWMEN0=1'で有効な出力が出ていることを示す)
29	PWM_ERRb	I+	PWM バックエンド異常時停止要求入力端子(PWM_ERRb=0'で PWM 停止)
30	TEST1	I	テスト端子(必ず VSS に接続)
31	VREGO	PI	内蔵電源出力端子(10μF と 0.01μF 程度のコンデンサを接続)
32	VSS	G	GND 端子
33	VDD	P	電源端子 +3.3V
34	CLKOUT	O	水晶発振用クロック出力端子
35	CLK	I	水晶発振用クロック入力端子
36	TEST2	I-	テスト端子(必ず VSS に接続)
37	PROC	I+	PROC 端子
38	WDC	O+	WatchDog クロック出力端子
39	GPO	OD	無信号検知出力
40	TEST3	I-	テスト端子(必ず VSS に接続)
41	SDO	O	OFF/ DIT 出力端子 0 / GPO (Pin 39 と同一動作) (コマンドで切替)
42	MCKO	O	マスタークロック出力端子
43	LRO	O	LR クロック出力端子
44	BCKO	O	ビットクロック出力端子

P:電源, PI:内蔵電源バイパス端子,G:GND, PP:PWM 端子電源,GP:PWM 端子 GND, PA:PLL 電源, GA:PLL GND
 I:入力端子, I+:入力プルアップ付き端子, I-:入力プルダウン付き端子, O:出力端子, OD:オープンドレイン入出力端子
 I/O+:入出力プルアップ付き端子, I/O-:入出力プルダウン付き端子, OP:PWM 出力端子(属性 PP 端子から電源供給)

注意: プルアップ及びプルダウンの付いていない端子をオープンにしないでください。

オーディオクロック

デジタルオーディオデータ転送には、次の3種類のクロックが必要になります。

LR クロック(端子名:LRI, LRO)は、シリアルデータ転送で必要になります。デジタルオーディオ信号のサンプリング周波数と同じです。

ビットクロック(端子名:BCKI, BCKO)は、シリアルデータ転送で必要になります。LR クロックの倍数になります。

マスタークロック(端子名:MCKO)は、A/D、D/A コンバータなどで必要になります。LR クロックの倍数になります。

また、シリアルデータ転送とは関係ありません。

NJU26060-05A のビットクロック(端子名:BCKI, BCKO)は、LR クロックの 32 倍、64 倍をサポートしています。

NJU26060-05A はマスターデバイスとして、MCKO,BCKO,LRO の各端子から、デジタルオーディオデータ伝送に必要なクロックを外部デバイスに供給します。一方、スレーブデバイスとして動作するサンプリングレートコンバータは、BCKI,LRI 端子に入力されたクロックによってデジタルオーディオデータを取り込み、MCKO/BCKO/LRO から構成されるクロック系にサンプリング周波数の変換を行います。MCKO 端子は、マスタークロックとして、内部リセット終了後、CLK 端子への入力クロックの 2 分周出力、またはバッファ出力となります。ファームウェアのコマンドによって停止も可能です。

NJU26060-05A は内部動作サンプリング周波数の 512 倍(サンプリング周波数 48kHz で 24.576MHz)で使用します。その場合、NJU26060-05A はマスターデバイスとして、サンプリング周波数の 1 倍の LR クロックと、それぞれに対する 64 倍・32 倍のビットクロック、512 倍・256 倍のマスタークロックを出力することができます。表 2 にそれぞれのクロックの関係を示します。

NJU26060 シリーズはハードウェアとして CLK 端子への供給クロックは 24.576MHz (Fs=48kHz) 及び 22.572MHz (Fs=44.1kHz)をサポートしていますが、NJU26060-05A のソフトウェアはサンプリング周波数 48kHz のみをサポートしているため、NJU26060-05A の CLK 端子へ供給するクロックは 24.576MHz としてください。

表 2 CLK 端子供給クロック周波数と BCKO,LRO,MCKO

クロック信号	倍レート周波数	CLK 端子への供給クロック
		24.576MHz
LRO	1Fs	48kHz
BCKO(32Fs)	32Fs	1.536MHz
BCKO(64Fs)*	64Fs	3.072MHz
MCKO(256Fs)*	256Fs	12.288MHz
MCKO(512Fs)	512Fs	24.576MHz

* 起動時デフォルト

NJU26060-05A

シリアルオーディオデータ入出力

NJU26060-05A は、入力3ポート(表3) と、出力2ポート(表4) 備えています。

表3 シリアルオーディオデータ入力端子

Pin No.	端子名	機能
8	SDI0	オーディオデータ入力0
9	SDI1	オーディオデータ入力1
10	SDI2	オーディオデータ入力2

表4 シリアルオーディオデータ出力端子

Pin No.	端子名	機能
20	OUTLN1	オーディオデータ出力0 (L/R)
18	OUTRN1	オーディオデータ出力1 (C/SW)
41	SDO	OFF

Pin 20、18 は、コマンドで PWM1 出力用端子 に切り替えできます。

Pin 41 は DIT 出力0 (L/R)、もしくは GPO 出力(Pin 39 と同一動作)に切り替えできます。

表1 端子説明参照。

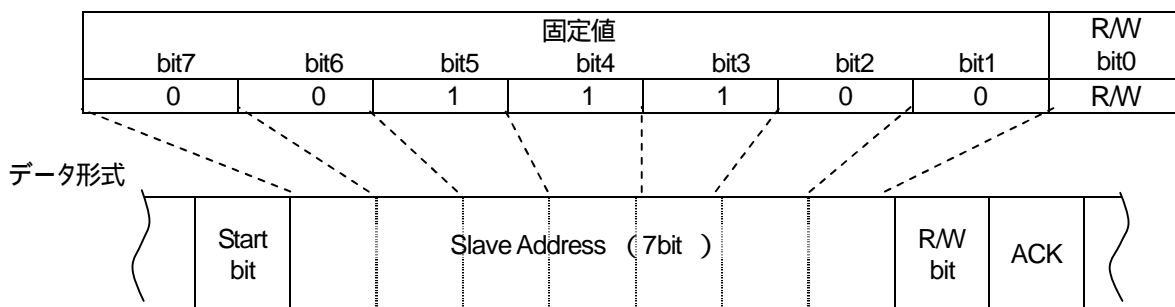
I²C バスインターフェース

I²C バスインターフェースは、データを SDA 端子に、クロックを SCL 端子に転送します。SDA 端子は双方向オープンドレイン構造で、外部にプルアップ抵抗が必要です。

I²C バススレーブアドレスは以下(表5)のように設定されています。リセット解除後、ファームウェアの初期化が終了すると、設定した I²C バススレーブアドレスで通信が可能ですが、初期化完了までの間は、NJU26060-05A から正常な返答は得られませんので注意してください。

注意: NJU26060-05A は、I²C バス “Standard-Mode (100kbps)” および “Fast-Mode (400kbps)” をサポートしています。

表5 I²C バスインターフェーススレーブアドレス設定



RW において“0”=“W”、“1”=“R”

汎用入出力端子

NJU26060 シリーズは汎用入出力端子を備えていますが、NJU26060-05A では以下の機能(表 6)として動作します。

表 6 NJU26060-05A における汎用入出力端子の動作

Pin No.	端子名	機能
40	TEST3 (プルダウン付)	テスト端子。必ず VSS へ接続してください。
39	GPO (O)	無信号検出端子。無信号を検知すると Low を出力します。デフォルトは Hi-z です。外部でプルアップ抵抗を接続してください。
38	WDC (O)	ウォッチドッククロック出力端子。音声信号処理の過程で、一定の間隔で WDC 端子をトグル出力 (Low/High) することにより、外部にソフトウェアが動作していることを通知します。この出力を外部 Watch Dog 監視 IC やマイコンなどの端子でモニタすることで、異常状態を検出することができます。WDC 端子の周期は約 100msec です。
37	PROC (I)	PROC 端子。 H: リセット解除後、信号処理を行いません。信号処理の開始には、専用のスタートコマンドを送信する必要があります。 L: リセット解除後、デフォルト設定に従って信号処理を行います。デフォルトはマスターボリュームがミュート状態です。

コマンド一覧

表7 コマンド一覧

No.	機能
1	Set Task
2	System State
3	Smooth Control Config
4	Master Volume Control Command
5	Volume Control Command
6	Input Trim Command
7	Input Select Command
8	Elevation Gain Command
9	Time Alignment Command
10	IIR Filter Fo Command
11	IIR Filter Q Command
12	IIR Filter Gain Command
13	IIR Filter Mode Command
14	IIR Filter Smooth Command
15	FIR Bypass Trim Command
16	FIR New Coeff Send Lch Command
17	FIR New Coeff Send Rch Command
18	FIR Coeff Update Command
19	Expander Gain Command
20	Expander Low Boost Command
21	DBB LPF Fc Command
22	DBB Attack Time / Release Time Command
23	DBB Level Command
24	DBB Effect Command
25	DBB Treble Boost Level Command
26	DRC Mode Select Command
27	DRC Ratio And Attack Time / Release Time
28	DRC Threshold Level Set Up Command
29	Xover Fc Command
30	Xover Order Command
31	Ch Output Invert Command
32	DRC Mixer Command
33	Subsonic Filter Fc Command
34	Limiter Threshold Command
35	Input Signal Detect Command
36	Beep Start Command
37	PWM0 Set Command
38	PWM1 Set Command
39	Expander Mode Command
40	Version Number Request Command
41	Revision Number Request Command
42	DSP Software Reset Command
43	Start Command (Boot With Mute)
44	Start Command (Boot With Unmute)
45	Nop Command

NJU26060-05A のコマンドの詳細については別途、ご請求下さい。

<注意事項>

このデータブックの掲載内容の正確さには万全を期しておりますが、掲載内容について何らかの法的な保証を行うものではありません。とくに応用回路については、製品の代表的な応用例を説明するためのものです。また、工業所有権その他の権利の実施権の許諾を伴うものではなく、第三者の権利を侵害しないことを保証するものではありません。