



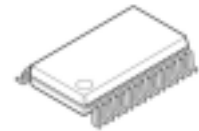
2chスピーカーシステム用デジタル シグナル プロセッサ

■ 概要

NJU26040-16Aは、3Dサラウンド、ステレオエンハンスメント、イコライザ、ダイナミックバスブースト、AGC/リミッタなどの音響処理機能を搭載した24ビットデジタルシグナルプロセッサです。

これらの機能によりドッキングスピーカー、ラジカセ、ミニコンポ、TVなど各種オーディオ機器に最適です。

■ Package



NJU26040V-16A

■ 特徴

- ソフトウェア

- 3D サラウンド: eala (NJRC オリジナル)
 - センター定位を重視した自然な立体音場
- ステレオ エンハンスメント: eala Stereo Expander (NJRC オリジナル)
 - 狭いスピーカー間隔で驚異的なステレオ音像を再現
- イコライザ
 - 5バンド バイクワッド フィルタ
 - Band1, 2, 3 : HPF/パラメトリックイコライザを選択可能
 - Band4,5 : HPF/パラメトリックイコライザ/バス/トレブルを選択可能
- マスター ボリューム
- ダイナミック バス ブースト (NJRC オリジナル)
 - 2ch独立信号処理により高いチャンネルセパレーションを確保
- AGC/リミッタ
- ウォッチドッククロック出力

- ハードウェア

- 24ビット固定小数点デジタルシグナルプロセッサ
- 外部クロック周波数 : 最大38MHz
- デジタルオーディオインターフェース : 入力3ポート、出力2ポート
- デジタルオーディオフォーマット : I²S 24bit、左詰め、右詰め 対応、BCK : 32fs/64fs
- マスター/スレーブ対応 : マスター時、MCK : 1/2 fclk、1/3 fck
例) fclk=768fs 時、MCK=384fs(1/2) または 256fs(1/3)
- 電源電圧 : 3.3V
- 入力専用端子許容電圧 : 5Vトレラント
- パッケージ : SSOP32 (鉛フリー対応)
- ホストインターフェース : I²C/バスインターフェース (standard-mode/100kbps, Fast-mode/400kbps)
: シリアルインターフェース (4線式: クロック、スレーブセレクト、入力データ、出力データ)

* ハードウェア仕様の詳細については「NJU26040 シリーズ共通データシート」を参照願います。

■ NJU26040-16A

■ NJU26040-16A ブロック図

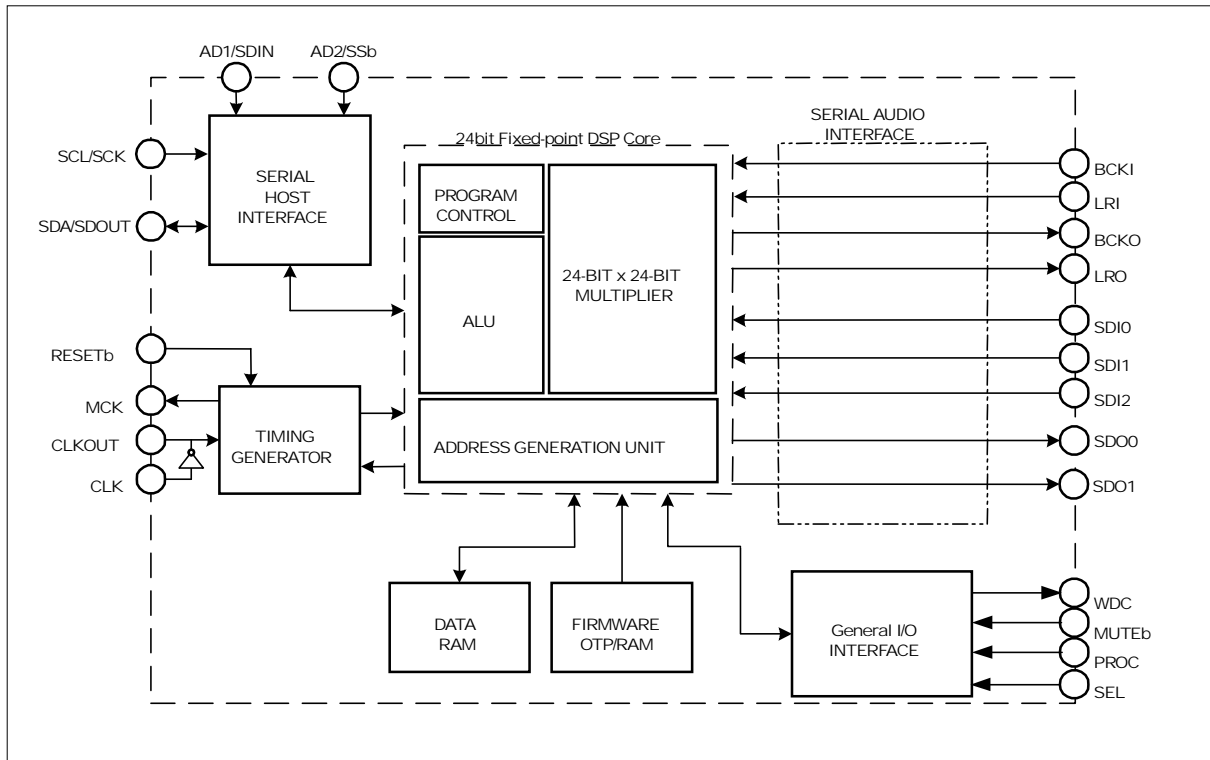


図1 NJU26040-16A ハードウェアブロック図

■ 機能ブロック

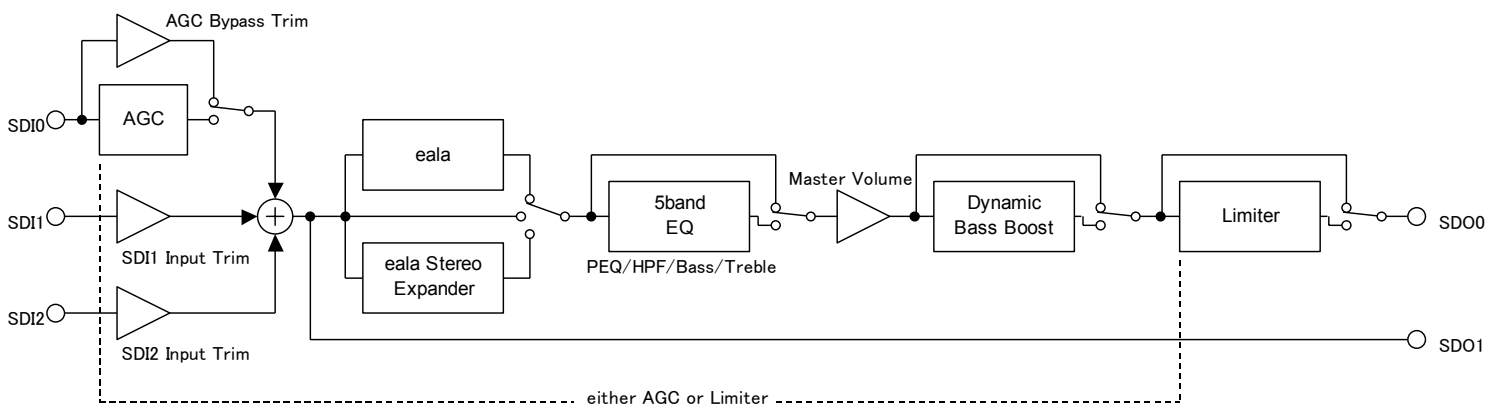


図2 NJU26040-16A機能ブロック図

■ 端子配列

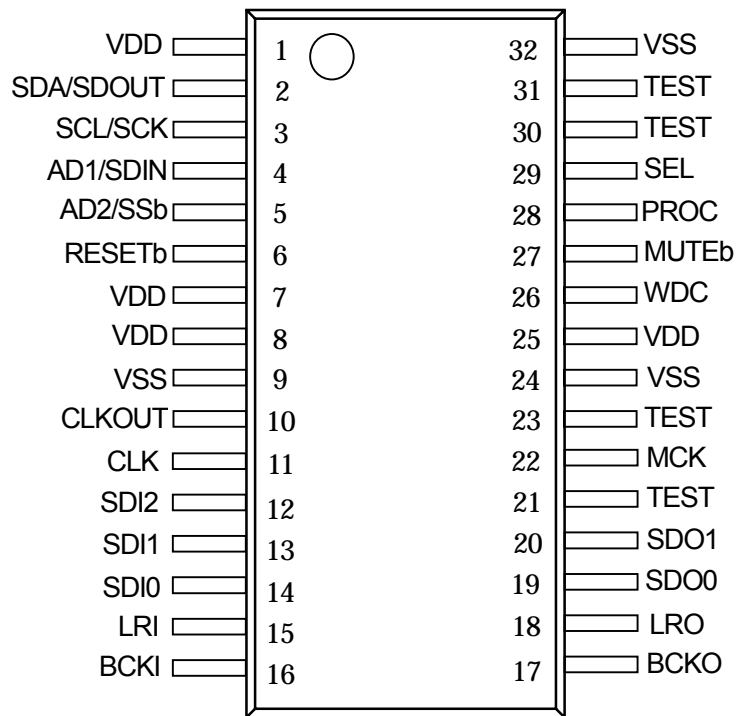


图3 端子配列

■ NJU26040-16A

■ 端子説明

表1 端子説明

Pin No.	Symbol	I/O	Description
1, 7, 8, 25	VDD	-	内部電源 3.3V
2	SDA / SDOUT	OD	シリアルデータ入出力(I ² C) / シリアルデータ出力(シリアル4線式) オープンドレイン入出力端子です。I ² Cバス/シリアル4線式モード共にプルアップ抵抗が必要です。
3	SCL / SCK	I	シリアルクロック (I ² C) / シリアルクロック (シリアル4線式)
4	AD1 / SDIN	I	I ² C アドレス選択 1 (I ² C) / シリアルデータ入力(シリアル4線式)
5	AD2 / SSb	I	I ² C アドレス選択 2 (I ² C) / スレーブセレクト (シリアル4線式)
6	RESETb	I	リセット (RESETb='Low' でリセット)
9, 24, 32	VSS	-	内部電源 GND
10	CLKOUT	O	水晶発振用クロック出力端子
11	CLK	I	水晶発振用クロック入力端子
12	SDI2	I	オーディオデータ入力 2
13	SDI1	I	オーディオデータ入力 1
14	SDI0	I	オーディオデータ入力 0
15	LRI	I	LR クロック入力
16	BCKI	I	ビットクロック入力
17	BCKO	O	ビットクロック出力
18	LRO	O	LR クロック出力
19	SDO0	O	オーディオデータ出力 0
20	SDO1	O	オーディオデータ出力 1
21	TEST	O	テスト端子 (通常使用時: オープン)
22	MCK	O	マスタークロック出力
23, 30, 31	TEST	I-	テスト端子 (通常使用時: VSS に接続)
26	WDC	I/O +	ウォッチドッグタイマ用クロック出力端子 (オープンドレイン出力)
27	MUTEb	I/O -	リセット後のマスタボリューム状態 "1":0dB、"0":ミュート
28	PROC	I/O -	リセット後の信号処理 ("1":通常処理、"0":処理しないでコマンド待ち)
29	SEL	I/O -	ホストインターフェース選択 ("1":シリアル(4線式) / "0":I ² Cバス)

- * I : 入力端子
 I- : 入力プルダウン付き端子
 O : 出力端子
 OD : オープンドレイン入出力端子 (プルアップ抵抗を接続してください。)
 I/O + : 入出力プルアップ付き端子
 I/O - : 入出力プルダウン付き端子

■ デジタルオーディオインターフェース

デジタルオーディオフォーマットは、I²S、MSB ファースト左詰め、及び MSB ファースト右詰めをサポートしています。
 NJU26040-16A は、3 ポートのオーディオデータ入力端子(SDI0~1)と、2 ポートのオーディオデータ出力端子(SDO0~1)を備えています。入出力信号の割り当ては表 2,表 3 及び図 2 機能ブロック図を参照してください。
 オーディオデータ入力フォーマットと出力フォーマットは同じ形式になります。

表 2 オーディオデータ入力

No.	端子名	機能
14	SDI0	音声データ入力 0 L/R
13	SDI1	音声データ入力 1 L/R
12	SDI2	音声データ入力 2 L/R

表 3 オーディオデータ出力

No.	端子名	機能
19	SDO0	音声データ出力 0 L/R
20	SDO1	音声データ出力 1 L/R

■ ホストインターフェース

NJU26040-16A 制御インターフェースは、I²C バスインターフェース、あるいは、シリアルインターフェース(4 線式) です。
 リセット解除時、I²C バスインターフェースで制御する場合は、SEL1 端子を”L”に設定します。

シリアルインターフェース(4 線式)で制御する場合は、SEL1 端子を”H”に設定します。(表 4)

ホストインターフェース端子機能は、表 5 の通りです。

データ転送は共に 8ビット(1 バイト)単位です。ホストコントローラからクロック(SCL/SCK)に同期してデータが転送されます。

表 4 ホストインターフェース設定

Pin No.	端子名	設定	ホストインターフェース
29	SEL	L	I ² C バスインターフェース
		H	シリアルインターフェース(4 線式)

表 5 ホストインターフェース端子機能

Pin No.	端子名 (I ² C バス/ Serial)	I ² C バスインターフェース 選択時	シリアルインターフェース (4 線式)選択時
2	SDA / SDOOUT *	シリアルデータ入出力 (オープンドレイン入出力)	シリアルデータ出力 (オープンドレイン出力)
3	SCL / SCK *	シリアルクロック	シリアルクロック
4	AD1 / SDIN *	I ² C バスアドレス選択 Bit1	シリアルデータ入力
5	AD2 / SSb *	I ² C バスアドレス選択 Bit2	スレーブセレクト

注意: SDA / SDOOUT 端子はオープンドレイン入出力端子となります。プルアップ抵抗が必要です。

* NJU26040 に電源が投入されている場合、これらの端子は全て 5V トレラントです。

■ NJU26040-16A

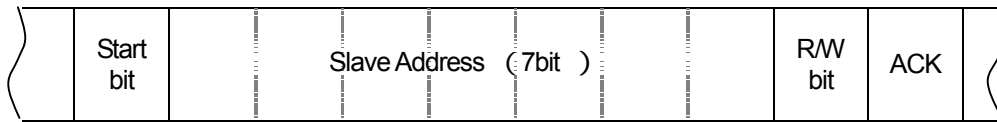
■ I²C バスインターフェース

I²C バスインターフェースでは、データを SDA 端子に、クロックを SCL 端子に転送します。SDA 端子はオープンドレイン構造で、外部にプルアップ抵抗が必要です。AD1,AD2 端子 (Pin No.4,5) は、7 ビットからなるスレーブアドレスの下位 2 ビットの設定に用います。アドレスは、表 6 に示す固定値と AD1/AD2 端子により、4 種類設定できます。

表 6 I²C バスインターフェーススレーブアドレス設定

bit7	bit6	固定値 bit5	bit4	bit3	AD2 端子 bit2	AD1 端子 bit1	RW bit0
0	0	1	1	1	0	0	RW
0	0	1	1	1	0	1	
0	0	1	1	1	1	0	
0	0	1	1	1	1	1	

データ形式



※ AD1 端子、AD2 端子において“0”=“L”、“1”=“H”

注意: 転送速度は“Standard-Mode(100kbps)”および“Fast-Mode(400kbps)”対応です。

■ シリアルインターフェース(4 線式)

シリアルインターフェース(4 線式)回路は、スレーブセレクト端子(SSb 端子)が“L”レベルで動作状態となります。SDIN 端子に入力されるデータは、SCK 端子の立ち上がりに同期して DSP に読み込まれます。SDOUT 端子からのデータは、SSb 端子の立ち下がりに同期して bit7 が出力され、次に SCK 端子の立ち下りに同期して bit6, bit5, bit4, bit3, bit2, bit1, bit0 が出力されます。入出力共に MSB ファーストで通信されます。(図 4)
通信は 8bit 単位です。8bit に満たなかった場合や 8bit を超えた場合は、正しく動作しません。SDOUT 端子は、SSb 端子が“H”のときにハイインピーダンス(Hi-Z)状態、SSb 端子が“L”のときにオープンドレイン出力となります。そのため、端子がフローティングにならないようにプルアップ抵抗が必要です。

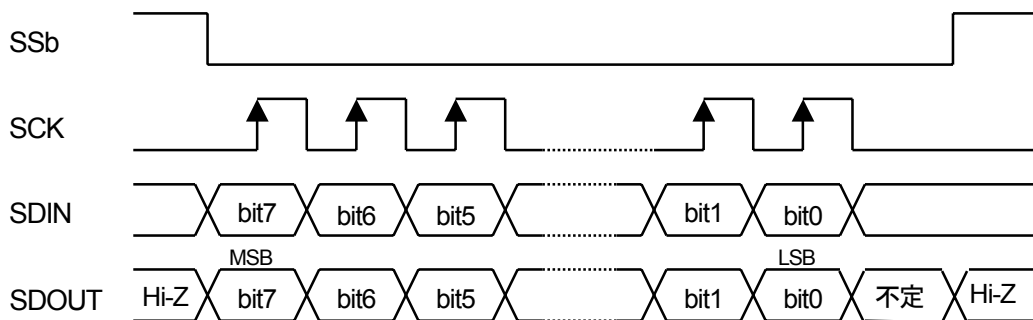


図 4 シリアルインターフェース(4 線式)タイミング

注意: クロックが 8 クロックに満たない場合、8 クロック以上連続した場合にも正常にデータは読み込まれません。

■ 端子設定

NJU26040-16A はリセット解除後の動作を PROC、MUTEb 端子により設定することができます。(表 7)
 PROC、MUTEb 端子は、抵抗(推奨 3.3kΩ)を介して VDDIO または VSSIO に接続してください。

表 7 機能設定ピン

Pin No.	端子名	設定	機能
28	PROC	H	リセット解除後、デフォルト設定に従って信号処理を行います。
		L	リセット解除後、信号処理を行いません。信号処理の開始には、専用のスタートコマンドを送信する必要があります。
27	MUTEb	H	リセット解除後、マスターボリュームを 0dB に設定します。
		L	リセット解除後、マスターボリュームをミュートに設定します。

■ ウォッチドッグクロック出力

NJU26040-16A は、ウォッチドッグクロック出力(WDC 端子: 26pin)を持っています。音声信号処理の過程で、一定の間隔で WDC 端子をトグル出力(Low/High)することにより、外部にファームウェアが動作していることを通知します。この出力と外部 Watch Dog 監視 IC やマイコン等の端子でモニタすることで、異常状態を検出することができます。
 WDC 端子のトグル出力する周期は、およそ表 8 のようになります。

表 8 WDC 端子出力周期

WDC 端子出力(Low/High)周期
100ms

注意： ウォッチドッグクロック出力は、オーディオインターフェースの信号を元に制御しているため、音声信号の入出力が停止することにより、オーディオインターフェースが停止すると 出力なくなります。

■ NJU26040-16A

■ NJU26040-16A コマンド一覧

表9 NJU26040-16A コマンド表

No.	コマンド	No.	コマンド
1	System State	16	LPF fc
2	Firmware mode select	17	HPF f0
3	SW select	18	L0/R0 Channel Trim
4	Master Volume Smooth Control	19	L1/R1 Channel Trim
5	Master Volume Setup	20	eala Surround Gain
6	Master Volume Balance	21	ealaBass LPF fc
7	AGC Start Level	22	ealaBass LPF Gain
8	AGC Threshold Level	23	ealaBass Treble fc
9	AGC Boost Trim	24	ealaBassTreble Gain
10	AGC Ratio	25	ealaBass Output Gain
11	AGC Attack Time / Release Time	26	ealaBass Attack Time / Release Time
12	AGC Bypass Trim	27	Version No. Request
13	Tone Control Bass Gain	28	Revision No. Request
14	Tone Control Treble Gain	29	Start Command
15	LPF order mode	30	No Operation

コマンドの詳細については別途、ご請求下さい。

Ver. 1.02

<注意事項>

このデータブックの掲載内容の正確さには万全を期しておりますが、掲載内容について何らかの法的な保証を行うものではありません。とくに応用回路については、製品の代表的な応用例を説明するためのものです。また、工業所有権その他の権利の実施権の許諾を伴うものではなく、第三者の権利を侵害しないことを保証するものでもありません。