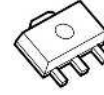


可変シャントレギュレータ

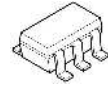
■ 概要

NJM431S/NJM432S は、高精度可変シャントレギュレータです。
出力電圧を 2 つの外部抵抗で V_{REF} から 36V まで任意に設定
できます。
従来の NJM431 に比べ、基準電圧精度の改善および小型パッケージに
搭載し、幅広いアプリケーションにご使用いただけます。
また、端子配置違いの NJM432S もラインアップしています。

■ パッケージ



NJM431SU
NJM432SU
(SOT-89-3)

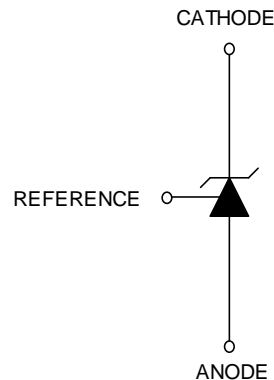
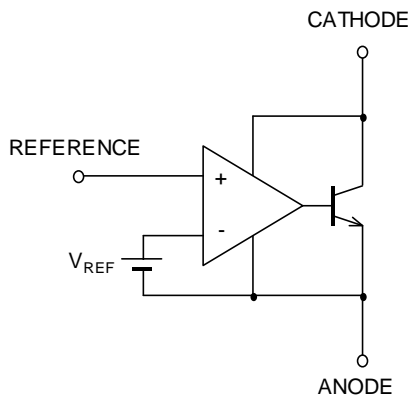


NJM431SF
NJM432SF
(SOT-23-5)

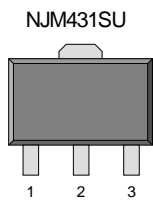
■ 特長

- ・電源電圧範囲 $V_{REF} \sim 36V$
- ・高精度基準電圧 $2.495V \pm 1.8\%$
- ・2本の外付け抵抗により出力電圧可変
- ・バイポーラ構造
- ・外形 NJM431SU / NJM432SU SOT-89-3
NJM431SF / NJM432SF SOT-23-5

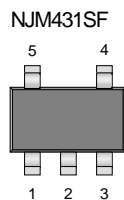
■ ブロック図 / 記号



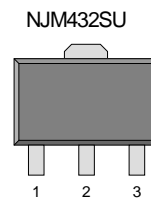
■ 端子配列



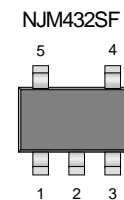
- 1.REFERENCE
2.ANODE
3.CATHODE



- 1.N.C.
2.ANODE*
3.CATHODE
4.REFERENCE
5.ANODE



- 1.CATHODE
2.ANODE
3.REFERENCE



- 1.N.C.
2.ANODE
3.N.C.
4.CATHODE
5.REFERENCE

* 2pin はサブストレータに接続
されているので、ANODE
に接続するか、オープンで
使用してください。

NJM431S/NJM432S

■ 絶対最大定格

($T_a=25^\circ\text{C}$)

項目	略号	定格値	単位
カソード電圧	V_{KA}	37 (*1)	V
連続カソード電流範囲	I_K	-100 ~ 150	mA
基準入力電流範囲	I_{REF}	-0.05 ~ 10	mA
消費電力	P_D	SOT-89 : 450(*2) 1300(*3) SOT-23 : 480(*4) 650(*5)	mW
動作温度範囲	T_{opr}	-40 ~ +125	$^\circ\text{C}$
保存温度範囲	T_{stg}	-50 ~ +150	$^\circ\text{C}$

(*1) 特に指定の無い限り、電圧値はアノード端子に対する値です。

(*2) 基板実装時 76.2 × 114.3 × 1.6mm (2層 FR-4) で EIA/JEDEC 準拠による。

(*3) 基板実装時 76.2 × 114.3 × 1.6mm (4層 FR-4) で EIA/JEDEC 準拠による。

(4層内箱面積 : 74.2 × 74.2mm、JEDEC Standard JESD51-5 に準拠しサーマルピアホールを適用)

(*4) 基板実装時 76.2 × 114.3 × 1.6mm (2層 FR-4) で EIA/JEDEC 準拠による。

(*5) 基板実装時 76.2 × 114.3 × 1.6mm (4層 FR-4) で EIA/JEDEC 準拠による。(4層基板内箱 : 74.2 × 74.2mm)

■ 推奨動作条件

項目	記号	最小	標準	最大	単位
カソード電圧	V_{KA}	V_{REF}	-	36	V
カソード電流	I_K	0.7	-	100	mA

■ 電気的特性

($I_K=10\text{mA}$, $T_a=25^\circ\text{C}$)

項目	記号	条件	最小	標準	最大	単位
基準電圧	V_{REF}	$V_{KA}=V_{REF}$ (*6)	2450	2495	2540	mV
動作温度範囲内 基準電圧変動	ΔV_{REF} (dev)	$V_{KA}=V_{REF}$ (*6) $T_a=-40^\circ\text{C}\sim+85^\circ\text{C}$	-	8	17	mV
基準電圧変動 vs カソード電圧変動	$\Delta V_{REF}/$ ΔV_{KA}	(*7) $\Delta V_{KA}=10\text{V}-V_{REF}$ $\Delta V_{KA}=36\text{V}-10\text{V}$	-	-1.4 -1	-2.7 -2	mV/V
基準入力電流	I_{REF}	$R1=10\text{k}\Omega$, $R2=\infty$ (*7)	-	2	4	μA
動作温度範囲内 基準入力電流変動	ΔI_{REF} (dev)	$R1=10\text{k}\Omega$, $R2=\infty$ (*7) $T_a=-40^\circ\text{C}\sim+85^\circ\text{C}$	-	0.4	1.2	μA
最小カソード電流	I_{MIN}	$V_{KA}=V_{REF}$ (*6)	-	0.4	0.7	mA
オフ状態カソード電流	I_{OFF}	$V_{KA}=36\text{V}$, $V_{REF}=0\text{V}$ (*8)	-	0.1	1.0	μA
ダイナミック インピーダンス	$ Z_{KA} $	$V_{KA}=V_{REF}$, $I_K=1\text{mA}\sim 100\text{mA}$, $f\leq 1\text{kHz}$ (*6)	-	0.2	0.5	Ω

ダイナミックインピーダンス、動作温度範囲内 基準電圧変動、動作温度範囲内 基準入力電流変動の最大値は、初期ロットからの抜き取り評価によって設定された規格であり、全数検査は行っていません。従って、本項目は保証項目ではありませんのでご注意ください。

(*6) 測定回路図 1

(*7) 測定回路図 2

(*8) 測定回路図 3

■ 測定回路図

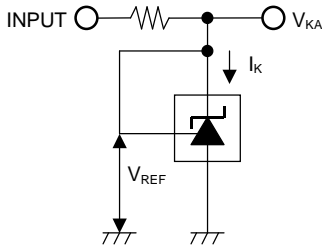


図 1. $V_{KA}=V_{REF}$ の測定回路

$$V_O = V_{KA} = V_{REF}$$

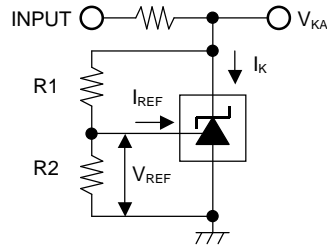


図 2. $V_{KA} > V_{REF}$ の測定回路

$$V_O = V_{KA} = V_{REF} \left(1 + \frac{R1}{R2} \right) + I_{REF} \times R1$$

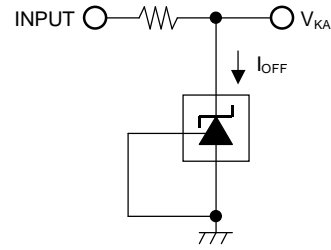
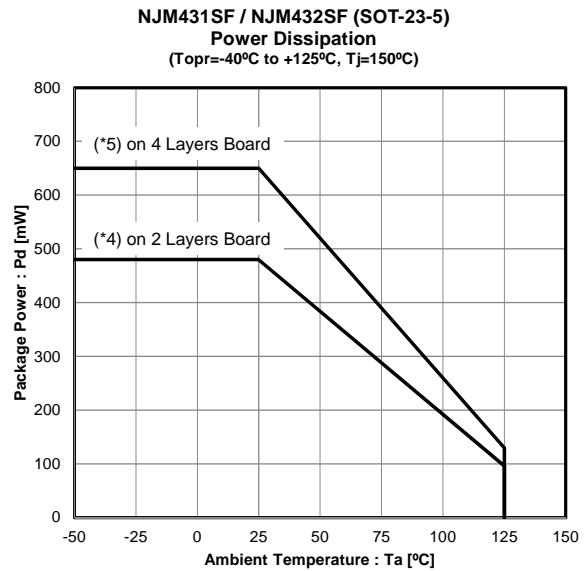
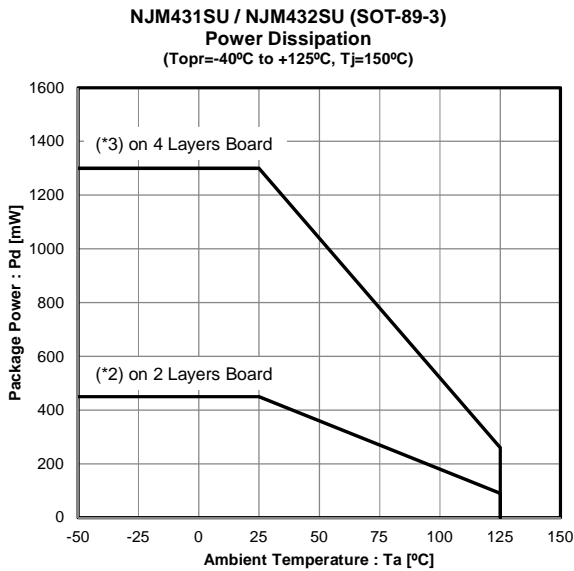


図 3. I_{OFF} 測定回路

■ 消費電力 – 周囲温度特性例



(*2) 基板実装時 76.2 × 114.3 × 1.6mm (2層 FR-4) で EIA/JEDEC 準拠による。

(*3) 基板実装時 76.2 × 114.3 × 1.6mm (4層 FR-4) で EIA/JEDEC 準拠による。

(4層内箔面積 : 74.2 × 74.2mm、JEDEC Standard JESD51-5 に準拠しサーマルビアホールを適用)

(*4) 基板実装時 76.2 × 114.3 × 1.6mm (2層 FR-4) で EIA/JEDEC 準拠による。

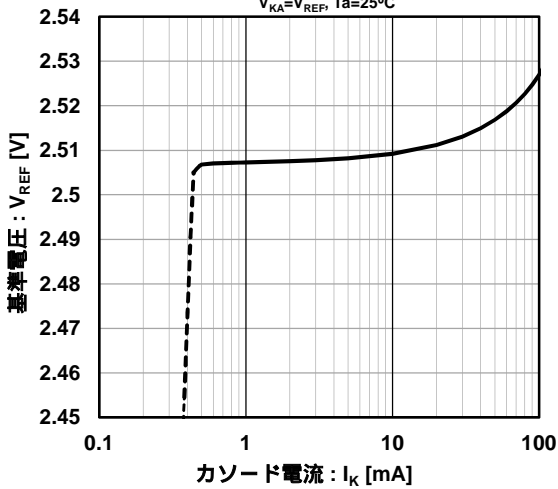
(*5) 基板実装時 76.2 × 114.3 × 1.6mm (4層 FR-4) で EIA/JEDEC 準拠による。(4層基板内箔 : 74.2 × 74.2mm)

NJM431S/NJM432S

■ 特性例

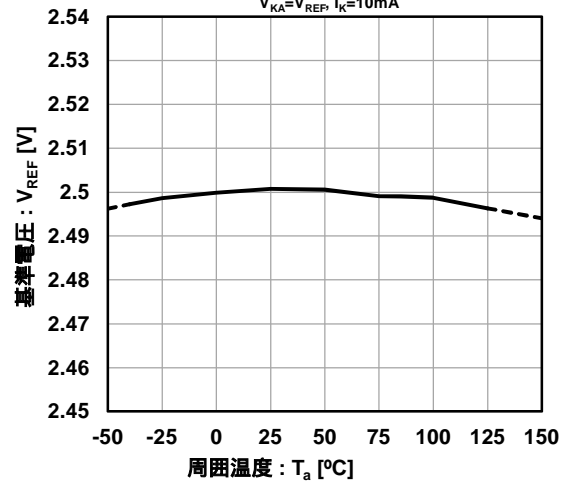
基準電圧 vs. カソード電流 特性例

$V_{KA}=V_{REF}$, $T_a=25^\circ\text{C}$



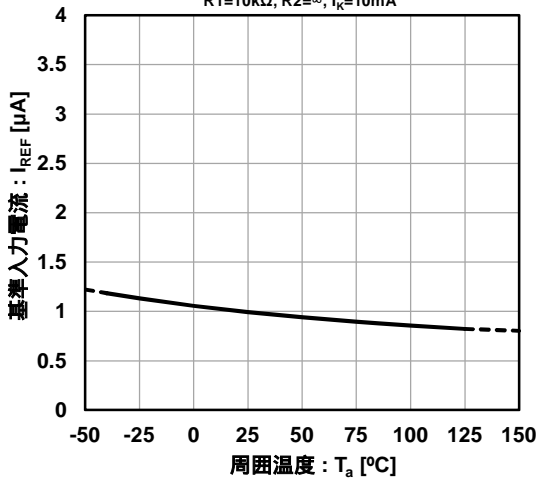
基準電圧 温度特性例

$V_{KA}=V_{REF}$, $I_K=10\text{mA}$



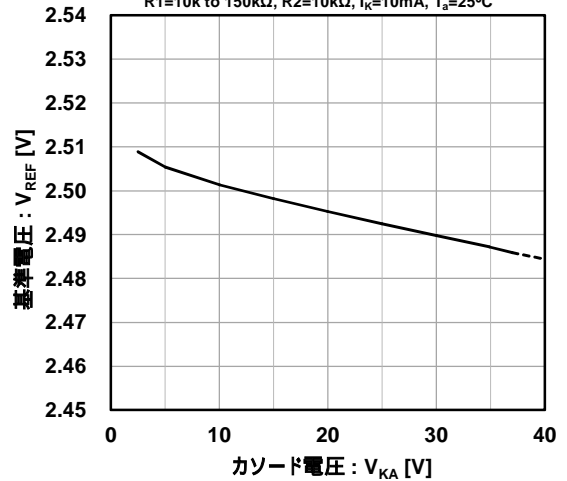
基準入力電流 温度特性例

$R1=10\text{k}\Omega$, $R2=\infty$, $I_K=10\text{mA}$



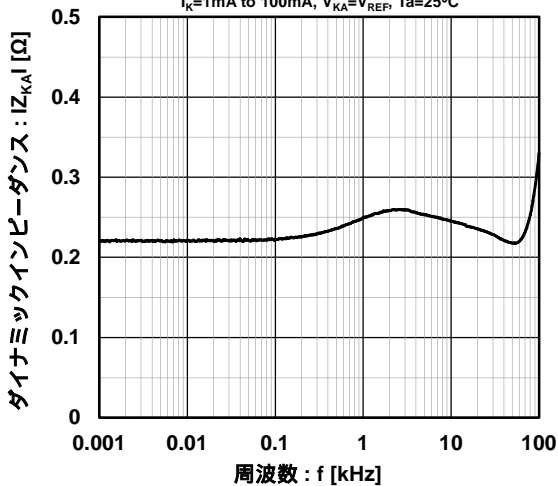
基準電圧 vs. カソード電圧 特性例

$R1=10\text{k}$ to $150\text{k}\Omega$, $R2=10\text{k}\Omega$, $I_K=10\text{mA}$, $T_a=25^\circ\text{C}$

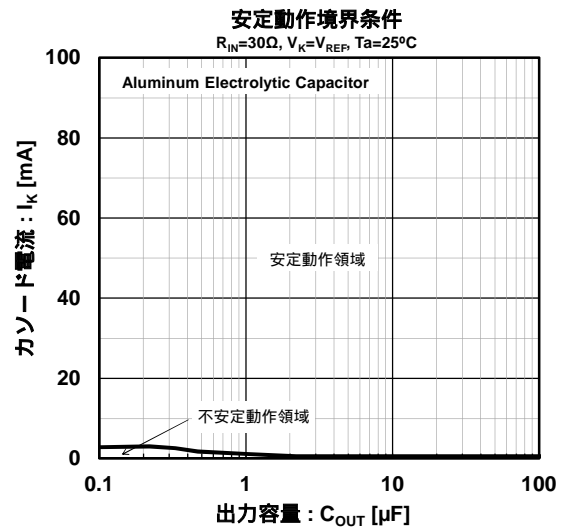
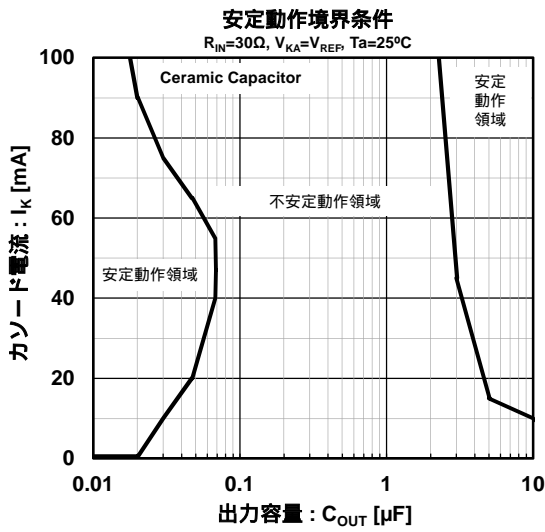


ダイナミックインピーダンス 周波数特性例

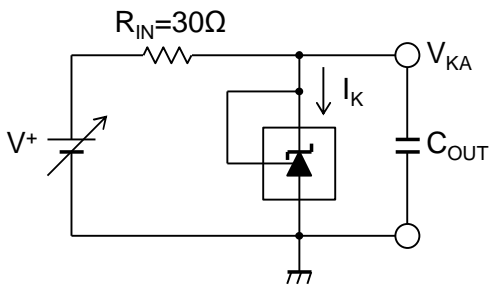
$I_K=1\text{mA}$ to 100mA , $V_{KA}=V_{REF}$, $T_a=25^\circ\text{C}$



■ 特性例



安定動作境界条件 測定回路図



注) 不安定動作領域では、発振する可能性があります。

使用に際しては、デバイスのばらつきを考慮して十分なマージンを取りご使用ください。

<注意事項>

このデータブックの掲載内容の正確さには万全を期しておりますが、掲載内容について何らかの法的な保証を行うものではありません。とくに応用回路については、製品の代表的な応用例を説明するためのものです。また、工業所有権その他の権利の実施権の許諾を伴うものではなく、第三者の権利を侵害しないことを保証するものではありません。