

低出力電圧低飽和型レギュレータ

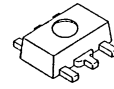
■ 概要

NJM2842は、0.8V~1.8Vまでの低出力電圧に対応する出力電流1.0Aの低飽和型レギュレータです。パルプーラプドスを採用し、ローノイズ、高リップル除去比を実現するとともに、制御回路用電源 V_{BIAS} を別途供給することで、低入出力電位差動作時にも良好な負荷安定度、負荷過渡応答特性が得られ、また許容損失を抑えることも可能です。

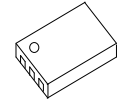
このため、CPU、DSP、ASIC等デジタルアプリケーションのコア電圧供給用途に最適です。

SOT-89-5, TO252-5とESON6の小型パッケージに搭載、小型4.7 μ Fセラミックコンデンサ対応の為、実装面積の省スペース化が可能です。

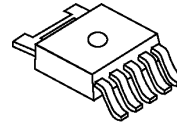
■ 外形



NJM2842U2



NJM2842KH1

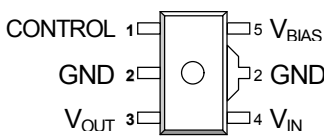


NJM2842DL3

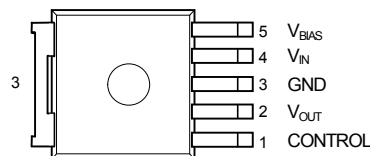
■ 特長

- 出力電圧範囲 0.8V~1.8V
- 高リップル除去比 91 dB@ $V_O=1.2V$ (typ.)
- ローノイズ $V_{NO}=44\mu V_{rms}@V_O=1.2V$ (typ.)
- 出力電流 I_O (min.)=1.0A
- 高精度出力電圧 $V_O\pm 1.0\%$
- 2電源タイプ V_{IN}, V_{BIAS} (電源投入シーケンスフリー)
- 高負荷安定度 0.002%/mA(max.)
- 4.7 μ Fセラミックコンデンサ対応
- 低入出力間電位差 0.10V@ $I_O=600mA$ (typ.)
- ON/OFF制御付
- サーマルシャットダウン回路/過電流保護回路内蔵
- バイポーラ構造
- パッケージ SOT-89-5, ESON6-H1, TO-252-5

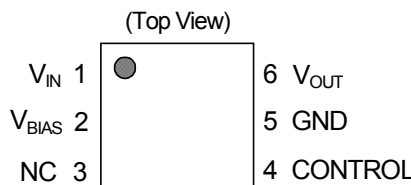
■ 端子配列



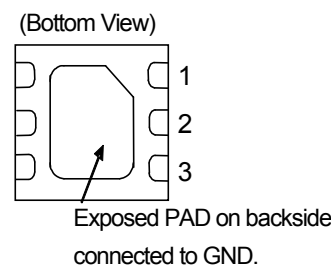
NJM2842U2



NJM2842DL3

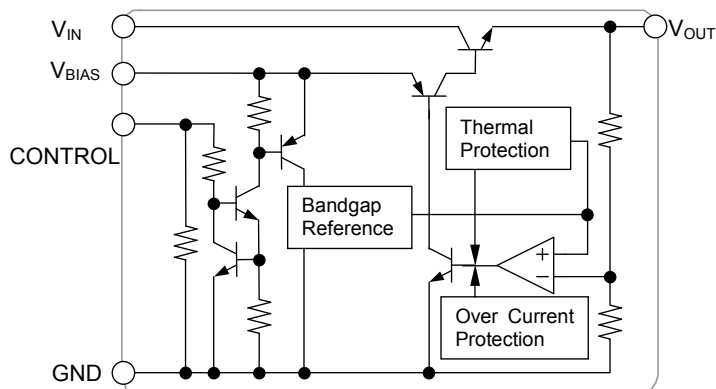


NJM2842KH1



NJM2842

■ ブロック図



■ 出力電圧ランク

Device Name SOT-89-5	V _o	Device Name ESON6-H1	V _o	Device Name TO-252-5	V _o
NJM2842U2-008	0.8V	NJM2842KH1-008	0.8V	NJM2842DL3-011	1.1V
NJM2842U2-010	1.0V	NJM2842KH1-010	1.0V	NJM2842DL3-012	1.2V
NJM2842U2-011	1.1V	NJM2842KH1-012	1.2V		
NJM2842U2-012	1.2V	NJM2842KH1-015	1.5V		
NJM2842U2-0145	1.45V	NJM2842KH1-018	1.8V		
NJM2842U2-015	1.5V				
NJM2842U2-018	1.8V				

■ 絶対最大定格

(Ta=25°C)

項目	記号	定格	単位
入力電圧	V _{IN}	+7	V
バイアス電圧	V _{BIAS}	+7	V
コントロール電圧	V _{CONT}	+7	V
消費電力	P _D	SOT-89-5	625(*1) 2400(*2)
		TO-252-5	1190(*1) 3125(*2)
		ESON6-H1	440(*3) 1200(*4)
動作温度	Topr	-40 ~ +125	°C
保存温度	Tstg	-40 ~ +150	°C

(*1): 基板実装時 76.2×114.3×1.6mm(2層 FR-4)でEIA/JEDEC 規格サイズ、且つ銅箔面積100mm²

(*2): 基板実装時 76.2×114.3×1.6mm(4層 FR-4)でEIA/JEDEC 準拠による

(4層基板内箔 : 74.2×74.2mm、JEDEC 規格 JESD51-5 に基づき、基板にサーマルビアホールを適用)

(*3): EIA/JEDEC準拠基板(101.5×114.5×1.6mm、FR-4、2層)実装、且つExposed Pad使用時

(*4): EIA/JEDEC準拠基板(101.5×114.5×1.6mm、FR-4、4層)実装、且つExposed Pad使用時

(4層基板内箔 : 99.5×99.5mm、JEDEC規格JESD51-5に基づき、基板にサーマルビアホールを適用)

■ バイアス電圧範囲

V_{BIAS} = +2.5V ~ +5.5V (出力電圧 V_o: 1.5V 未満の製品)

V_{BIAS} = V_o + 1V ~ +5.5V (出力電圧 V_o: 1.5V 以上の製品)

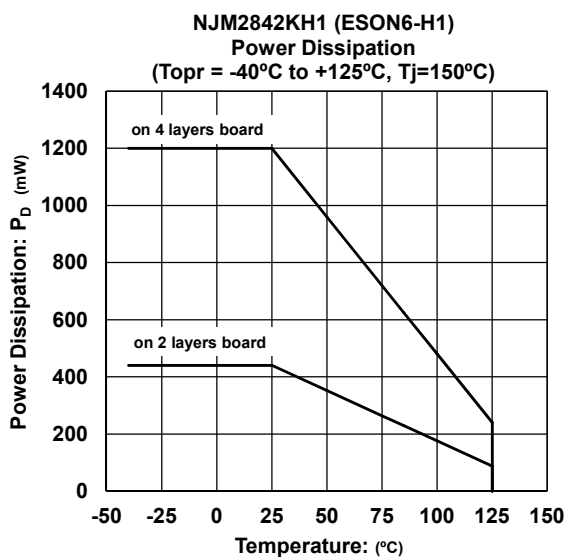
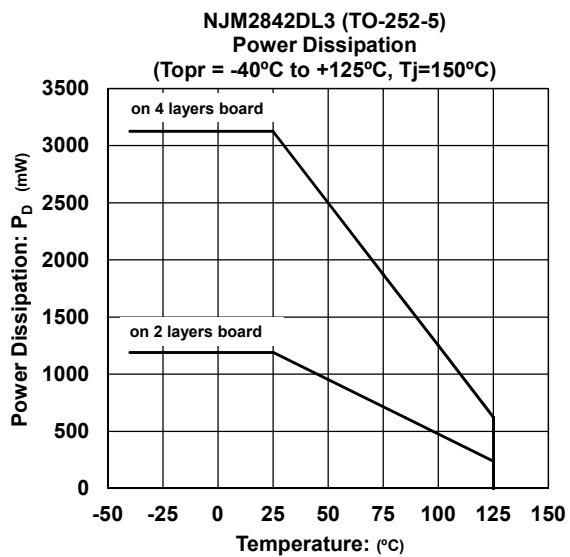
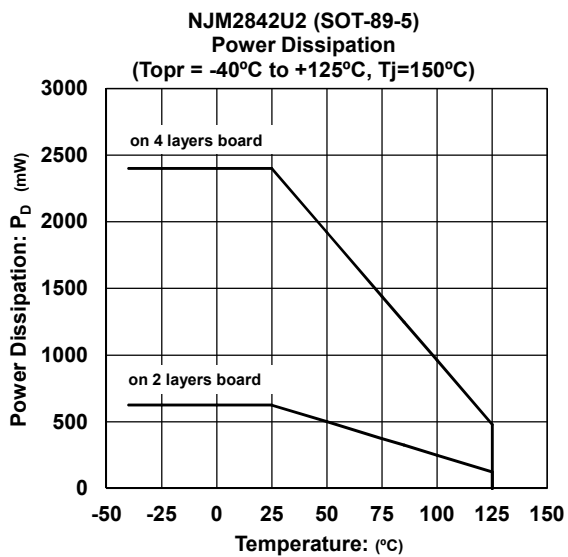
■ 電気的特性 ($V_{BIAS}=2.5V(V_O \geq 1.5V: V_{BIAS}=V_O+1V)$, $V_{IN}=V_O+1V$, $C_{BIAS}=0.1\mu F$, $C_{IN}=4.7\mu F$, $C_O=4.7\mu F$, $T_a=25^\circ C$)

項目	記号	条件	最小	標準	最大	単位
出力電圧	V_O	$I_O=30mA$	-1.0%	-	+1.0%	V
無負荷時バイアス電流	I_{BIAS}	$I_O=0mA$, I_{CONT} 除く	-	300	500	μA
無負荷時入力電流	I_{IN}	$I_O=0mA$, I_{CONT} 除く	-	-	20	μA
OFF 時バイアス電流	$I_{BIAS(OFF)}$	$V_{CONT}=0V$	-	-	100	nA
OFF 時入力電流	$I_{IN(OFF)}$	$V_{CONT}=0V$	-	-	100	nA
出力電流	I_O	$V_O \times 0.9$	1000	-	-	mA
ラインレギュレーション 1(V_{BIAS})	$\Delta V_O / \Delta V_{BIAS}$	$V_{BIAS}=2.5V \sim +5.5V (V_O < 1.5V)$, $V_{BIAS}=V_O+1V \text{ to } +5.5V (V_O \geq 1.5V)$ $I_O=30mA$	-	-	0.10	%/V
ラインレギュレーション 2(V_{IN})	$\Delta V_O / \Delta V_{IN}$	$V_{IN}=V_O+1 \sim +5.5V$, $I_O=30mA$	-	-	0.10	%/V
ロードレギュレーション	$\Delta V_O / \Delta I_O$	$I_O=30mA \sim 1000mA$	-	-	0.002	%/mA
入出力間電位差	ΔV_{I-O}	$I_O=600mA$	-	0.10	0.18	V
リップル除去比 1(V_{BIAS})	$RR(V_{BIAS})$	$V_{BIAS}=3.5V (V_O < 1.5V)$ $V_{BIAS}=3.8V (V_O \geq 1.5V)$ $e_{bias}=200mV_{rms}$, $f=1kHz$, $I_O=10mA$	表 1 参照			dB
リップル除去比 2(V_{IN})	$RR(V_{IN})$	$e_{in}=200mV_{rms}$, $f=1kHz$, $I_O=10mA$	表 1 参照			dB
出力電圧温度係数	$\Delta V_O / \Delta T_a$	$T_a=0 \sim 85^\circ C$, $I_O=10mA$	-	± 50	-	ppm/ $^\circ C$
出力雑音電圧	V_{NO}	$f=10Hz \sim 80kHz$, $I_O=10mA$,	表 1 参照			μV_{rms}
コントロール電流	I_{CONT}	$V_{CONT}=1.6V$	-	3	12	μA
出力 ON 制御電圧	$V_{CONT(ON)}$		1.6	-	-	V
出力 OFF 制御電圧	$V_{CONT(OFF)}$		-	-	0.6	V
バイアス電圧	V_{BIAS}		-	-	5.5	V
入力電圧	V_{IN}		-	-	5.5	V

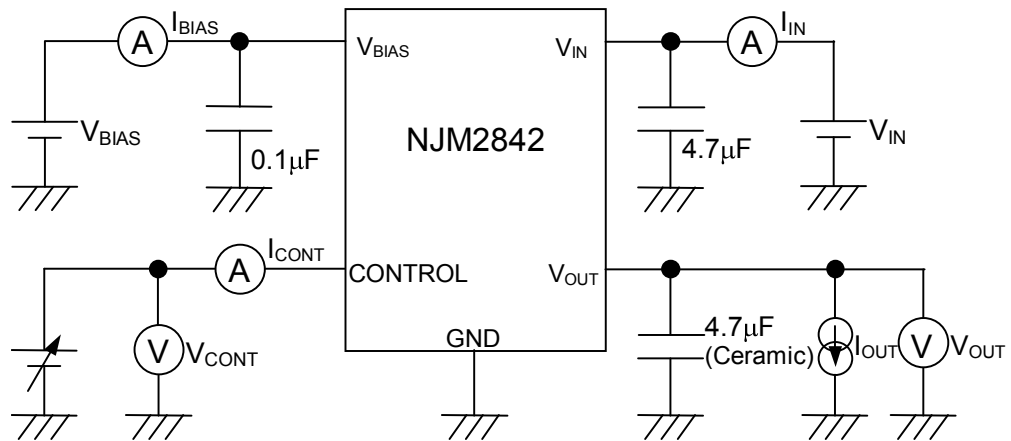
表1

出力電圧	リップル除去比 1(V_{BIAS})				リップル除去比 2(V_{IN})				出力雑音電圧			
	最小	標準	最大	単位	最小	標準	最大	単位	最小	標準	最大	単位
0.8V	-	77	-	dB	-	93	-	dB	-	34	-	μV_{rms}
1.0V	-	75	-		-	92	-		-	38	-	
1.1V	-	74	-		-	91	-		-	41	-	
1.2V	-	73	-		-	91	-		-	44	-	
1.45V	-	71	-		-	90	-		-	47	-	
1.5V	-	71	-		-	90	-		-	47	-	
1.8V	-	70	-		-	89	-		-	51	-	

■ 消費電力—周囲温度特性例

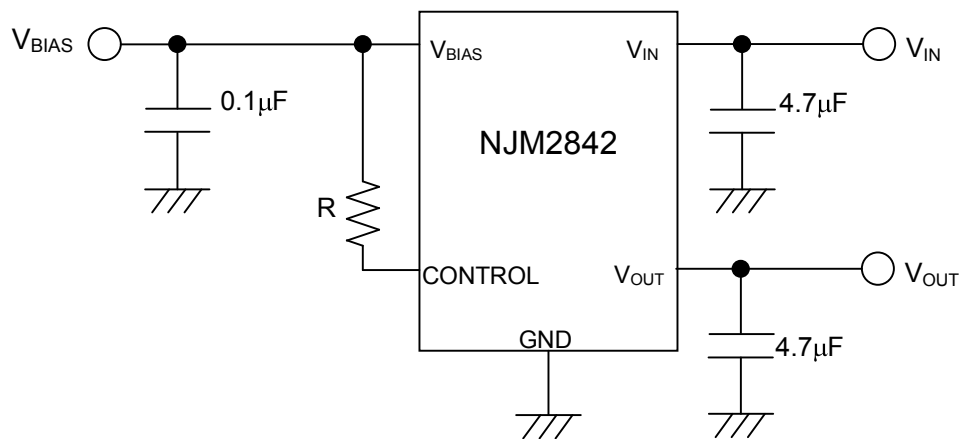


■ 測定回路図



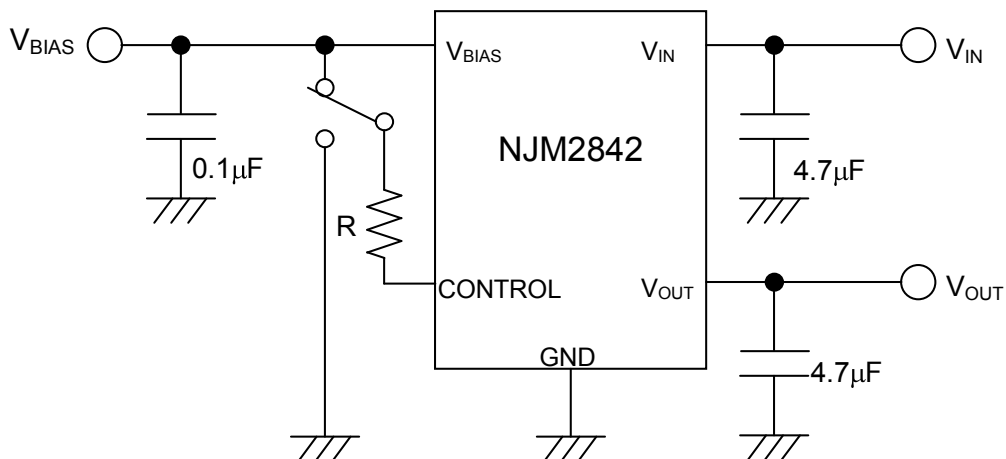
■ 応用回路例

① ON/OFF 機能を使用しないとき



コントロール端子は V_{BIAS} に接続してください。

② ON/OFF 機能を使用するとき



コントロール端子は H レベルで ON し、オープンもしくは GND レベルで OFF します。

*コントロール端子 $-V_{BIAS}$ 間に抵抗 R を接続する場合

本抵抗を挿入することによりコントロール電圧が高くなった場合にコントロール端子に流れる電流が大きくなるのを制限することができます。コントロール電流の低減が不要であれば、本抵抗の接続は必要ございません。

コントロール端子 $-V_{BIAS}$ 端子間にプルアップ抵抗 R を接続するとコントロール電流は低減されますが、抵抗 R で電圧降下が発生しますので、コントロール端子に印加される電圧が出力 ON 制御電圧を満足できるように設定してください。

出力 ON 制御の最低電圧 / 電流は周囲温度によって変動しますので、抵抗 R を挿入される場合は特性例の温度特性をご確認の上、抵抗値を選定してください。

*バイアスコンデンサ C_{BIAS} 、入力コンデンサ C_{IN} について

バイアスコンデンサ C_{BIAS} 及び、入力コンデンサ C_{IN} は、電源インピーダンスが高い場合や、 V_{BIAS} 、 V_{IN} 又は GND 配線が長くなった場合の発振を防止する効果があります。

そのため、推奨値以上（電気的特性共通条件欄に記載している容量値）のバイアスコンデンサ C_{BIAS} 及び入力コンデンサ C_{IN} を、 V_{BIAS} 端子-GND 端子間、 V_{IN} 端子-GND 端子間に配線ができるだけ短くなるように接続してください。

*出力コンデンサ C_O について

出力コンデンサ C_O はレギュレータ内蔵のエラーアンプの位相補償を行うために必要であり、容量値と ESR (Equivalent Series Resistance: 等価直列抵抗) が回路の安定度に影響を与えます。

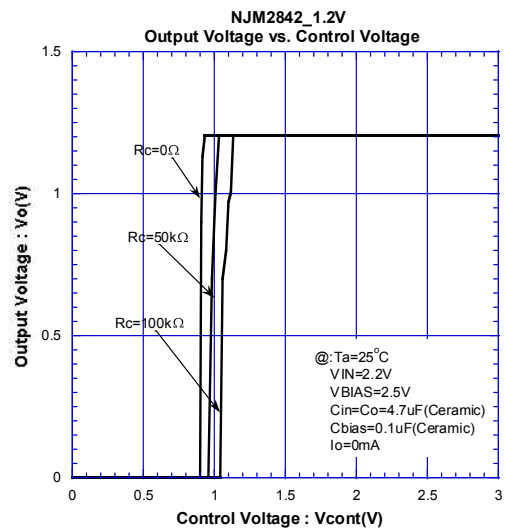
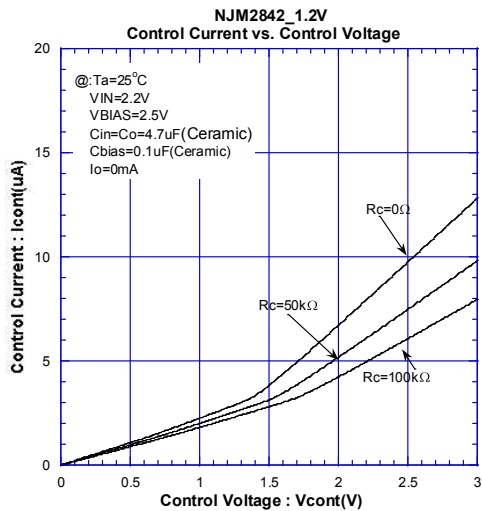
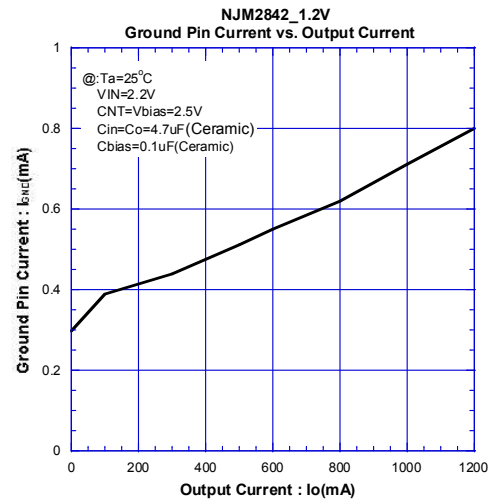
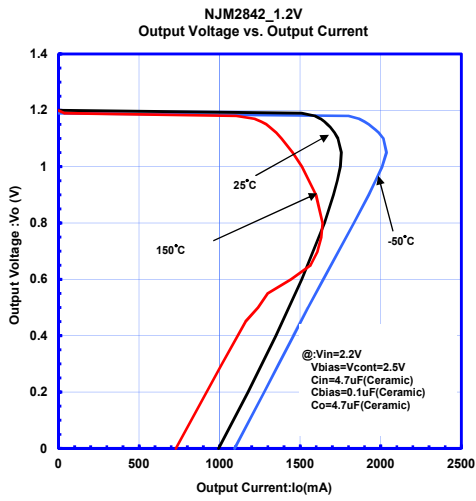
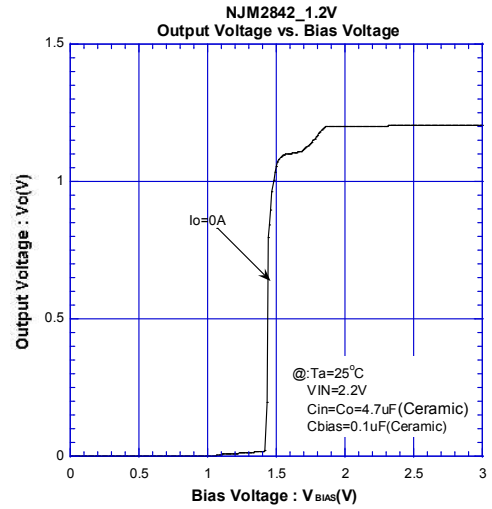
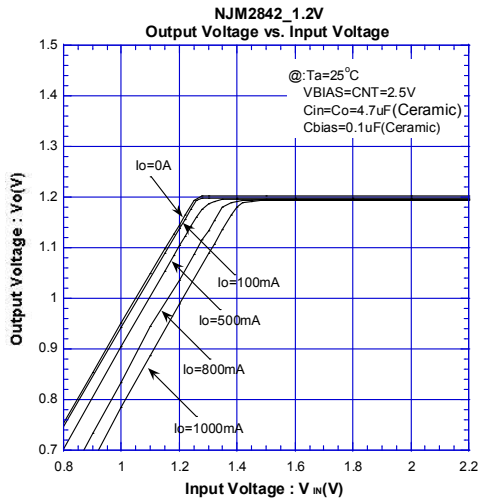
推奨容量値（電気的特性共通条件欄に記載している容量値）未満の C_O を使用すると内部回路の安定度が低下し、出力ノイズの増加、レギュレータの発振等が起こる可能性がありますので、安定動作のために推奨容量値以上の C_O を、 V_{OUT} 端子-GND 端子間に最短配線で接続して下さい。

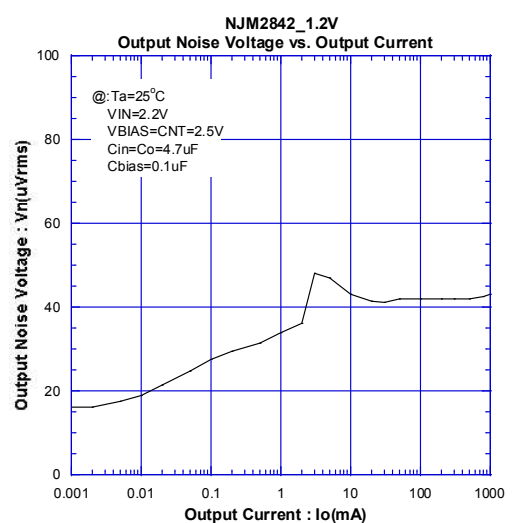
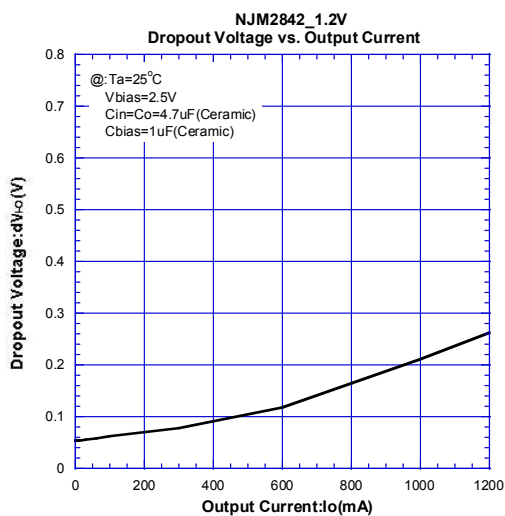
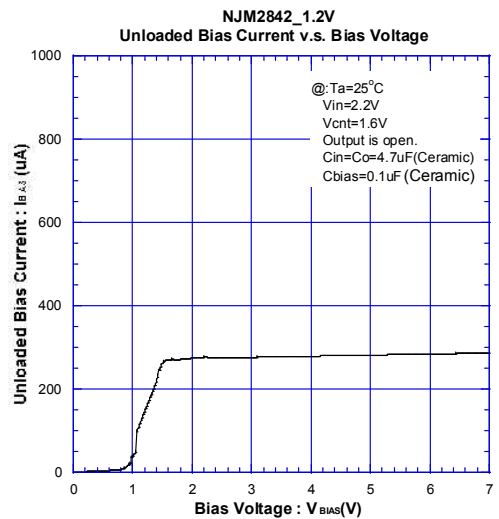
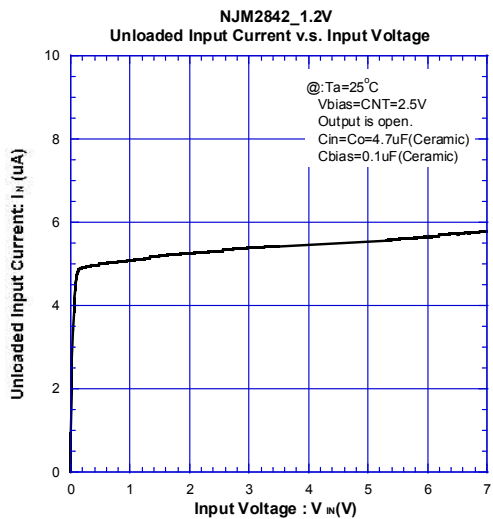
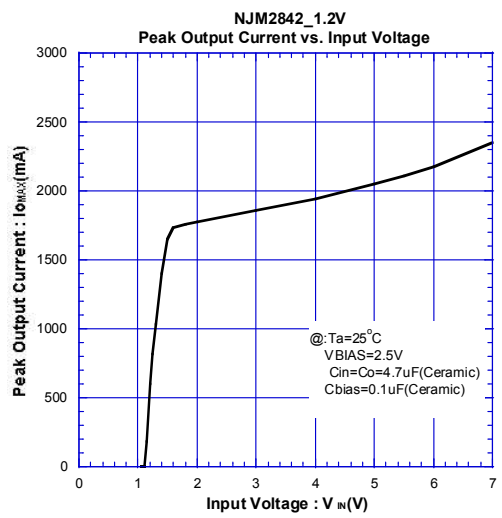
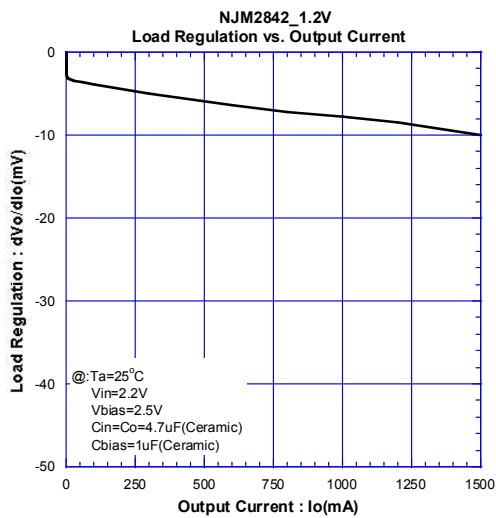
尚、 C_O は容量値が大きいほど出力ノイズとリップル成分が減少し、出力負荷変動に対する応答性も向上させることができます。

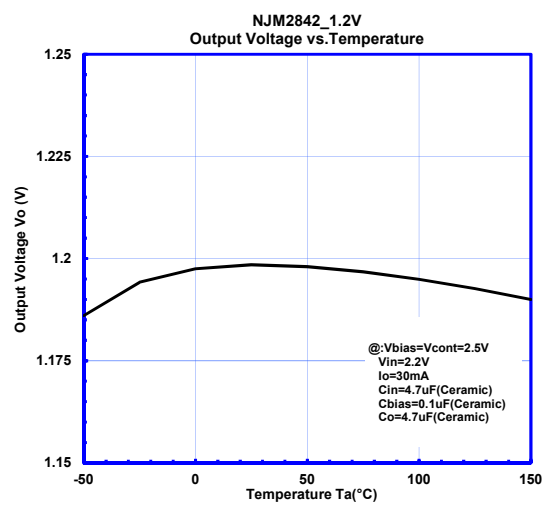
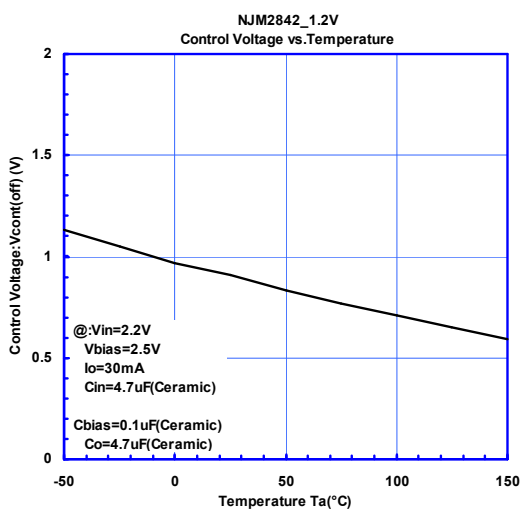
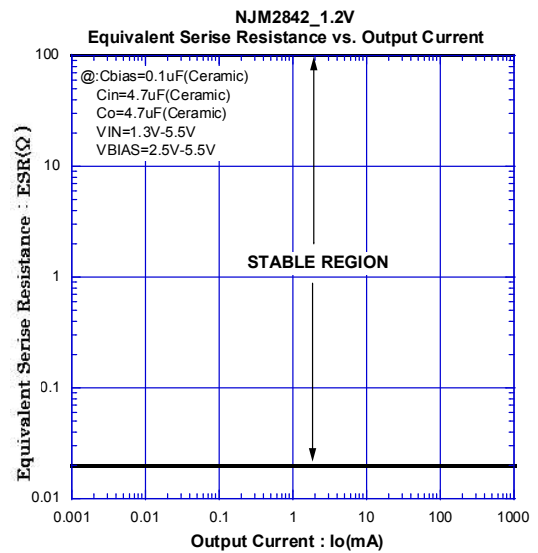
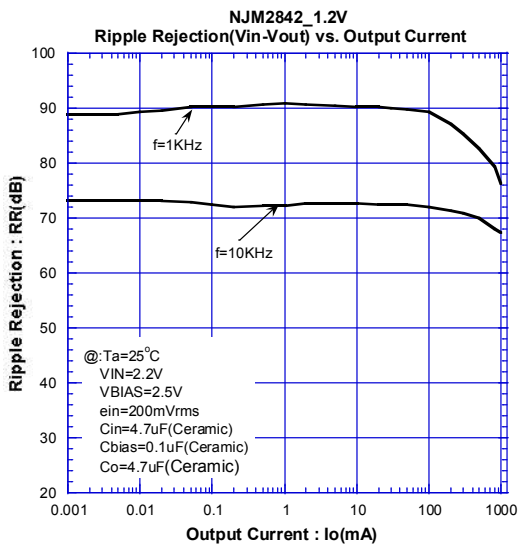
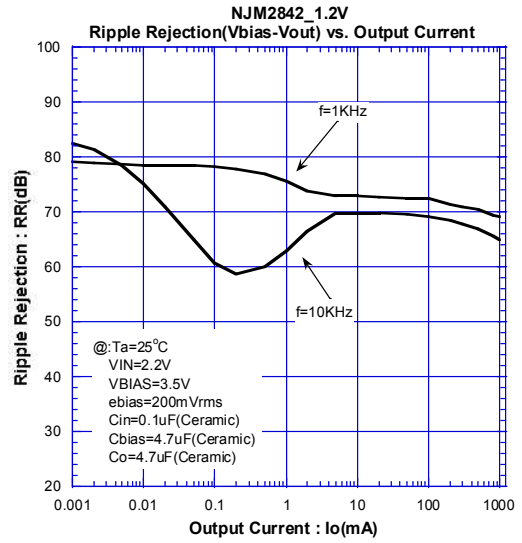
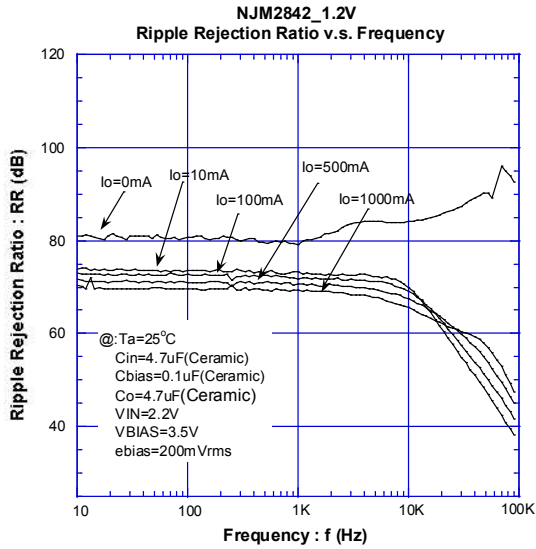
また、コンデンサメーカー固有の特性変動量(周波数特性、温度特性、DC バイアス特性)やバラツキを十分に考慮する必要がありますので、温度特性が良く、出力電圧に対し余裕を持った耐圧のものを推奨致します。

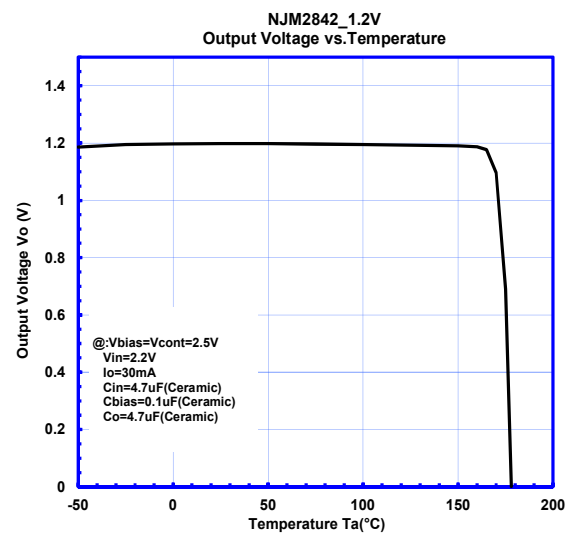
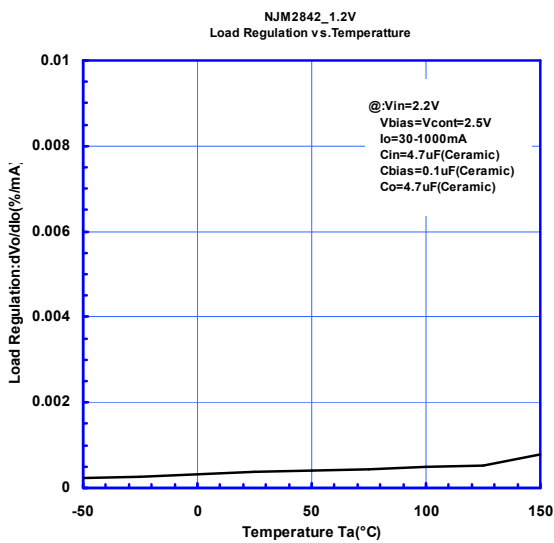
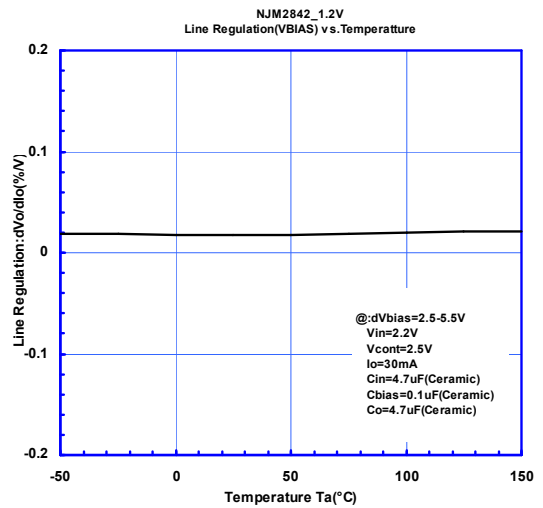
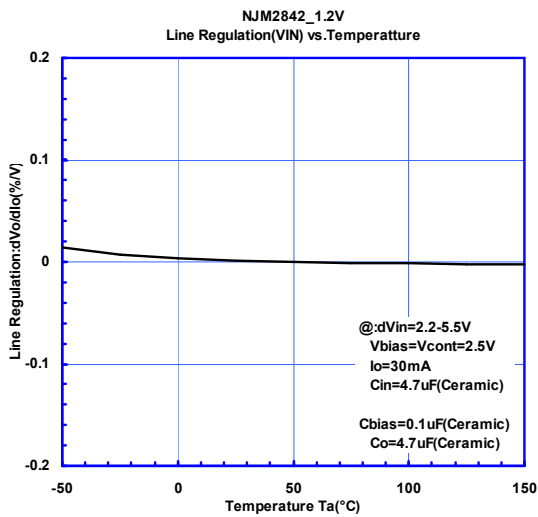
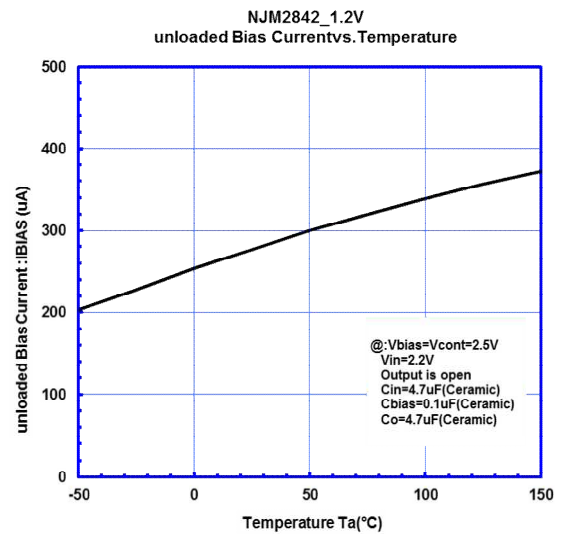
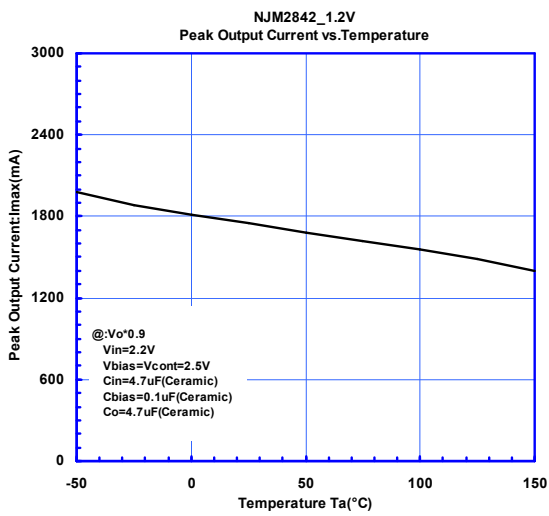
本製品は低 ESR 品を始め、幅広い範囲の ESR のコンデンサで安定動作するよう設計されておりますが、コンデンサの選定に際しては、上記特性変動等もご考慮の上、適切なコンデンサを選定してください。

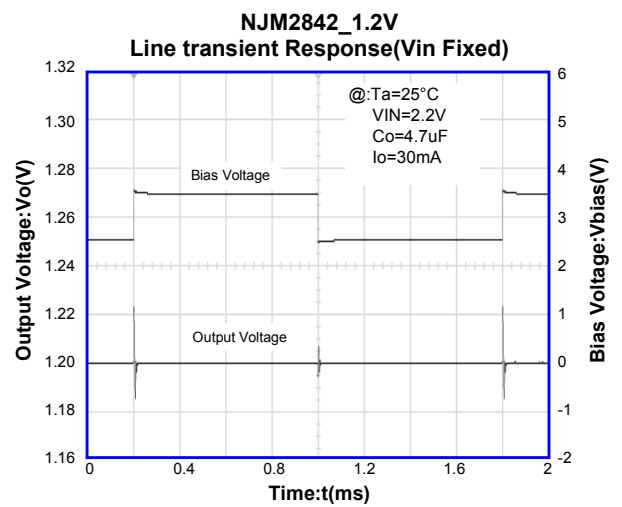
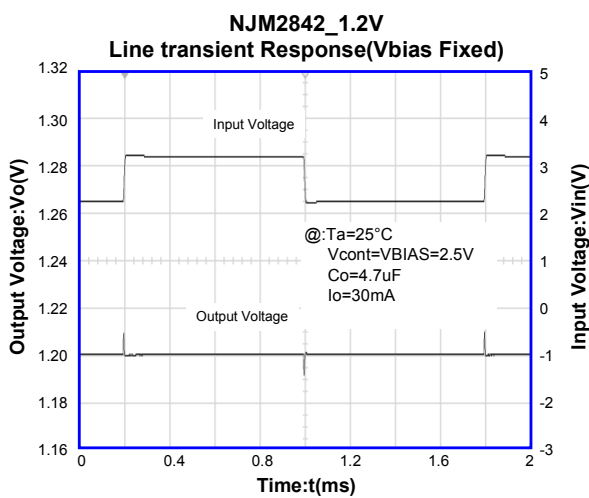
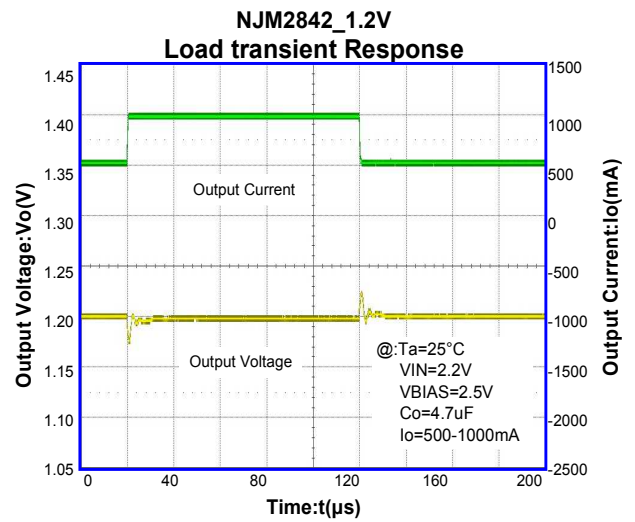
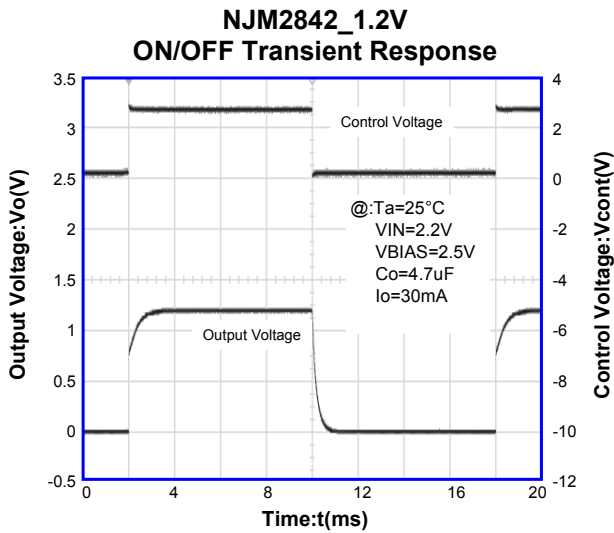
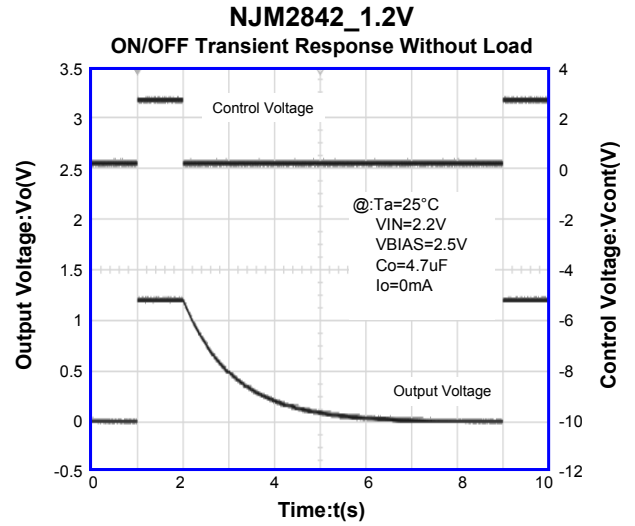
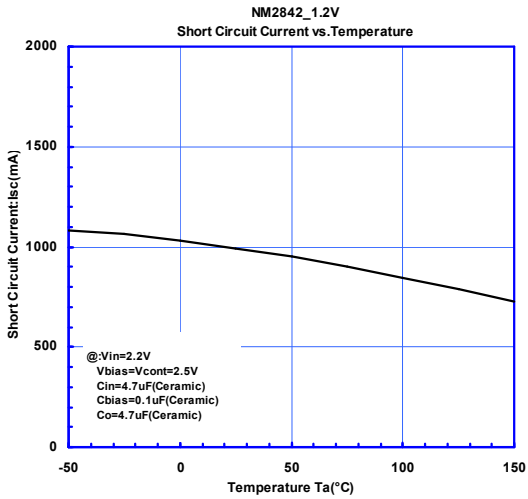
■ 特性例











＜注意事項＞

このデータブックの掲載内容の正確さには万全を期しておりますが、掲載内容について何らかの法的な保証を行うものではありません。とくに応用回路については、製品の代表的な応用例を説明するためのものです。また、工業所有権その他の権利の実施権の許諾を伴うものではなく、第三者の権利を侵害しないことを保証するものでもありません。