

低電圧動作 LPF 内蔵ビデオアンプ

概要

NJM2561A は、LPF を内蔵した低電圧ビデオアンプです。
 動作電源電圧は 2.6 ~ 5.5V と低電圧駆動が可能であり、75 Ω ドライバ回路内蔵の為、TV モニタ等の映像機器に直結ができます。
 入力にはコンジットビデオ信号に対応し、パワーセーブを兼ねたミュート回路も備わり、低消費設計に適しております。
 また、小型パッケージ(ESON6)搭載のため、DSC、DVC、監視カメラ等のポータブル機器に最適です。

外形

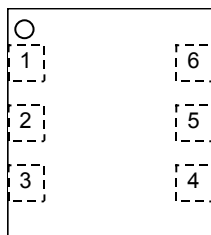


NJM2561AKG1

特徴

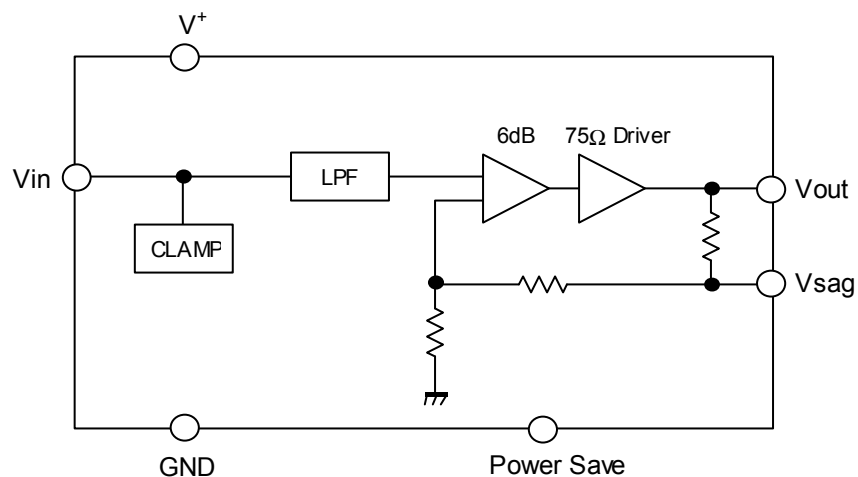
- 電源電圧 2.6 ~ 5.5V
- 6次LPF内蔵 -33dB at 19MHz typ.
- 6dBアンプ内蔵
- 75 Ω ドライバ内蔵
- パワーセーブ回路内蔵
- バイポーラ構造
- PKG ESON6 (1.6 x 1.6 x 0.4 mm)

ピン配置



1. Vsag
2. GND
3. Power Save
4. V+
5. Vout
6. Vin

ブロック図



NJM2561A

絶対最大定格 (Ta=25)

項目	記号	定格	単位
電源電圧	V ⁺	7.0	V
消費電力	P _D	260(1) 950(2)	mW
動作温度範囲	Topr	-40 ~ +85	
保存温度範囲	Tstg	-40 ~ +125	

1 : EIA/JEDEC仕様基板(101.5 × 114.5 × 1.6mm, 2層, FR-4)実装時。且つExposed Pad使用時。

2 : EIA/JEDEC仕様基板(101.5 × 114.5 × 1.6mm, 4層, FR-4)実装時。且つExposed Pad使用時。

(4層基板内箔: 99.5 × 99.5mm: JEDEC規格JESD51-5に基づき、基板にサーマルビアホールを適用しております。)

推奨動作条件(Ta= 25)

項目	記号	条件	最小	標準	最大	単位
動作電源電圧	Vopr		2.6	3.0	5.5	V

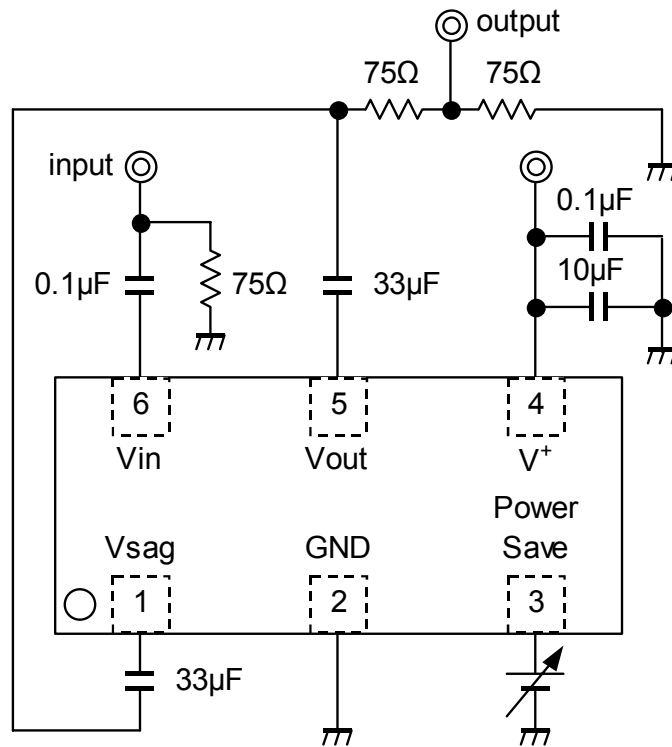
電気的特性 (V⁺=3.0V,150 終端,Ta=25)

項目	記号	条件	最小	標準	最大	単位
消費電流	I _{CC}	無信号時	-	8.0	12.0	mA
パワーセーブ時消費電流	I _{save}	無信号時, パワーセーブ時	-	30	50	μA
最大出力レベル	Vom	f=100kHz, THD=1%、	2.2	2.5	-	Vp-p
電圧利得	Gv	Vin=100kHz, 1.0Vp-p, 正弦波信号入力	6.1	6.5	6.9	dB
LPF特性	Gfy4.5M	Vin=4.5MHz/100kHz, 1.0Vp-p	-0.6	-0.1	0.4	dB
	Gfy19M	Vin=19MHz/100kHz, 1.0Vp-p	-	-33	-23	
微分利得	DG	Vin=1.0Vp-p, 10step ビデオ信号入力	-	0.5	-	%
微分位相	DP	Vin=1.0Vp-p, 10step ビデオ信号入力	-	0.5	-	deg
S / N 比	SNv	Vin=1.0Vp-p, 100%ホワイトビデオ信号 75 終端, 帯域 100KHz ~ 6MHz	-	65	-	dB
2 次 歪	Hv	Vin=1.0Vp-p, 3.58MHz, 正弦波信号 75 終端	-	-50	-	dB
SW 切替 H レベル	VthH	IC 動作状態	1.8	-	V ⁺	V
SW 切替 L レベル	VthL	IC 待機状態	0	-	0.3	

制御端子説明

端子	制御	備考
Power Save	H	Power Save : OFF(信号出力)
	L	Power Save : ON (Mute)
	OPEN	Power Save : ON (Mute)

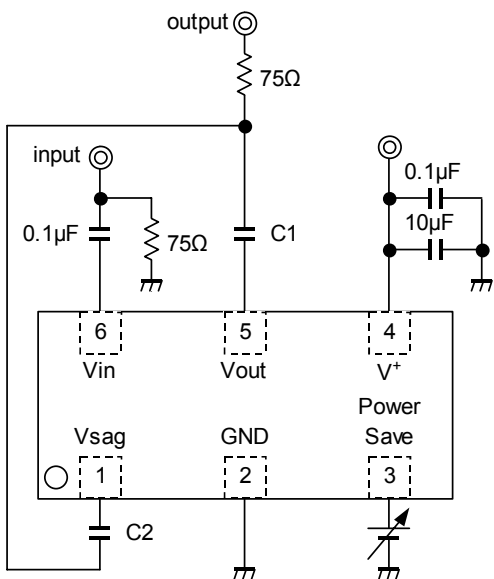
測定回路図



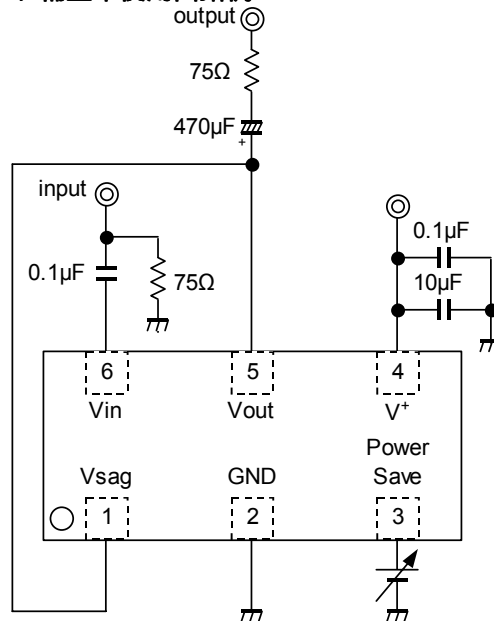
NJM2561A

応用回路例

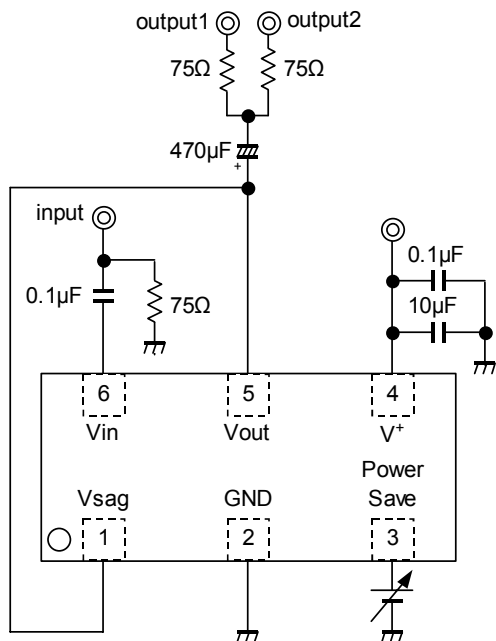
(1) サグ補正使用回路例



(2) サグ補正未使用回路例



(3) 2系統ドライブ回路例



(1) 標準回路例 (サグ補正使用回路)

本回路は実装面積が制約されるポータブル機器を想定した回路例です。サグ補正の使用により出力カップリングコンデンサの容量値を小さくすることが出来ます。ただし、サグの悪化及び、輝度変化の大きな動画信号を出力した時に同期外れを起こす場合がありますので、必ず白黒バンス信号等、低域の周波数成分を多く含む信号で波形を確認してください。C1の値を大きくする事により、サグの悪化と同期外れの度合いは軽減されます。

(2) サグ補正未使用回路例

実装面積の制約がないアプリケーションでは本回路を推奨致します。Vout端子とVsag端子をIC出力端でショートした後に、470µF以上の出力カップリングコンデンサを接続してください。

(3) 2系統ドライブ回路例、及び注意事項

本回路は150負荷を2系統駆動する為の回路です。APL変動が大きい信号(White 100%、1Vp-p以上)を入力した場合に同期潰れが発生します。必ずAPL変動が大きい信号(White 100%、1Vp-p以上)での波形確認を行った上でご使用のご検討をお願いします。

使用上の注意：

応用回路例(1)のサグ補正使用時、サグの悪化及び、輝度変化の大きな動画信号を出力した時に同期外れを起こす場合があります。必ず白黒バウンス信号等、低域の周波数成分を多く含む信号で波形を確認してください。

下図1、2 (C1: 100uF、C2: 22uF 接続時の各出力波形) をご参照ください。

サグ、及び同期外れを回避するためには、応用回路例(2)のサグ補正未使用回路例を推奨致します。

下図3、4をご参照ください。

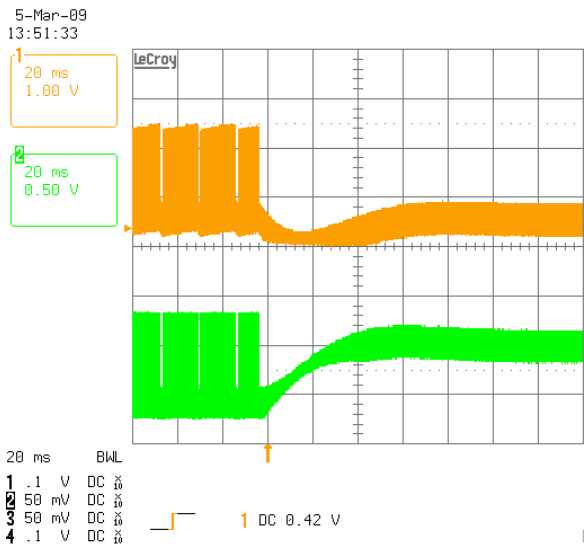


図1：C1：100uF、C2：22uF 入力信号 1Vpp
白黒切り替わり波形
(Orange：Vout 端子波形、Green：出力コンデンサ後波形)

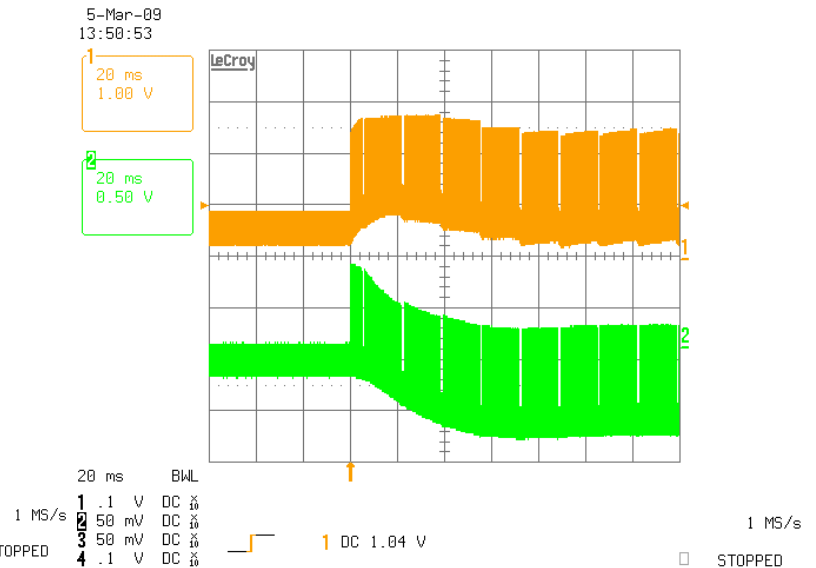


図2：C1：100uF、C2：22uF 入力信号 1Vpp
黒白切り替わり波形
(Orange：Vout 端子波形、Green：出力コンデンサ後波形)

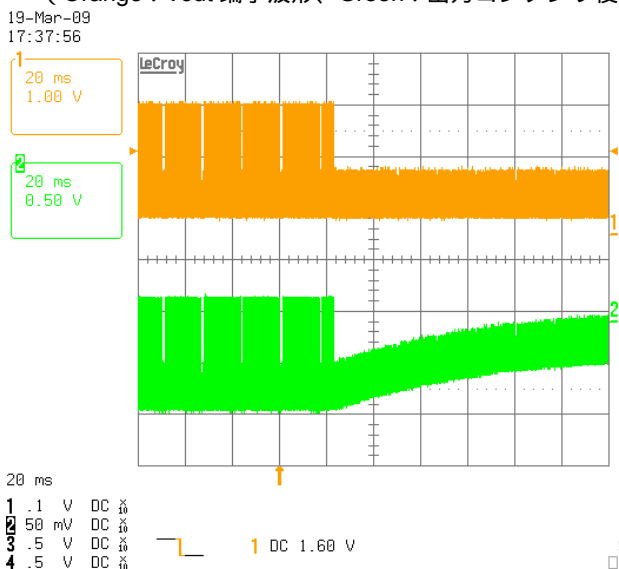


図3：応用回路例2 入力信号 1Vpp
白黒切り替わり波形
(Orange：Vout 端子波形、Green：出力コンデンサ後波形)

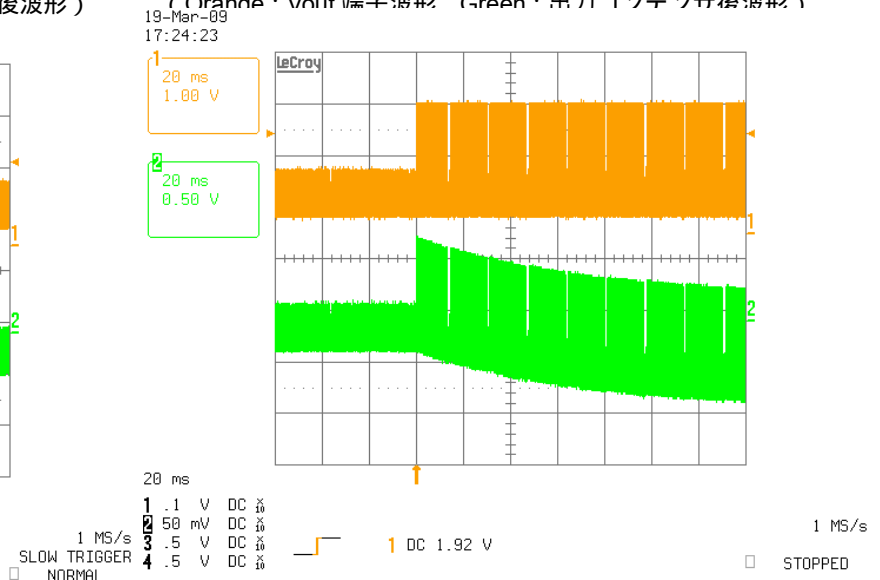


図4：応用回路例2 入力信号 1Vpp
黒白切り替わり波形
(Orange：Vout 端子波形、Green：出力コンデンサ後波形)

<注意事項>

このデータブックの掲載内容の正確さには万全を期しておりますが、掲載内容について何らかの法的な保証を行うものではありません。とくに応用回路については、製品の代表的な応用例を説明するためのものです。また、工業所有権その他の権利の実施権の許諾を伴うものではなく、第三者の権利を侵害しないことを保証するものでもありません。