

ハイパワーSP4T スイッチ GaAs MMIC

■ 概要

NJG1809ME7 は LTE-U / LAA、WLAN、LTE 等の通信用途に最適なハイパワーSP4T スイッチです。

本製品は切替電圧 1.8V に対応し、低挿入損失、高アイソレーション、高線形性を 6GHz までカバーすることを特長とします。WLAN で要求される高速切替時間にも対応します。

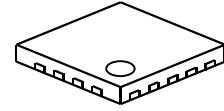
本製品は内蔵 ESD 保護素子により高 ESD 耐圧を有します。

本製品は DC ブロッキングキャパシタが不要です*。

EQFN18-E7 パッケージを採用し小型・薄型化を実現します。

(*DC バイアス印加時は除く)

■ 外形



NJG1809ME7

■ アプリケーション

LTE-U / LAA, WLAN (802.11a/b/g/n/ac), LTE 用途

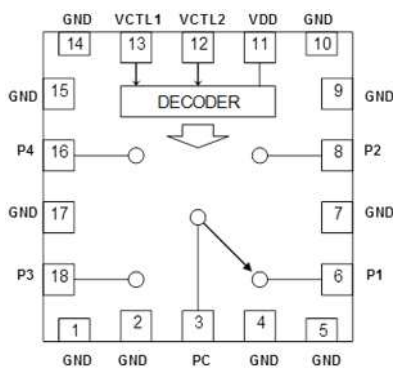
その他汎用切替用途

■ 特長

- 低切替電圧 1.35 ~ 5.0V
- 低挿入損失 0.40dB typ. @f=2.7GHz, 3.5GHz, P_{IN}=+27dBm
0.50dB typ. @f=5.85GHz, P_{IN}=+27dBm
- 高アイソレーション 27dB typ. @f=2.7GHz, P_{IN}=+27dBm
25dB typ. @f=3.5GHz, P_{IN}=+27dBm
30dB typ. @f= 5.85GHz, P_{IN}=+27dBm
+32dBm min.
- P_{-0.1dB}
- 高速切替時間 250ns typ.
- 小型・薄型パッケージ EQFN18-E7 (2.0x2.0x0.397mm typ.)
- RoHS 対応, ハロゲンフリー, MSL1

■ 端子配列

(TOP VIEW)



端子名

- | | |
|--------|-----------|
| 1. GND | 10. GND |
| 2. GND | 11. VDD |
| 3. PC | 12. VCTL2 |
| 4. GND | 13. VCTL1 |
| 5. GND | 14. GND |
| 6. P1 | 15. GND |
| 7. GND | 16. P4 |
| 8. P2 | 17. GND |
| 9. GND | 18. P3 |

Exposed PAD: GND

■ 真理値表

“H”=V_{CTL(H)}, “L”=V_{CTL(L)}

VCTL1	VCTL2	Path
L	L	PC-P1
H	L	PC-P2
L	H	PC-P3
H	H	PC-P4

注：本資料に記載された内容は、予告なく変更することがありますので、ご了承下さい。

■ 絶対最大定格

$T_a=+25^{\circ}\text{C}$, $Z_{\theta}=Z_{\theta i}=50$

項目	記号	条件	定格	単位
入力電力	P_{IN}	$V_{DD}=2.75\text{V}$, $V_{CTL}=0/1.8\text{V}$	+33	dBm
電源電圧	V_{DD}	VDD 端子	5.0	V
切替電圧	V_{CTL}	VCTL1, VCTL2 端子	5.0	V
消費電力	P_D	4層(101.5 x 114.5mm スルーホール有) FR4 基板実装時、 $T_j=150^{\circ}\text{C}$)	1400	mW
動作温度	T_{opr}		-40 ~ +105	$^{\circ}\text{C}$
保存温度	T_{stg}		-55 ~ +150	$^{\circ}\text{C}$

■ 電気的特性 1 (DC)

共通条件: $T_a=+25^{\circ}\text{C}$ 、 $V_{DD}=2.75\text{V}$ 、 $V_{CTL(H)}=1.8\text{V}$ 、 $V_{CTL(L)}=0\text{V}$ 、指定の外部回路による

項目	記号	条件	最小値	標準値	最大値	単位
電源電圧	V_{DD}	VDD 端子	2.5	2.75	5.0	V
動作電流	I_{DD}	RF 無信号時	-	350	700	μA
切替電圧(LOW)	$V_{CTL(L)}$	VCTL1, VCTL2 端子	0	-	0.45	V
切替電圧(HIGH)	$V_{CTL(H)}$	VCTL1, VCTL2 端子	1.35	1.8	5.0	V
切替電流	I_{CTL}	$V_{CTL(H)}=1.8\text{V}$	-	4	10	μA

■ 電気的特性 2 (RF)

共通条件: $T_a=+25^\circ\text{C}$, $Z_s=Z_l=50\Omega$, $V_{DD}=2.75\text{V}$, $V_{CTL(H)}=1.8\text{V}$, $V_{CTL(L)}=0\text{V}$, 指定の外部回路による

項目	記号	条件	最小値	標準値	最大値	単位	
挿入損失 1	LOSS1	f=0.7GHz, $P_{IN}=+27\text{dBm}$	-	0.35	0.55	dB	
挿入損失 2	LOSS2	f=2.0GHz, $P_{IN}=+27\text{dBm}$	-	0.40	0.60	dB	
挿入損失 3	LOSS3	f=2.7GHz, $P_{IN}=+27\text{dBm}$	-	0.40	0.60	dB	
挿入損失 4	LOSS4	f=3.5GHz, $P_{IN}=+27\text{dBm}$	-	0.40	0.60	dB	
挿入損失 5	LOSS5	f=5.85GHz, $P_{IN}=+27\text{dBm}$	-	0.50	0.75	dB	
アイソレーション 1	ISL1	f=0.7GHz, $P_{IN}=+27\text{dBm}$	32	36	-	dB	
アイソレーション 2	ISL2	f=2.0GHz, $P_{IN}=+27\text{dBm}$	25	28	-	dB	
アイソレーション 3	ISL3	f=2.7GHz, $P_{IN}=+27\text{dBm}$	24	27	-	dB	
アイソレーション 4	ISL4	f=3.5GHz, $P_{IN}=+27\text{dBm}$	22	25	-	dB	
アイソレーション 5	ISL5	f=5.85GHz, $P_{IN}=+27\text{dBm}$	PC-Pn ^{*1}	26	30	-	dB
			Pm-Pn ^{*2}	20	23	-	
0.1dB 圧縮時入力電力	$P_{-0.1\text{dB}}$	f=5.85GHz	+32	-	-	dBm	
第 2 高調波 1	2fo(1)	f=5.18GHz, 5.85GHz, $P_{IN}=+27\text{dBm}$	-	-	-70	dBc	
第 2 高調波 2	2fo(2)	f=2.69GHz, $P_{IN}=0\text{dBm}$	-	-	-95	dBc	
第 3 高調波 1	3fo(1)	f=5.18GHz, 5.85GHz, $P_{IN}=+27\text{dBm}$	-	-	-70	dBc	
第 3 高調波 2	3fo(2)	f=1.732GHz, 1.91GHz, $P_{IN}=0\text{dBm}$	-	-	-95	dBc	
第 4 高調波	4fo	f=5.18GHz, 5.85GHz, $P_{IN}=+27\text{dBm}$	-	-	-70	dBc	
入力 2 次インターセプトポイント	IIP2	f=2.48+2.69GHz, $f_{\text{meas}}=5.17\text{GHz}$, $P_{IN}=+10\text{dBm}$ each	+100	-	-	dBm	
入力 3 次インターセプトポイント	IIP3	f=1.71+2.40GHz, $f_{\text{meas}}=5.82\text{GHz}$, $P_{IN}=+10\text{dBm}$ each	+60	-	-	dBm	
定在波比 1	VSWR1	オン状態, f=2.7GHz	-	1.2	1.5	-	
定在波比 2	VSWR2	オン状態, f=5.85GHz	-	1.3	1.6	-	
スイッチング時間	T_{SW}	50% V_{CTL} to 10/90% RF	-	250	400	ns	

*1: Pn=P1, P2, P3, P4

*2: Pm=P1, P2, P3, P4. Pn=P1, P2, P3, P4. m≠n

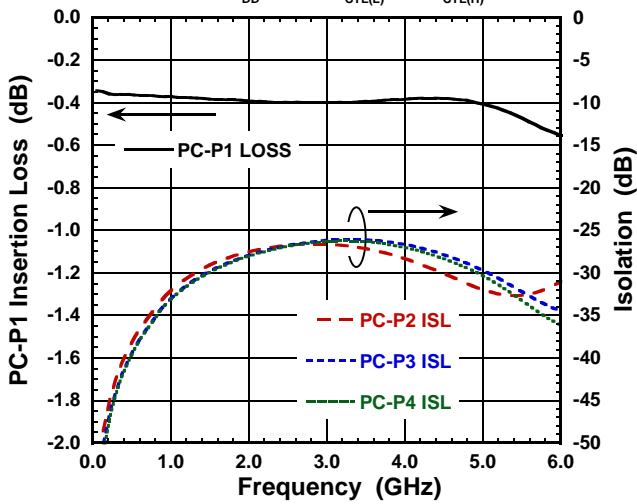
■ 端子説明

端子番号	端子記号	機能
1	GND	接地端子です。RF 特性を劣化させないために、IC ピン近傍で接地電位に接続してください。
2	GND	接地端子です。RF 特性を劣化させないために、IC ピン近傍で接地電位に接続してください。
3	PC	共通 RF 端子です。DC ブロッキングキャパシタは不要です（DC バイアス印加時は除く）。
4	GND	接地端子です。RF 特性を劣化させないために、IC ピン近傍で接地電位に接続してください。
5	GND	接地端子です。RF 特性を劣化させないために、IC ピン近傍で接地電位に接続してください。
6	P1	RF 端子です。DC ブロッキングキャパシタは不要です（DC バイアス印加時は除く）。
7	GND	接地端子です。RF 特性を劣化させないために、IC ピン近傍で接地電位に接続してください。
8	P2	RF 端子です。DC ブロッキングキャパシタは不要です（DC バイアス印加時は除く）。
9	GND	接地端子です。RF 特性を劣化させないために、IC ピン近傍で接地電位に接続してください。
10	GND	接地端子です。RF 特性を劣化させないために、IC ピン近傍で接地電位に接続してください。
11	VDD	電源端子です。正電源電圧(+2.5 to +5V)を印加して下さい。RF 特性への影響を抑止するため対 GND 間にバイパスキャパシタを接続してください。
12	VCTL2	経路切替用制御信号入力端子です。この端子の印加電圧をハイレベル(+1.35~+5.0V)またはローレベルに(0~+0.45V)にセットしてください。
13	VCTL1	経路切替用制御信号入力端子です。この端子の印加電圧をハイレベル(+1.35~+5.0V)またはローレベルに(0~+0.45V)にセットしてください。
14	GND	接地端子です。RF 特性を劣化させないために、IC ピン近傍で接地電位に接続してください。
15	GND	接地端子です。RF 特性を劣化させないために、IC ピン近傍で接地電位に接続してください。
16	P4	RF 端子です。DC ブロッキングキャパシタは不要です（DC バイアス印加時は除く）。
17	GND	接地端子です。RF 特性を劣化させないために、IC ピン近傍で接地電位に接続してください。
18	P3	RF 端子です。DC ブロッキングキャパシタは不要です（DC バイアス印加時は除く）。
Exposed Pad	GND	IC 裏面の接地パッドです。RF 特性を劣化させないために、パッド近傍で接地電位に接続してください。

■ 特性例 (指定の測定回路による。外部回路の損失含まず)

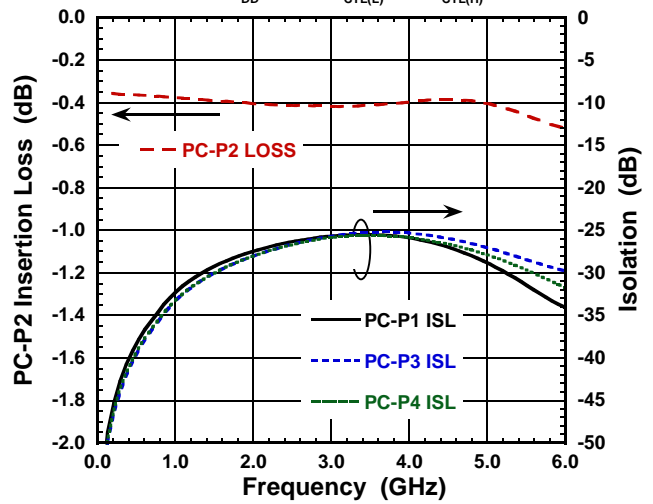
LOSS, ISL vs Frequency

(PC-P1 ON, $V_{DD}=2.75V$, $V_{CTL(L)}=0V$, $V_{CTL(H)}=1.8V$)



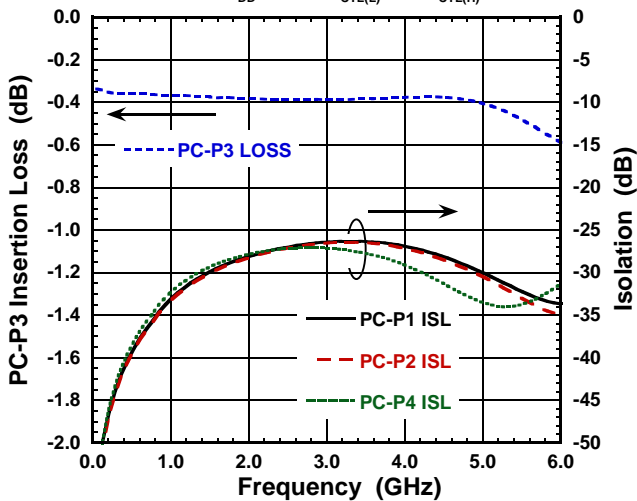
LOSS, ISL vs Frequency

(PC-P2 ON, $V_{DD}=2.75V$, $V_{CTL(L)}=0V$, $V_{CTL(H)}=1.8V$)



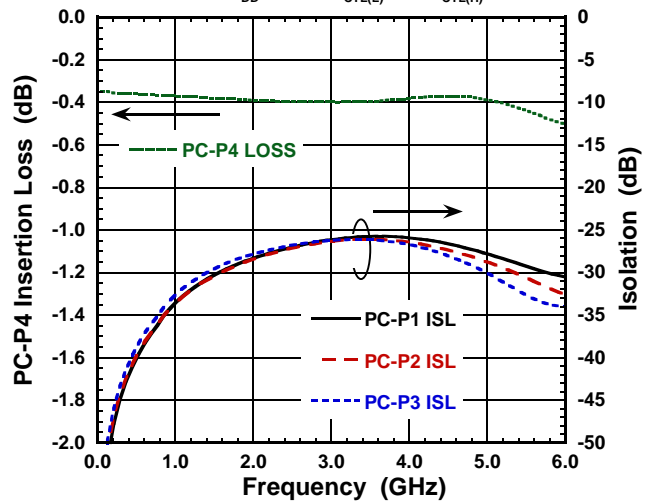
LOSS, ISL vs Frequency

(PC-P3 ON, $V_{DD}=2.75V$, $V_{CTL(L)}=0V$, $V_{CTL(H)}=1.8V$)



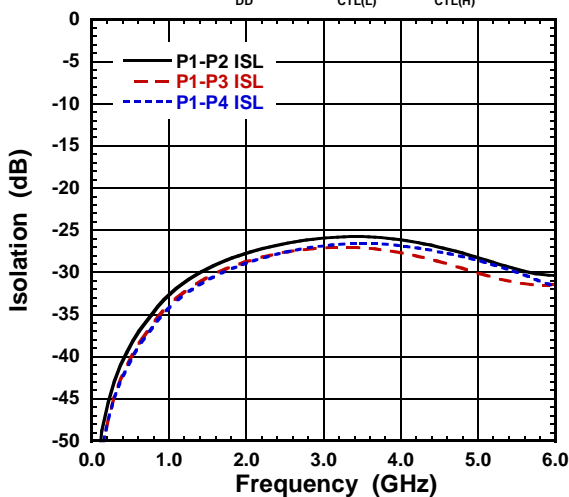
LOSS, ISL vs Frequency

(PC-P4 ON, $V_{DD}=2.75V$, $V_{CTL(L)}=0V$, $V_{CTL(H)}=1.8V$)



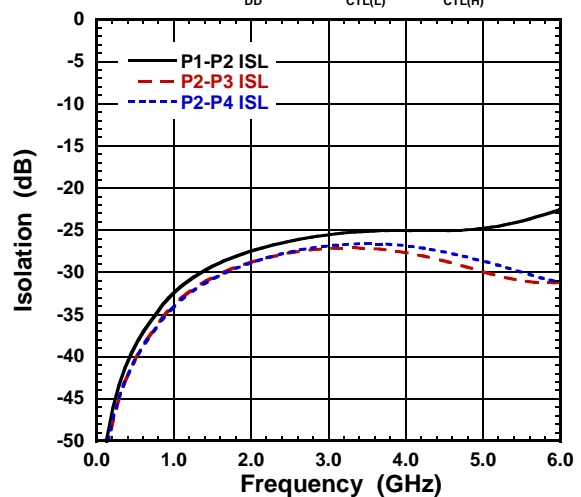
ISL vs Frequency

(PC-P1 ON, $V_{DD}=2.75V$, $V_{CTL(L)}=0V$, $V_{CTL(H)}=1.8V$)



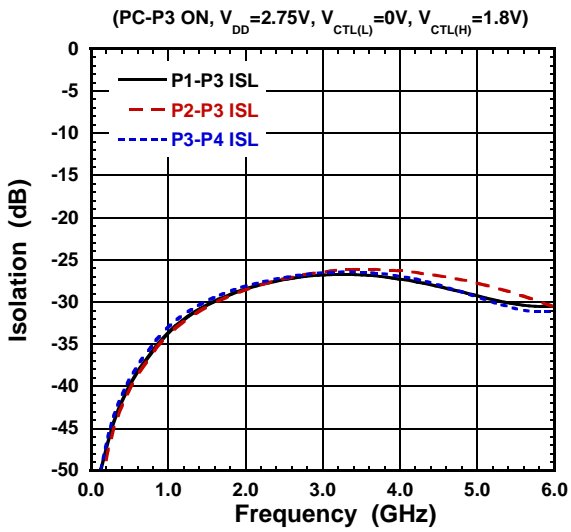
ISL vs Frequency

(PC-P2 ON, $V_{DD}=2.75V$, $V_{CTL(L)}=0V$, $V_{CTL(H)}=1.8V$)

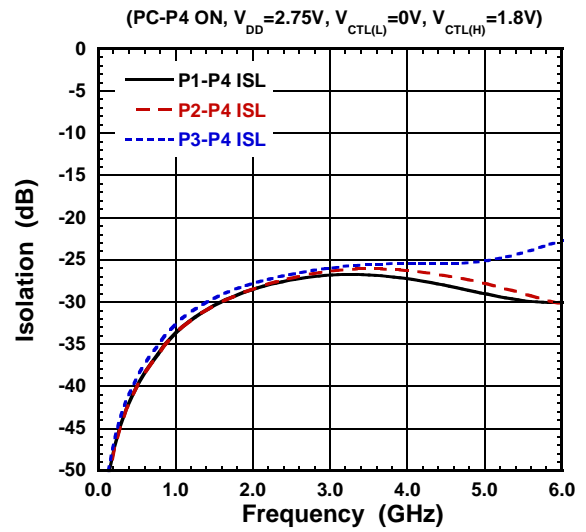


■ 特性例 (指定の測定回路による。外部回路の損失含まず)

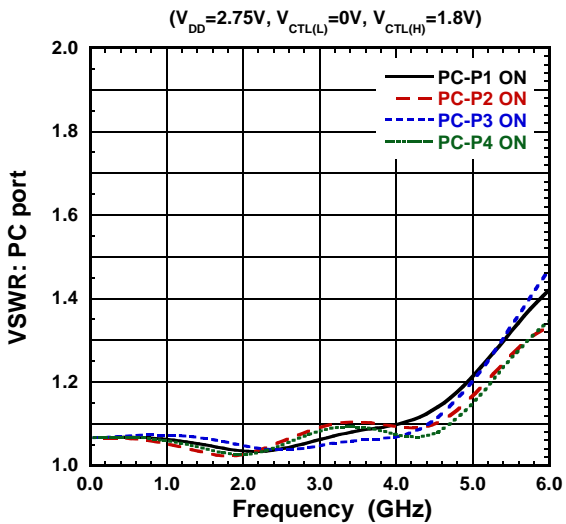
ISL vs Frequency



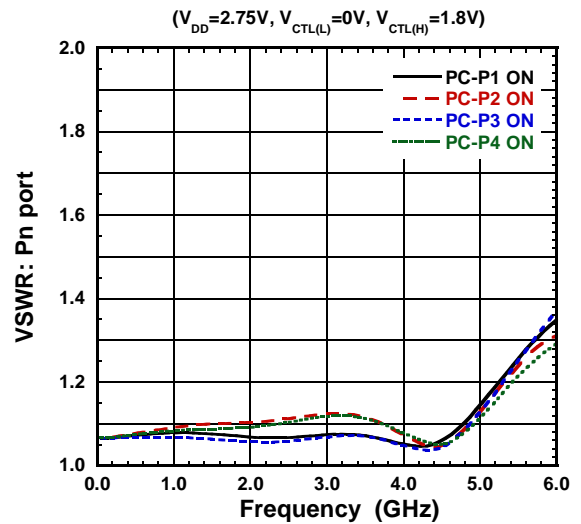
ISL vs Frequency



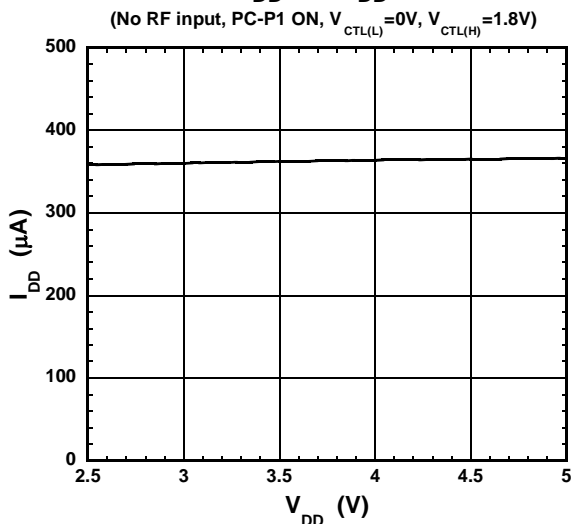
VSWR vs Frequency



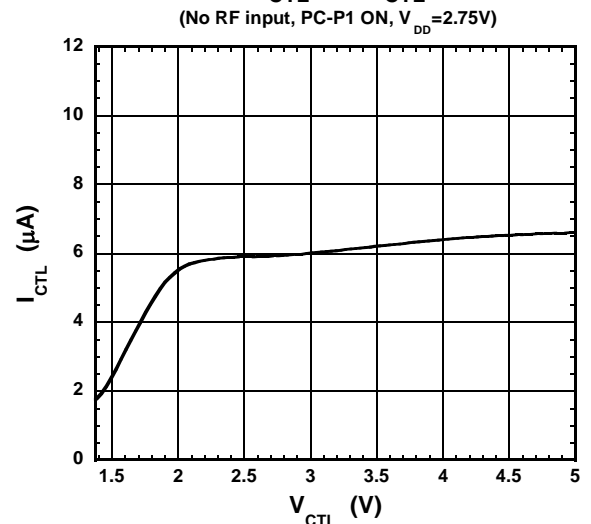
VSWR vs Frequency



I_{DD} vs V_{DD}

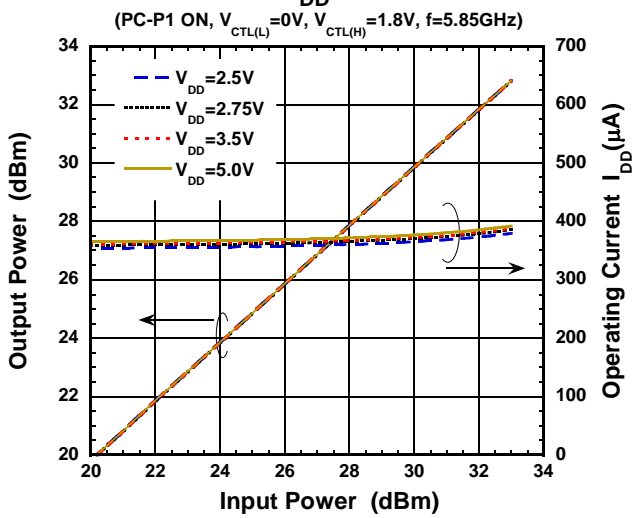


I_{CTL} vs V_{CTL}

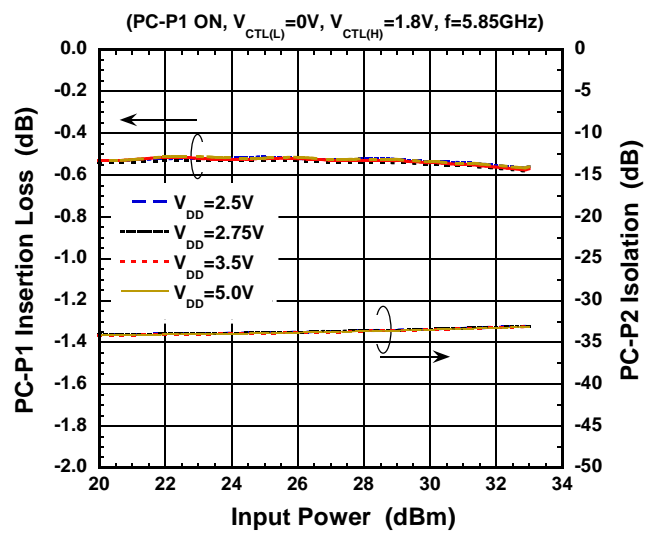


■ 特性例 (指定の測定回路による。外部回路の損失含まず)

Output Power, I_{DD} vs Input Power

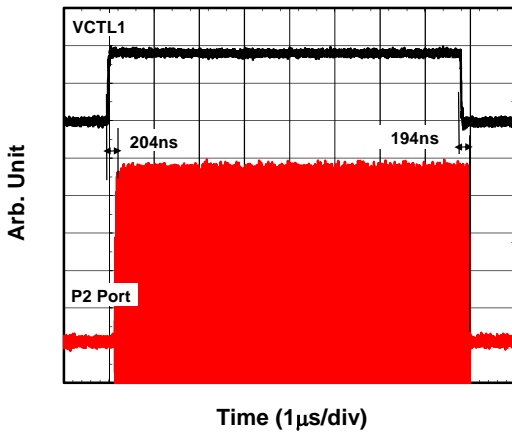


Loss, ISL vs Input Power



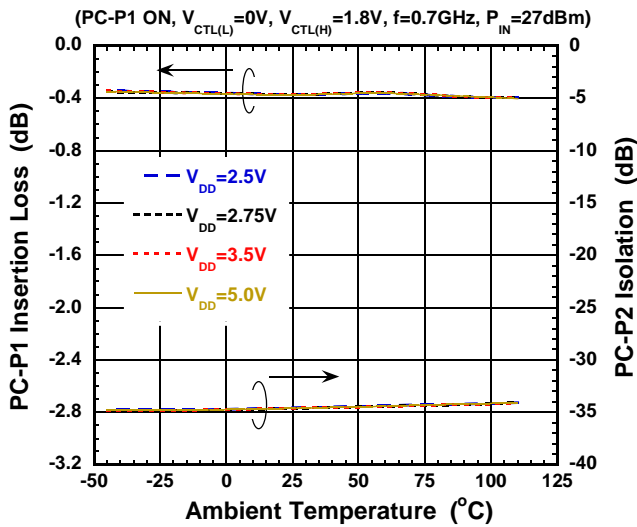
Switching Time

(PC-P1/P2 path, $V_{DD}=2.75V$, $V_{CTL(L)}=0V$, $V_{CTL(H)}=1.8V$)

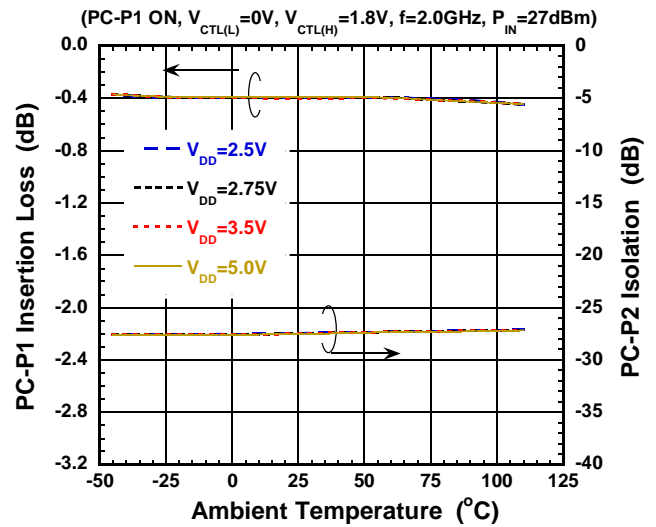


■ 特性例 (指定の測定回路による。外部回路の損失含まず)

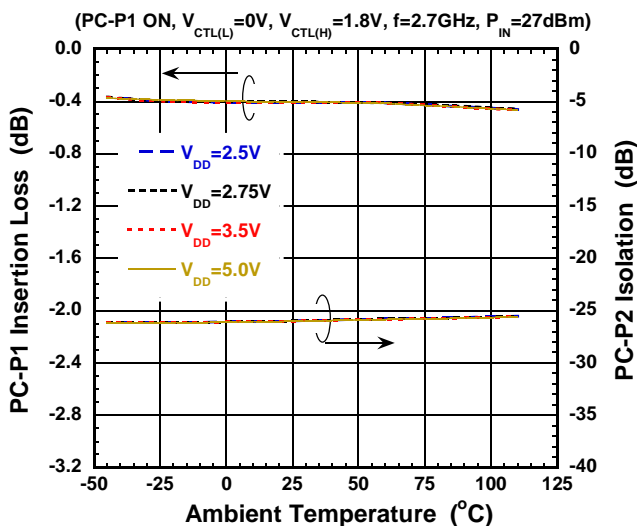
Loss, ISL vs Temperature



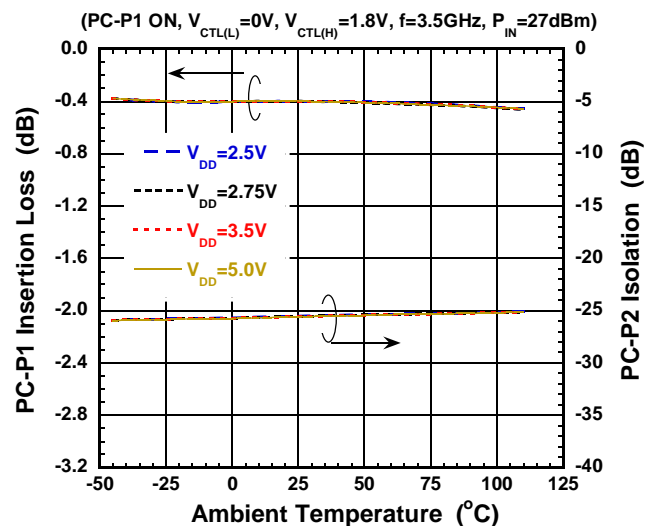
Loss, ISL vs Temperature



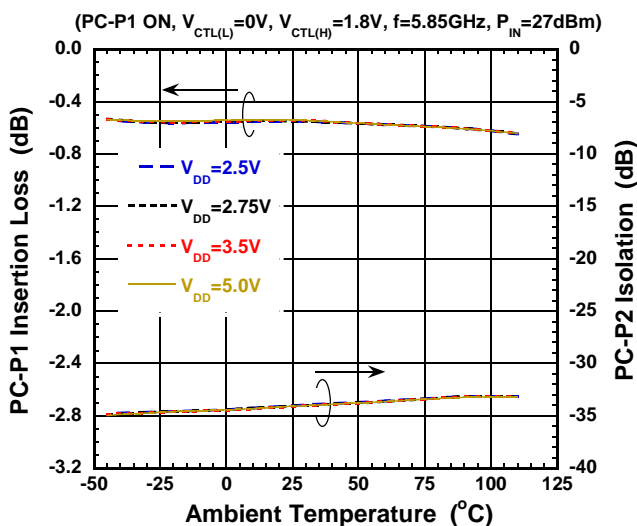
Loss, ISL vs Temperature



Loss, ISL vs Temperature

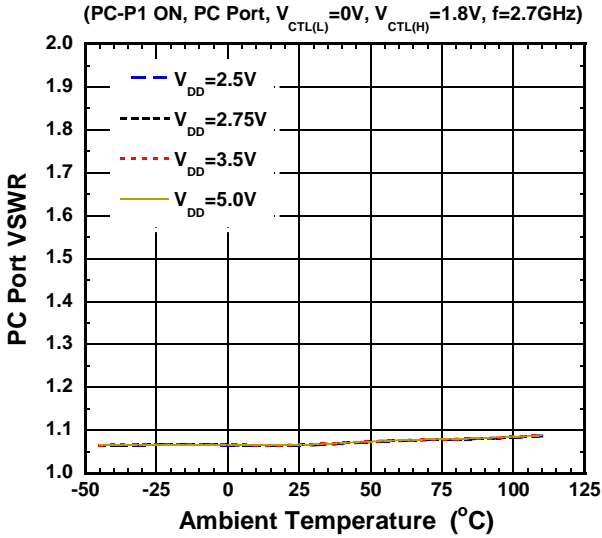


Loss, ISL vs Temperature

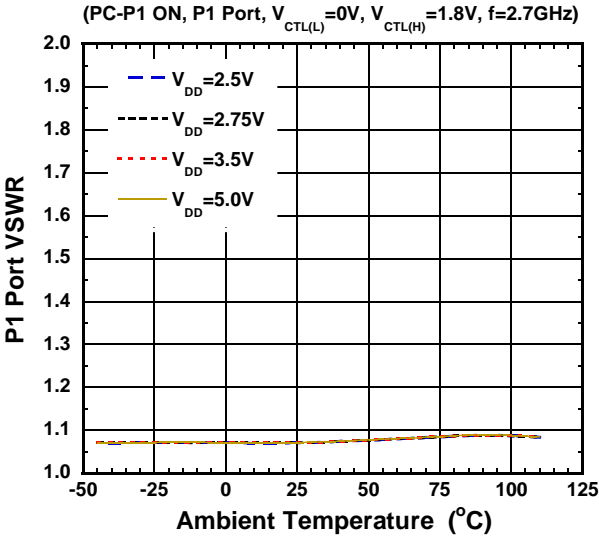


■ 特性例 (指定の測定回路による。外部回路の損失含まず)

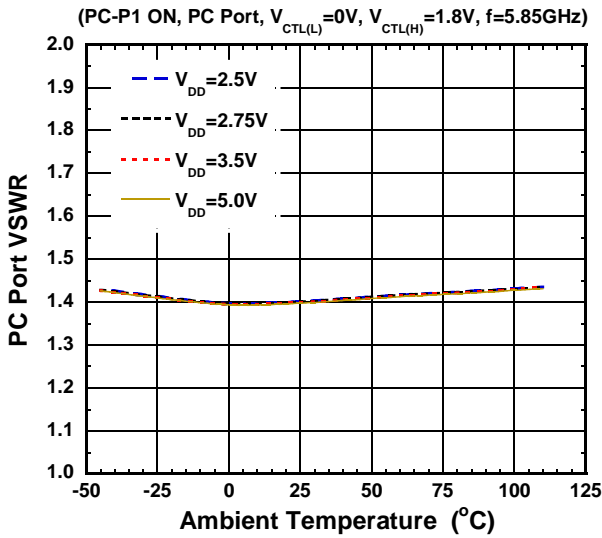
VSWR vs Temperature



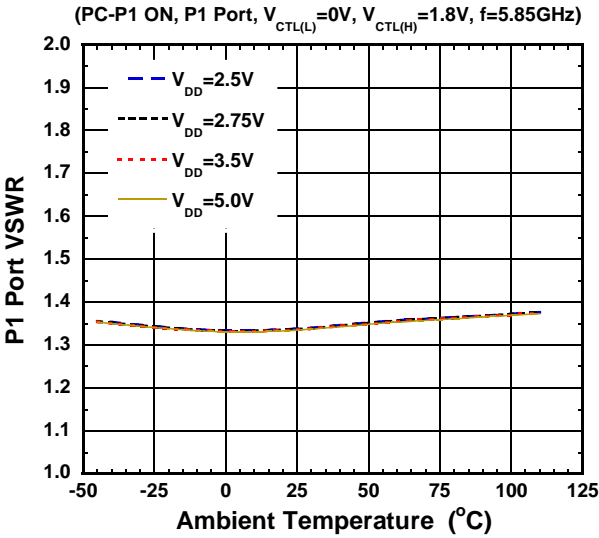
VSWR vs Temperature



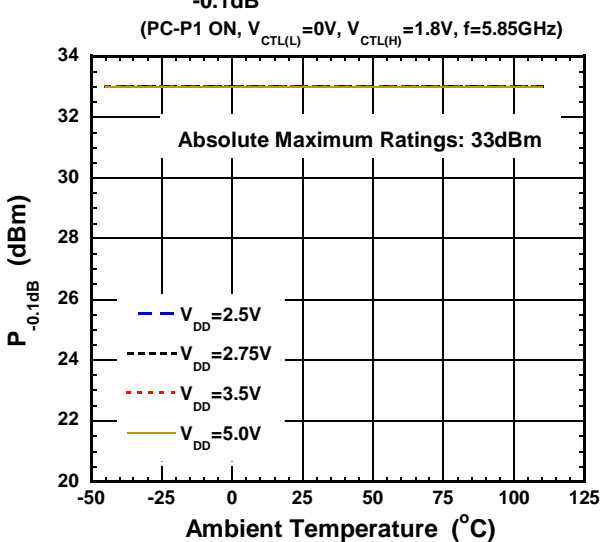
VSWR vs Temperature



VSWR vs Temperature



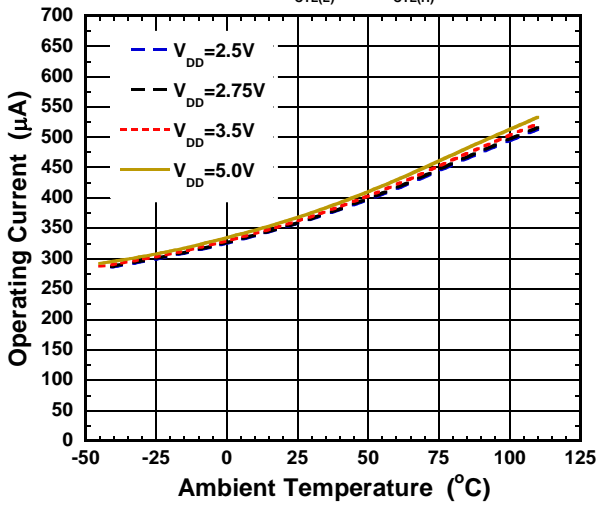
P_{-0.1dB} vs Temperature



■ 特性例 (指定の測定回路による。外部回路の損失含まず)

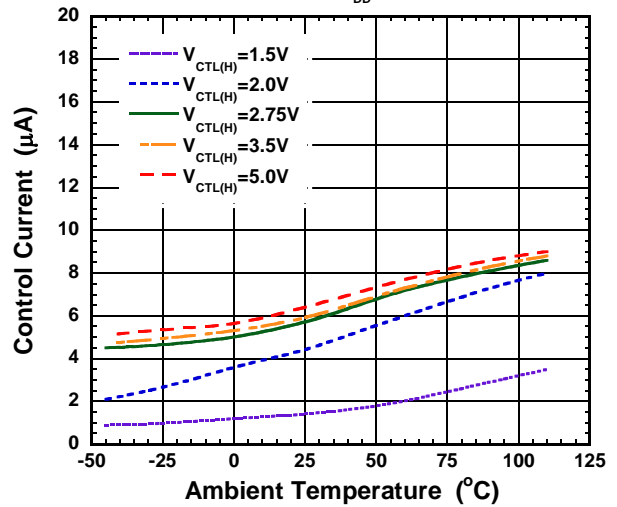
Operating Current vs Temperature

(PC-P1 ON, $V_{CTL(L)}=0V$, $V_{CTL(H)}=1.8V$)



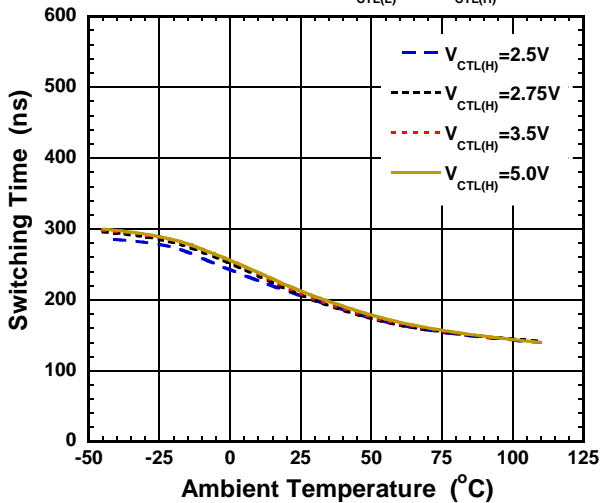
Control Current vs Temperature

(PC-P2 ON, $V_{DD}=2.75V$)



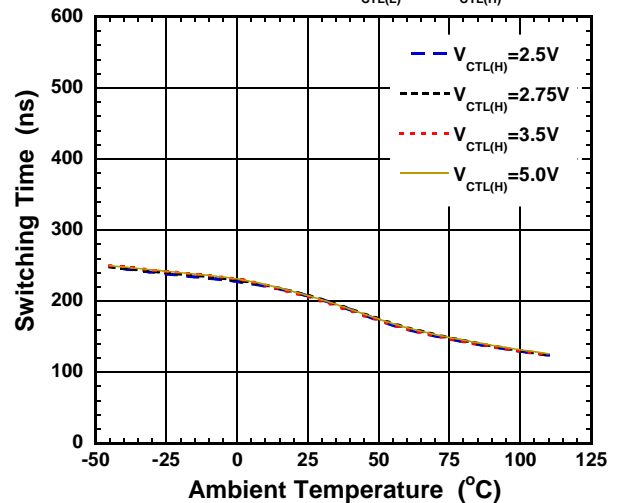
Switching Time(rise) vs Temperature

(PC-P1/P2 path, P2 port, $V_{CTL(L)}=0V$, $V_{CTL(H)}=1.8V$)

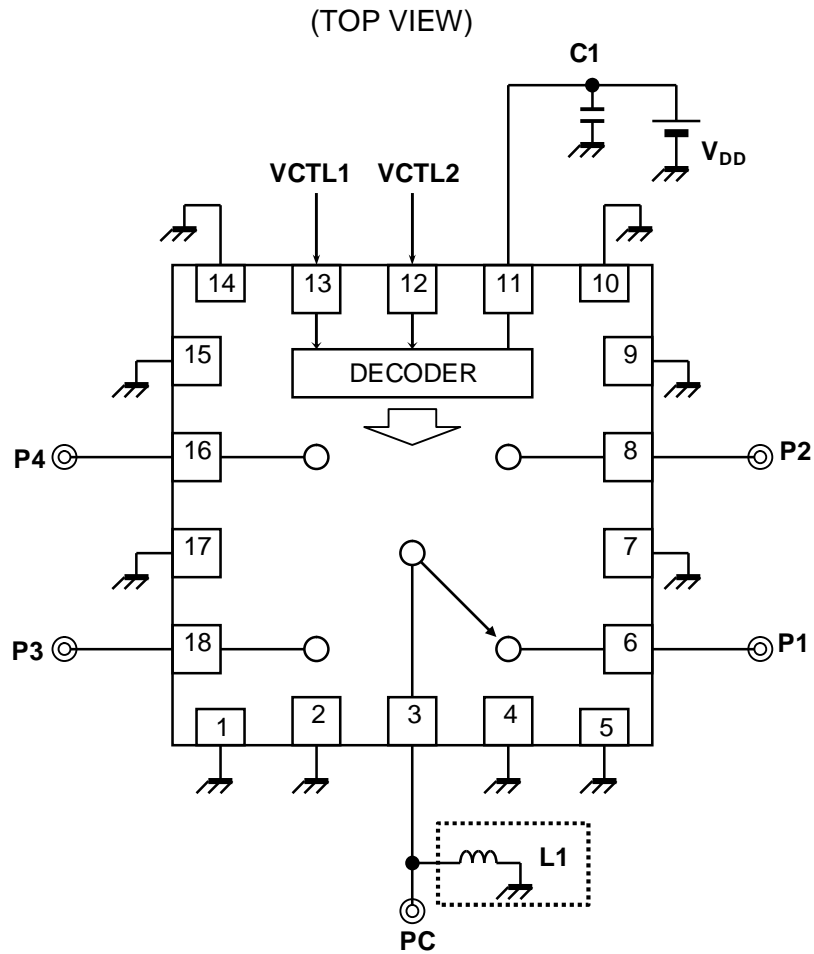


Switching Time(fall) vs Temperature

(PC-P1/P2 path, P2 port, $V_{CTL(L)}=0V$, $V_{CTL(H)}=1.8V$)



外部回路図

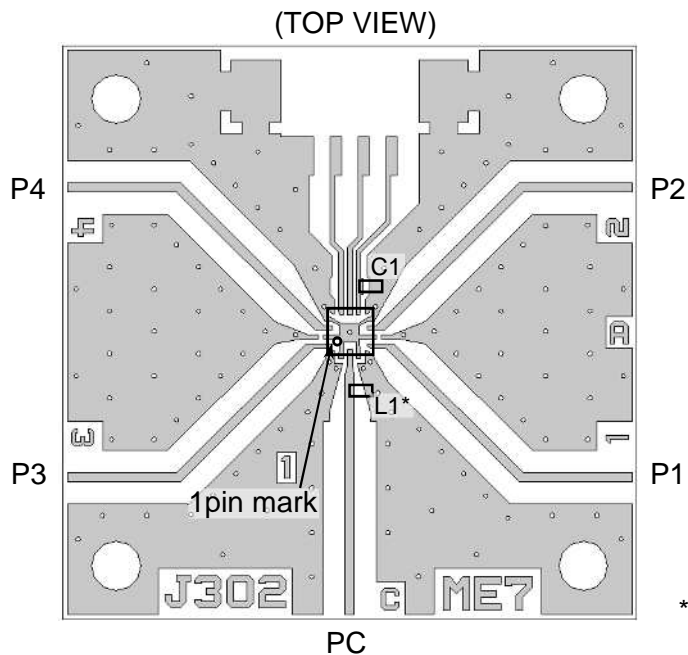


- 注:
- [1] 各RF端子にDCブロッキングキャパシタは不要です(DCバイアス印加時は除く)。
 - [2] インダクタL1はオプションです。PC端子に特に高いESD耐圧が必要な場合は対GND間にL1を接続してください。また各RF端子を厳密にGNDレベルに保つためにもL1を接続することをお勧めします。

部品表

番号	定数	備考
C1	1000pF	村田製作所 (GRM15)
L1	68nH	太陽誘電 (HK1005)

■ 基板実装図



PCB: FR-4, t=0.2mm

キャパシタサイズ: 1005

ストリップライン幅: 0.4mm

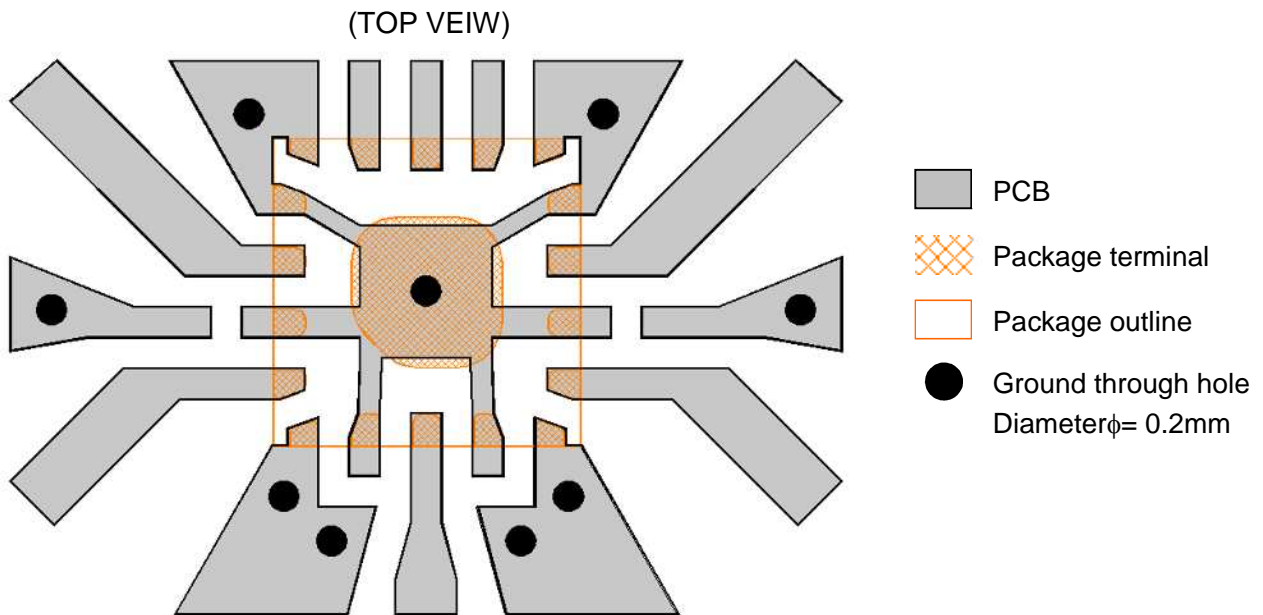
PCB サイズ: 26x26mm²

コネクタ損失を含む基板損失, Ta=+25 °C

周波数 (GHz)	基板損失 (dB)
0.7	0.16
2.0	0.43
2.7	0.56
3.5	0.68
5.85	1.02

* L1 はオプションです。




<PCB レイアウトガイドライン>



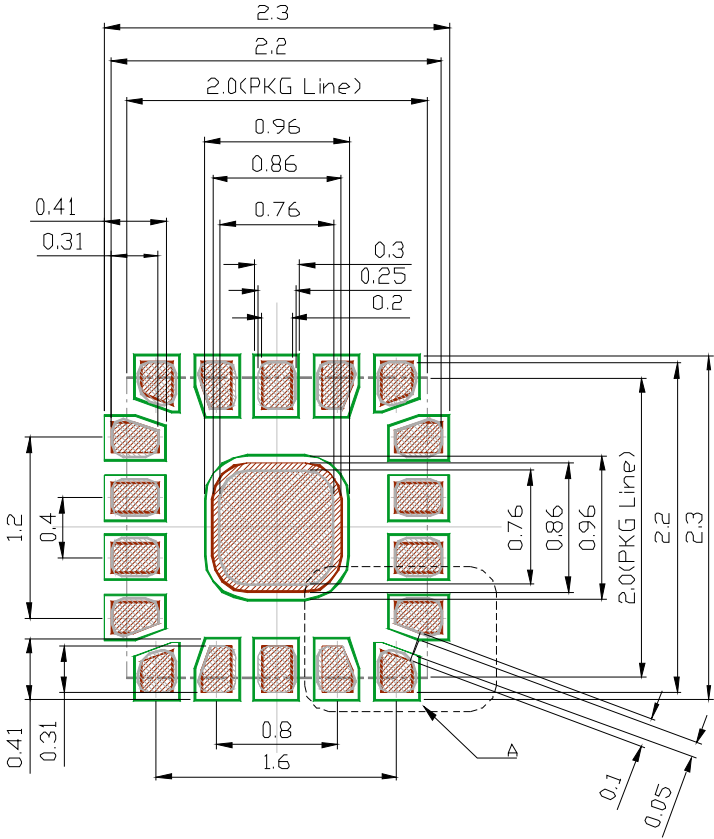
■ 注意事項

- [1] 各 RF 端子に DC ブロッキングキャパシタは不要です。ただし、本製品の各 RF 端子はグラウンドレベルにバイアスされているため、本製品に接続される他のデバイスの端子が DC バイアスされている場合には、その端子には DC ブロッキングキャパシタが必要です。
- [2] スイッチの RF 特性への影響を抑止するために、VDD 端子には対グラウンドにバイパスコンデンサ(C1)を接続して下さい。
- [3] 良好な RF 特性を得るために、IC の GND 端子は最短距離で基板のグラウンドに接続できるようにレイアウトして下さい。また、グラウンド用スルーホールも同端子のできるだけ近傍に配置してください。
- [4] Exposed PAD は最短距離で基板のグラウンドに接続して下さい。良好な RF 特性を得るために、IC 直下にスルーホールを配置して下さい。

■ EQFN18-E7 パッケージ推奨フットパターン

-  : Land
-  : Mask (Open area) *Metal mask thickness: 100μm
-  : Resist (Open area)

PKG: 2.0x2.0mm²
Pin pitch: 0.4mm



Unit: mm

Detail A

