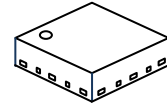


## SP3T スイッチ GaAs MMIC

### ■ 概要

NJG1808K94 はモバイル通信の受信用途に最適な 2 ビット切替 SP3T スイッチです。本製品は低挿入損失と高アイソレーションを特徴とします。  
 NJG1808K94 は PC ポートに DC ブロッキングキャパシタを内蔵し、QFN9-94 パッケージ採用をした SP3T として超小型・薄型化を実現します。

### ■ 外形



NJG1808K94

### ■ アプリケーション

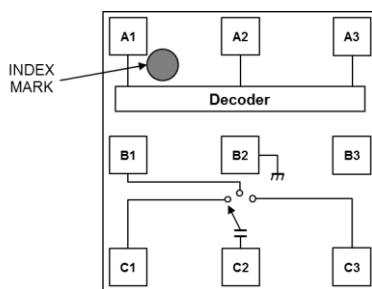
LTE、3G、2G のマルチモード用途  
 PA 入力信号、受信信号及び LTE ダイバーシティアンテナの切替用途  
 その他汎用的な小信号の切替用途

### ■ 特徴

- 低切替電圧  $V_{CTL(H)}=1.35V\sim 4.5V$
- 低挿入損失
  - 0.35dB typ. @f=1.0GHz,  $P_{IN}=0dBm$
  - 0.40dB typ. @f=2.0GHz,  $P_{IN}=0dBm$
  - 0.40dB typ. @f=2.7GHz,  $P_{IN}=0dBm$
- 高アイソレーション
  - 29dB typ. @f=1.0GHz,  $P_{IN}=0dBm$
  - 26dB typ. @f=2.0GHz,  $P_{IN}=0dBm$
  - 24dB typ. @f=2.7GHz,  $P_{IN}=0dBm$
- 0.2dB 圧縮時入力電力 22dBm typ. @f=2.0GHz
- 超小型・薄型パッケージ QFN9-94 (パッケージサイズ: 1.1 x 1.1 x 0.425mm typ.)
- RoHS 対応、ハロゲンフリー、MSL1

### ■ 端子配列

(TOP VIEW)



- 端子名：
- A1. VCTL1
  - A2. VCTL2
  - A3. VDD
  - B1. P3
  - B2. NC(GND)
  - B3. GND
  - C1. P1
  - C2. PC
  - C3. P2

### ■ 真理値表

“H”= $V_{CTL(H)}$ , “L”= $V_{CTL(L)}$

VCTL1	VCTL2	通過経路
H	L	PC-P1
L	H	PC-P2
H	H	PC-P3

注：本資料に記載された内容は、予告なく変更することがありますので、ご了承下さい。

■ 絶対最大定格

( $T_a=+25^{\circ}\text{C}$ ,  $Z_s=Z_i=50\Omega$ )

項目	記号	条件	定格	単位
入力電力	$P_{IN}$	$V_{DD}=2.7\text{V}$	28	dBm
電源電圧	$V_{DD}$	VDD 端子	5.0	V
切替電圧	$V_{CTL}$	VCTL1、VCTL2	5.0	V
消費電力	$P_D$	4層(114.3×76.2mm、スルーホールなし) FR4 基板実装時, $T_j=150^{\circ}\text{C}$	310	mW
動作温度	$T_{opr}$		-40 ~ +105	$^{\circ}\text{C}$
保存温度	$T_{stg}$		-55 ~ +150	$^{\circ}\text{C}$

## ■ 電気的特性 (DC)

(共通条件:  $T_a=+25^\circ\text{C}$ ,  $V_{DD}=2.7\text{V}$ ,  $V_{CTL(L)}=0\text{V}$ ,  $V_{CTL(H)}=1.8\text{V}$ , 外部回路による)

項目	記号	条件	最小	標準	最大	単位
動作電圧	$V_{DD}$	VDD 端子	1.5	2.7	4.5	V
動作電流	$I_{DD}$		-	30	60	$\mu\text{A}$
切替電圧 (LOW)	$V_{CTL(L)}$	VCTL1、VCTL2	0	-	0.45	V
切替電圧 (HIGH)	$V_{CTL(H)}$	VCTL1、VCTL2	1.35	1.8	4.5	V
切替電流	$I_{CTL}$	$V_{CTL(H)}=1.8\text{V}$	-	5	10	$\mu\text{A}$

## ■ 電気的特性 (RF)

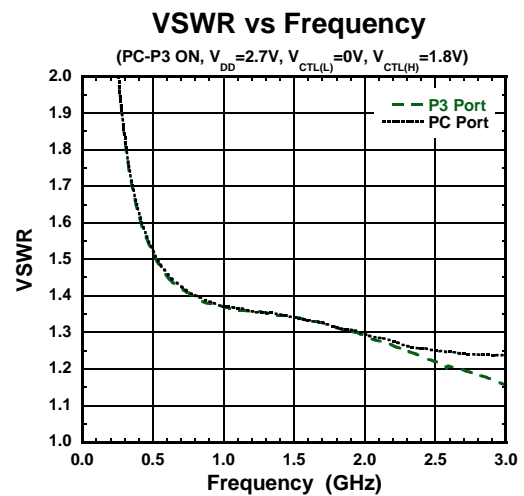
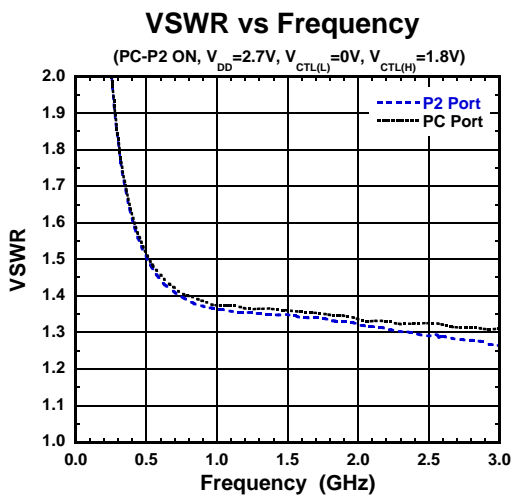
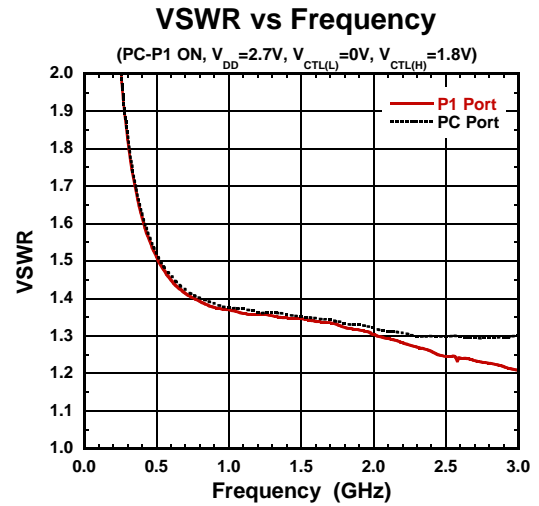
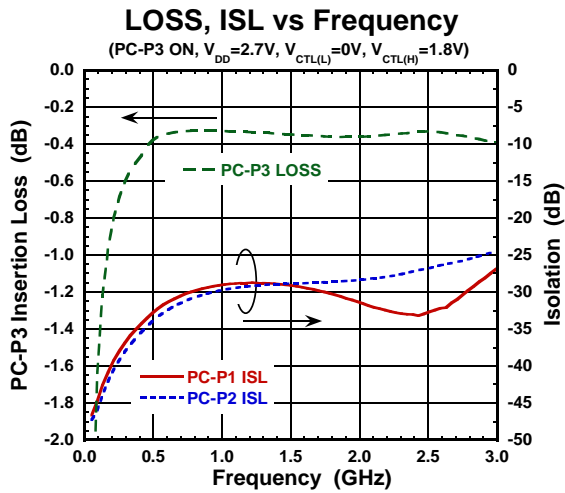
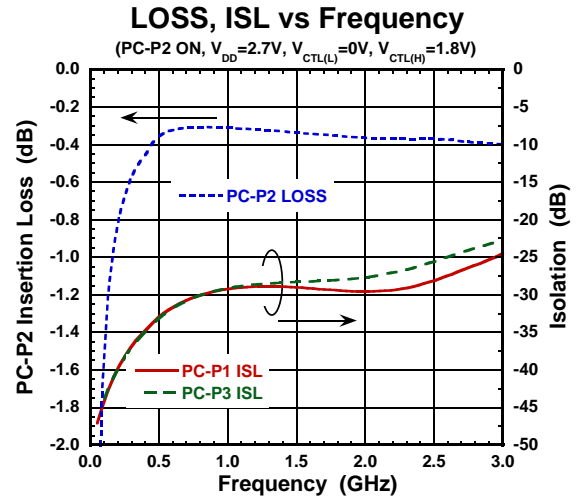
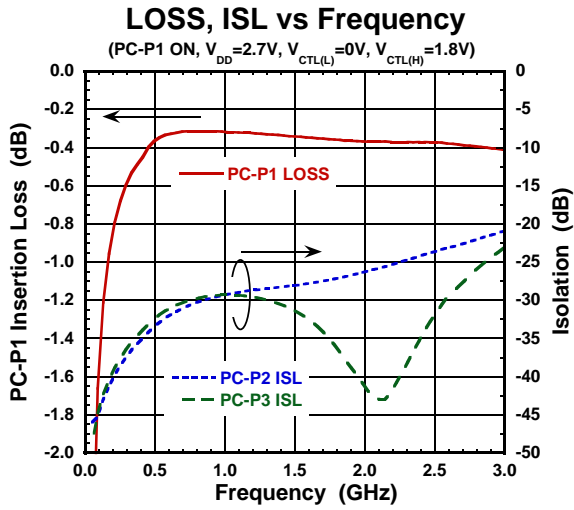
(共通条件:  $T_a=+25^\circ\text{C}$ ,  $Z_s=Z_l=50\Omega$ ,  $V_{DD}=2.7\text{V}$ ,  $V_{CTL(L)}=0\text{V}$ ,  $V_{CTL(H)}=1.8\text{V}$ , 外部回路による)

項目	記号	条件	最小	標準	最大	単位
挿入損失 1	LOSS1	$f=0.7\text{GHz}$ , $P_{IN}=0\text{dBm}$	-	0.35	0.55	dB
挿入損失 2	LOSS2	$f=1.0\text{GHz}$ , $P_{IN}=0\text{dBm}$	-	0.35	0.55	dB
挿入損失 3	LOSS3	$f=2.0\text{GHz}$ , $P_{IN}=0\text{dBm}$	-	0.40	0.60	dB
挿入損失 4	LOSS4	$f=2.7\text{GHz}$ , $P_{IN}=0\text{dBm}$	-	0.40	0.60	dB
アイソレーション 1	ISL1	PC-P1, P2, P3 $f=0.7\text{GHz}$ , $P_{IN}=0\text{dBm}$	27	30	-	dB
アイソレーション 2	ISL2	PC-P1, P2, P3 $f=1.0\text{GHz}$ , $P_{IN}=0\text{dBm}$	26	28	-	dB
アイソレーション 3	ISL3	PC-P1, P2, P3 $f=2.0\text{GHz}$ , $P_{IN}=0\text{dBm}$	23	26	-	dB
アイソレーション 4	ISL4	PC-P1, P2, P3 $f=2.7\text{GHz}$ , $P_{IN}=0\text{dBm}$	21	24	-	dB
0.2dB 圧縮時入力電力	$P_{-0.2\text{dB}}$	$f=2.0\text{GHz}$	18	22	-	dBm
VSWR	VSWR	$f=2.0\text{GHz}$ , On port	-	1.3	1.5	-
スイッチング速度	$T_{SW}$	50% $V_{CTL}$ to 10/90% RF	-	2	5	$\mu\text{s}$

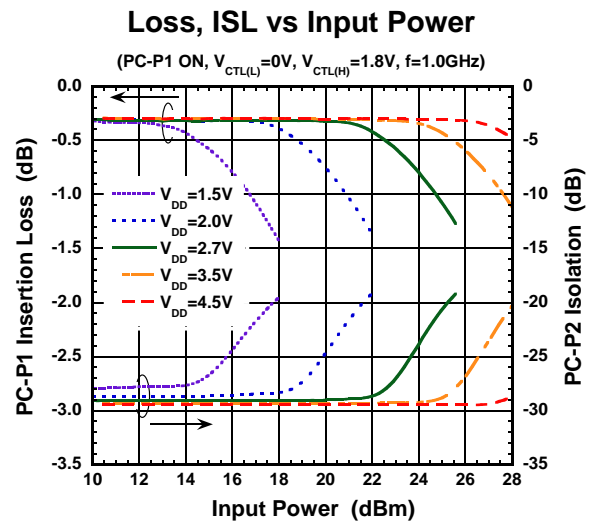
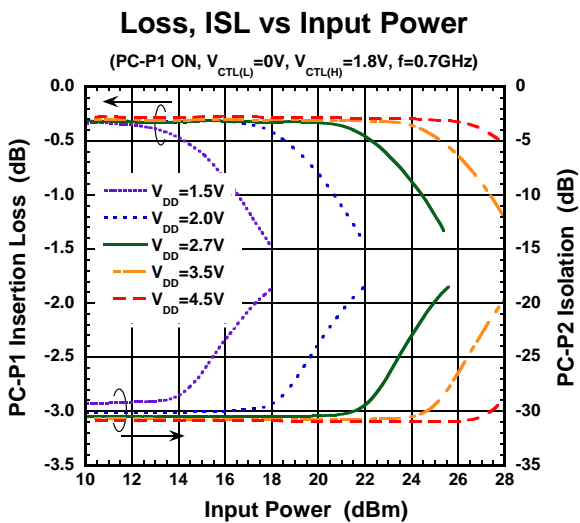
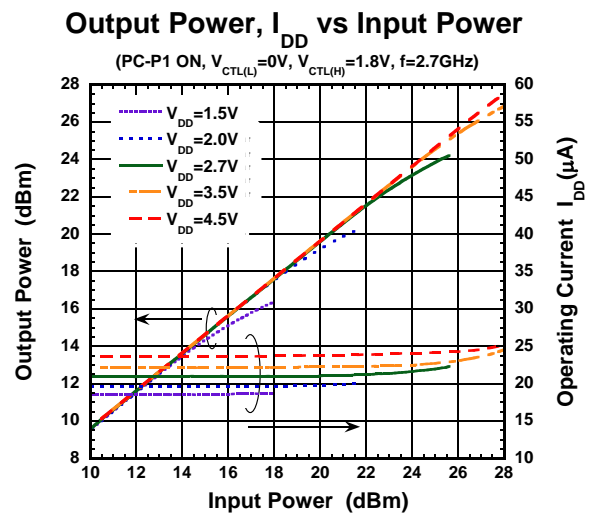
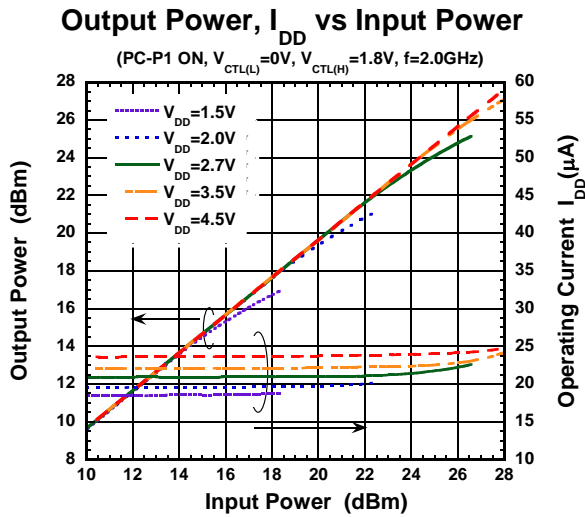
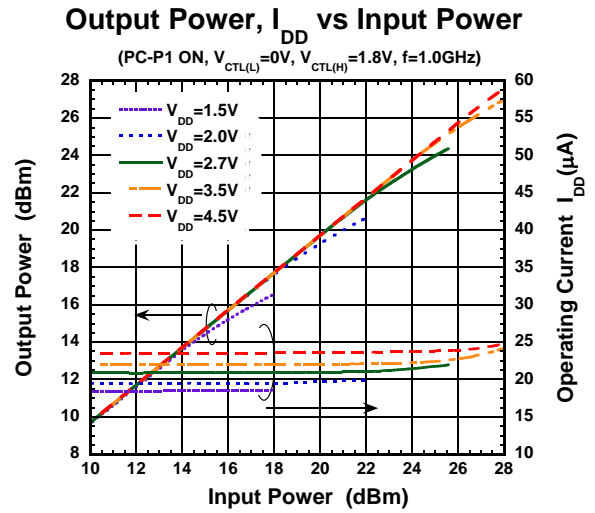
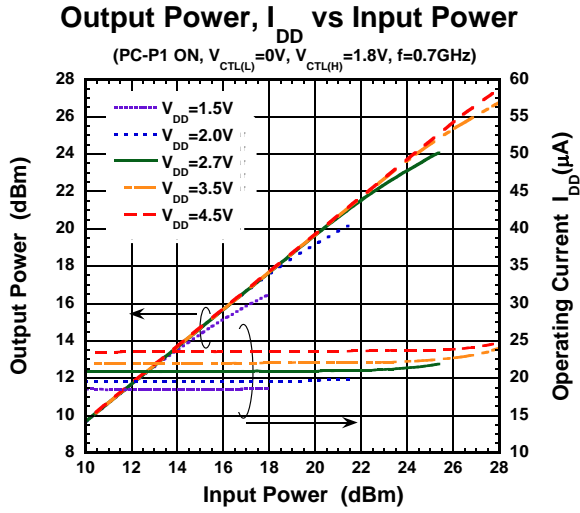
## ■ 端子説明

端子番号	端子記号	機 能
A1	VCTL1	信号入力端子です。ハイレベルとする際には+1.35~+4.5Vの電圧を、ローレベルとする際には0~+0.45Vの電圧を印加して下さい。
A2	VCTL2	信号入力端子です。ハイレベルとする際には+1.35~+4.5Vの電圧を、ローレベルとする際には0~+0.45Vの電圧を印加して下さい。
A3	VDD	電源端子です。正電源電圧(+1.5~+4.5V)を印加して下さい。RF特性への影響を抑止するため対GND間にバイパス用キャパシタを接続してください。
B1	P3	送信及び受信をするRF端子です。内部バイアスDC電圧が印加されているため、DCブロックキャパシタを接続してください。
B2	(NC)GND	未接続端子です。RF特性を劣化させないために、端子近傍で接地電位に接続してください。
B3	GND	接地端子です。RF特性を劣化させないために、端子近傍で接地電位に接続してください。
C1	P1	送信及び受信をするRF端子です。内部バイアスDC電圧が印加されているため、DCブロックキャパシタを接続してください。
C2	PC	送信及び受信をするRF端子です。DCブロックキャパシタを内蔵しているため外部キャパシタは不要です。
C3	P2	送信及び受信をするRF端子です。内部バイアスDC電圧が印加されているため、DCブロックキャパシタを接続してください。

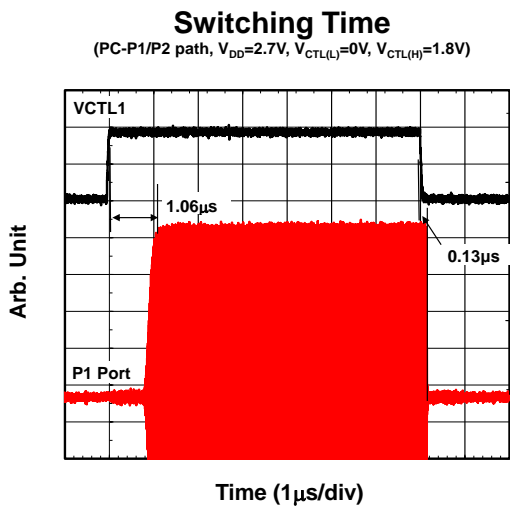
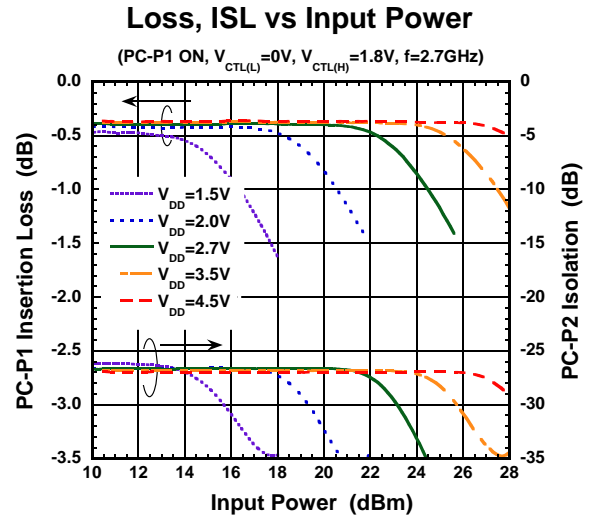
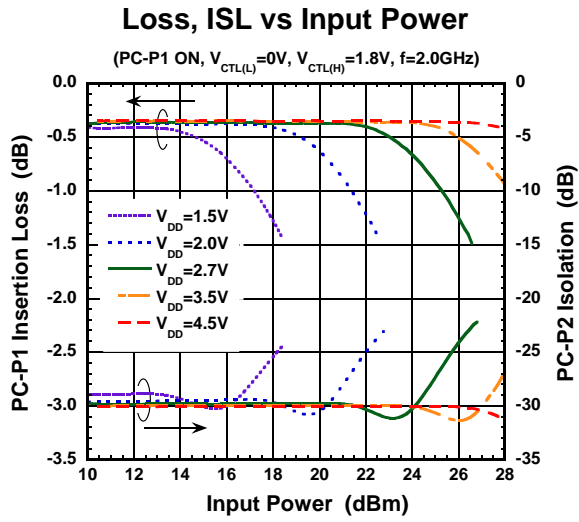
■ 特性例 (指定の測定回路による。外部回路の損失含まず)



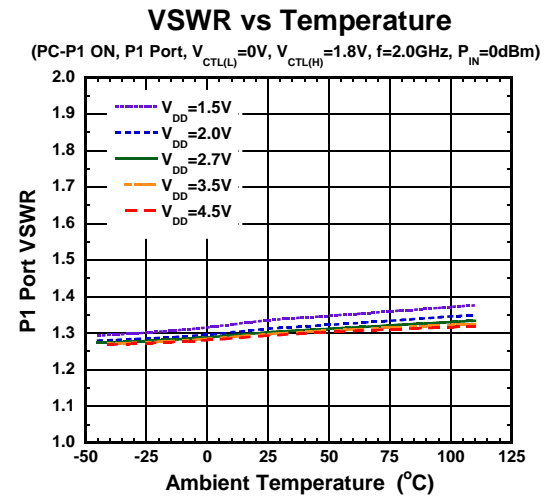
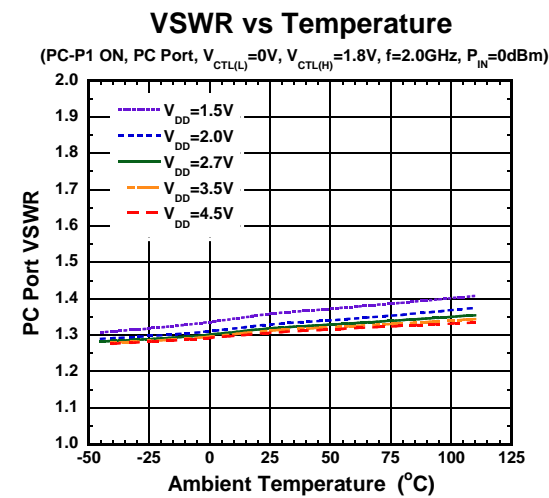
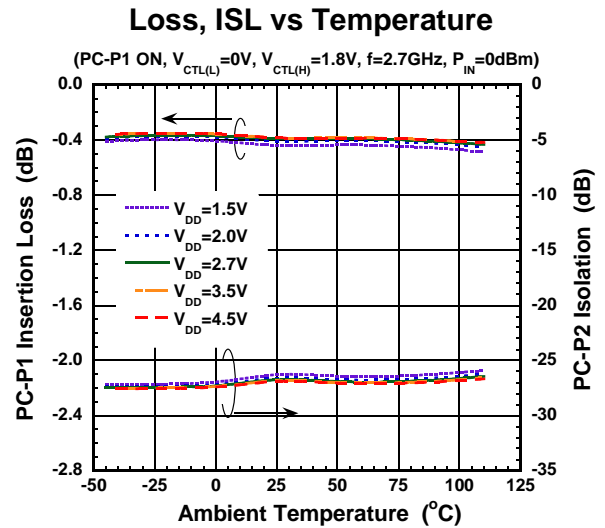
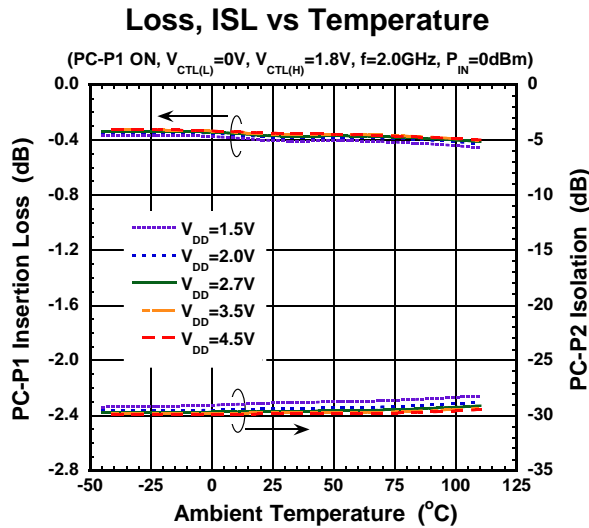
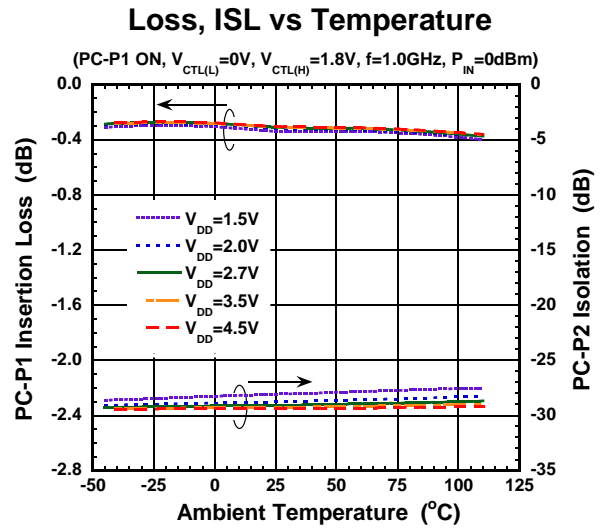
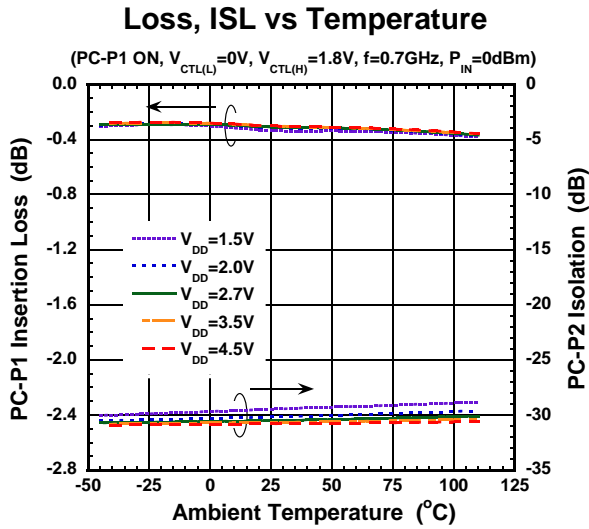
■ 特性例 (指定の測定回路による。外部回路の損失含まず)



■ 特性例 (指定の測定回路による。外部回路の損失含まず)

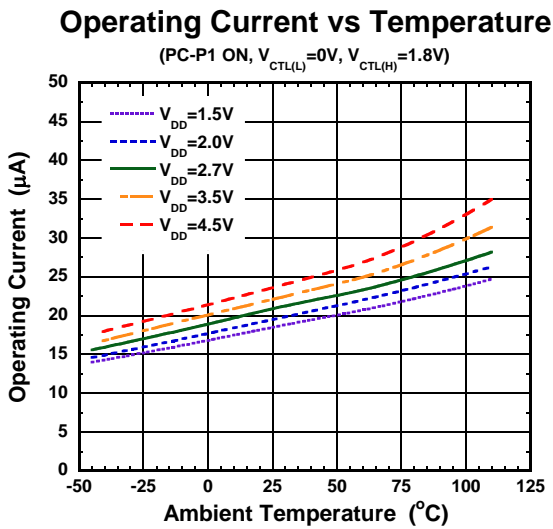
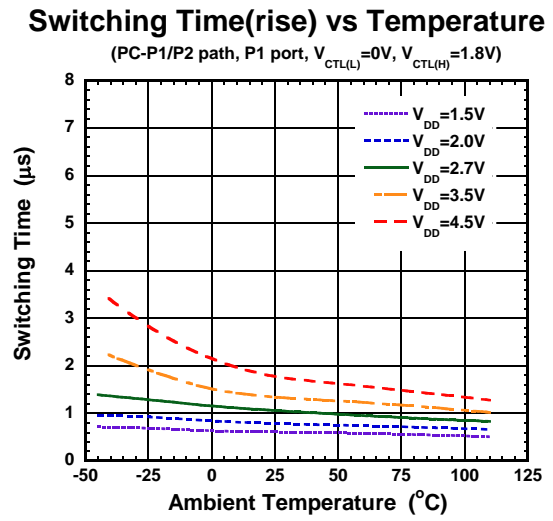
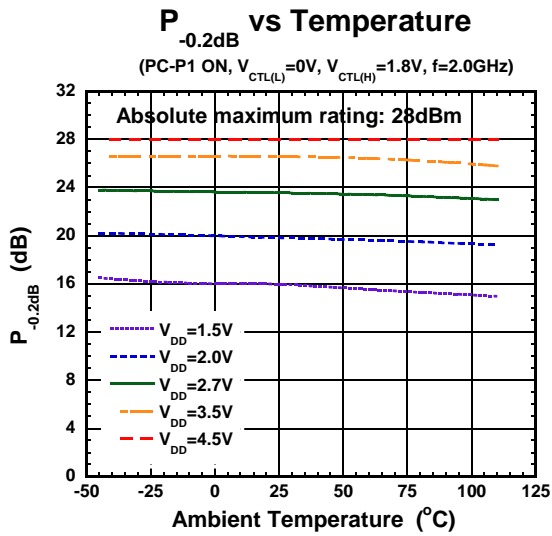


■ 特性例 (指定の測定回路による。外部回路の損失含まず)



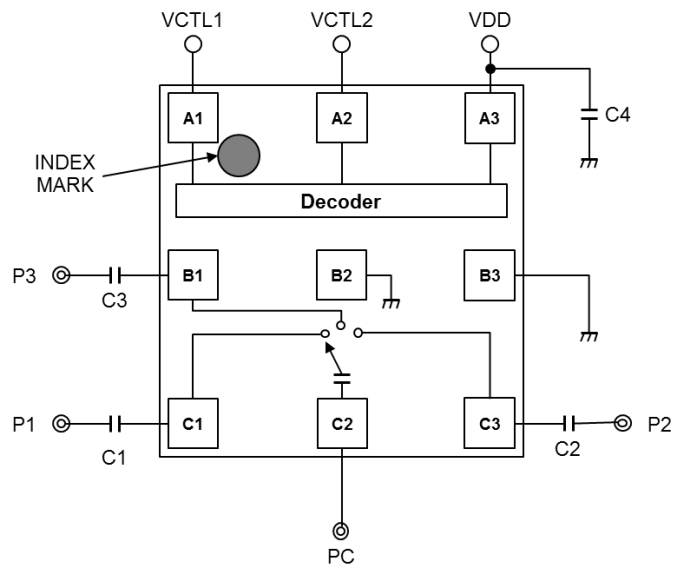


■ 特性例 (指定の測定回路による。外部回路の損失含まず)



## ■ 外部回路図

<Top View>



### 注：

[1] PC 端子は DC ブロッキングキャパシタを内蔵しているため外部キャパシタは不要です。

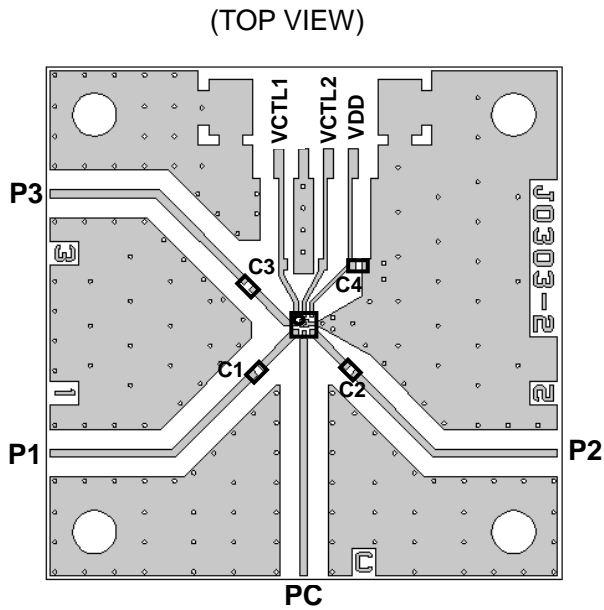
[2] PC 端子を除く各 RF 端子には内部バイアス用の DC 電圧が印加されているため、C1, C2, C3 の DC ブロッキングキャパシタを接続してください

※ただし SAW フィルタのように構造上 DC ブロッキングキャパシタと同じ役割をするデバイスと接続される場合は、DC ブロッキングキャパシタが不要となる可能性があります。

## ■ 部品リスト

番号	定数	備考
C1 ~ C3	56pF	村田製作所(GRM15)
C4	1000pF	村田製作所(GRM15)

## ■ 基板実装図

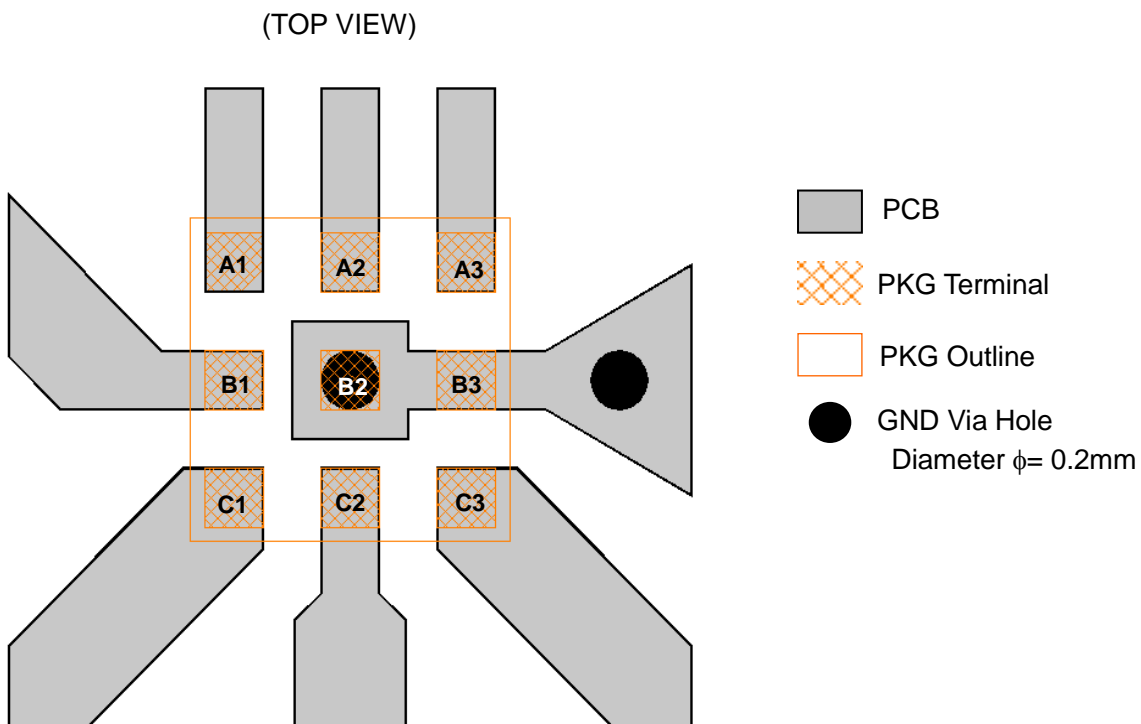


基板: FR-4, t=0.2mm  
 キャパシタサイズ: 1005 (1.0 x 0.5 mm)  
 ストリップライン幅: 0.38mm  
 基板サイズ: 25.8 x 25.8mm  
 スルーホール直径: 0.2mm

### ■ コネクタ損失を含む基板損失

周波数 (GHz)	基板損失 (dB)
0.7	0.24
1.0	0.29
2.0	0.45
2.7	0.59

## ■ PCB レイアウトガイドライン




### 注:

アイソレーションを含む RF 特性を損なわないために、IC の GND 端子は最短距離で基板のグランドパターンに接続できるパターンレイアウトを行ってください。また、グランド用スルーホールも同端子のできるだけ近傍に配置してください。


## ■ QFN9-94 パッケージ推奨フットパターン

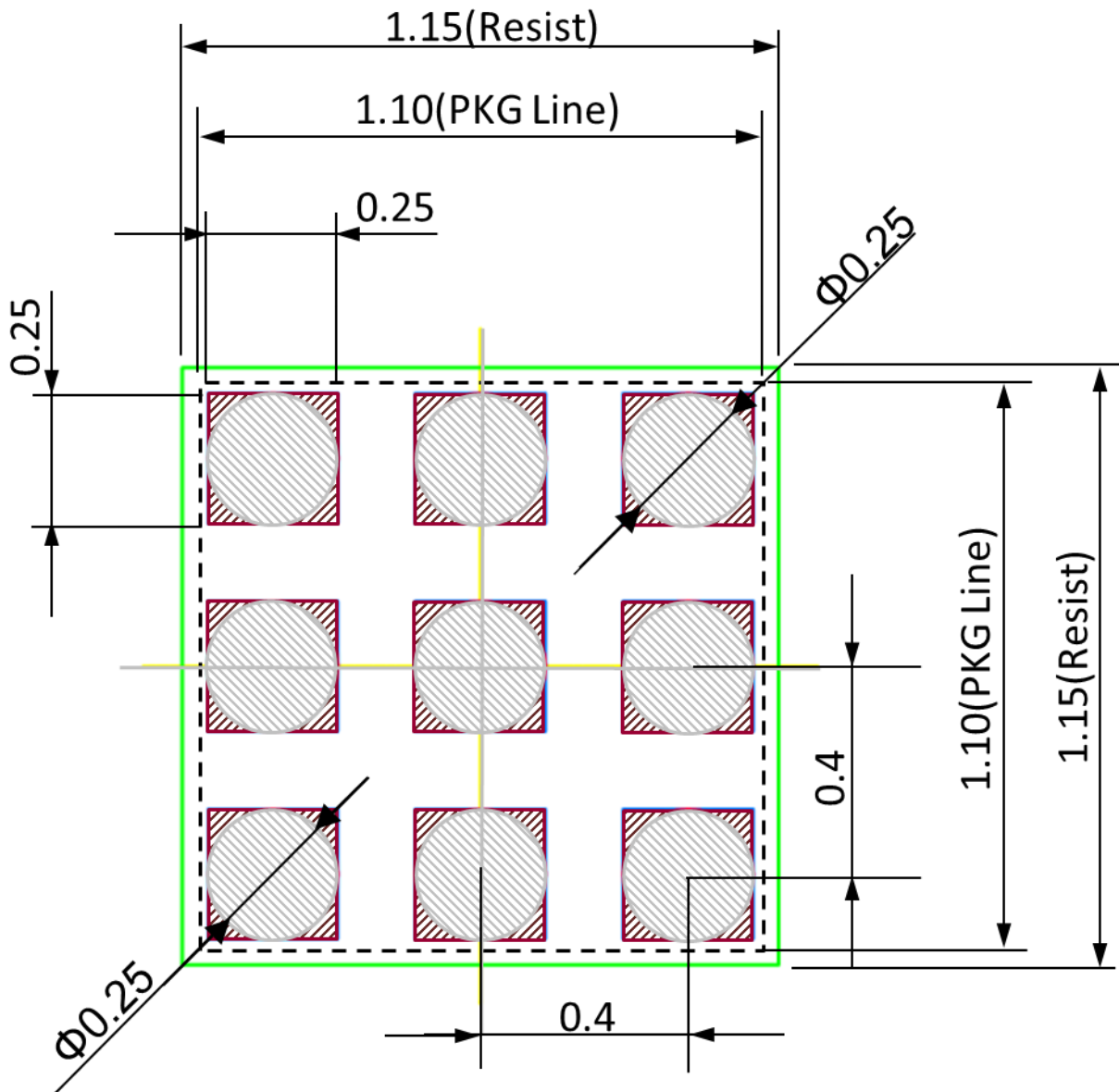
Package: 1.1mm x 1.1mm

Pin pitch: 0.40mm

 : Land

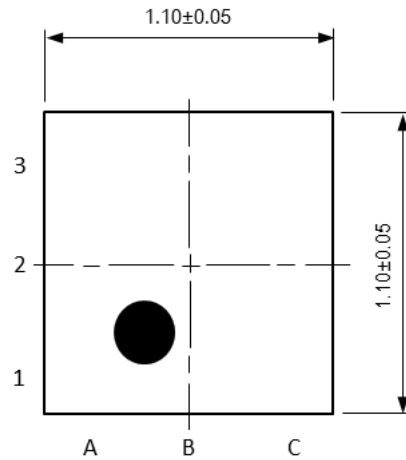
 : Mask (Open area) \*Metal mask thickness: 100μm

 : Resist (Open area)

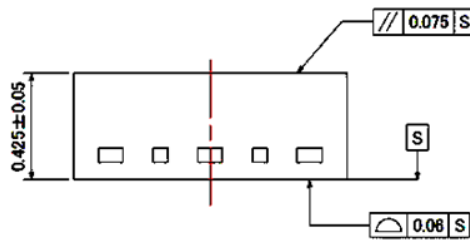


## ■ パッケージ外形図 (QFN9-94)

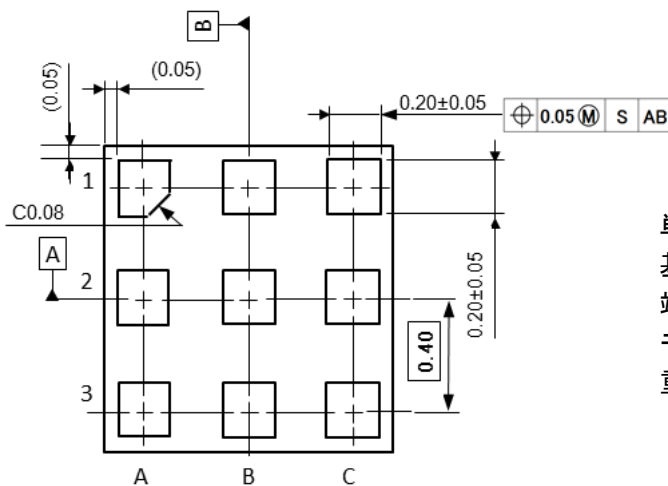
TOP VIEW



SIDE VIEW



BOTTOM VIEW



単位	: mm
基板材質	: Cu
端子処理	: Ni/Pd/Au
モールド樹脂	: エポキシ樹脂
重量	: 1.5mg

### ガリウムヒ素(GaAs)製品取り扱い上の注意事項

この製品は、法令で指定された有害物のガリウムヒ素(GaAs)を使用しております。危険防止のため、製品を焼いたり、砕いたり、化学処理を行い気体や粉末にしないでください。廃棄する場合は、関連法規に従い、一般産業廃棄物や家庭ゴミとは混ぜないでください。

この製品は静電放電・サージ電圧により破壊されやすいため、取り扱いにご注意下さい。

### <注意事項>

このデータブックの掲載内容の正確さには万全を期しておりますが、掲載内容について何らかの法的な保証を行うものではありません。とくに応用回路については、製品の代表的な応用例を説明するためのものです。また、工業所有権その他の権利の実施権の許諾を伴うものではなく、第三者の権利を侵害しないことを保証するものでもありません。