

## 5GHz 帯 SPDT スイッチ + LNA GaAs MMIC

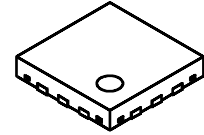
### ■ 概要

NJG1739K51 は無線 LAN のフロントエンド用途に設計された 5GHz 帯 SPDT スイッチ+低雑音増幅器 GaAs MMIC です。

NJG1739K51 は低消費電流と TX 経路の低挿入損失、RX LNA モードでの低雑音指数を特徴とします。

NJG1739K51 は ESD 保護素子を内蔵している高 ESD 耐圧を有します。パッケージには小型・薄型の QFN12-51 パッケージを採用しました。

### ■ 外形



NJG1739K51

### ■ アプリケーション

5GHz 帯無線 LAN フロントエンド用途

### ■ 特徴

- 動作電圧  $V_{DD}=3.6V$  typ.
- 動作周波数 freq=4900~5900MHz

#### [ RX LNA mode ]

- 動作電流 8mA typ. @ $V_{DD}=3.6V$ ,  $V_{CTL1}=V_{CTL3}=3.3V$ ,  $V_{CTL2}=0V$
- 小信号電力利得 12.0dB typ.
- 雑音指数 2.5dB typ.
- 1dB 利得圧縮時入力電力 0dBm typ.

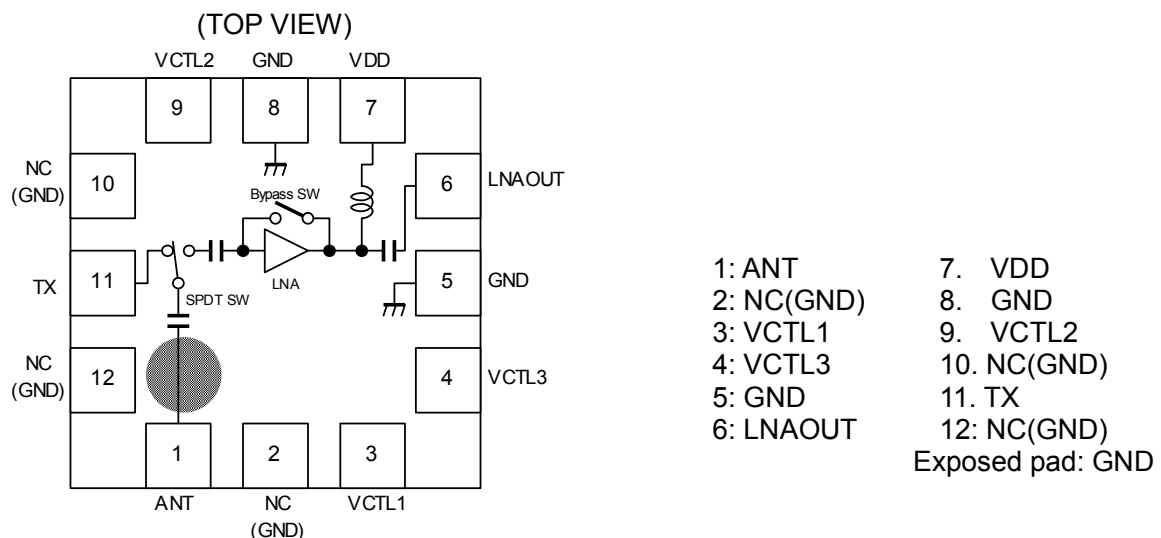
#### [ RX Bypass mode ]

- 動作電流 4 $\mu$ A typ. @ $V_{DD}=3.6V$ ,  $V_{CTL1}=3.3V$ ,  $V_{CTL2}=V_{CTL3}=0V$
- 挿入損失 8.5dB typ.
- 1dB 利得圧縮時入力電力 +15dBm typ.

#### [ TX mode ]

- 挿入損失 0.5dB typ.
- 0.1dB 利得圧縮時入力電力 +29dBm typ.
- パッケージ QFN12-51 (Package size: 2.0mm x 2.0mm x 0.375mm typ.)
- RoHS 対応、ハロゲンフリー、MSL1

### ■ 端子配列



注: 本資料に記載された内容は予告なく変更することがありますので、ご了承下さい。

■ 真理値表

“H”=V<sub>CTL(H)</sub>, “L”=V<sub>CTL(L)</sub>

mode	VCTL1 (SW RX)	VCTL2 (SW TX)	VCTL3 (LNA)	STATE				
				IDD	LNA	Bypass	RX SW	TX SW
RX LNA	H	L	H	I <sub>DD1</sub>	ON	OFF	ON	OFF
RX Bypass	H	L	L	I <sub>DD2</sub>	OFF	ON	ON	OFF
TX	L	H	L	I <sub>DD2</sub>	OFF	ON	OFF	ON
Sleep	L	L	L	I <sub>DD3</sub>	OFF	OFF	OFF	OFF

## ■ 絶対最大定格

$T_a = +25^\circ\text{C}$

項目	記号	条件	定格	単位
電源電圧	$V_{DD}$		5.5	V
切替電圧	$V_{CTL}$		5.5	V
入力電力 1	$P_{IN1}$	ANT 端子, $V_{DD}=3.6\text{V}$ , $V_{CTL1}=V_{CTL3}=3.3\text{V}$ , $V_{CTL2}=0\text{V}$	+15	dBm
入力電力 2	$P_{IN2}$	TX 端子, $V_{DD}=3.6\text{V}$ , $V_{CTL1}=V_{CTL3}=0\text{V}$ , $V_{CTL2}=3.3\text{V}$	+30	dBm
消費電力	$P_D$	4 層(101.5x114.5mm スルーホール有) FR4 基板実装時, $T_j=150^\circ\text{C}$	1190	mW
動作温度	$T_{opr}$		-40~+85	$^\circ\text{C}$
保存温度	$T_{stg}$		-55~+150	$^\circ\text{C}$

## ■ 電気的特性 1(DC 特性)

$V_{DD}=3.6\text{V}$ ,  $V_{CTL(H)}=3.3\text{V}$ ,  $V_{CTL(L)}=0\text{V}$ ,  $T_a = +25^\circ\text{C}$ ,  $Z_s = Z_l = 50\Omega$

項目	記号	条件	最小値	標準値	最大値	単位
電源電圧	$V_{DD}$		3.0	3.6	5.0	V
切替電圧 1(High)	$V_{CTL1(H)}$		2.8	3.3	5.0	V
切替電圧 2(High)	$V_{CTL2(H)}$		2.8	3.3	5.0	V
切替電圧 3(High)	$V_{CTL3(H)}$		2.8	3.3	5.0	V
切替電圧 1(Low)	$V_{CTL1(L)}$		0.0	-	0.4	V
切替電圧 2(Low)	$V_{CTL2(L)}$		0.0	-	0.4	V
切替電圧 3(Low)	$V_{CTL3(L)}$		0.0	-	0.4	V
LNA 動作電流 1 (RX LNA mode)	$I_{DD1}$	RF 無信号時, $V_{CTL1}=V_{CTL3}=3.3\text{V}$ , $V_{CTL2}=0\text{V}$	-	8	13	mA
LNA 動作電流 2 (RX Bypass mode)	$I_{DD2}$	RF 無信号時, $V_{CTL1}=3.3\text{V}$ , $V_{CTL2}=V_{CTL3}=0\text{V}$	-	4	12	$\mu\text{A}$
LNA 動作電流 3 (Sleep mode)	$I_{DD3}$	RF 無信号時, $V_{CTL1}=V_{CTL2}=V_{CTL3}=0.4\text{V}$	-	4	12	$\mu\text{A}$
LNA 動作電流 4 (VCTL OPEN)	$I_{DD4}$	RF 無信号時, $V_{CTL1}=V_{CTL2}=V_{CTL3}=\text{open}$	-	4	12	$\mu\text{A}$
切替電流 1	$I_{CTL1}$	RF 無信号時, $V_{CTL1}=3.3\text{V}$ , $V_{CTL2}=V_{CTL3}=0\text{V}$	-	5	20	$\mu\text{A}$
切替電流 2	$I_{CTL2}$	RF 無信号時, $V_{CTL2}=3.3\text{V}$ , $V_{CTL1}=V_{CTL3}=0\text{V}$	-	5	20	$\mu\text{A}$
切替電流 3	$I_{CTL3}$	RF 無信号時, $V_{CTL3}=3.3\text{V}$ , $V_{CTL1}=V_{CTL2}=0\text{V}$	-	5	20	$\mu\text{A}$

■ 電気的特性 2 (RF 特性: RX LNA mode, LNA+SPDT SW)

$V_{DD}=3.6V$ ,  $V_{CTL1}=V_{CTL3}=3.3V$ ,  $V_{CTL2}=0V$ ,  $freq=4900\sim 5900MHz$ ,  
 $T_a=+25^\circ C$ ,  $Z_s=Z_l=50\Omega$ , 回路は指定の外部回路による

項目	記号	条件	最小値	標準値	最大値	単位
小信号電力利得 1	Gain1	基板、コネクタ損失除く*1	9.0	12.0	14.0	dB
帯域内利得偏差 1	Gflat1	f=4900~4980MHz, f=5400~5480MHz, f=5820~5900MHz	-	-	0.3	dB
アイソレーション 1	ISL1		-	30	-	dB
雑音指数 1	NF1	基板、コネクタ損失除く*2	-	2.5	3.0	dB
1dB 利得圧縮時 入力電力 1	$P_{-1dB(IN)1}$		-	0	-	dBm
入力 3 次インター セプトポイント 1	IIP3_1	f1=freq, f2=freq+100kHz, $P_{IN}=-18dBm$	-	+9	-	dBm
帯域外入力 3 次インター セプトポイント 1	IIP3_OB1	f1=2450MHz, f2=f1+100kHz, $P_{IN}=-18dBm$	-	+2	-	dBm
ANT 端子 リターンロス 1	RLi1		-	8.0	-	dB
LNAOUT 端子 リターンロス 1	RLo1		-	9.0	-	dB
LNA 切替時間	Tsw1_1	10% $V_{CTL}$ to 90% RF	-	250	400	ns
スイッチ切替時間	Tsw2_1	10% $V_{CTL}$ to 90% RF	-	200	500	ns

\*1) 0.64dB(4900MHz), 0.71dB(5400MHz), 0.79dB(5900MHz)

\*2) 0.32dB(4900MHz), 0.35dB(5400MHz), 0.39dB(5900MHz)

■ 電気的特性 3 (RF 特性: RX Bypass mode, Bypass SW+SPDT SW)

$V_{DD}=3.6V$ ,  $V_{CTL1}=3.3V$ ,  $V_{CTL2}=V_{CTL3}=0V$ ,  $freq=4900\sim 5900MHz$ ,  
 $T_a=+25^\circ C$ ,  $Z_s=Z_l=50\Omega$ , 回路は指定の外部回路による

項目	記号	条件	最小値	標準値	最大値	単位
挿入損失 2	LOSS2	基板、コネクタ損失除く*3	6.0	8.5	10.5	dB
1dB 利得圧縮時 入力電力 2	$P_{-1dB(IN)2}$		-	+15	-	dBm
入力 3 次インター セプトポイント 2	IIP3_2	f1=freq, f2=freq+100kHz, $P_{IN}=-10dBm$	-	+14	-	dBm
ANT 端子 リターンロス 2	RLi2		-	7.0	-	dB
LNAOUT 端子 リターンロス 2	RLo2		-	12.0	-	dB

\*3) 0.64dB(4900MHz), 0.71dB(5400MHz), 0.79dB(5900MHz)

■ 電気的特性 4 (RF 特性: TX mode, SPDT SW)

$V_{DD}=3.6V$ ,  $V_{CTL1}=V_{CTL3}=0V$ ,  $V_{CTL2}=3.3V$ ,  $freq=4900\sim 5900MHz$ ,  
 $T_a=+25^\circ C$ ,  $Z_s=Z_l=50\Omega$ , 回路は指定の外部回路による

項目	記号	条件	最小値	標準値	最大値	単位
挿入損失 3	LOSS3	$P_{IN}=+23dBm$ , 基板、コネクタ損失除く *4	-	0.5	0.8	dB
0.1dB 利得圧縮時 入力電力 3	$P_{-0.1dB(IN)3}$		-	+29	-	dBm
ANT 端子 リターンロス 3	RLi3		-	16	-	dB
TX 端子 リターンロス 3	RLo3		-	20	-	dB

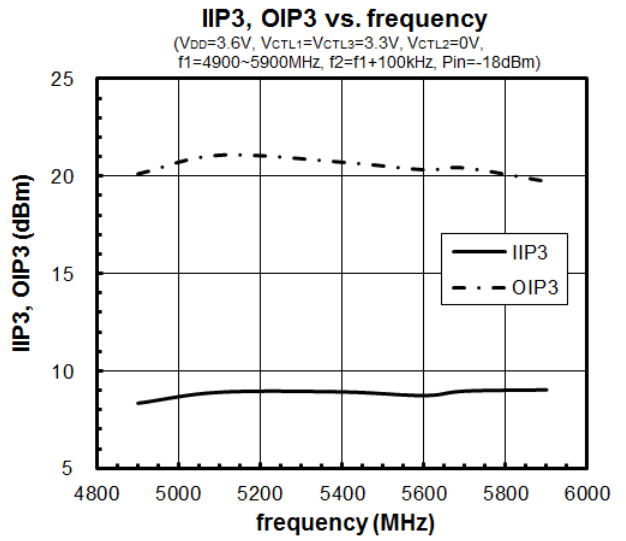
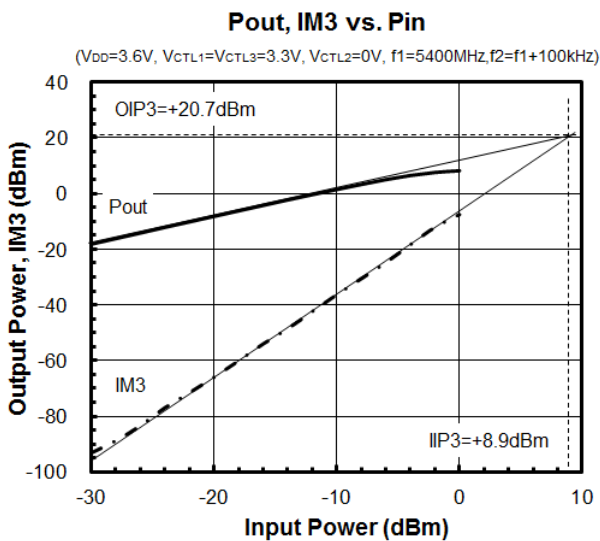
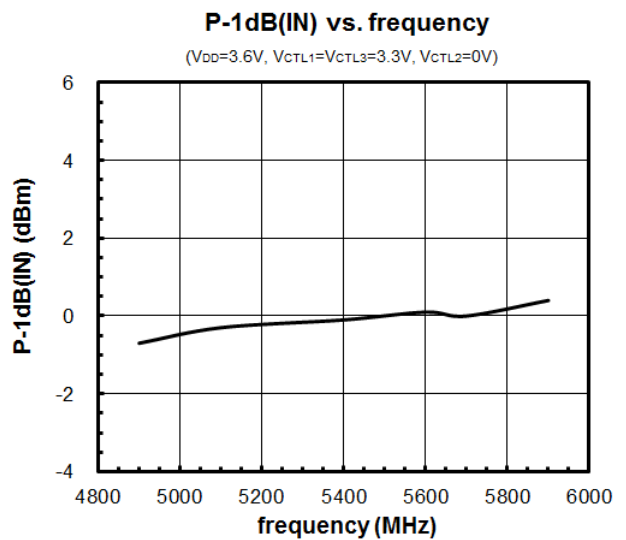
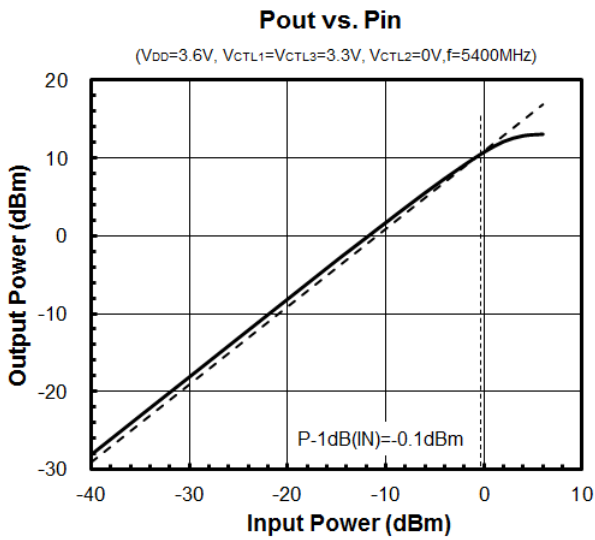
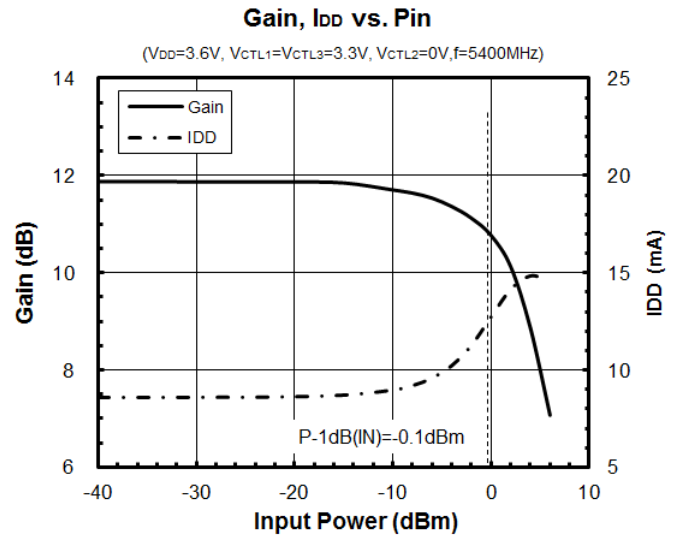
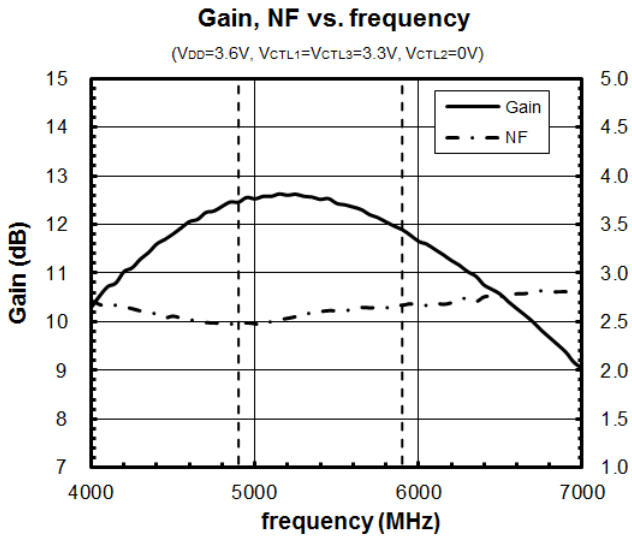
\*4) 0.65dB(4900MHz), 0.73dB(5400MHz), 0.81dB(5900MHz)

## ■ 端子説明

端子番号	端子記号	機 能
1	ANT	RF 送信/受信端子です。 この端子には DC ブロッキングキャパシタが内蔵されています。
2	NC(GND)	この端子はチップ内部との接続がありません。 基板上で接地電位に接続して下さい。
3	VCTL1	切替信号入力端子です。この端子の印加電圧をハイレベル(+2.8~+5.0V)またはローレベル(0~+0.4V)に設定してください。
4	VCTL3	切替信号入力端子です。この端子の印加電圧をハイレベル(+2.8~+5.0V)またはローレベル(0~+0.4V)に設定してください。
5	GND	接地端子です。 RF 特性を劣化させない為に、IC 端子近傍で接地電位に接続してください。
6	LNAOUT	RF 受信信号出力端子です。この端子には DC ブロッキングキャパシタと出力整合回路が内蔵されています。
7	VDD	電源電圧端子です。正電源電圧(+3.0~+5.0V)を印加してください。RF 特性への影響を抑止する為に対 GND 間にバイパス用キャパシタを接続してください。
8	GND	接地端子です。 RF 特性を劣化させない為に、IC 端子近傍で接地電位に接続してください。
9	VCTL2	切替信号入力端子です。この端子の印加電圧をハイレベル(+2.8~+5.0V)またはローレベル(0~+0.4V)に設定してください。
10	NC(GND)	この端子はチップ内部との接続がありません。 基板上で接地電位に接続して下さい。
11	TX	RF 送信信号入力端子です。 この端子には DC ブロッキングキャパシタが必要です。
12	NC(GND)	この端子はチップ内部との接続がありません。 基板上で接地電位に接続して下さい。
Exposed Pad	GND	接地端子です。 RF 特性を劣化させない為に、IC 端子近傍で接地電位に接続してください。 また、グラウンド用スルーホールも同端子のできるだけ近傍に配置してください。

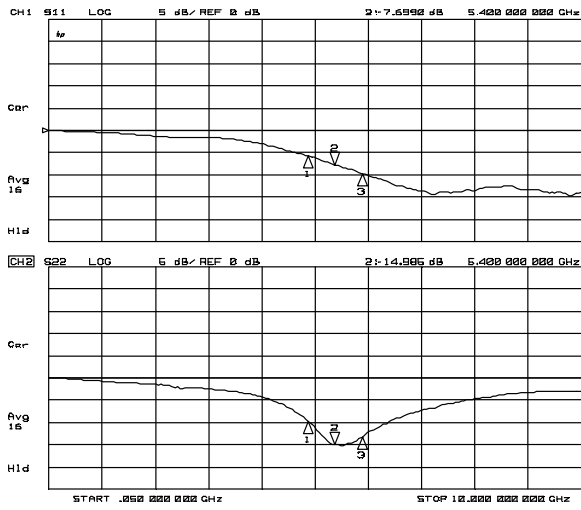
■ 特性例 (RX LNA mode)

$V_{DD}=3.6V$ ,  $V_{CTL1}=V_{CTL3}=3.3V$ ,  $V_{CTL2}=0V$ ,  $T_a=+25^{\circ}C$ ,  $Z_s=Z_l=50\Omega$

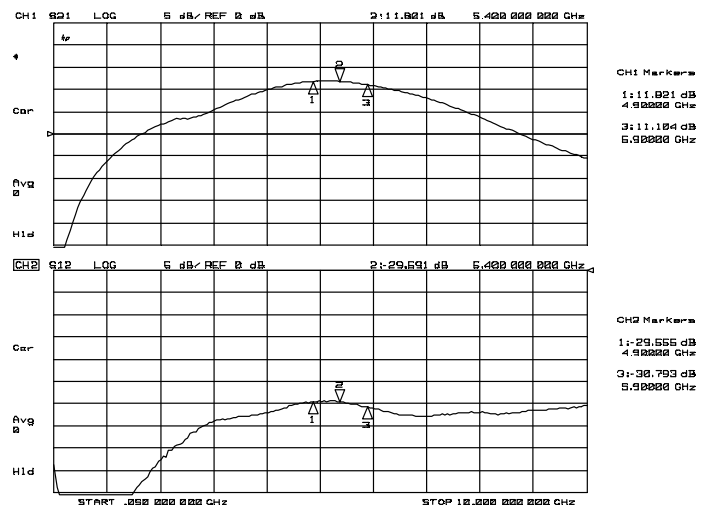


## ■ 特性例 (RX LNA mode)

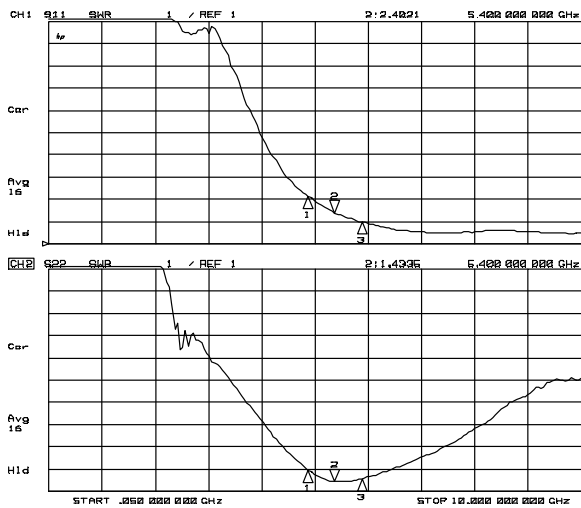
$V_{DD}=3.6V$ ,  $V_{CTL1}=V_{CTL3}=3.3V$ ,  $V_{CTL2}=0V$ ,  $T_a=+25^{\circ}C$ ,  $Z_s=Z_l=50\Omega$



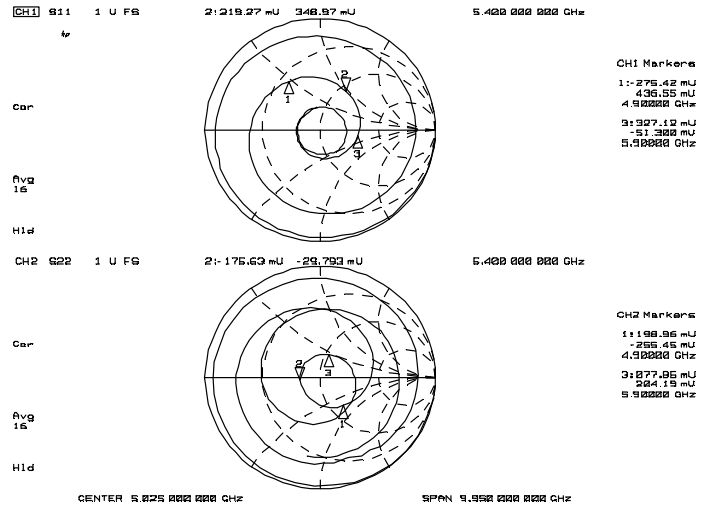
S11, S22 (f=50MHz~10GHz)



S21, S12 (f=50MHz~10GHz)



VSWRi, VSWRo (f=50MHz~10GHz)

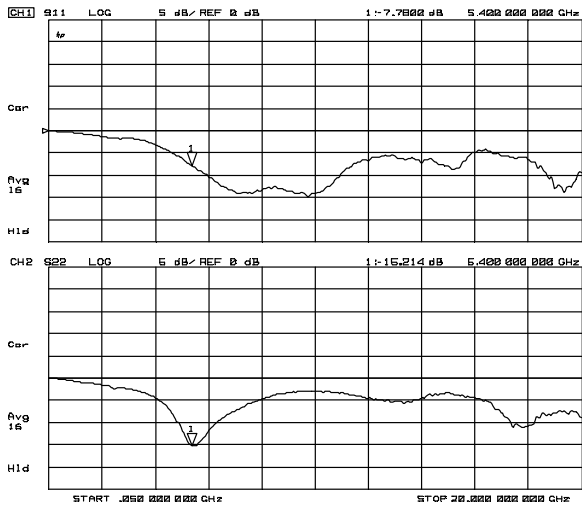


Zin, Zout (f=50MHz~10GHz)

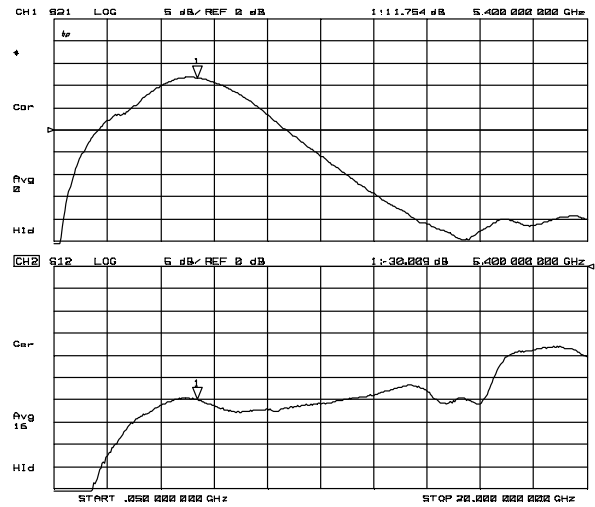


## ■ 特性例 (RX LNA mode)

$V_{DD}=3.6V$ ,  $V_{CTL1}=V_{CTL3}=3.3V$ ,  $V_{CTL2}=0V$ ,  $T_a=+25^\circ C$ ,  $Z_s=Z_l=50\Omega$



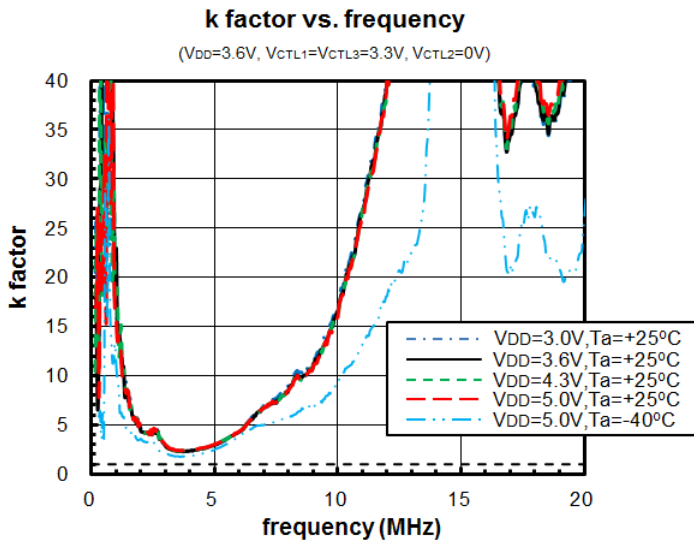
S11, S22 (f=50MHz~20GHz)



S21, S12 (f=50MHz~20GHz)

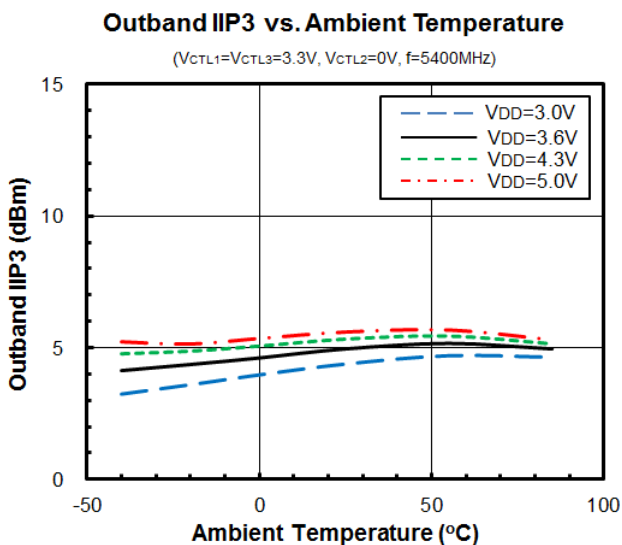
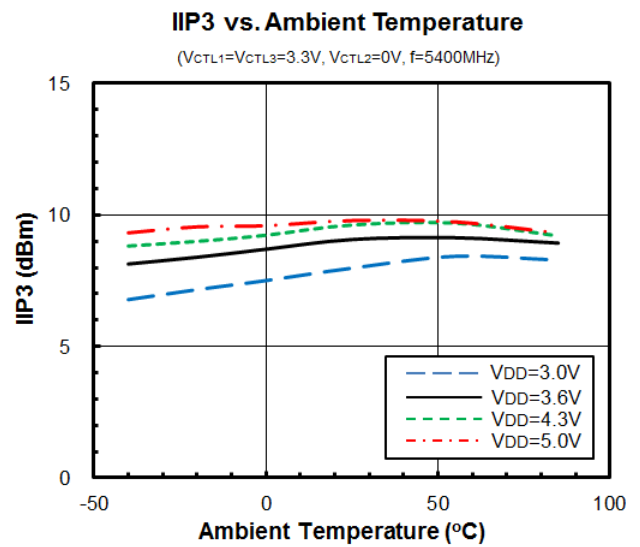
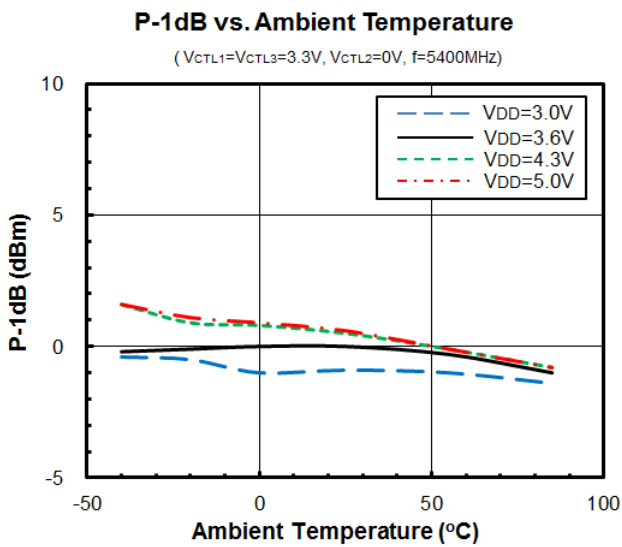
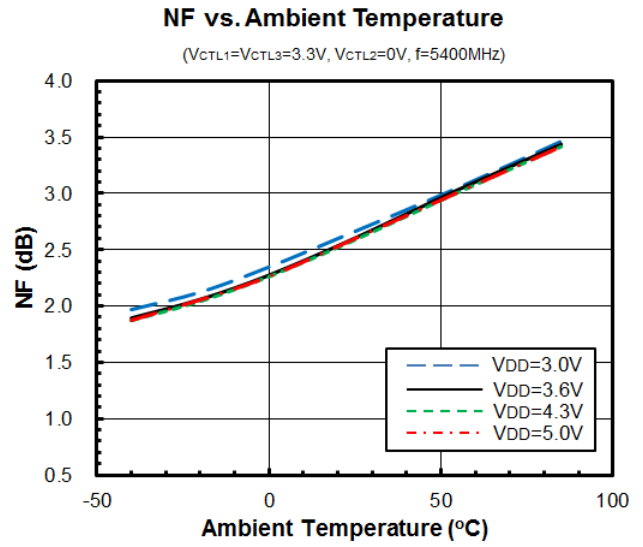
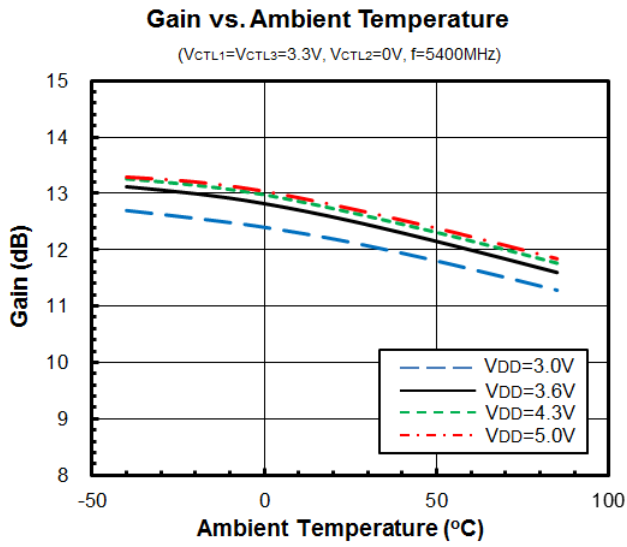
## ■ 特性例 (RX LNA mode)

$V_{CTL1}=V_{CTL3}=3.3V$ ,  $V_{CTL2}=0V$ ,  $Z_s=Z_l=50\Omega$



## ■ 特性例 (RX LNA mode)

$V_{CTL1}=V_{CTL3}=3.3V$ ,  $V_{CTL2}=0V$ ,  $Z_s=Z_l=50\Omega$

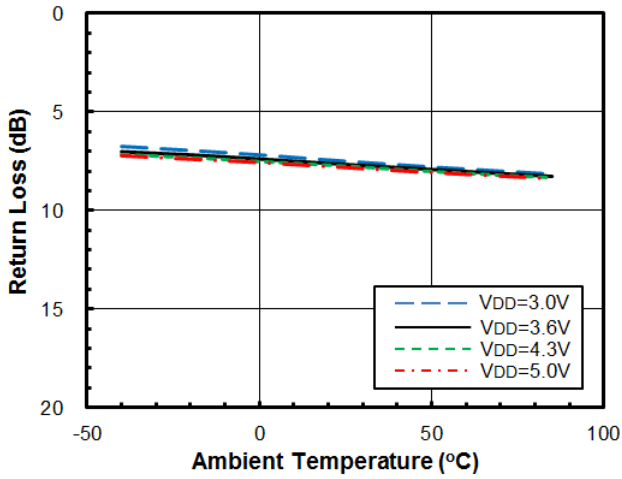


## ■ 特性例 (RX LNA mode)

$V_{CTL1}=V_{CTL3}=3.3V$ ,  $V_{CTL2}=0V$ ,  $Z_s=Z_l=50\Omega$

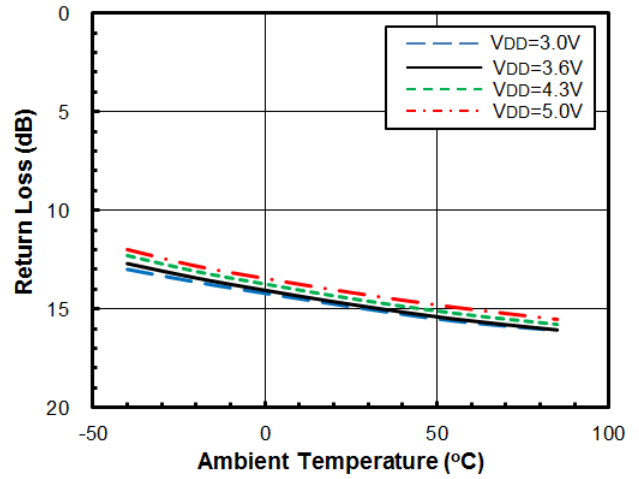
**ANT Port Return Loss vs. Ambient Temperature**

( $V_{CTL1}=V_{CTL3}=3.3V$ ,  $V_{CTL2}=0V$ ,  $f=5400MHz$ )



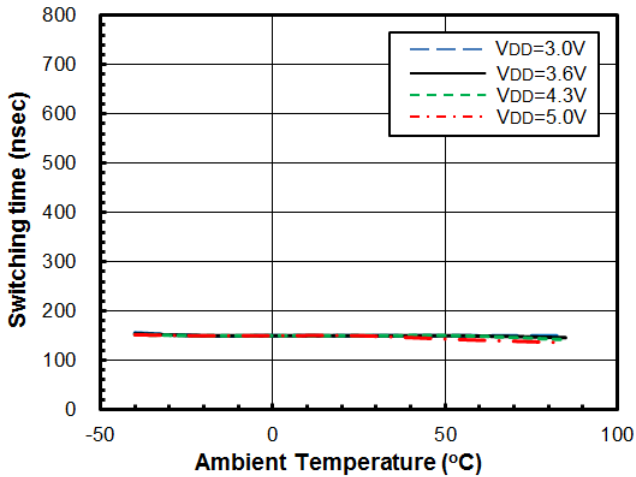
**LNAOUT Port Return Loss vs. Ambient Temperature**

( $V_{CTL1}=V_{CTL3}=3.3V$ ,  $V_{CTL2}=0V$ ,  $f=5400MHz$ )



**Switching Time vs. Ambient Temperature**

(TX mode to Bypass mode)

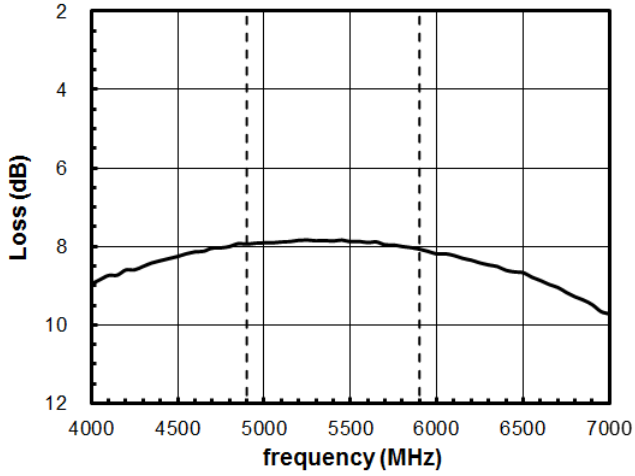


## ■ 特性例 (RX Bypass mode)

$V_{DD}=3.6V$ ,  $V_{CTL1}=3.3V$ ,  $V_{CTL2}=V_{CTL3}=0V$ ,  $T_a=+25^\circ C$ ,  $Z_s=Z_l=50\Omega$

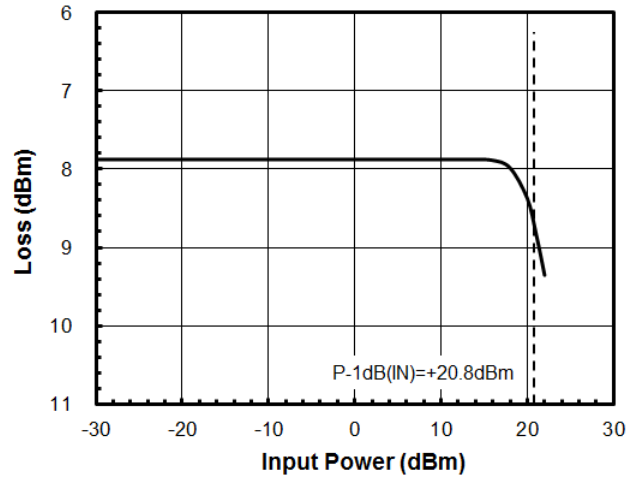
**Bypass mode Loss vs. frequency**

( $V_{DD}=3.6V$ ,  $V_{CTL1}=3.3V$ ,  $V_{CTL2}=V_{CTL3}=0V$ )



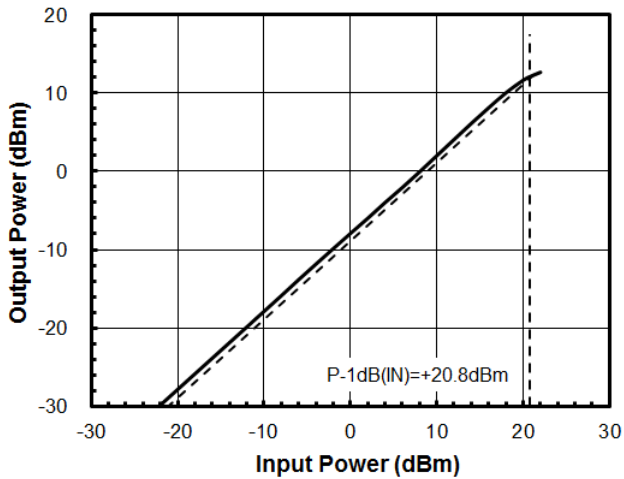
**Loss vs. Pin**

( $V_{DD}=3.6V$ ,  $V_{CTL1}=3.3V$ ,  $V_{CTL2}=V_{CTL3}=0V$ ,  $f=5400MHz$ )



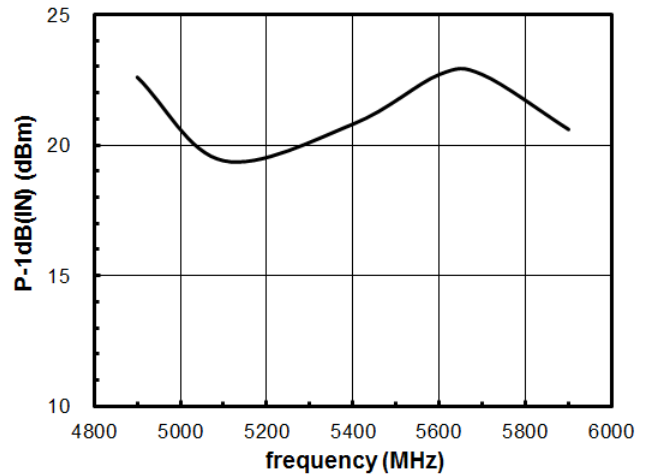
**Pout vs. Pin**

( $V_{DD}=3.6V$ ,  $V_{CTL1}=3.3V$ ,  $V_{CTL2}=V_{CTL3}=0V$ ,  $f=5400MHz$ )



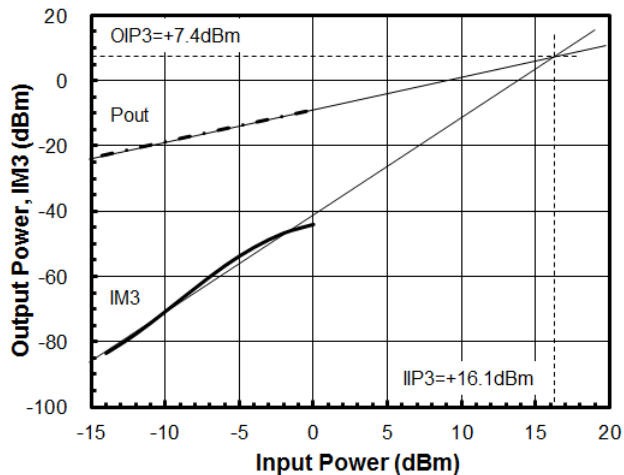
**P-1dB(IN) vs. frequency**

( $V_{DD}=3.6V$ ,  $V_{CTL1}=3.3V$ ,  $V_{CTL2}=V_{CTL3}=0V$ )



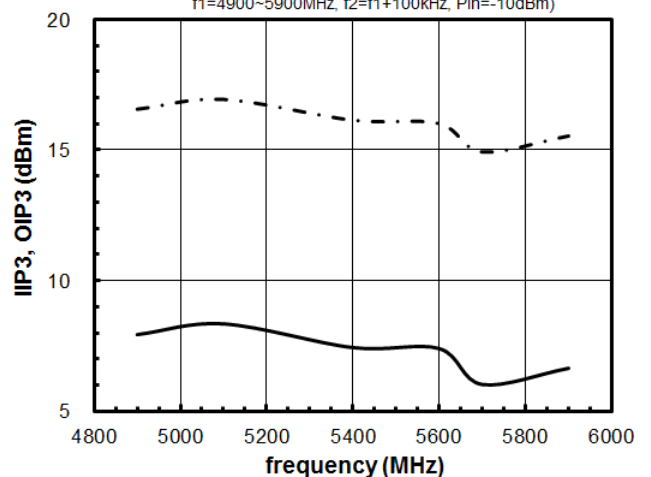
**Pout, IM3 vs. Pin**

( $V_{DD}=3.6V$ ,  $V_{CTL1}=3.3V$ ,  $V_{CTL2}=V_{CTL3}=0V$ ,  $f_1=5400MHz$ ,  $f_2=f_1+100kHz$ )



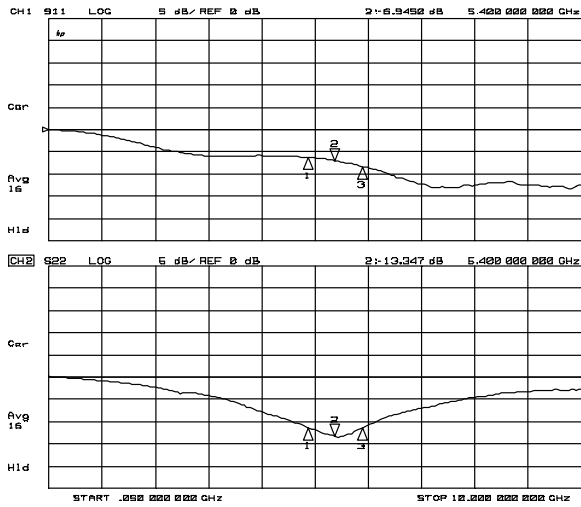
**IIP3, OIP3 vs. frequency**

( $V_{DD}=3.6V$ ,  $V_{CTL1}=3.3V$ ,  $V_{CTL2}=V_{CTL3}=0V$ ,  $f_1=4900-5900MHz$ ,  $f_2=f_1+100kHz$ ,  $Pin=-10dBm$ )

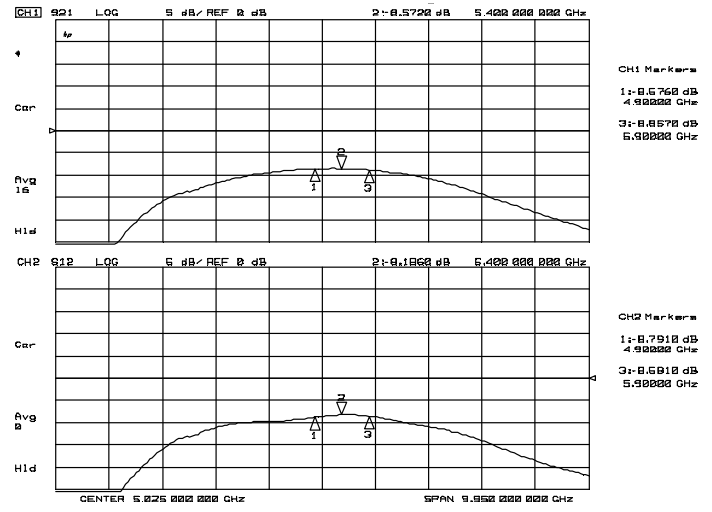


## ■ 特性例 (RX Bypass mode)

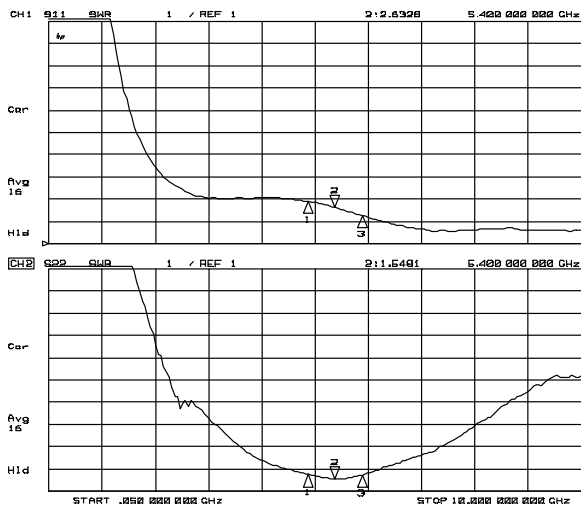
$V_{DD}=3.6V$ ,  $V_{CTL1}=3.3V$ ,  $V_{CTL2}=V_{CTL3}=0V$ ,  $T_a=+25^\circ C$ ,  $Z_s=Z_l=50\Omega$



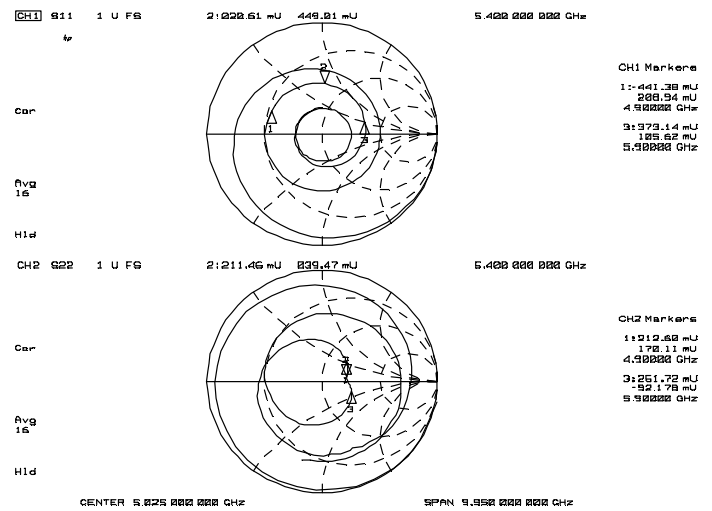
S11, S22 (f=50MHz~10GHz)



S21, S12 (f=50MHz~10GHz)



VSWRi, VSWRo (f=50MHz~10GHz)



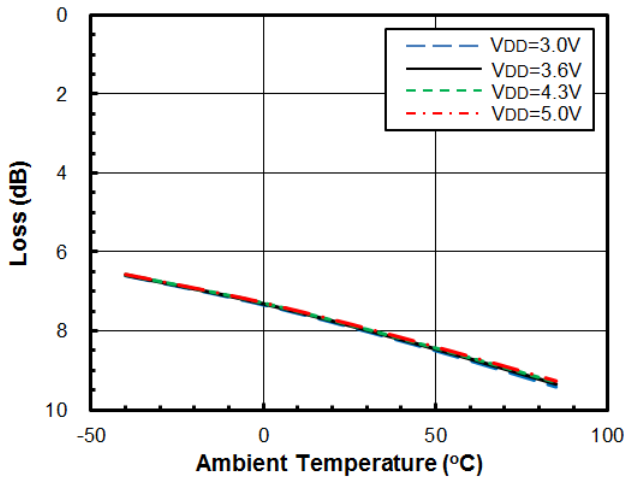
Zin, Zout (f=50MHz~10GHz)

## ■ 特性例 (RX Bypass mode)

$V_{CTL1}=3.3V, V_{CTL2}=V_{CTL3}=0V, Z_s=Z_l=50\Omega$

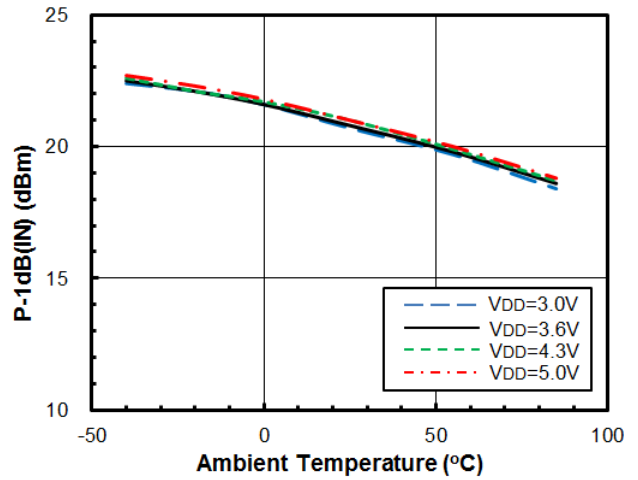
### Loss vs. Ambient Temperature

( $V_{CTL1}=3.3V, V_{CTL2}=V_{CTL3}=0V, f=5400MHz$ )



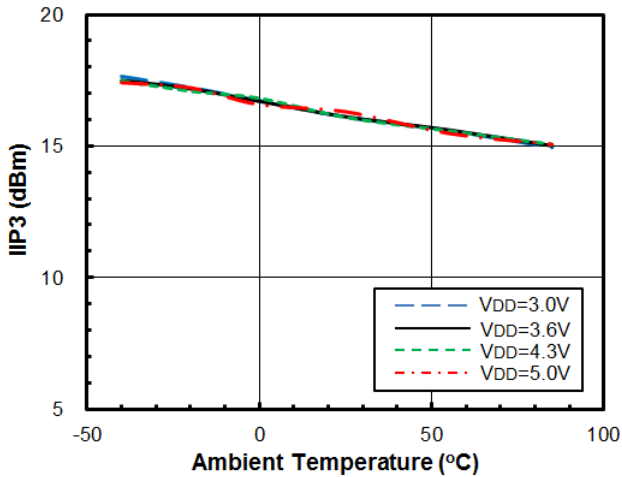
### P-1dB(IN) vs. Ambient Temperature

( $V_{CTL1}=3.3V, V_{CTL2}=V_{CTL3}=0V, f=5400MHz$ )



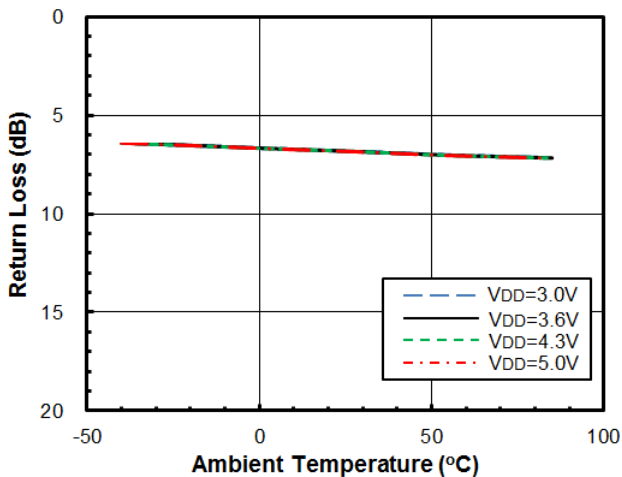
### IIP3 vs. Ambient Temperature

( $V_{CTL1}=3.3V, V_{CTL2}=V_{CTL3}=0V, f_1=5400MHz, f_2=f_1+100kHz, P_{in}=-10dBm$ )



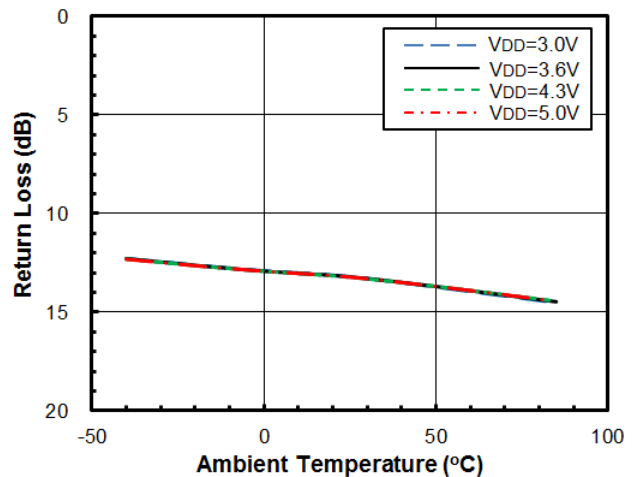
### ANT Port Return Loss vs. Ambient Temperature

( $V_{CTL1}=3.3V, V_{CTL2}=V_{CTL3}=0V, f=5400MHz$ )



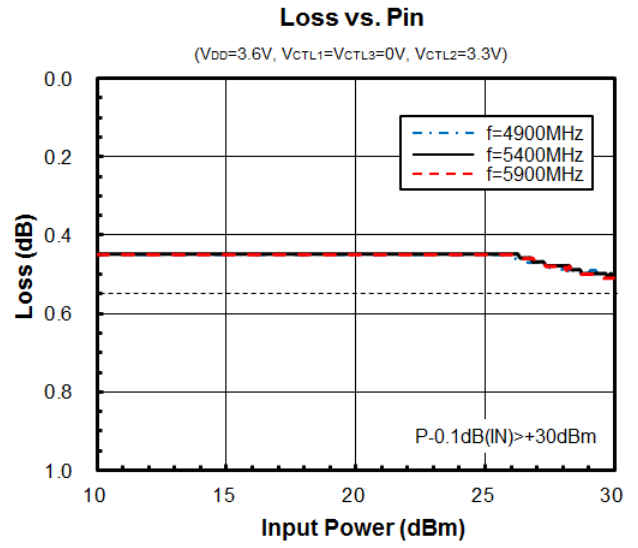
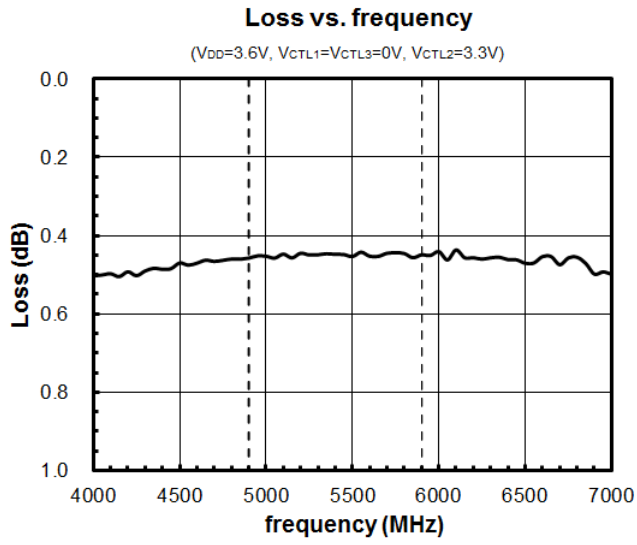
### LNAOUT Port Return Loss vs. Ambient Temperature

( $V_{CTL1}=3.3V, V_{CTL2}=V_{CTL3}=0V, f=5400MHz$ )



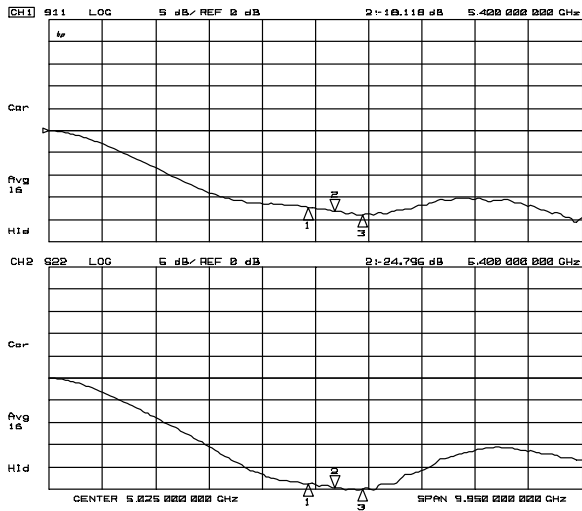
■ 特性例 (TX mode)

$V_{DD}=3.6V$ ,  $V_{CTL1}=V_{CTL3}=0V$ ,  $V_{CTL2}=3.3V$ ,  $T_a=+25^\circ C$ ,  $Z_s=Z_l=50\Omega$

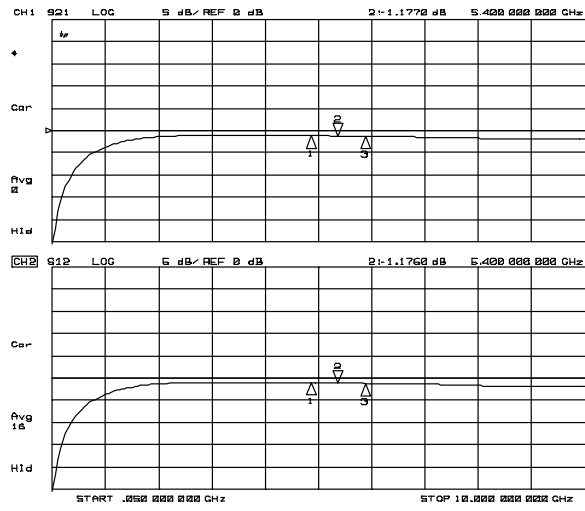


## ■ 特性例 (TX mode)

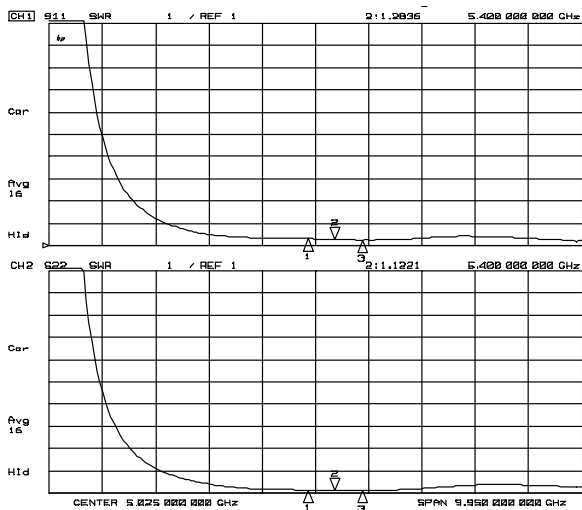
$V_{DD}=3.6V$ ,  $V_{CTL1}=V_{CTL3}=0V$ ,  $V_{CTL2}=3.3V$ ,  $T_a=+25^{\circ}C$ ,  $Z_s=Z_l=50\Omega$



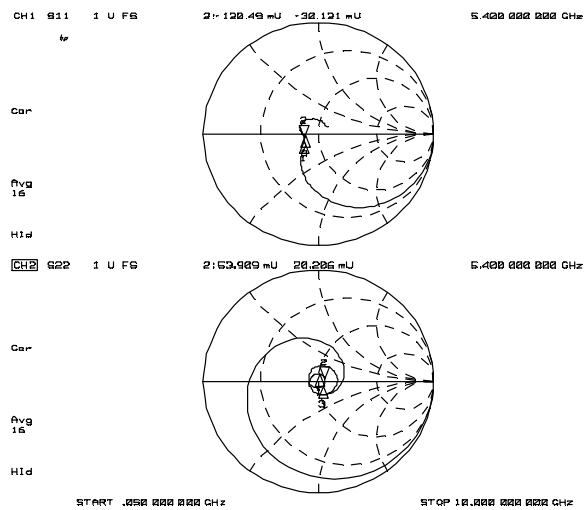
S11, S22 (f=50MHz~10GHz)



S21, S12 (f=50MHz~10GHz)



VSWRi, VSWRo (f=50MHz~10GHz)

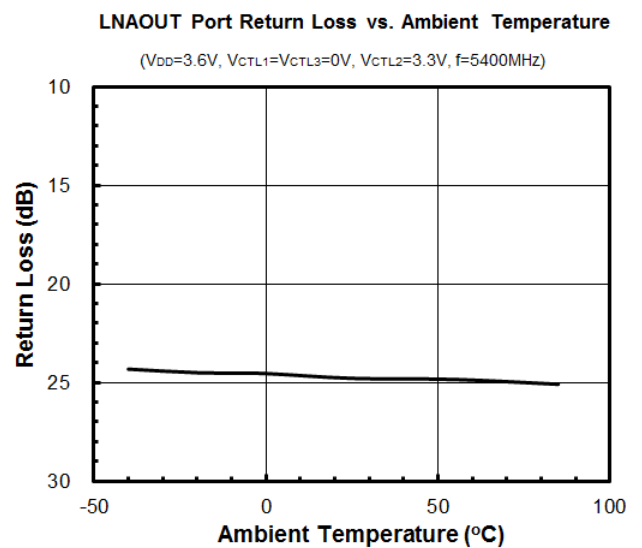
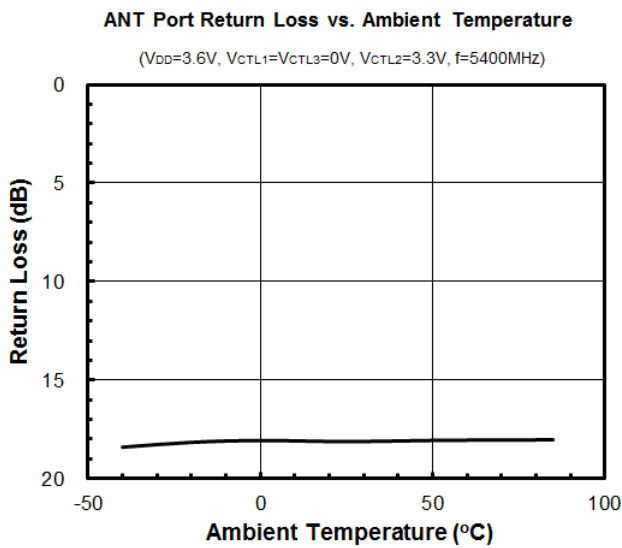
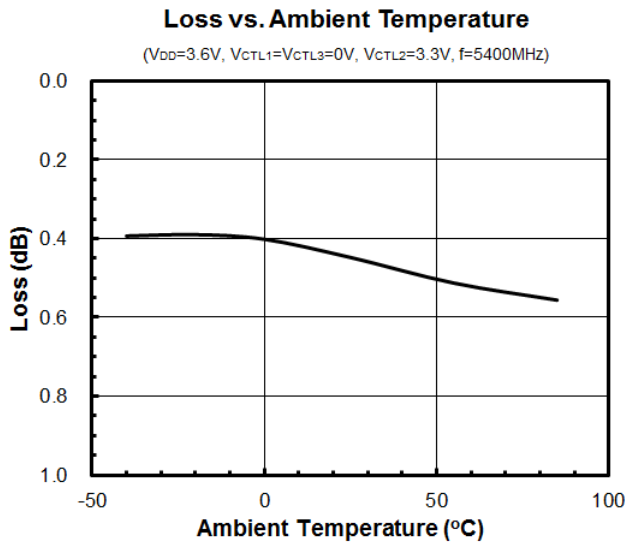


Zin, Zout (f=50MHz~10GHz)

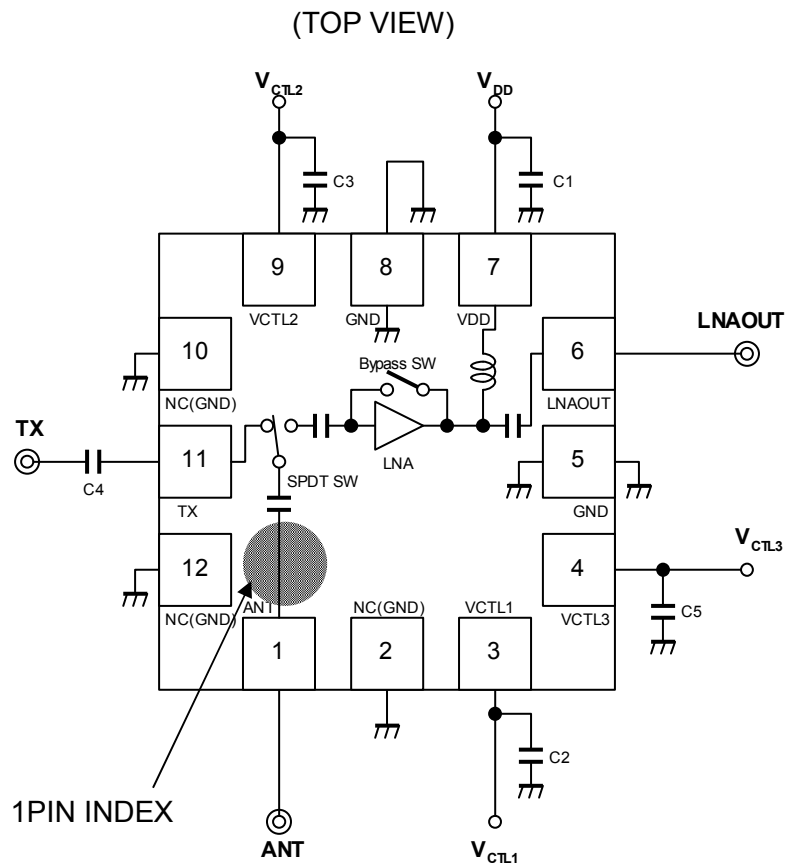


## ■ 特性例 (TX mode)

$V_{DD}=3.6V$ ,  $V_{CTL1}=V_{CTL3}=0V$ ,  $V_{CTL2}=3.3V$ ,  $Z_s=Z_l=50\Omega$



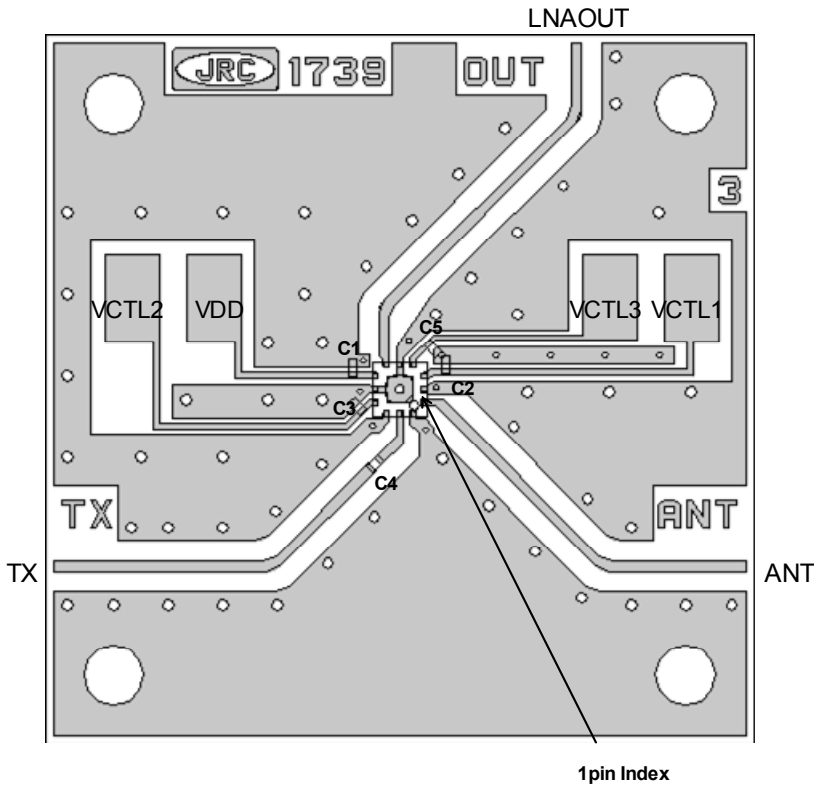
## ■ 外部回路図



## ■ 部品リスト

部品番号	定数	型名
C1	0.1 $\mu$ F	Murata MFG (GRM03 series)
C2, C3, C5	10pF	
C4	27pF	

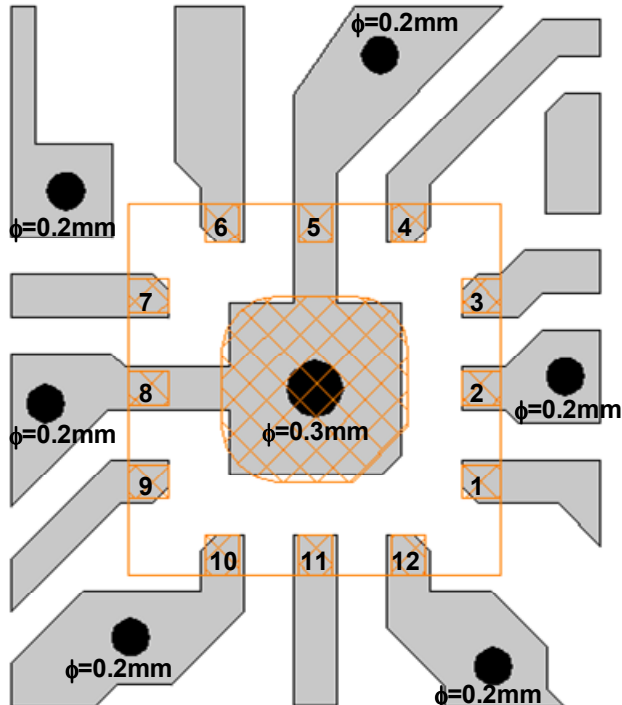
## ■ 基板実装図







### PCB Information

Substrate: FR-4  
 Thickness: 0.2mm  
 Microstrip line width: 0.37mm ( $Z_0=50\Omega$ )  
 Size: 26.0mm x 26.0mm

### <PCB レイアウトガイドライン>



-  PCB
-  PKG Terminal
-  PKG Outline
-  GND Via Hole  
Diameter:  $\phi = 0.2 / 0.3$  mm

### 注意事項


- [1] 全ての外部部品はできるだけ IC の近傍に配置してください。
- [2] RF 特性の劣化を防止するためにバイパスキャパシタ(C1)はVDD 端子のできるだけ近傍に配置してください。
- [3] 良好な RF 特性を得るために GND 端子は最短距離で基板のグランドパターンに接続してください。  
また、GND 用スルーホールも同端子のできるだけ近傍に配置してください。

## ■ 推奨フットパターン (QFN12-51 パッケージ)

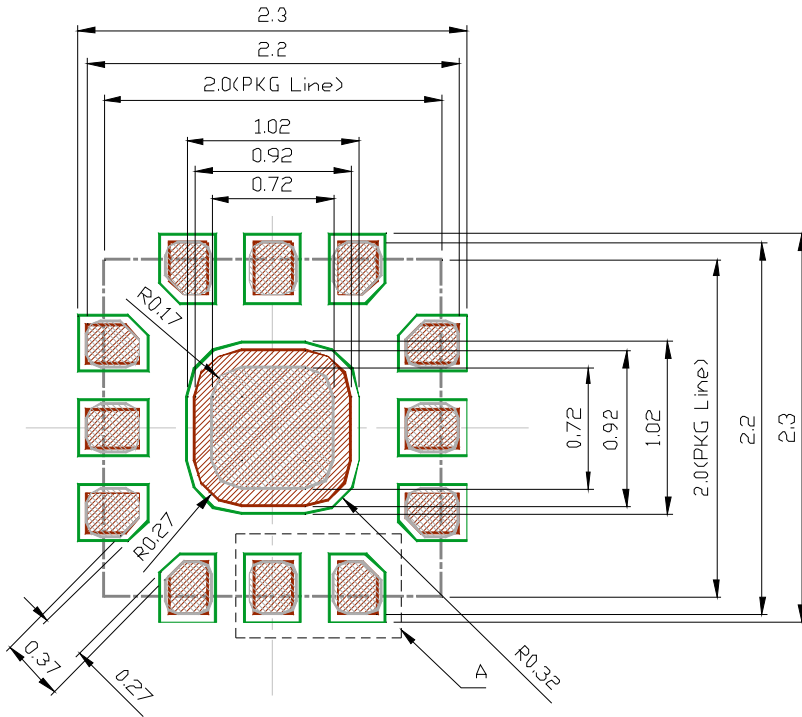
PKG: 2.0mm x 2.0mm  
Pin pitch: 0.5mm

: Land

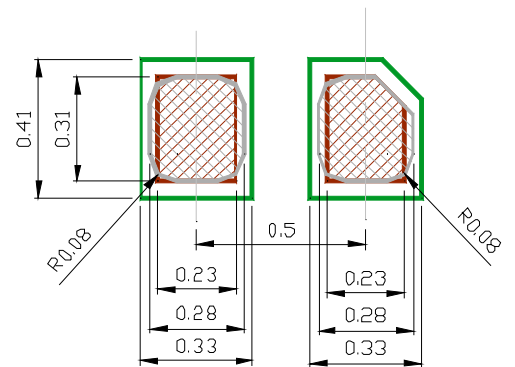
: Mask (Open area) \*Metal mask thickness: 100μm

: Resist (Open area)

Unit: mm



Detail A



## ■ NF 測定ブロックダイアグラム

### 使用測定器

NF アナライザ : Agilent N8975A  
 ノイズソース : Agilent 346A

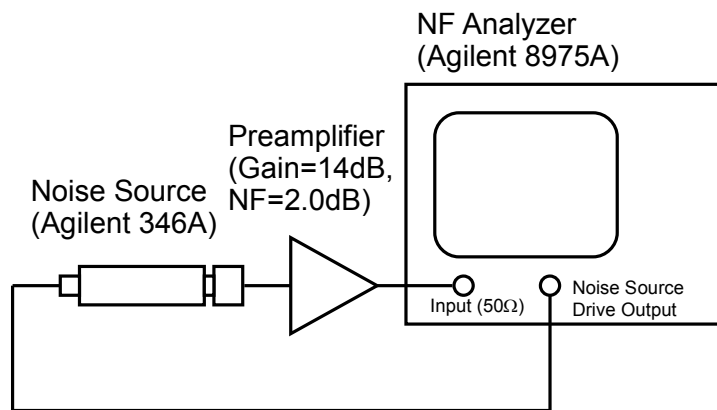
### NF アナライザ設定

#### Measurement mode form

Device under test : Amplifier  
 System downconverter : off

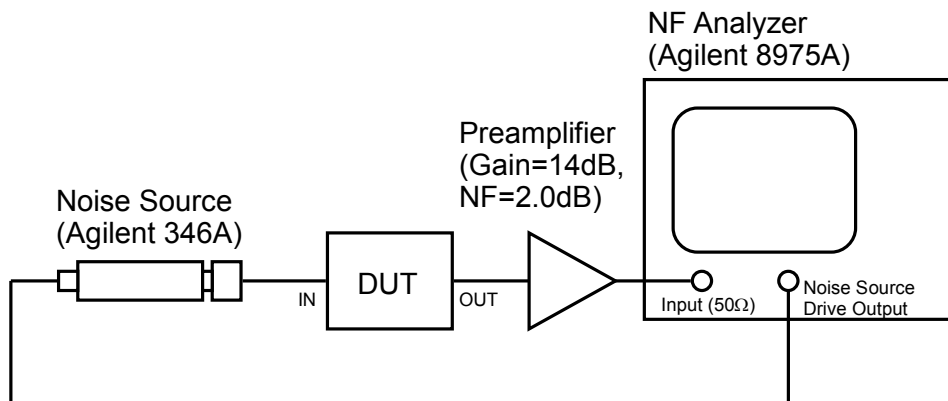
#### Mode setup form

Sideband : LSB  
 Averages : 16  
 Average mode : Point  
 Bandwidth : 4MHz  
 Loss comp : off  
 Tcold : ノイズソース本体の温度を入力(303K)



キャリブレーション時

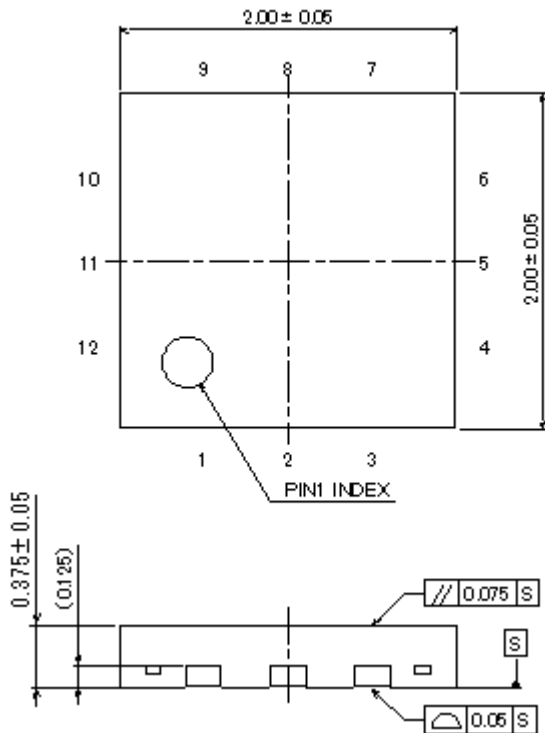
- \* 測定精度向上のため、プリアンプを使用しています
- \* ノイズソース、プリアンプ、NF アナライザは直接接続



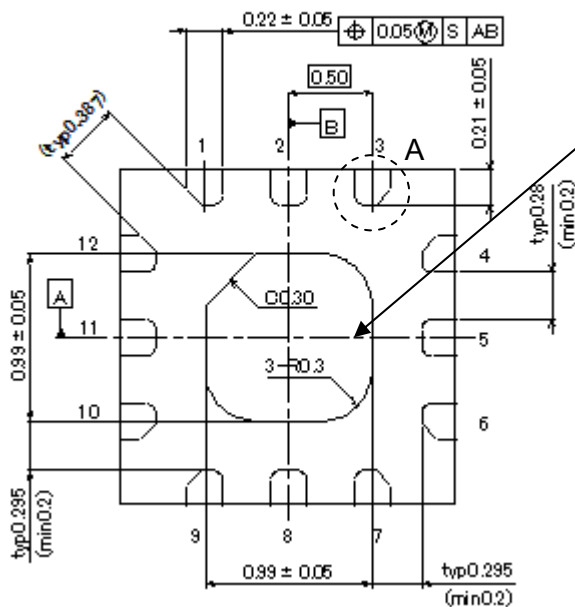
NF 測定時

- \* ノイズソース、DUT、プリアンプ、NF アナライザは直接接続

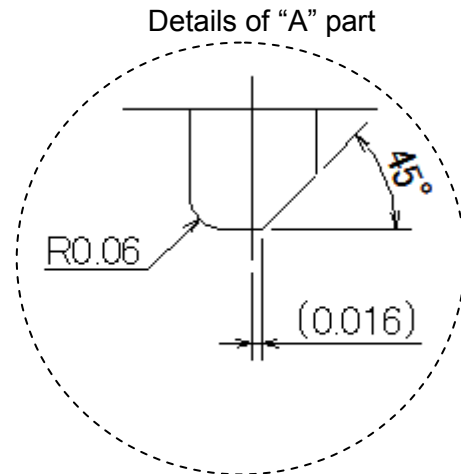
## ■ パッケージ外形図 (QFN12-51)



単位	: mm
基板	: Copper
端子処理	: Ni/Pd/Au めっき
モールド樹脂	: エポキシ樹脂
重量	: 4.7mg



Exposed PAD  
GND に必ず接続してください



### ガリウムヒ素(GaAs)製品取り扱い上の注意事項

この製品は、法令で指定された有害物のガリウムヒ素(GaAs)を使用しております。危険防止のため、製品を焼いたり、砕いたり、化学処理を行い気体や粉末にしないでください。廃棄する場合は、関連法規に従い、一般産業廃棄物や家庭ゴミとは混ぜないでください。

### <注意事項>

このデータブックの掲載内容の正確さには万全を期しておりますが、掲載内容について何らかの法的な保証を行うものではありません。とくに応用回路については、製品の代表的な応用例を説明するためのものです。また、工業所有権その他の権利の実施権の許諾を伴うものではなく、第三者の権利を侵害しないことを保証するものでもありません。

この製品は静電放電・サージ電圧により破壊されやすいため、取り扱いにご注意下さい。