

ハイパワーSP3T スイッチ GaAs MMIC

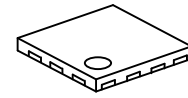
■概要

NJG1682MD7 は LTE/UMTS/CDMA/GSM 等の通信端末用途に最適なハイパワーSP3T スイッチです。

本製品は切替電圧 1.8V に対応し、低損失、高アイソレーション、高線形性を 2.7GHz までカバーすることを特徴としています。保護素子を内蔵することにより高い ESD 耐圧を有しています。

本製品は DC ブロッキングキャパシタが不要であるため実装面積の縮小が可能です (DC バイアス印加時は除く)。EQFN14-D7 パッケージの採用により、小型・薄型化を実現します。

■外形



NJG1682MD7

■アプリケーション

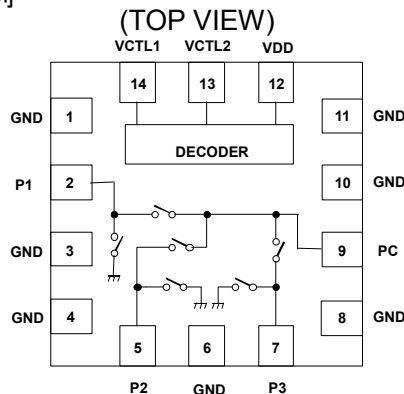
LTE,UMTS,CDMA,GSM 用途

PA 出力切替、マルチバンド切替、アンテナの切替、及びその他汎用用途

■特徴

- 低切替電圧 $V_{CTL(H)}=1.8V$ typ.
- 低動作電圧 $V_{DD}=2.7V$ typ.
- 低歪み
 - IIP3=+71dBm typ. @f=829+849MHz, $P_{IN}=24dBm$
 - IIP3=+70dBm typ. @f=1870+1910MHz, $P_{IN}=24dBm$
 - 2nd harmonics=-85dBc typ. @ f=0.9GHz, $P_{IN}=35dBm$
 - 3rd harmonics=-80dBc typ. @ f=0.9GHz, $P_{IN}=35dBm$
- 高線形性 P-0.1dB =36dBm min.
- 低挿入損失
 - 0.22dB typ. @f=0.9GHz, $P_{IN}=35dBm$
 - 0.25dB typ. @f=1.9GHz, $P_{IN}=33dBm$
 - 0.30dB typ. @f=2.7GHz, $P_{IN}=27dBm$
- 小型・薄型パッケージ EQFN14-D7 (Package size: 1.6x1.6x0.397mm typ.)
- RoHS 対応, ハロゲンフリー, MSL1

■端子配列



端子配列

- | | |
|--------|-----------|
| 1. GND | 8. GND |
| 2. P1 | 9. PC |
| 3. GND | 10. GND |
| 4. GND | 11. GND |
| 5. P2 | 12. VDD |
| 6. GND | 13. VCTL2 |
| 7. P3 | 14. VCTL1 |
- Exposed PAD: GND

■真理値表

“H”= $V_{CTL(H)}$, “L”= $V_{CTL(L)}$

VCTL1	VCTL2	通過経路
L	L	ALL OFF
H	L	P1-PC
L	H	P2-PC
H	H	P3-PC

注：本資料に記載された内容は、予告なく変更することがありますので、ご了承下さい。

NJG1682MD7

■絶対最大定格

$T_a=+25^{\circ}\text{C}$, $Z_s=Z_l=50\ \Omega$

項目	記号	条件	定格	単位
入力電力	P_{IN}	$V_{DD}=2.7\text{V}$	37	dBm
電源電圧	V_{DD}		5.0	V
切替電圧	V_{CTL}		5.0	V
消費電力	P_D	サーマルビアホール付き JEDEC 4 層基板 (JESD51-5)実装時, $T_j=150^{\circ}\text{C}$)	1300	mW
動作温度	T_{opr}		-40~+85	$^{\circ}\text{C}$
保存温度	T_{stg}		-55~+150	$^{\circ}\text{C}$

■電気的特性 1 (DC)

共通条件: $T_a=+25^{\circ}\text{C}$, $V_{DD}=2.7\text{V}$, $V_{CTL(L)}=0\text{V}$, $V_{CTL(H)}=1.8\text{V}$

項目	記号	条件	最小値	標準値	最大値	単位
電源電圧	V_{DD}		2.375	2.7	5.0	V
動作電流	I_{DD}	RF OFF, $V_{DD}=2.7\text{V}$	-	150	300	μA
切替電圧(Low)	$V_{CTL(L)}$		0	-	0.45	V
切替電圧(High)	$V_{CTL(H)}$		1.35	1.8	5.0	V
切替電流	I_{CTL}	$V_{CTL(H)}=1.8\text{V}$	-	4	10	μA

■電気的特性 2 (RF)

共通条件: $T_a=+25^{\circ}\text{C}$, $Z_s=Z_l=50\Omega$, $V_{DD}=2.7\text{V}$, $V_{CTL(L)}=0\text{V}$, $V_{CTL(H)}=1.8\text{V}$

項目	記号	条件	最小値	標準値	最大値	単位
挿入損失 1	LOSS1	f=0.9GHz, $P_{IN}=35\text{dBm}$	-	0.22	0.37	dB
挿入損失 2	LOSS2	f=1.9GHz, $P_{IN}=33\text{dBm}$	-	0.25	0.45	dB
挿入損失 3	LOSS3	f=2.7GHz, $P_{IN}=27\text{dBm}$	-	0.30	0.50	dB
アイソレーション 1	ISL1	f=0.9GHz, $P_{IN}=35\text{dBm}$	30	35	-	dB
アイソレーション 2	ISL2	f=1.9GHz, $P_{IN}=33\text{dBm}$	25	30	-	dB
アイソレーション 3	ISL3	f=2.7GHz, $P_{IN}=27\text{dBm}$	22	27	-	dB
アイソレーション 4	ISL4	f=0.9GHz, $P_{IN}=10\text{dBm}$ ALL OFF モード	30	35	-	dB
アイソレーション 5	ISL5	f=1.9GHz, $P_{IN}=10\text{dBm}$ ALL OFF モード	25	30	-	dB
アイソレーション 6	ISL6	f=2.7GHz, $P_{IN}=10\text{dBm}$ ALL OFF モード	21	25	-	dB
0.1dB 圧縮時入力電力	$P_{-0.1\text{dB}}$	f=0.9GHz, 1.9GHz, 2.7GHz	36	-	-	dBm
第 2 高調波 1	2fo(1)	f=0.9GHz, $P_{IN}=35\text{dBm}$	-	-85	-70	dBc
第 2 高調波 2	2fo(2)	f=1.9GHz, $P_{IN}=33\text{dBm}$	-	-85	-70	dBc
第 2 高調波 3	2fo(3)	f=2.7GHz, $P_{IN}=27\text{dBm}$	-	-90	-70	dBc
第 3 高調波 1	3fo(1)	f=0.9GHz, $P_{IN}=35\text{dBm}$	-	-80	-70	dBc
第 3 高調波 2	3fo(2)	f=1.9GHz, $P_{IN}=33\text{dBm}$	-	-80	-70	dBc
第 3 高調波 3	3fo(3)	f=2.7GHz, $P_{IN}=27\text{dBm}$	-	-90	-70	dBc
入力 3 次インターセプト ポイント(1)	IIP3(1)	f=829+849MHz, $P_{IN}=24\text{dBm}$ each	+65	+71	-	dBm
入力 3 次インターセプト ポイント(2)	IIP3(2)	f=1870+1910MHz, $P_{IN}=24\text{dBm}$ each	+63	+70	-	dBm
定在波比	VSWR	ON 状態, f=2.7GHz	-	1.2	1.4	-
スイッチング速度	T_{SW}	50% V_{CTL} to 10/90% RF	-	1	5	μs

*1: IIP3 は以下の式にて定義します

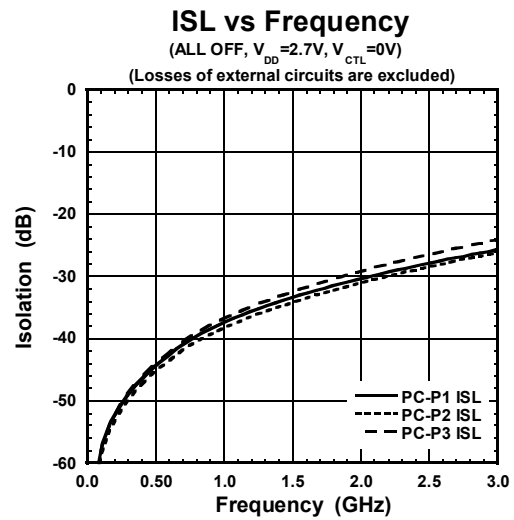
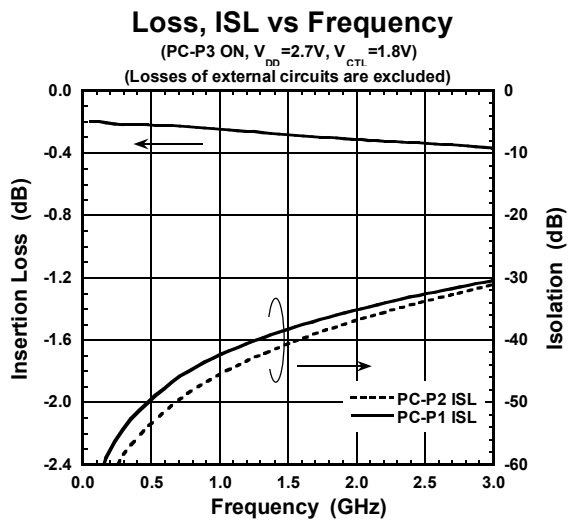
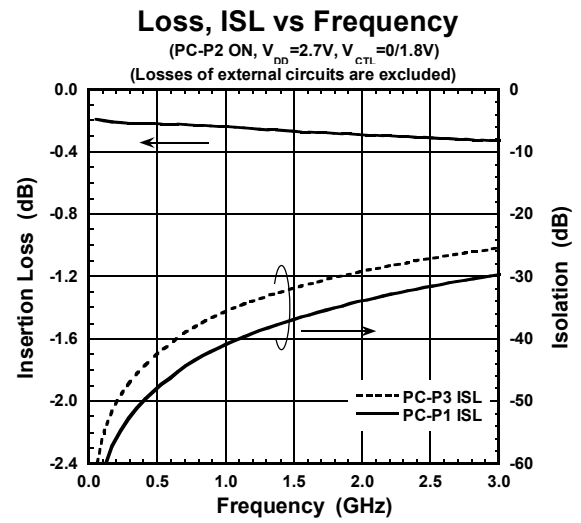
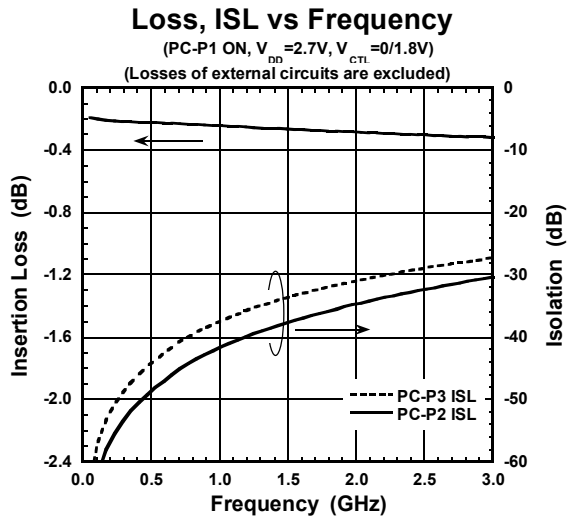
$$\text{IIP3} = (3 \times P_{\text{out}} - \text{IM3}) / 2 + \text{LOSS}$$

NJG1682MD7

■端子説明

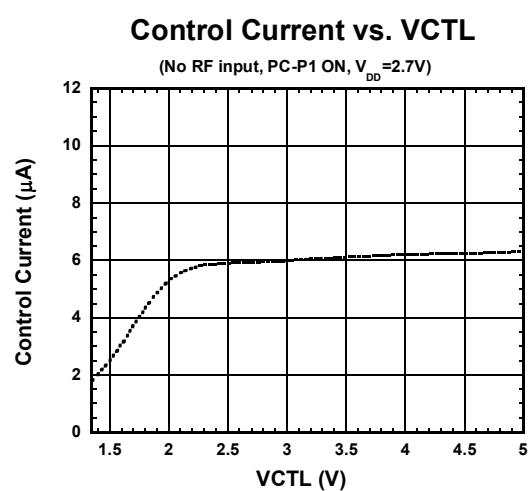
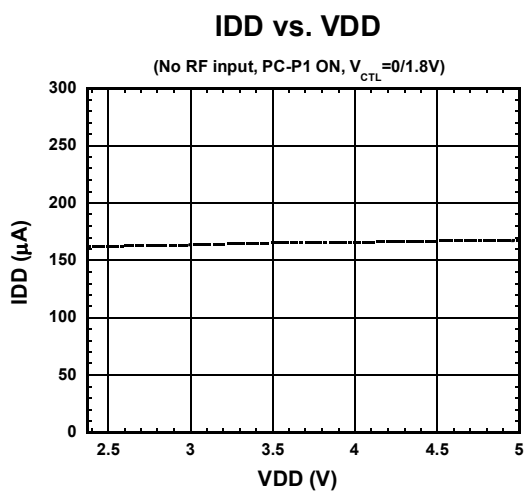
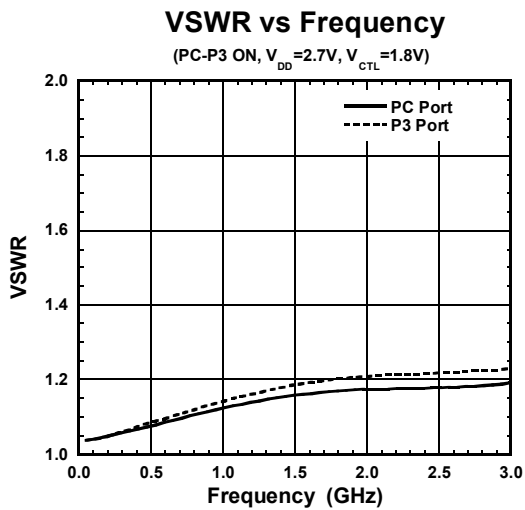
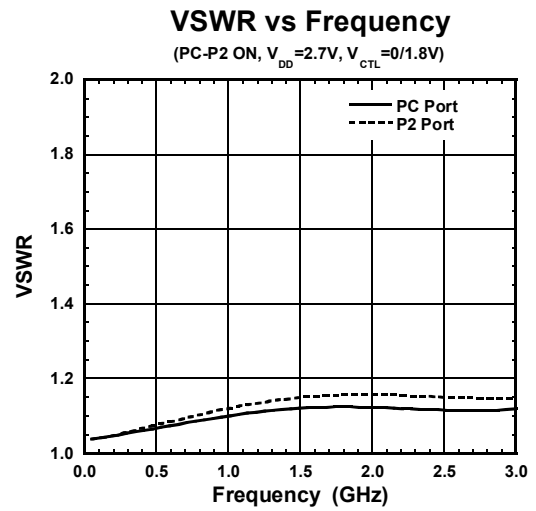
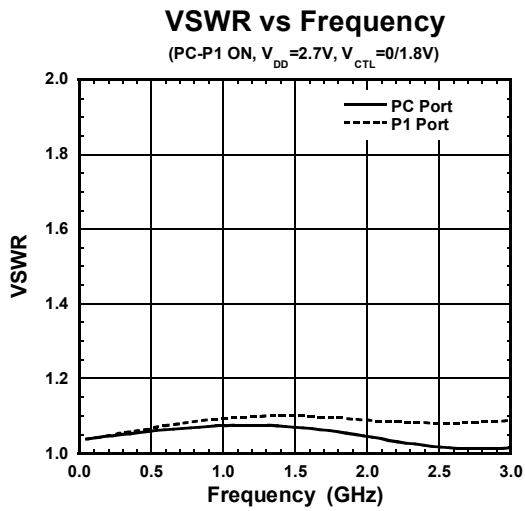
端子番号	端子記号	機能
1	GND	接地端子です。RF 特性を劣化させないために、IC ピン近傍で接地電位に接続してください。
2	P1	送信及び受信をする RF 端子です。DC ブロッキングキャパシタは不要です（DC バイアス印加時は除く）。
3	GND	接地端子です。RF 特性を劣化させないために、IC ピン近傍で接地電位に接続してください。
4	GND	接地端子です。RF 特性を劣化させないために、IC ピン近傍で接地電位に接続してください。
5	P2	送信及び受信をする RF 端子です。DC ブロッキングキャパシタは不要です（DC バイアス印加時は除く）。
6	GND	接地端子です。RF 特性を劣化させないために、IC ピン近傍で接地電位に接続してください。
7	P3	送信及び受信をする RF 端子です。DC ブロッキングキャパシタは不要です（DC バイアス印加時は除く）。
8	GND	接地端子です。RF 特性を劣化させないために、IC ピン近傍で接地電位に接続してください。
9	PC	送信及び受信をする RF 端子です。DC ブロッキングキャパシタは不要です（DC バイアス印加時は除く）。特に高い ESD 耐圧が必要な場合には対 GND 間にインダクタを接続してください。
10	GND	接地端子です。RF 特性を劣化させないために、IC ピン近傍で接地電位に接続してください。
11	GND	接地端子です。RF 特性を劣化させないために、IC ピン近傍で接地電位に接続してください。
12	VDD	電源端子です。正電源電圧(+2.375~+5V)を印加して下さい。RF 特性への影響を抑止するため対 GND 間にバイパス用キャパシタを接続してください。
13	VCTL2	経路切替用制御信号入力端子です。この端子の印加電圧をハイレベル(+1.35~+5.0V)またはローレベルに(0~+0.45V)にセットしてください。
14	VCTL1	経路切替用制御信号入力端子です。この端子の印加電圧をハイレベル(+1.35~+5.0V)またはローレベルに(0~+0.45V)にセットしてください。
Exposed Pad	GND	IC 裏面の接地端子(0V)です。

■特性例（指定の測定回路による）



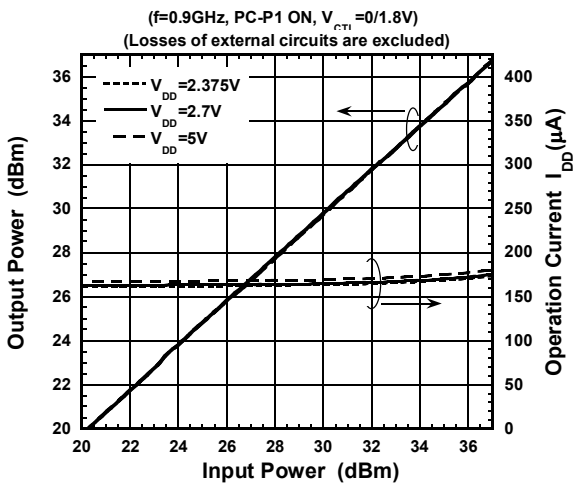
NJG1682MD7

■特性例 (指定の測定回路による)

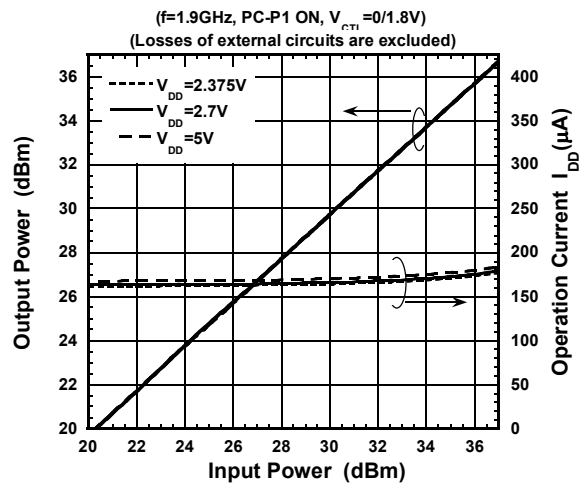


■特性例（指定の測定回路による）

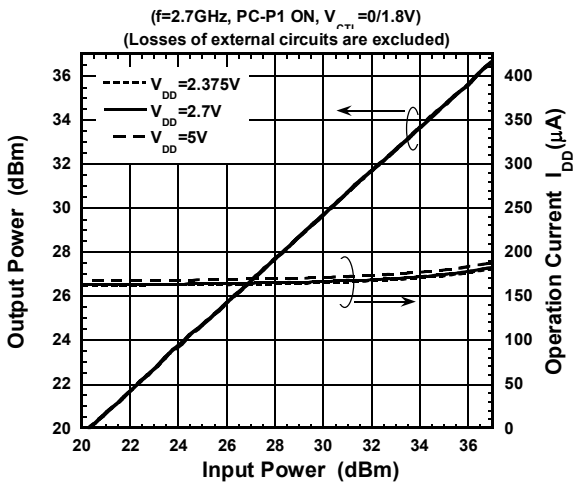
Output Power, I_{DD} vs Input Power



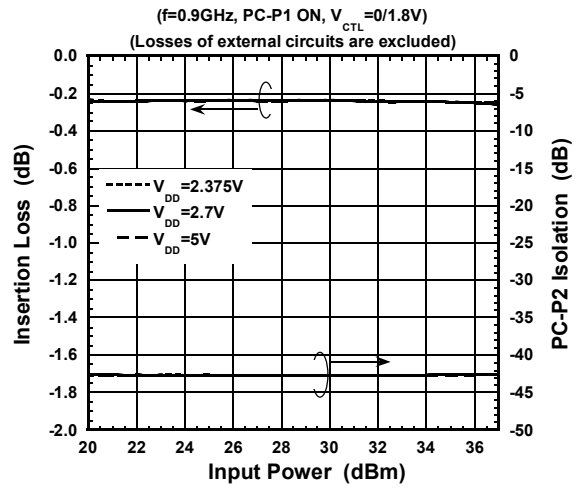
Output Power, I_{DD} vs Input Power



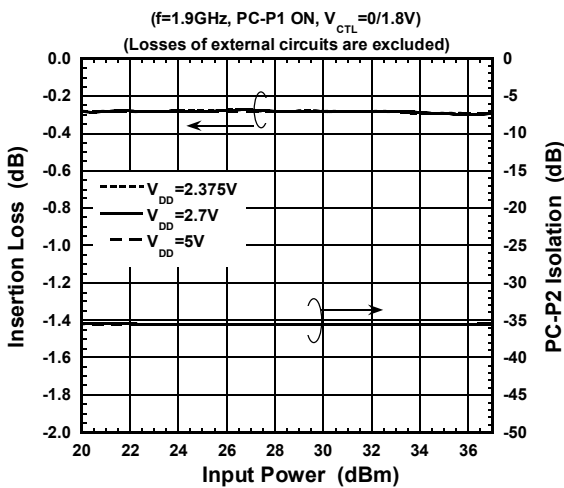
Output Power, I_{DD} vs Input Power



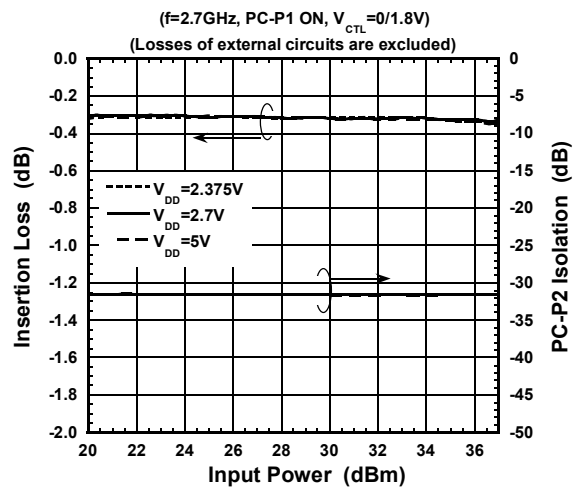
Loss, ISL vs Input Power



Loss, ISL vs Input Power

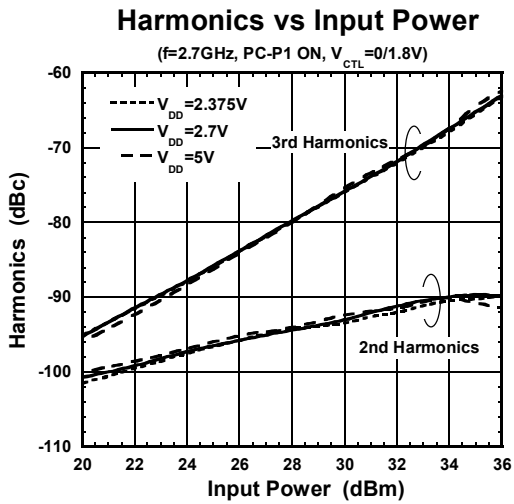
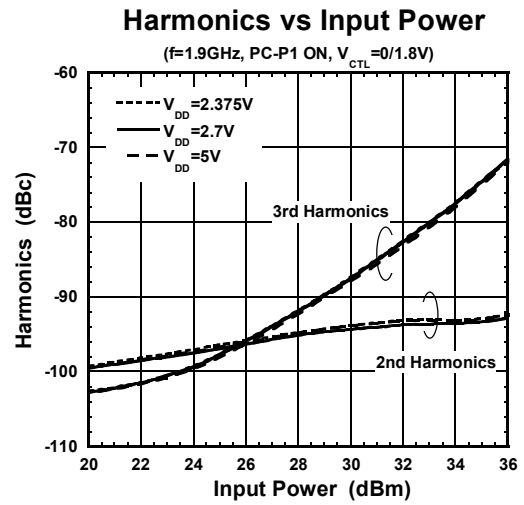
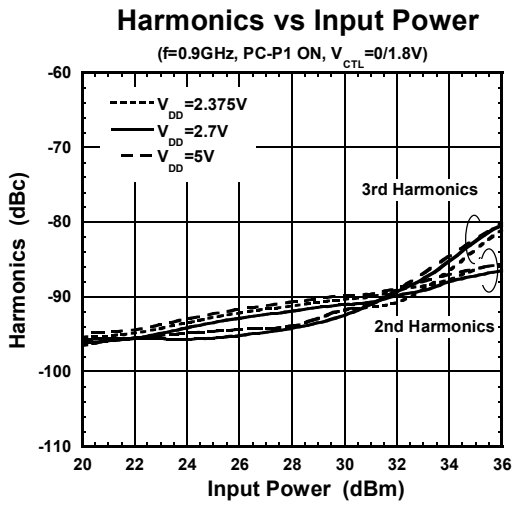


Loss, ISL vs Input Power



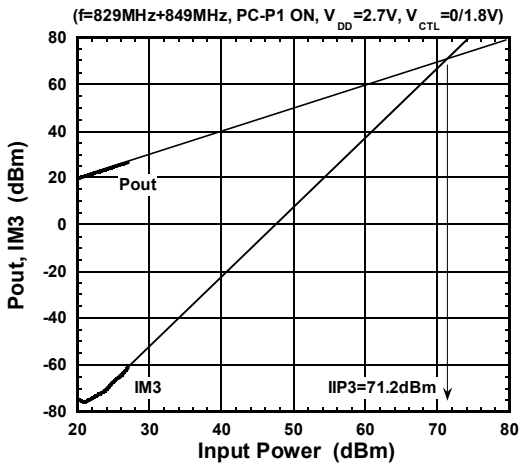
NJG1682MD7

■特性例（指定の測定回路による）

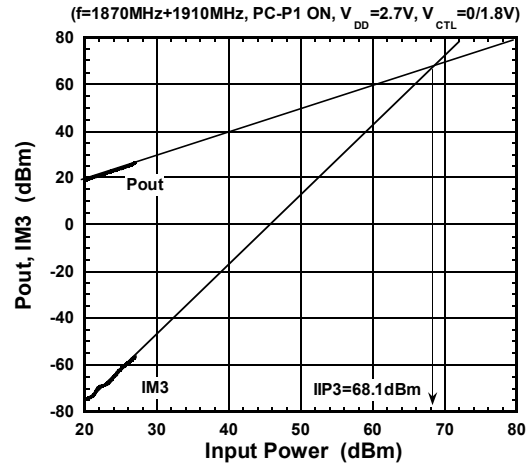


■特性例（指定の測定回路による）

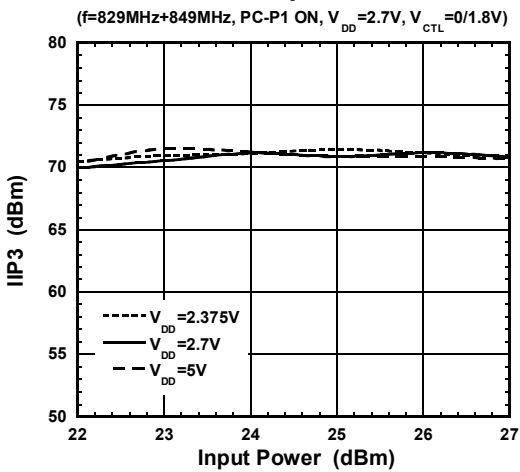
Output Power, IM3 vs Input Power



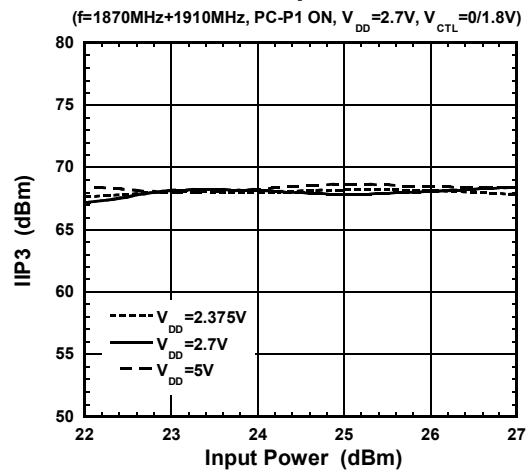
Output Power, IM3 vs Input Power



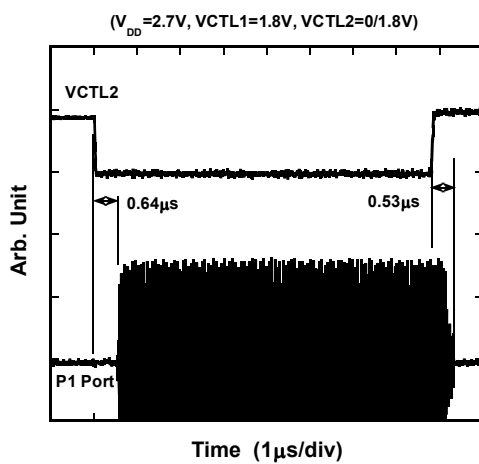
IIP3 vs Input Power



IIP3 vs Input Power



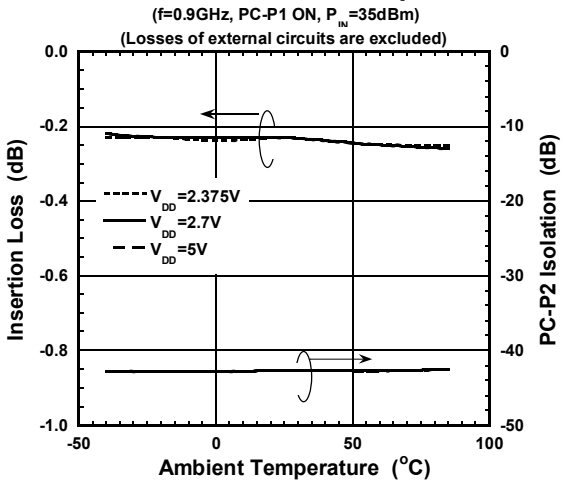
Switching Time



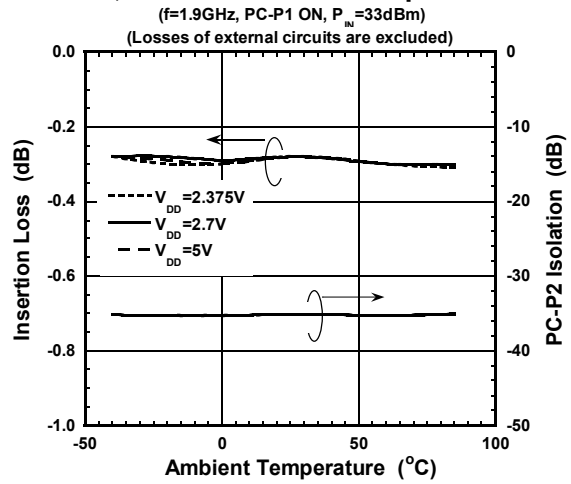
NJG1682MD7

■特性例（指定の測定回路による）

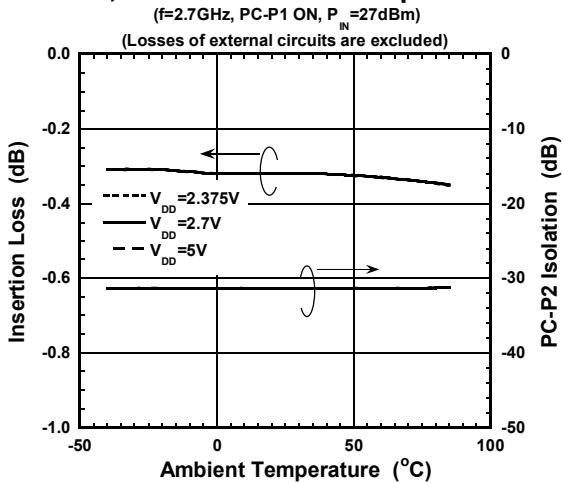
Loss, ISL vs Ambient Temperature



Loss, ISL vs Ambient Temperature

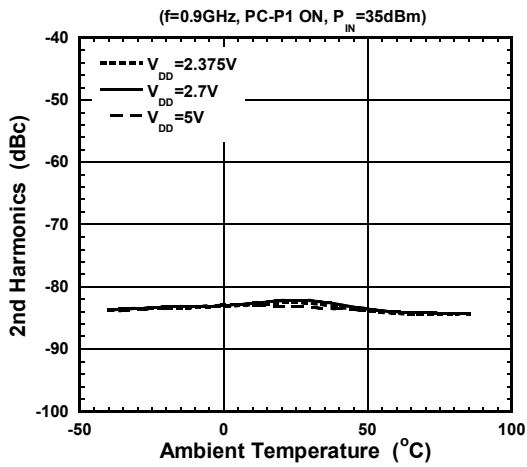


Loss, ISL vs Ambient Temperature

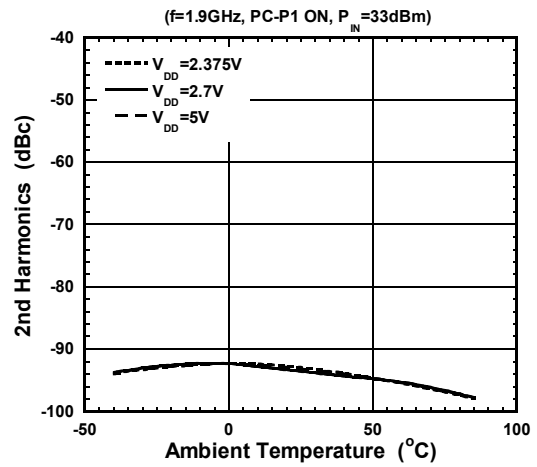


■特性例（指定の測定回路による）

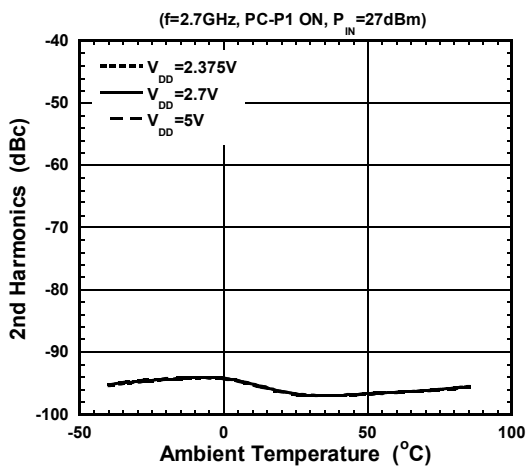
2nd Harmonics vs Ambient Temperature



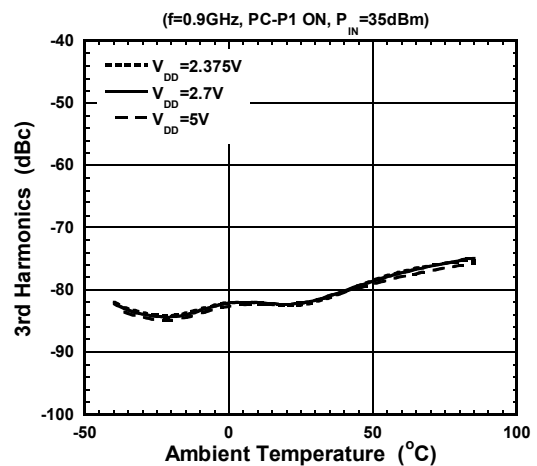
2nd Harmonics vs Ambient Temperature



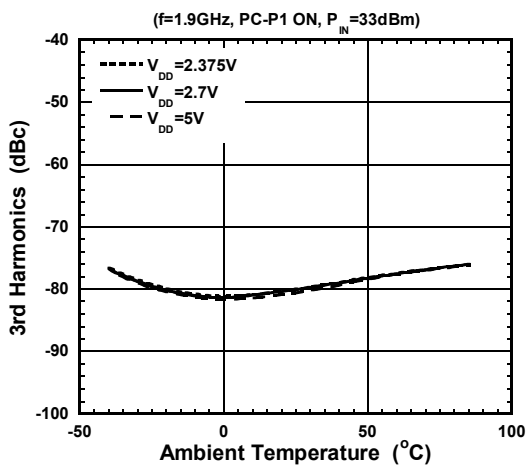
2nd Harmonics vs Ambient Temperature



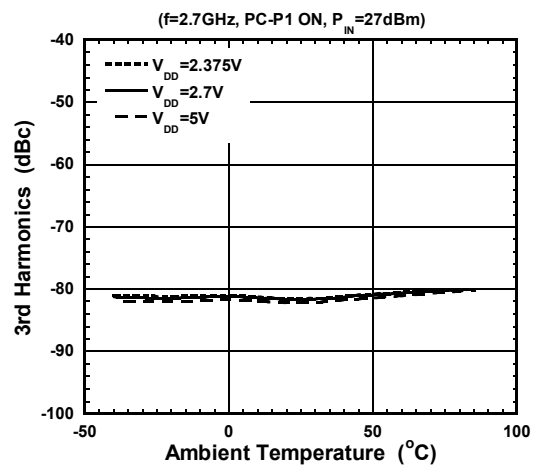
3rd Harmonics vs Ambient Temperature



3rd Harmonics vs Ambient Temperature



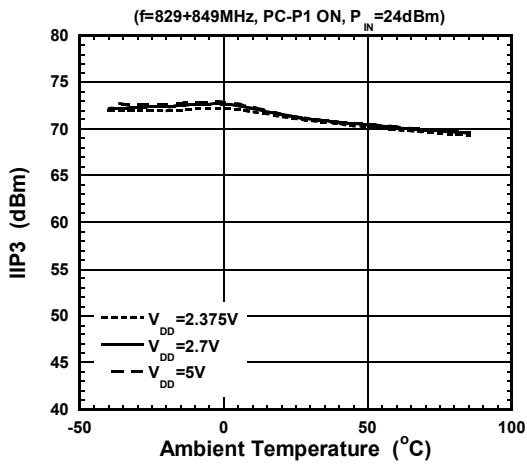
3rd Harmonics vs Ambient Temperature



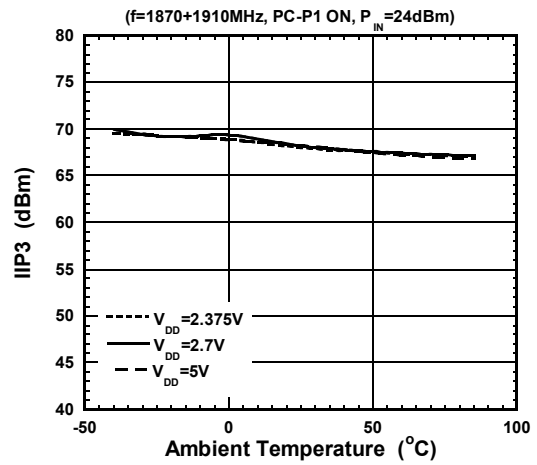
NJG1682MD7

■特性例（指定の測定回路による）

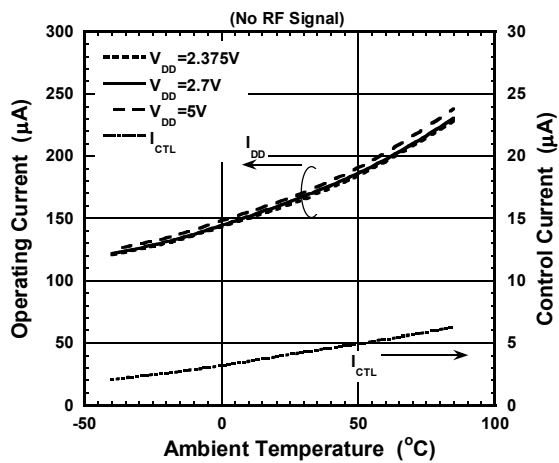
IIP3 vs Ambient Temperature



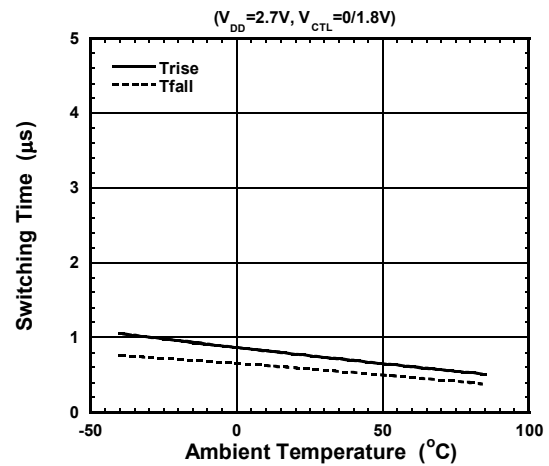
IIP3 vs Ambient Temperature



DC Current vs Ambient Temperature

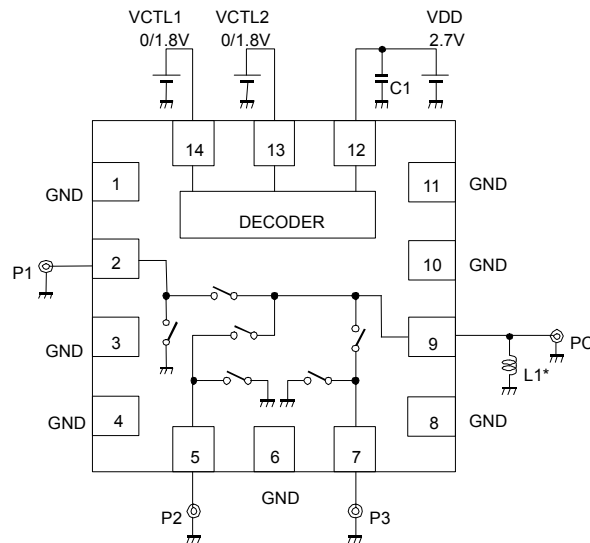


Switching Time vs Ambient Temperature



■外部回路図

(TOP VIEW)



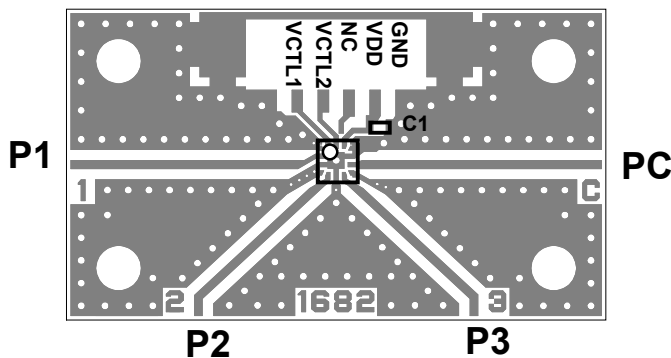
*PC 端子に特に高い ESD 耐圧が必要な場合は対 GND 間にインダクタ L1 を接続してください。

■部品表

部品番号	定数	備考
C1	1000pF	村田製作所(GRM15)
L1	68nH	太陽誘電 (HK1005)

■基板実装図

(TOP VIEW)



PCB size: 26.0 x 15.0 mm
 PCB: FR-4, t=0.2mm
 Capacitor size: 1005
 Microstrip line width: 0.38mm

コネクタ損失を含む基板損失, Ta=+25°C




Path	周波数 (GHz)	基板損失 (dB)
PC-P1	0.9	0.18
	1.9	0.34
	2.7	0.42
PC-P2 PC-P3	0.9	0.17
	1.9	0.32
	2.7	0.40

■デバイス使用上の注意事項

- [1] 各 RF 端子に DC ブロッキングキャパシタは不要です。ただし、本製品の各 RF 端子は GND レベルにバイアスされているため、本製品に接続される他のデバイスの端子が DC バイアスされている場合には、その端子には DC ブロッキングキャパシタが必要です。
- [2] スイッチの RF 特性への影響を抑止するために、VDD 端子には対 GND にバイパスコンデンサ(C1)を接続することをお勧めします。
- [3] RF 特性を損なわないために、IC の GND 端子は最短距離で基板のグラウンドパターンに接続できるパターンレイアウトを行ってください。また、グラウンド用スルーホールも同端子のできるだけ近傍に配置してください。

NJG1682MD7

■ EQFN14-D7 パッケージ推奨フットパターン

-  : Land
-  : Mask (Open area) *Metal mask thickness: 100um
-  : Resist (Open area)

PKG: 1.6mm x 1.6mm

Pin pitch: 0.4mm

