

NJG1143UA2

■ 絶対最大定格

$T_a=+25^{\circ}\text{C}$, $Z_s=Z_l=50\Omega$

項目	記号	条件	定格	単位
電源電圧	V_{DD}		5.0	V
切替電圧	V_{CTL}		5.0	V
入力電力	P_{IN}	$V_{DD}=2.85\text{V}$	+15	dBm
消費電力	P_D	4層スルーホール付き FR4 基板実装時 (101.5 x 114.5mm), $T_j=150^{\circ}\text{C}$	590	mW
動作温度	T_{opr}		-40~+105	$^{\circ}\text{C}$
保存温度	T_{stg}		-55~+150	$^{\circ}\text{C}$

■ 電気的特性 1 (DC 特性)

共通条件: $T_a=+25^{\circ}\text{C}$, $Z_s=Z_l=50\Omega$

項目	記号	条件	最小	標準	最大	単位
電源電圧	V_{DD}	VDD 端子	1.5	-	3.6	V
切替電圧(High)	$V_{CTL(H)}$	VCTL 端子	1.5	1.8	3.6	V
切替電圧(Low)	$V_{CTL(L)}$	VCTL 端子	0	0	0.3	V
動作電流 1	I_{DD1}	アクティブモード, VDD 端子 $V_{DD}=2.85\text{V}$, $V_{CTL}=1.8\text{V}$	-	4.0	6.5	mA
動作電流 2	I_{DD2}	アクティブモード, VDD 端子 $V_{DD}=1.8\text{V}$, $V_{CTL}=1.8\text{V}$	-	3.0	4.7	mA
動作電流 3	I_{DD3}	スタンバイモード VDD 端子 $V_{DD}=2.85\text{V}$, $V_{CTL}=0\text{V}$	-	7.0	15.0	μA
動作電流 4	I_{DD4}	スタンバイモード VDD 端子 $V_{DD}=1.8\text{V}$, $V_{CTL}=0\text{V}$	-	4.0	10.0	μA
切替電流	I_{CTL}	$V_{CTL}=1.8\text{V}$, VCTL 端子	-	5.0	12.0	μA

■ 電気的特性 2 (RF 特性, $V_{DD}=2.85V$)

共通条件: $V_{DD}=2.85V$, $V_{CTL}=1.8V$, $Freq=1.575GHz$, $T_a=+25^{\circ}C$, $Z_s=Z_l=50\Omega$, 指定の外部回路による

項目	記号	条件	最小	標準	最大	単位
小信号電力利得 1	Gain1		17.5	20.0	22.0	dB
雑音指数 1	NF1	基板、コネクタ 損失(0.08dB)除く	-	0.70	0.95	dB
1dB 利得圧縮時 入力電力 1	P-1dB(IN)1		-19.0	-16.5	-	dBm
入力 3 次インター セプトポイント 1	IIP3_1	f1=Freq f2=Freq+100kHz Pin=-34dBm	-6.0	-2.0	-	dBm
RF IN VSWR1	VSWRi1		-	1.5	2.0	-
RF OUT VSWR1	VSWRo1		-	1.5	2.0	-

■ 電気的特性 3 (RF 特性, $V_{DD}=1.8V$)

共通条件: $V_{DD}=1.8V$, $V_{CTL}=1.8V$, $Freq=1.575GHz$, $T_a=+25^{\circ}C$, $Z_s=Z_l=50\Omega$, 指定の外部回路による

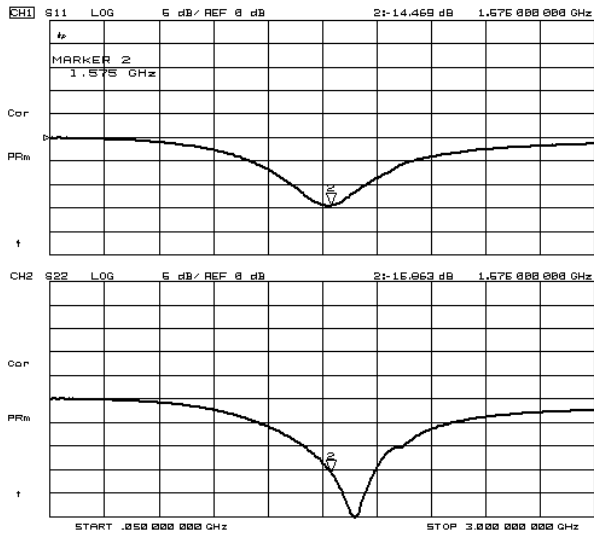
項目	記号	条件	最小	標準	最大	単位
小信号電力利得 2	Gain2		16.5	19.0	21.0	dB
雑音指数 2	NF2	基板、コネクタ 損失(0.08dB)除く	-	0.75	1.10	dB
1dB 利得圧縮時 入力電力 2	P-1dB(IN)2		-22.0	-19.5	-	dBm
入力 3 次インター セプトポイント 2	IIP3_2	f1=Freq f2=Freq+100kHz Pin=-34dBm	-10.0	-6.0	-	dBm
RF IN VSWR2	VSWRi2		-	1.5	2.3	-
RF OUT VSWR2	VSWRo2		-	1.3	1.7	-

■ 端子情報

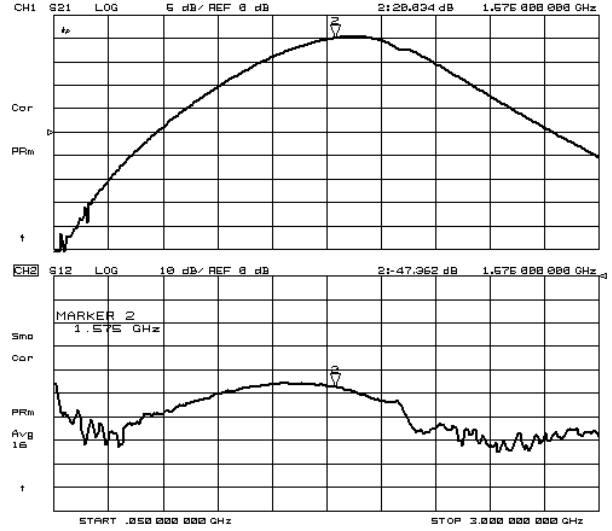
番号	端子名	機能説明
1	GND	接地端子(0V)です。端子近傍で接地電位に接続して下さい。
2	VCTL	切り替え電圧印加端子です。この端子に"High"の電圧を印加した場合には LNA がアクティブ状態に、"Low"の電圧を印加した場合には LNA がスタンバイ状態になります。
3	RFOUT	RF 信号出力端子です。外部回路図に示す C1 を介して RF 信号が出力されます。C1 は出力整合素子と DC ブロッキングキャパシタの役割を兼ねております。
4	VDD	LNA の電源電圧供給端子です。端子近傍にバイパスキャパシタを接続して下さい。
5	GND	接地端子(0V)です。端子近傍で接地電位に接続して下さい。
6	RFIN	RF 信号入力端子です。外部整合回路を介して RF 信号が入力されます。この端子には DC ブロッキングキャパシタが内蔵されています。

■ 特性例

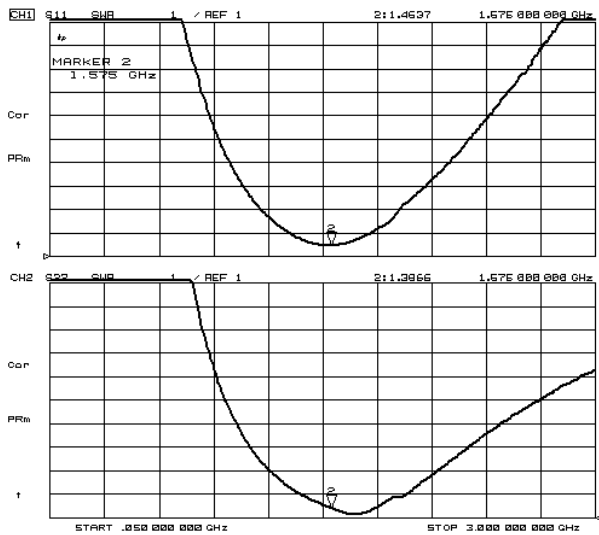
共通条件: $V_{DD}=2.85V$, $V_{CTL}=1.8V$, $T_a=+25^{\circ}C$, $Z_s=Z_l=50\Omega$, 指定の外部回路による



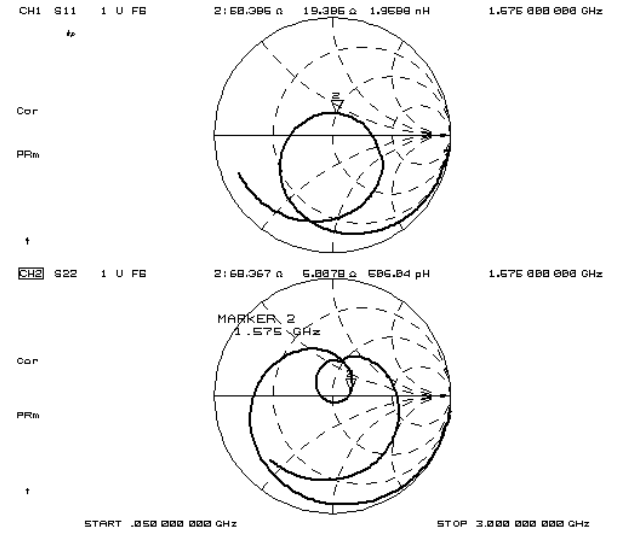
S11, S22



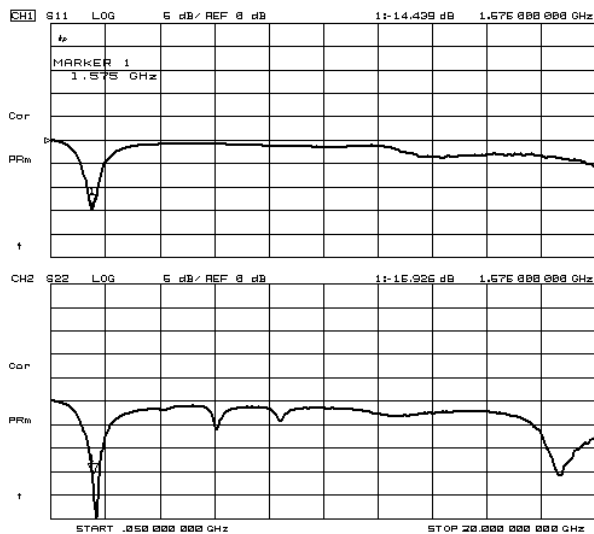
S21, S12



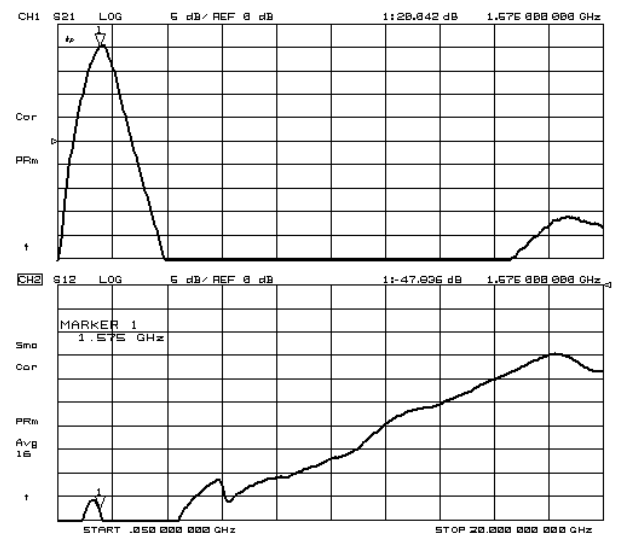
VSWR



Zin, Zout



S11, S22 (f=50MHz~20GHz)

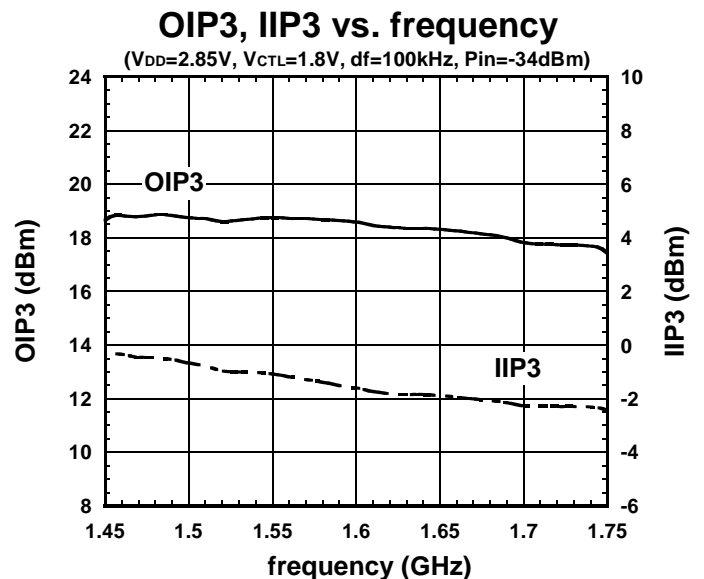
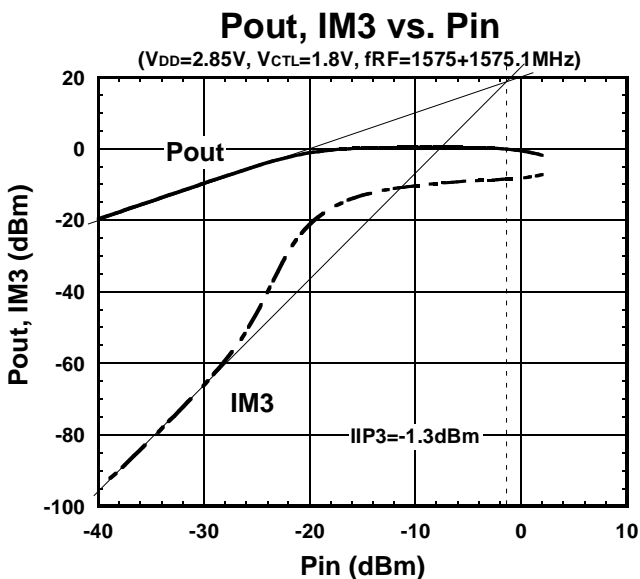
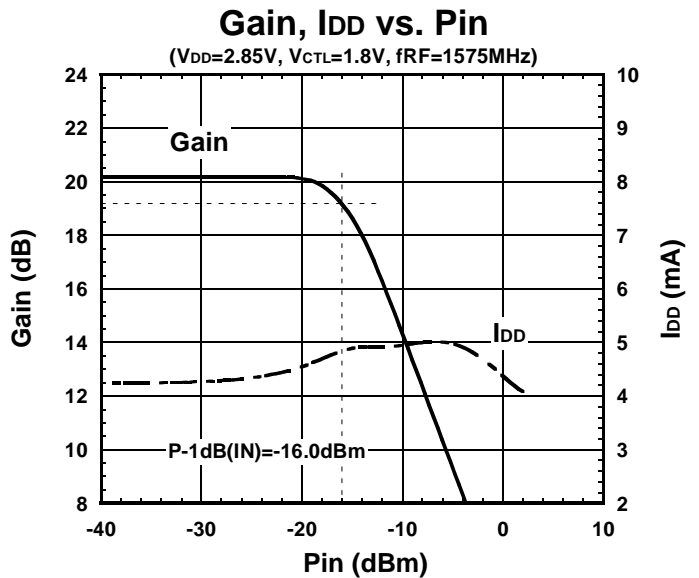
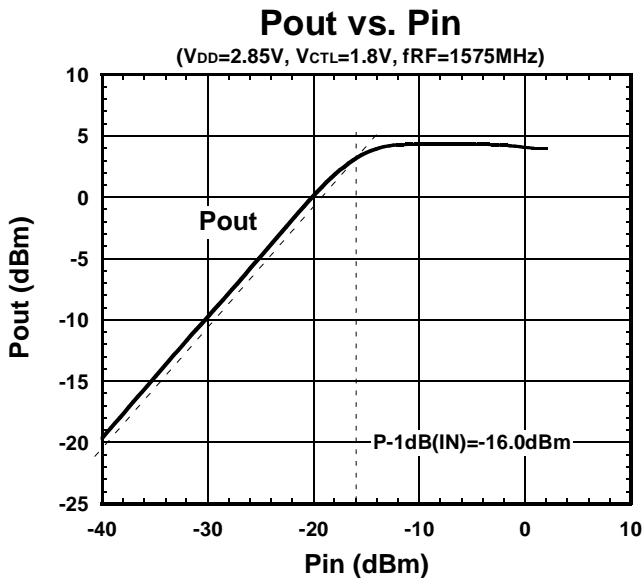
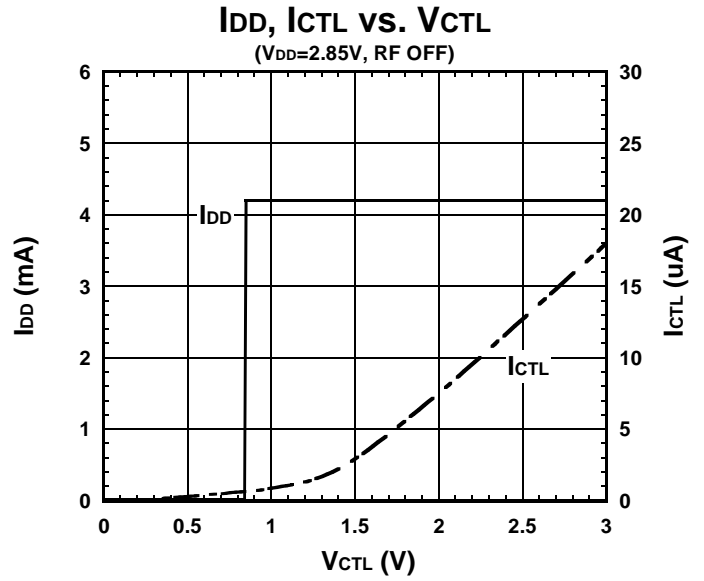
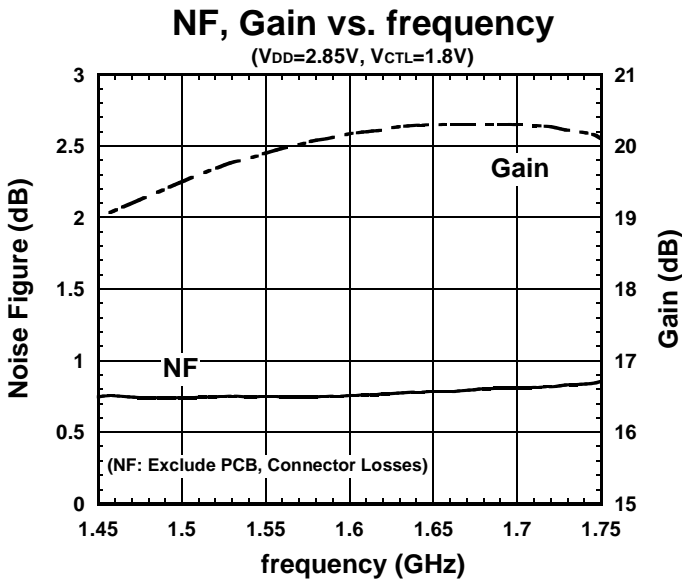


S21, S12 (f=50MHz~20GHz)

NJG1143UA2

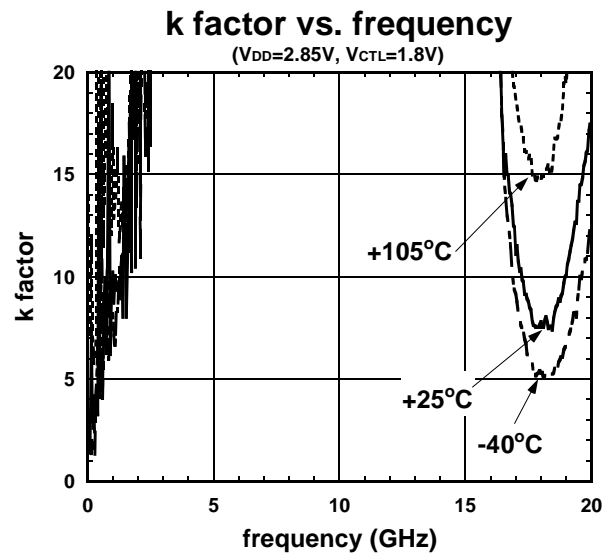
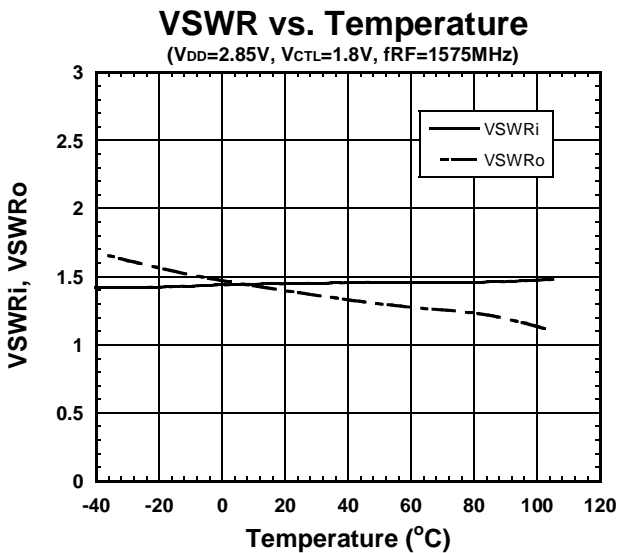
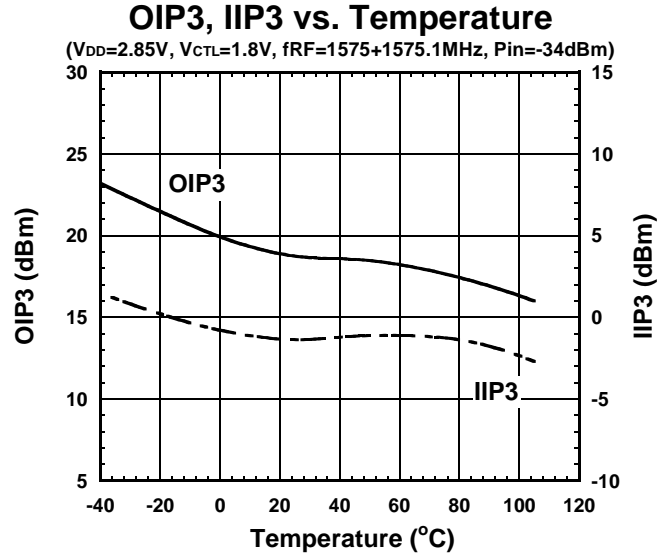
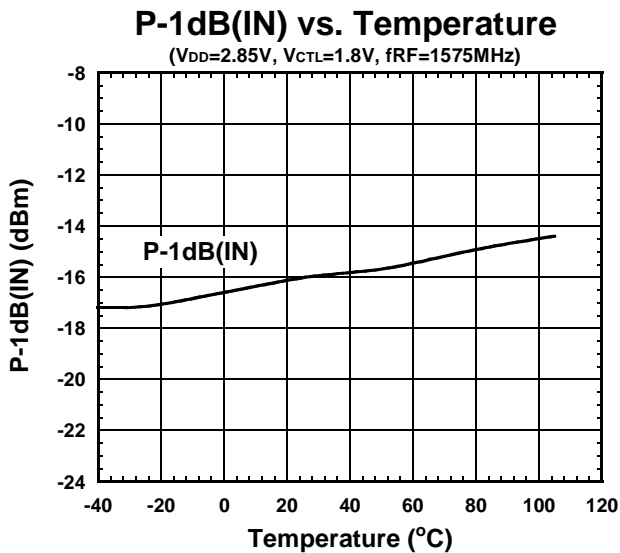
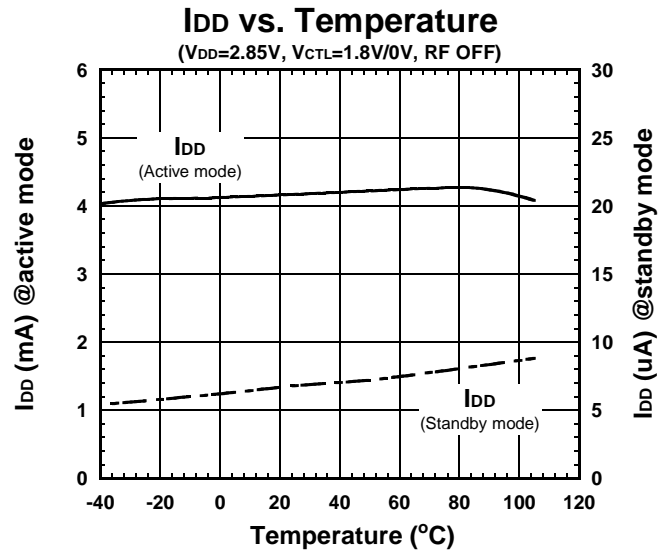
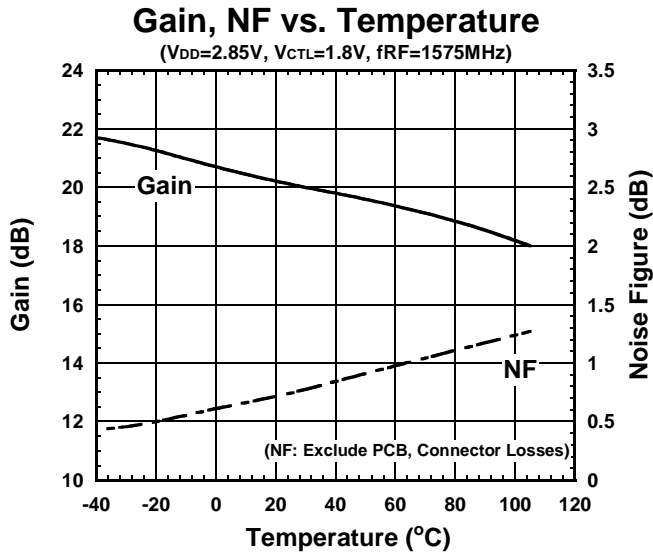
■ 特性例

共通条件: $V_{DD}=2.85V$, $V_{CTL}=1.8V$, $T_a=+25^{\circ}C$, $Z_s=Z_l=50\Omega$, 指定の外部回路による



■ 特性例

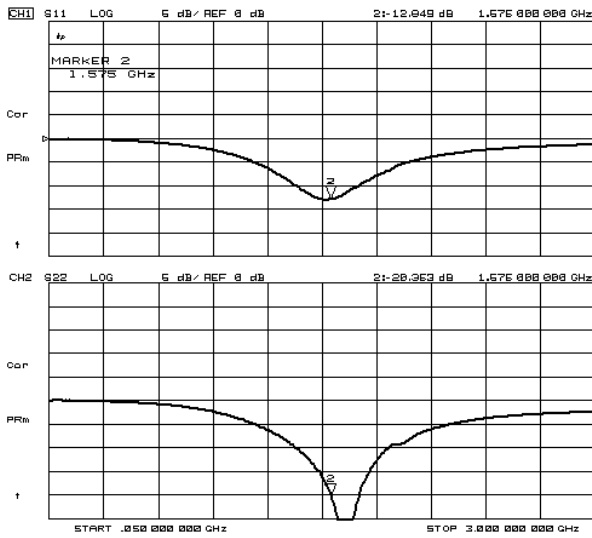
共通条件: $V_{DD}=2.85V$, $V_{CTL}=1.8V$, $T_a=+25^\circ C$, $Z_s=Z_l=50\Omega$, 指定の外部回路による



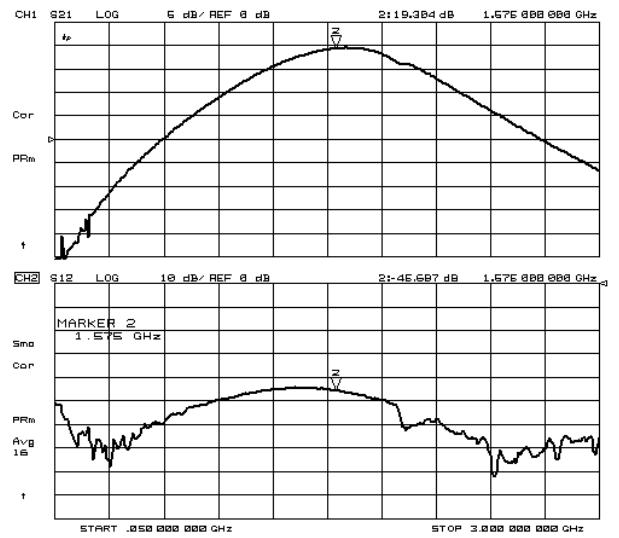
NJG1143UA2

■ 特性例

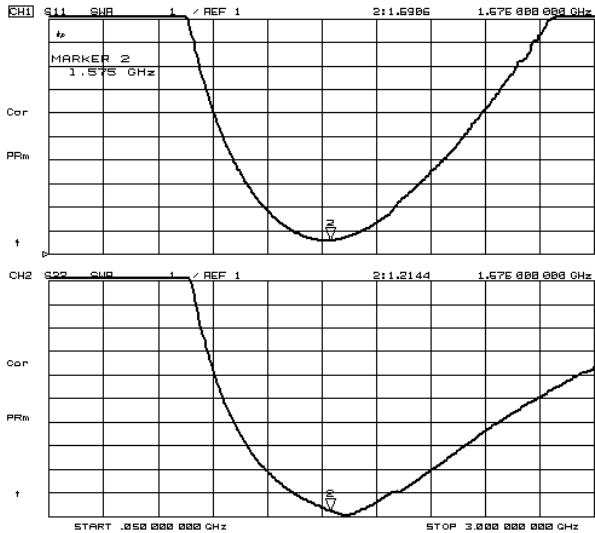
共通条件: $V_{DD}=1.8V$, $V_{CTL}=1.8V$, $T_a=+25^{\circ}C$, $Z_s=Z_l=50\Omega$, 指定の外部回路による



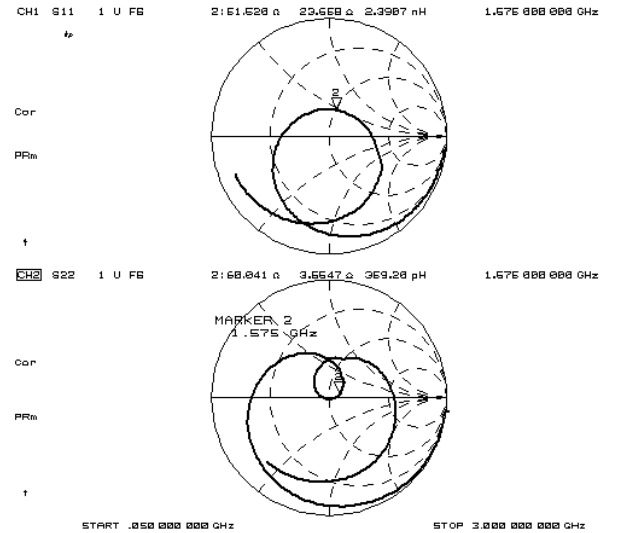
S11, S22



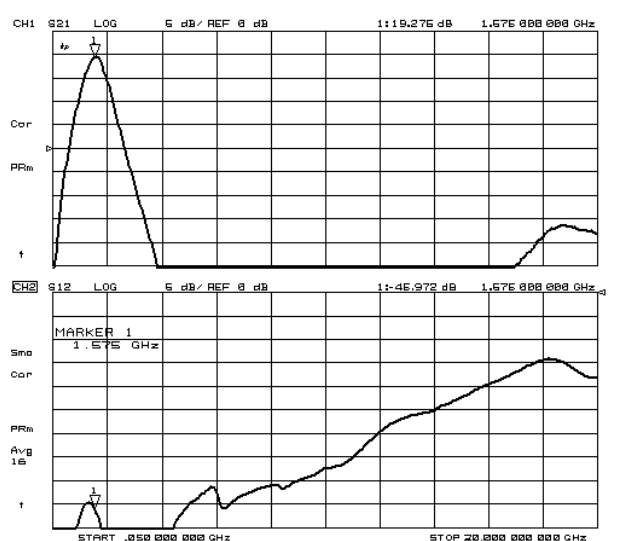
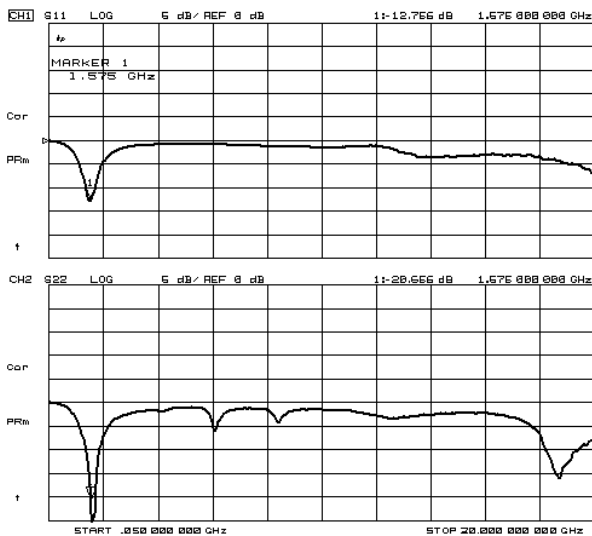
S21, S12



VSWR



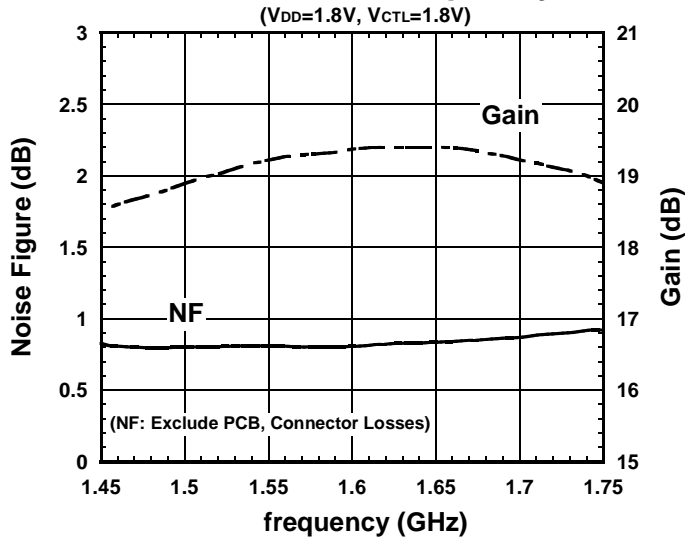
Zin, Zout



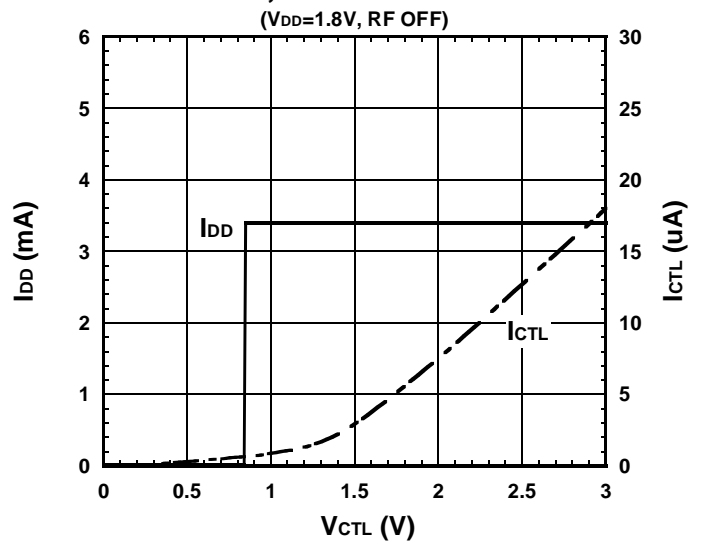
■ 特性例

共通条件: $V_{DD}=1.8V$, $V_{CTL}=1.8V$, $T_a=+25^{\circ}C$, $Z_s=Z_l=50\Omega$, 指定の外部回路による

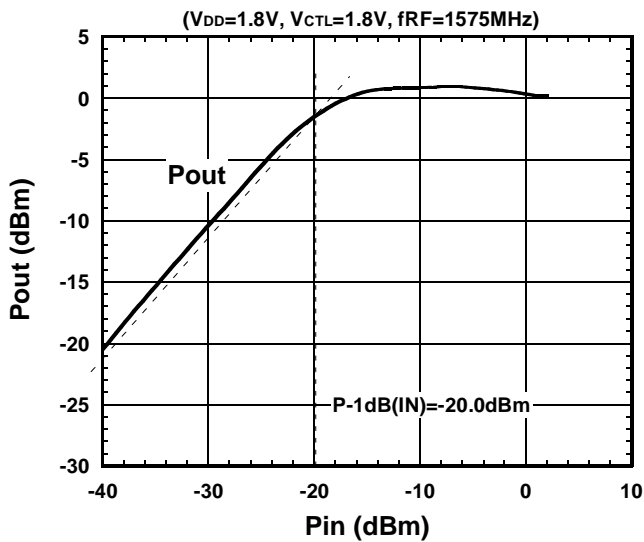
NF, Gain vs. frequency



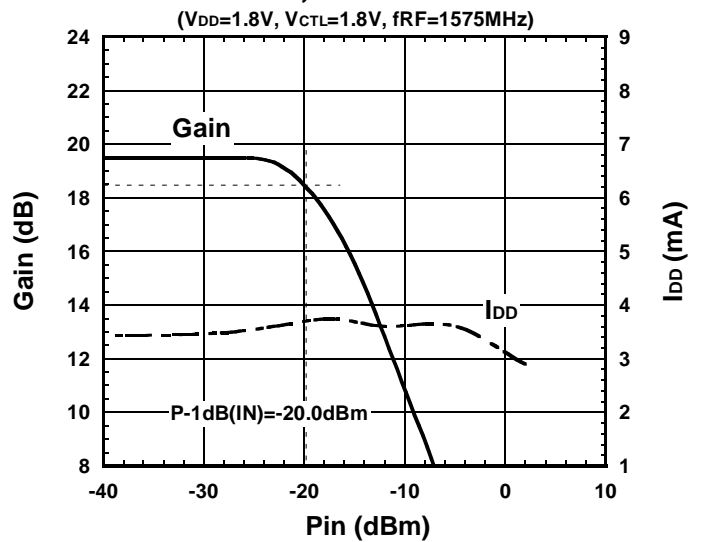
I_{DD} , I_{CTL} vs. V_{CTL}



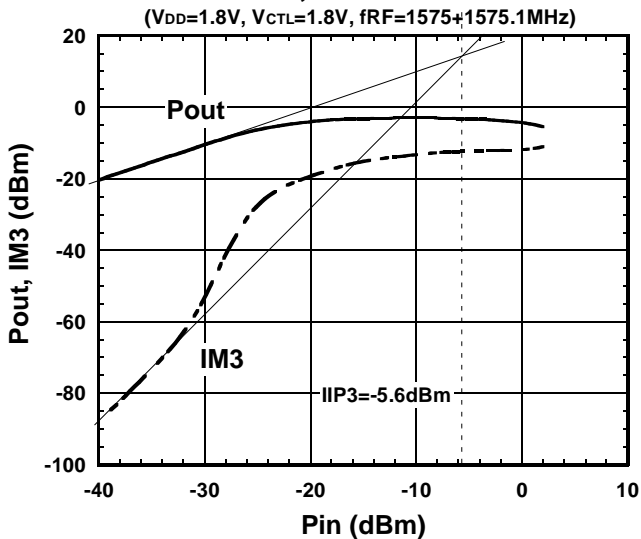
P_{out} vs. P_{in}



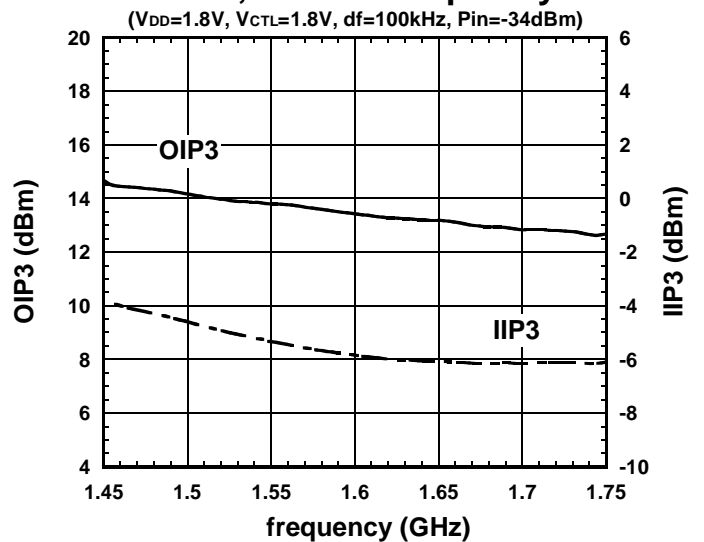
Gain, I_{DD} vs. P_{in}



P_{out} , $IM3$ vs. P_{in}



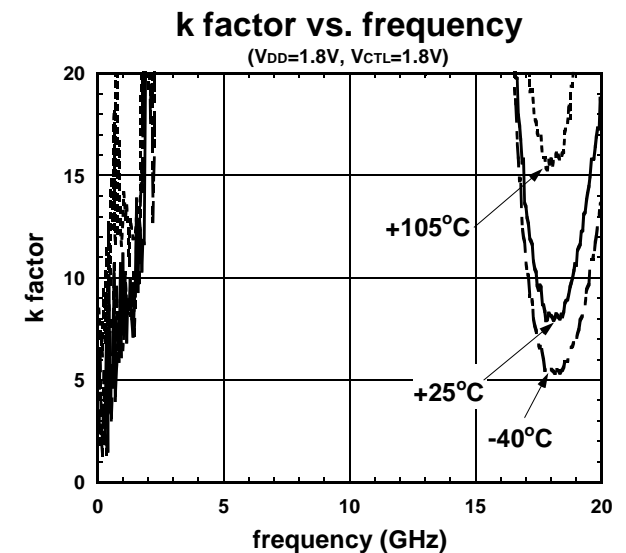
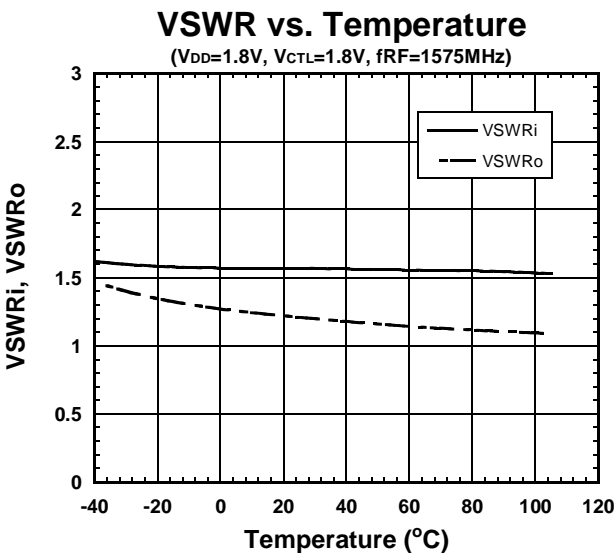
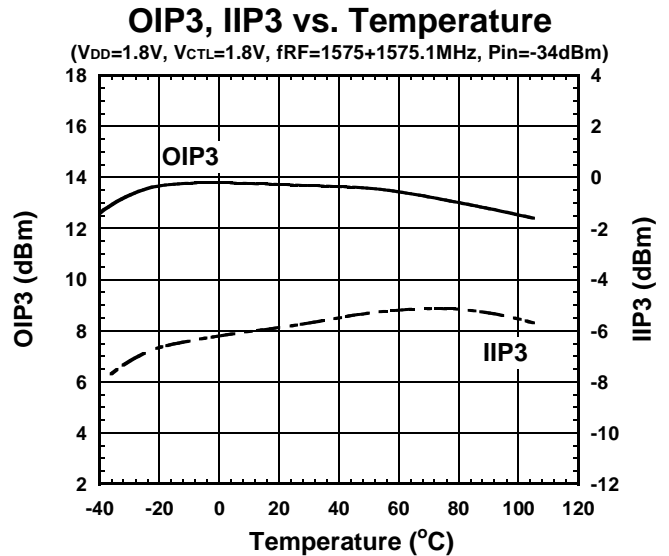
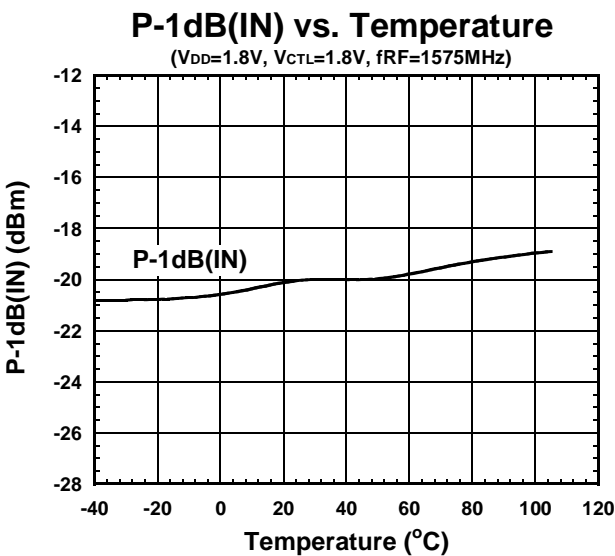
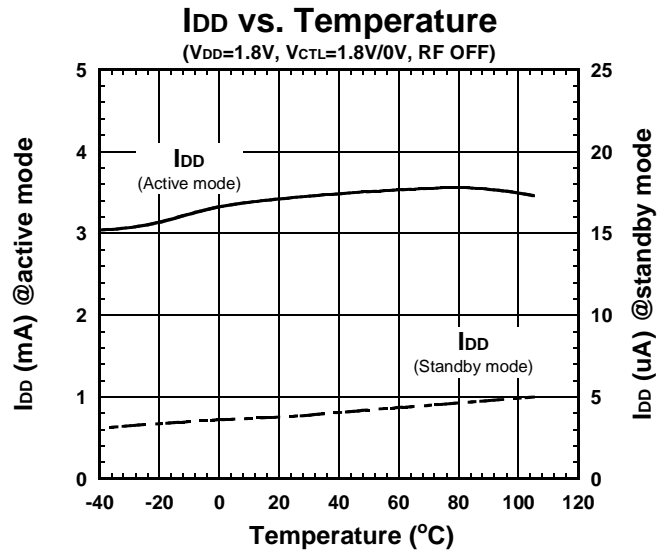
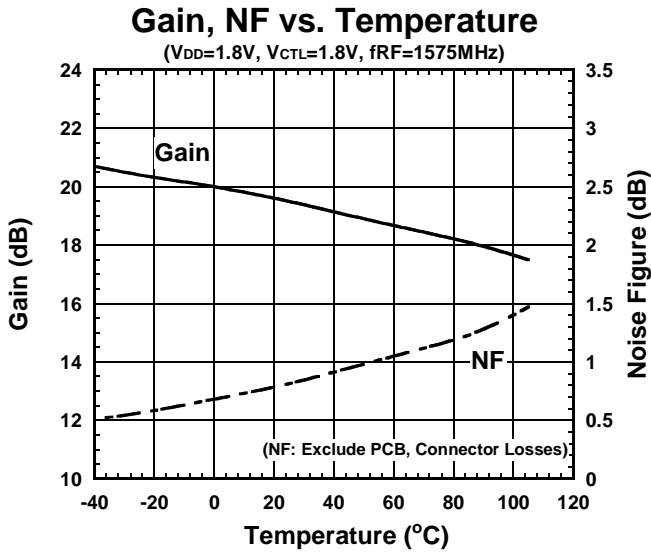
OIP3, IIP3 vs. frequency



NJG1143UA2

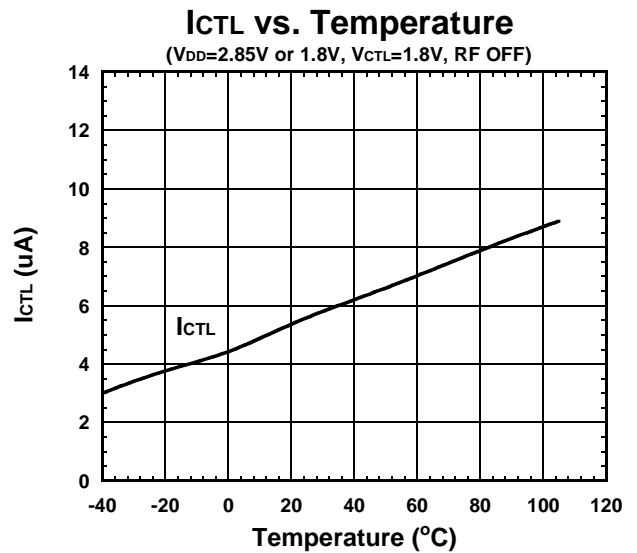
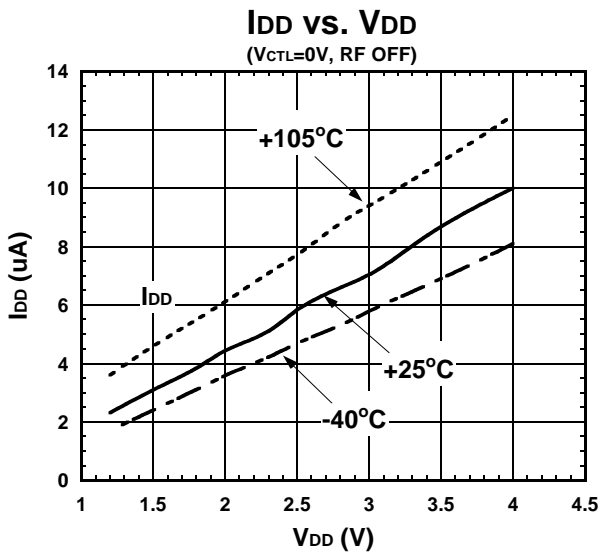
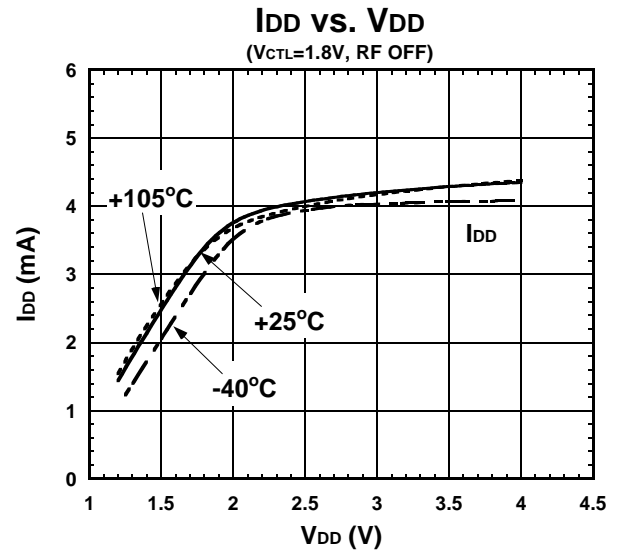
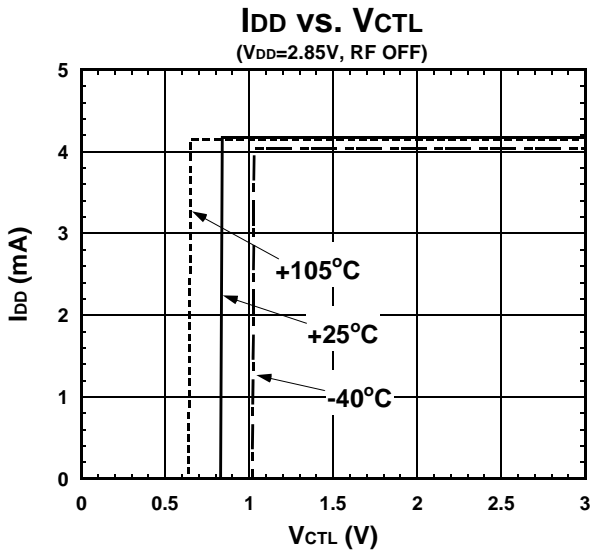
■ 特性例

共通条件: $V_{DD}=1.8V$, $V_{CTL}=1.8V$, $Z_s=Z_l=50\Omega$, 指定の外部回路による



■ 特性例

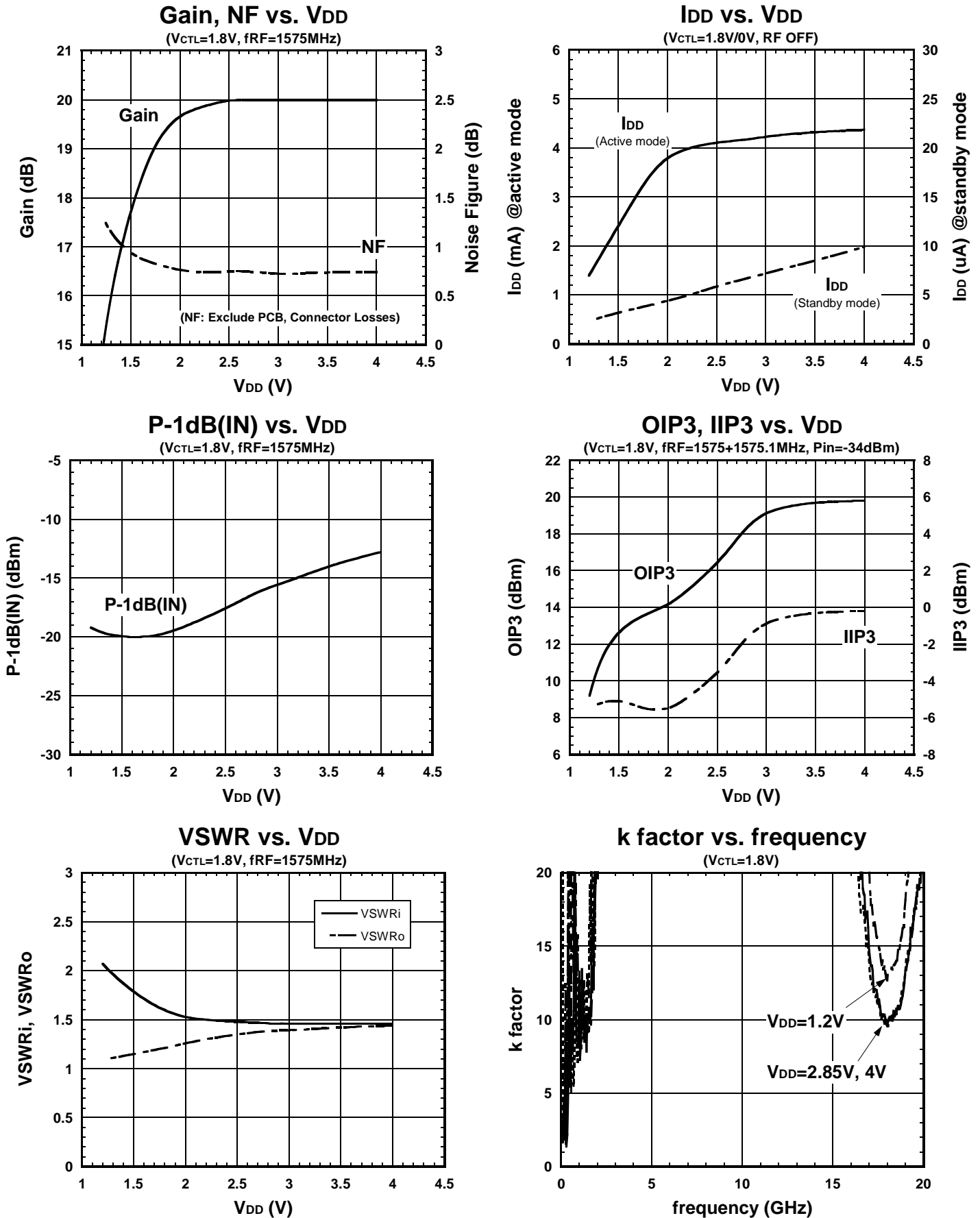
共通条件: RF OFF, $Z_s=Z_l=50\Omega$, 指定の外部回路による



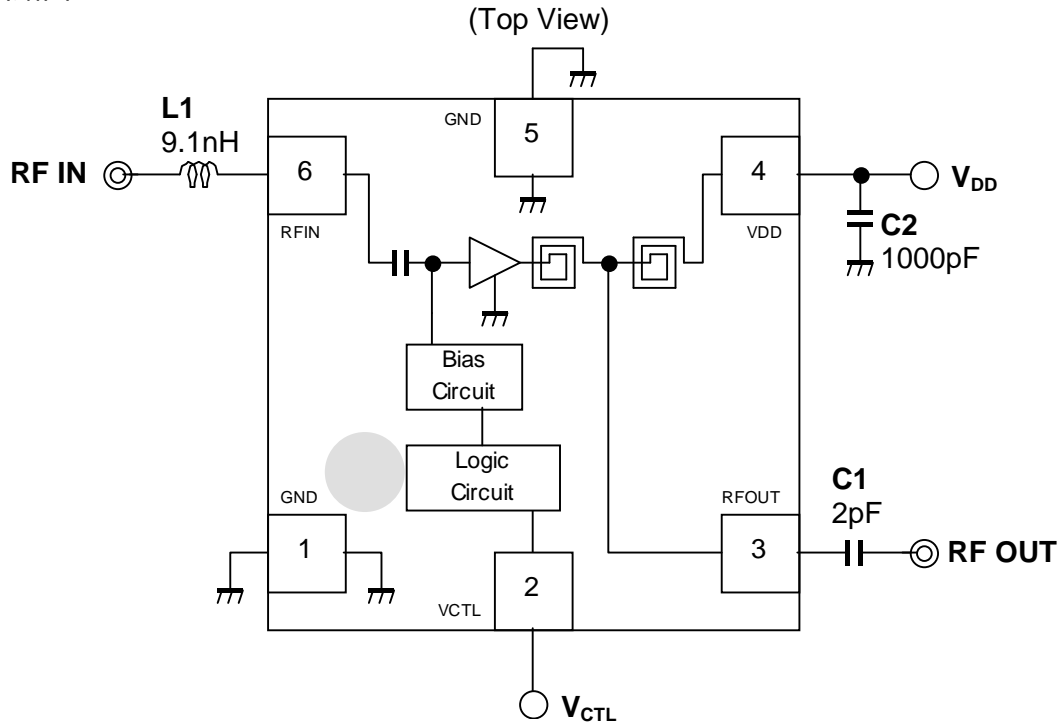
NJG1143UA2

■ 特性例

共通条件: $V_{CTL}=1.8V$, $T_a=+25^{\circ}C$, $Z_s=Z_l=50\Omega$, 指定の外部回路による

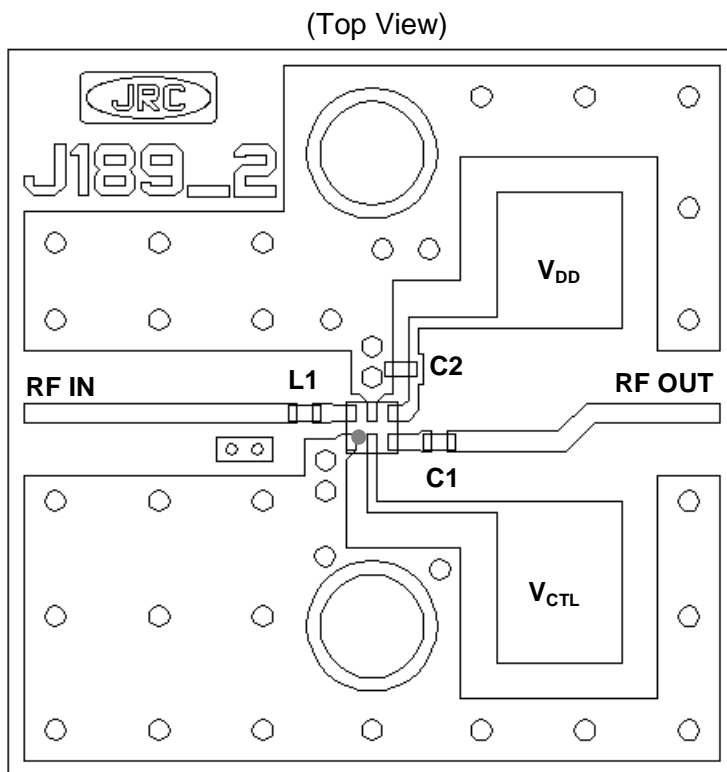


■ 外部回路図



- ・ L1 は入力整合用インダクタです。
- ・ C1 は出力整合用キャパシタと DC ブロッキングキャパシタを兼ねています。
- ・ C2 はバイパスキャパシタです。

■ 基板実装図



チップ部品リスト

部品番号	型名
L1	村田製作所製 LQP03T_02 シリーズ
C1, C2	村田製作所製 GRM03 シリーズ

PCB

基板材質：FR-4

基板厚：0.2mm

マイクロストリップライン幅：0.4mm

($Z_0=50\Omega$)

外形サイズ：14.0mm × 14.0mm

NJG1143UA2

■ NF 測定ブロックダイアグラム

使用測定器

- ・ NF アナライザ : Agilent 8973A, 8975A
- ・ ノイズソース : Agilent 346A

NF アナライザ設定

- ・ Measurement mode form
 - Device under test : Amplifier
 - System downconverter : off
- ・ Mode setup form
 - Sideband : LSB
 - Averages : 16
 - Average mode : Point
 - Bandwidth : 4MHz
 - Loss comp : off
 - Tcold : ノイズソース本体の温度を入力

