

■絶対最大定格

$T_a=+25^{\circ}\text{C}$, $Z_s=Z_l=50\Omega$

項目	記号	条件	定格	単位
電源電圧	V_{DD}		5.0	V
入力電力	P_{in}	$V_{DD}=2.85\text{V}$	+15	dBm
消費電力	P_D	基板実装時, $T_j=150^{\circ}\text{C}$	170	mW
動作温度	T_{opr}		-40~+85	$^{\circ}\text{C}$
保存温度	T_{stg}		-55~+150	$^{\circ}\text{C}$

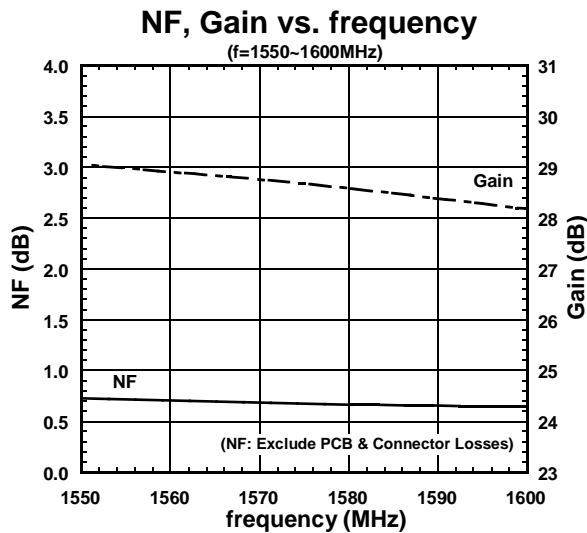
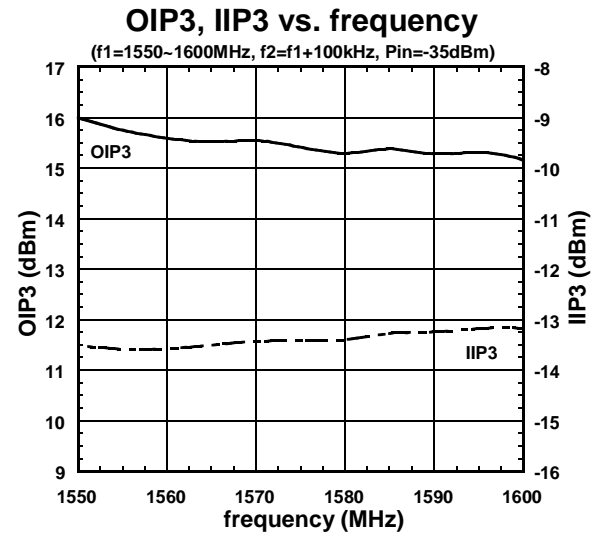
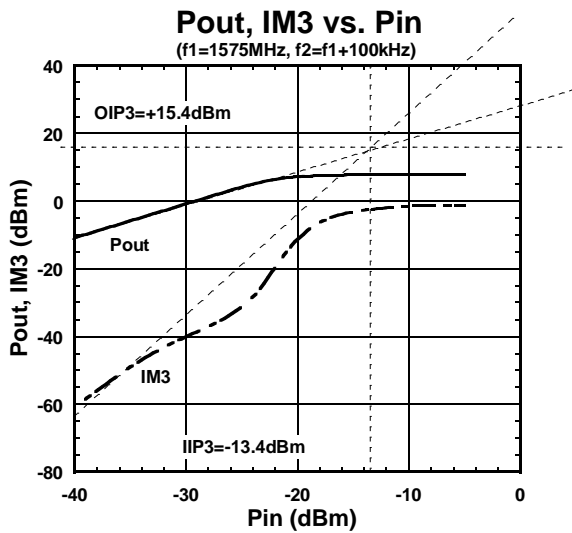
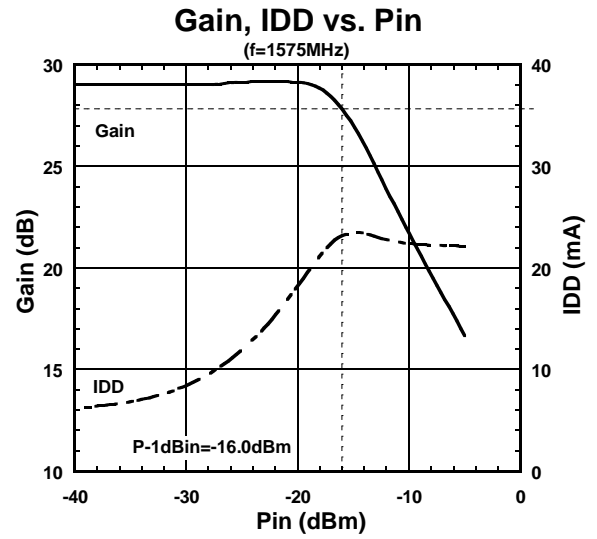
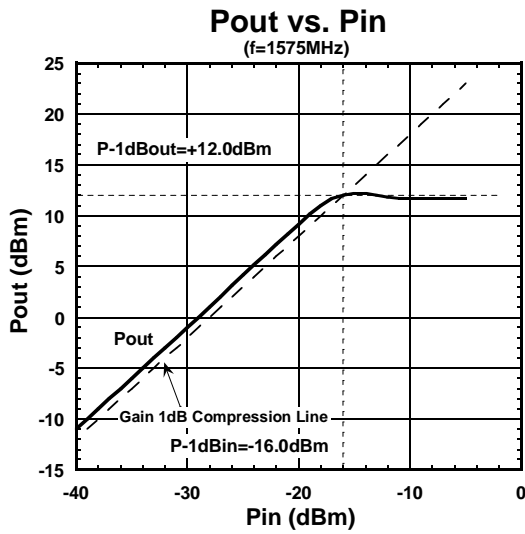
■電気的特性

共通条件: $V_{DD}=2.85\text{V}$, $f_{RF}=1575\text{MHz}$, $T_a=+25^{\circ}\text{C}$, $Z_s=Z_l=50\Omega$, 回路は指定の外部回路による

項目	記号	条件	最小	標準	最大	単位
電源電圧	V_{DD}		2.50	2.85	3.30	V
動作電流	I_{DD}	RF OFF	-	5	8.5	mA
小信号電力利得	Gain		26.0	29.0	31.5	dB
雑音指数	NF	基板、コネクタ損失除く (0.10dB)	-	0.65	0.95	dB
1dB 利得圧縮時 出力電力	$P_{-1\text{dB}(\text{out})}$		+5.0	+11.0	-	dBm
出力 3 次インター セプトポイント	OIP3	$f_1=f_{RF}$, $f_2=f_1+100\text{kHz}$, $P_{in}=-35\text{dBm}$	+7.0	+14.0	-	dBm
RF IN ポート VSWR	VSWR _i		-	2.4	2.8	
RF OUT ポート VSWR	VSWR _o		-	1.6	2.0	

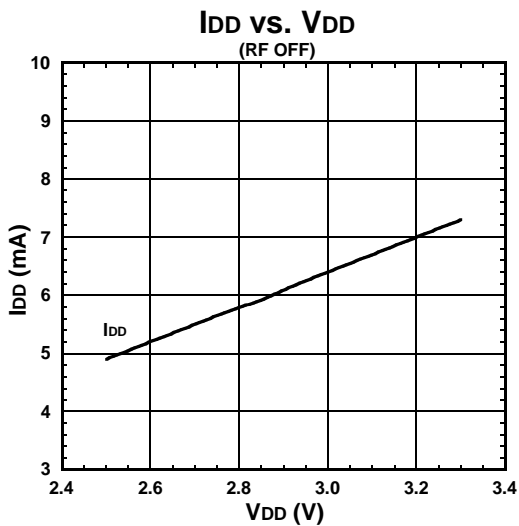
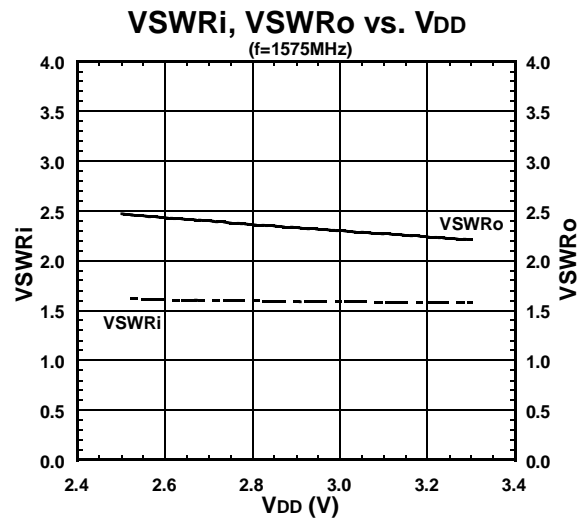
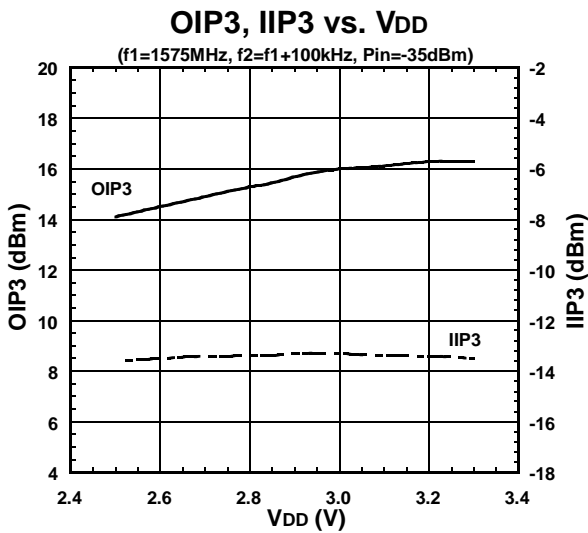
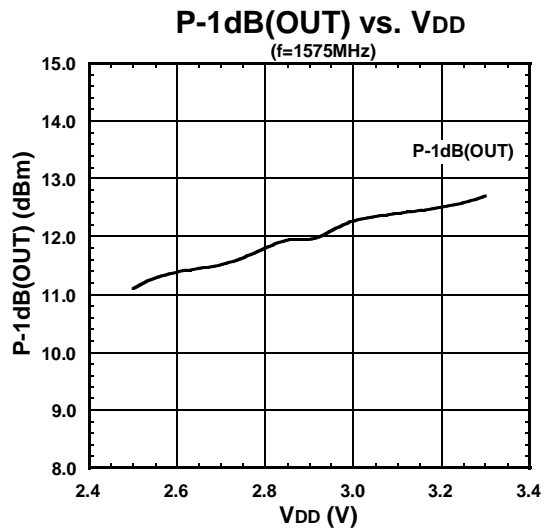
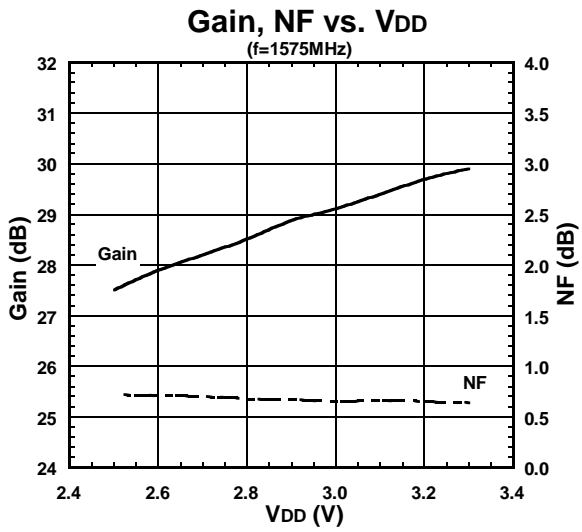
■ 特性例

(条件: $T_a=+25^\circ\text{C}$, $V_{DD}=2.85\text{V}$, $Z_S=Z_L=50\Omega$)



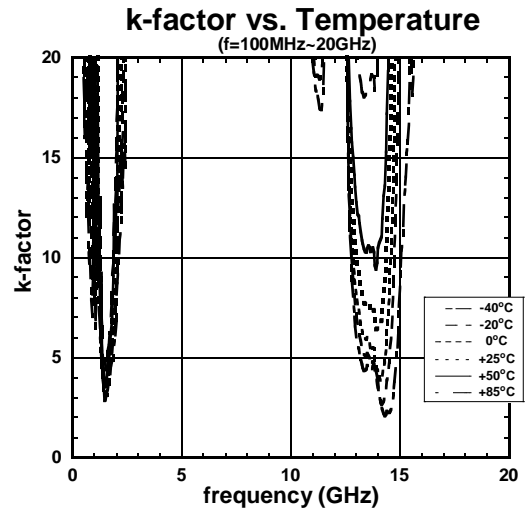
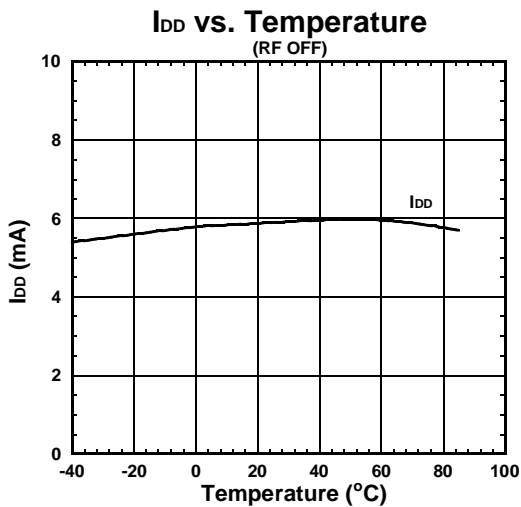
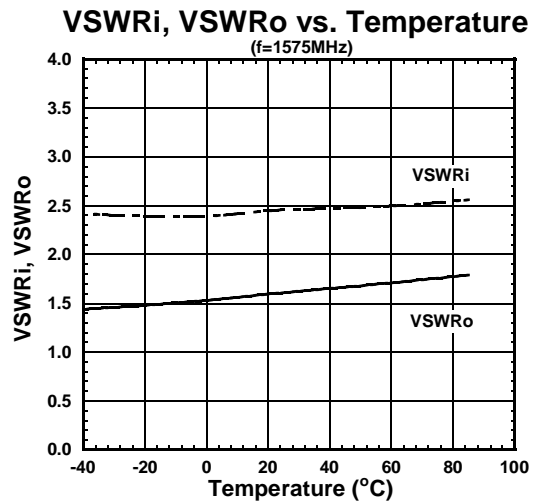
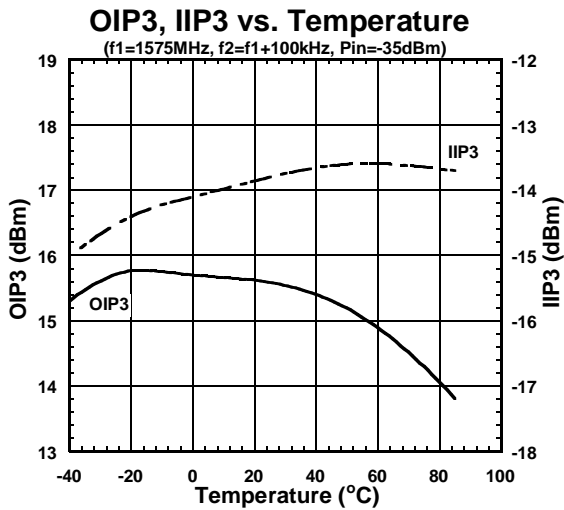
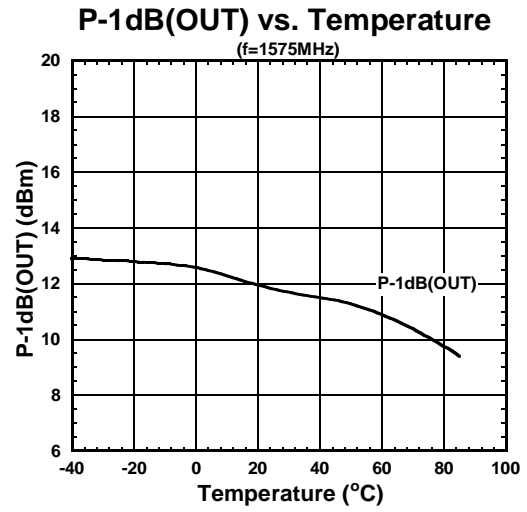
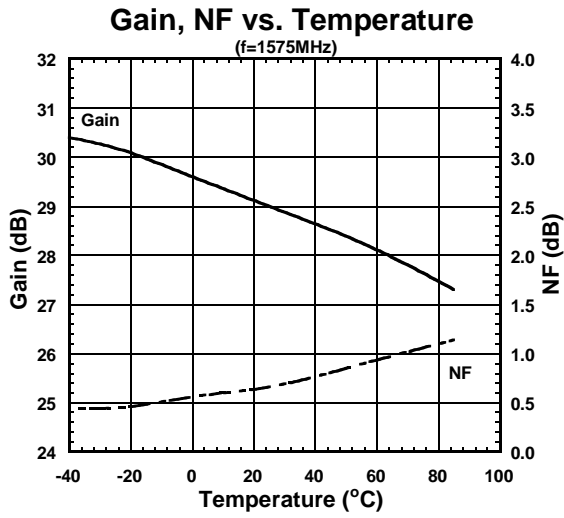
■ 特性例

(条件: $T_a=+25^{\circ}\text{C}$, $Z_s=Z_l=50\Omega$)



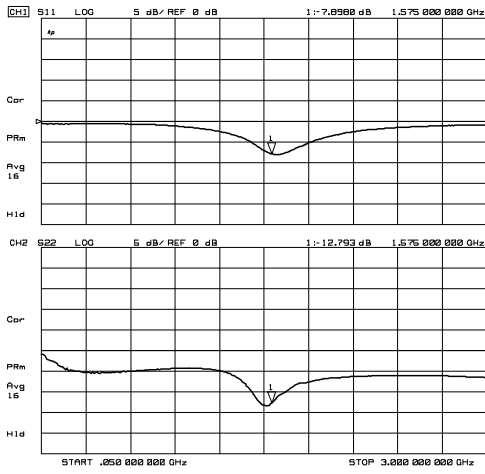
■ 特性例

(条件: $V_{DD}=2.85V$, $Z_S=Z_I=50\Omega$)

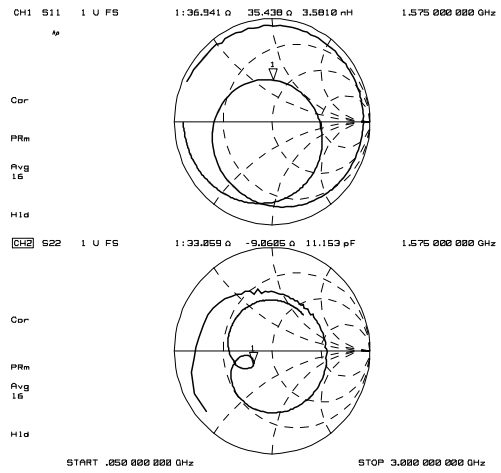


■ 特性例

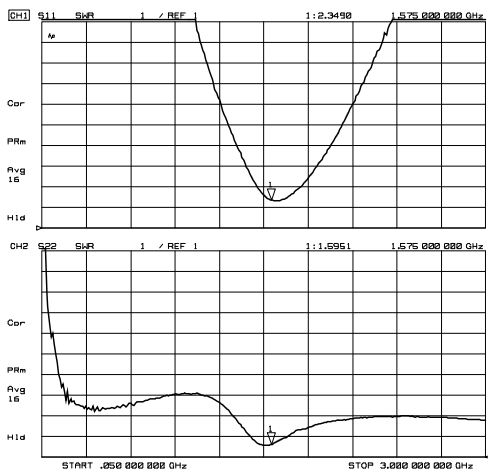
(条件: $T_a=+25^{\circ}\text{C}$, $V_{DD}=2.85\text{V}$, $Z_S=Z_L=50\Omega$)



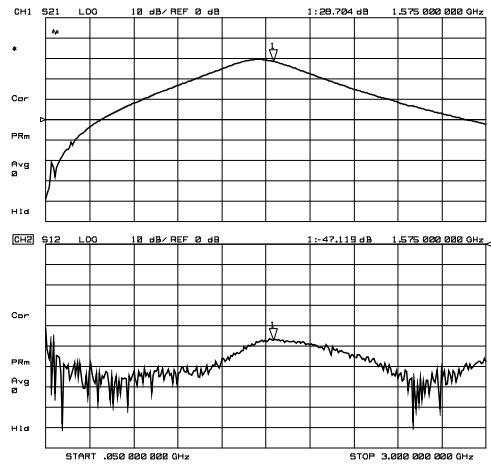
S11, S22



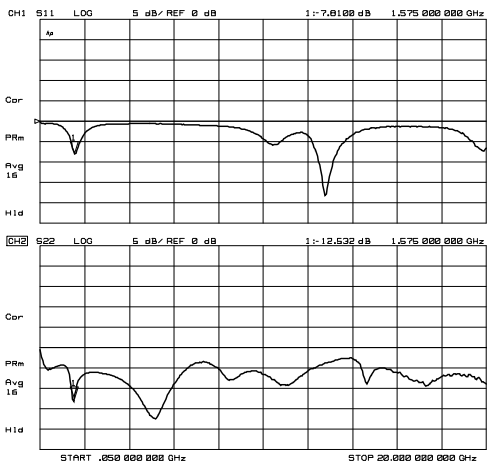
Zin, Zout



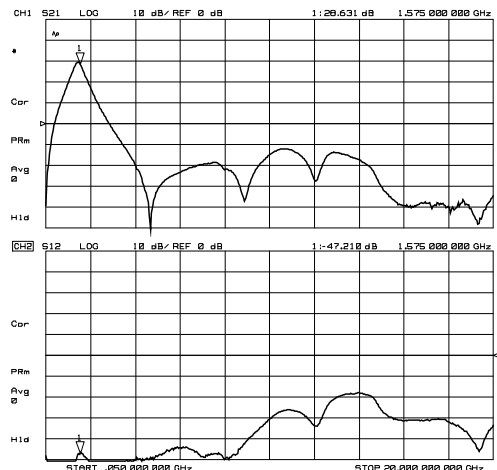
VSWR



S21, S12

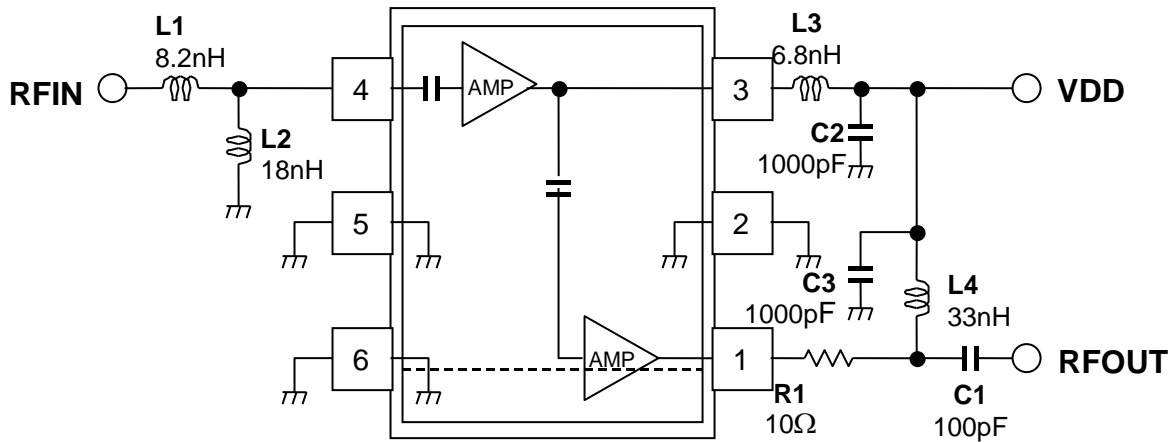


S11, S22 (~20GHz)



S21, S12 (~20GHz)

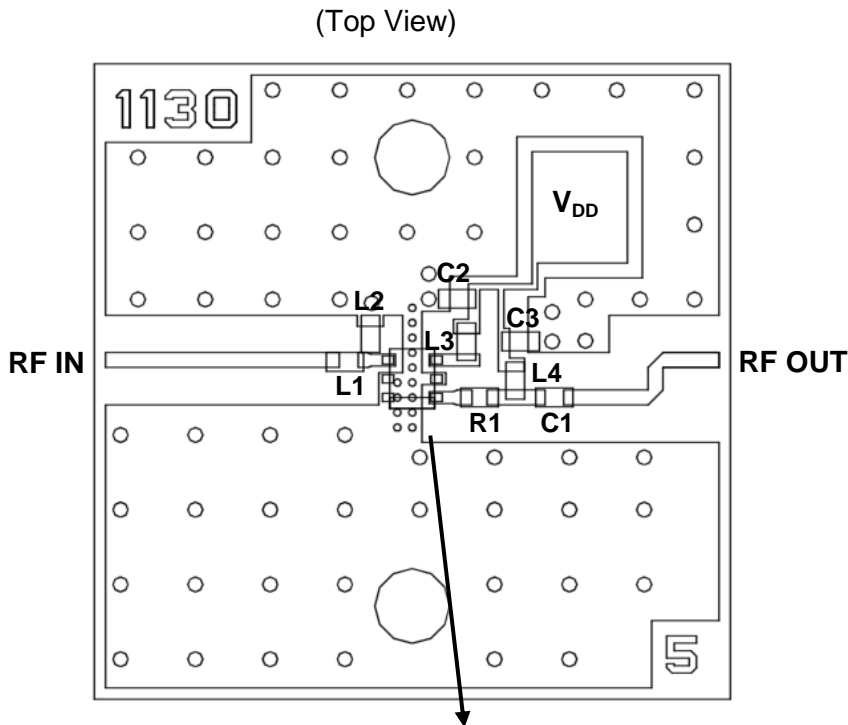
■ブロック図及び外部回路図



■外部整合回路情報

- ・ L1、L2 は入力整合回路です。入力側の DC ブロッキングキャパシタが内蔵されています。
- ・ L3 は二段アンプの段間の整合用インダクタです。VDD(3 番)端子のすぐ近くに配置して下さい。
- ・ L4 は出力側の整合用インダクタです。
- ・ C1 は出力側の DC ブロッキングキャパシタです。
- ・ C2、C3 はバイパスキャパシタです。C2、C3 は L3 と L4 の間に接続し、C2 は L3、C3 は L4 の近くに配置してください。バイパスキャパシタを介さずに、L3 と L4 を接続しないで下さい。
- ・ R1 は高周波帯域で LNA の安定性を図る抵抗です。
RF OUT(1 番)端子の近傍に配置してください。
- ・ 接地(2, 5, 6 番)端子は極カインダクタンスが小さくなる様にグランドプレーンに接続して下さい。
- ・ IC の入力(4 番)端子と出力(1 番)端子、又は 1 段目のアンプの入力(4 番)端子と出力(3 番)端子、2 段目のアンプの入力(3 番)端子と出力(1 番)端子は、信号ラインを含め互いに極力離して配置してください。

■基板実装図



■チップ部品リスト

Parts ID	備考
L1~L4	太陽誘電製 HK1005 シリーズ
C1~C3	村田製作所製 GRM15 シリーズ
R1	1005 サイズ

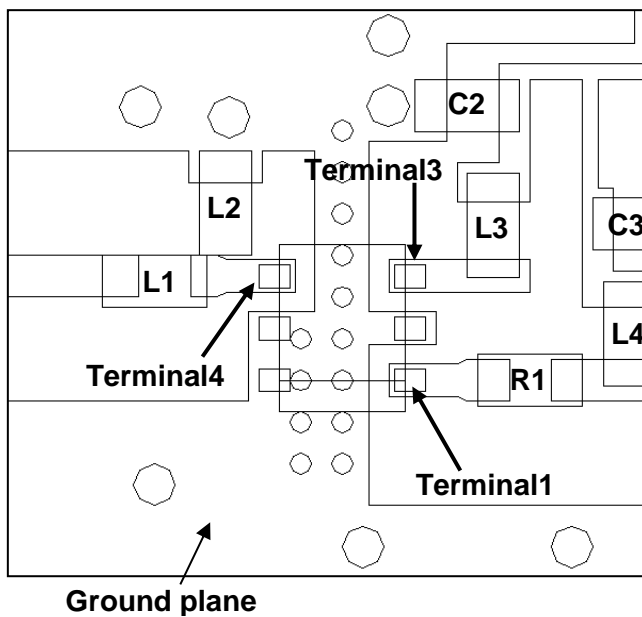
PCB (FR-4) :

t=0.2mm

MICROSTRIP LINE WIDTH

=0.4mm ($Z_0=50\Omega$)

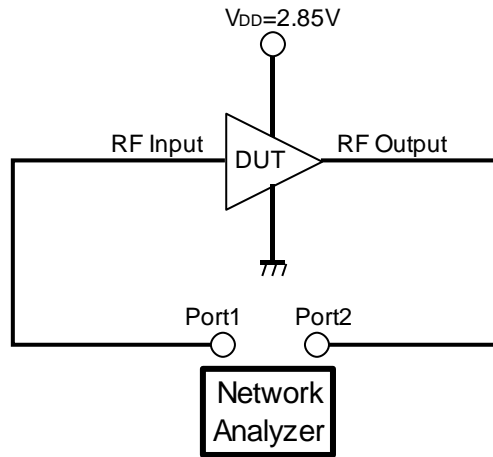
PCB SIZE=17.0mm × 17.0mm



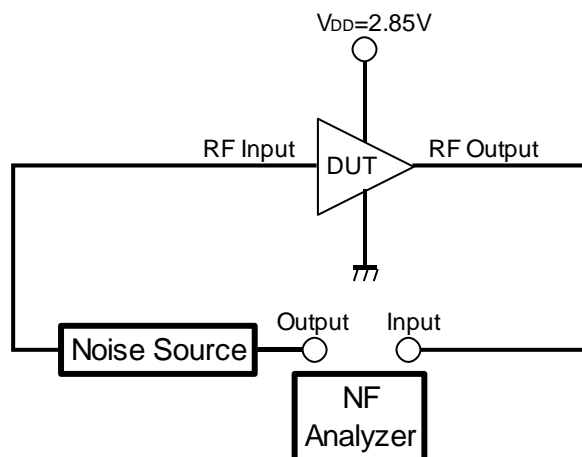
■注意

1. ICの入力(4番)端子と出力(1番)端子、又1段目のアンプの入力(4番)端子と出力(3番)端子、2段目のアンプの入力(3番)端子と出力(1番)端子は、信号ラインを含め互いに極力離して配置してください。
2. IC直下にグランドプレーンを配置してください。又は、スルーホールは可能な限り多く配置してください。
3. C2、C3はL3とL4の間に接続し、C2はL3、C3はL4の近くに配置してください。バイパスキャパシタを介さずに、L3とL4を接続しないで下さい。

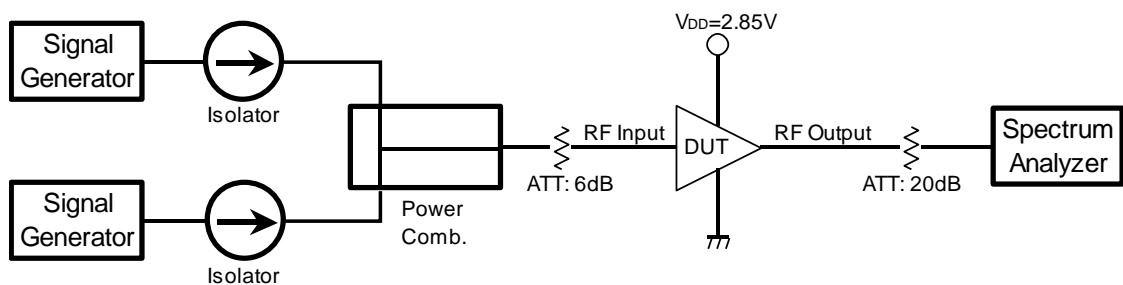
■測定ブロック図



Sパラメータ測定ブロック

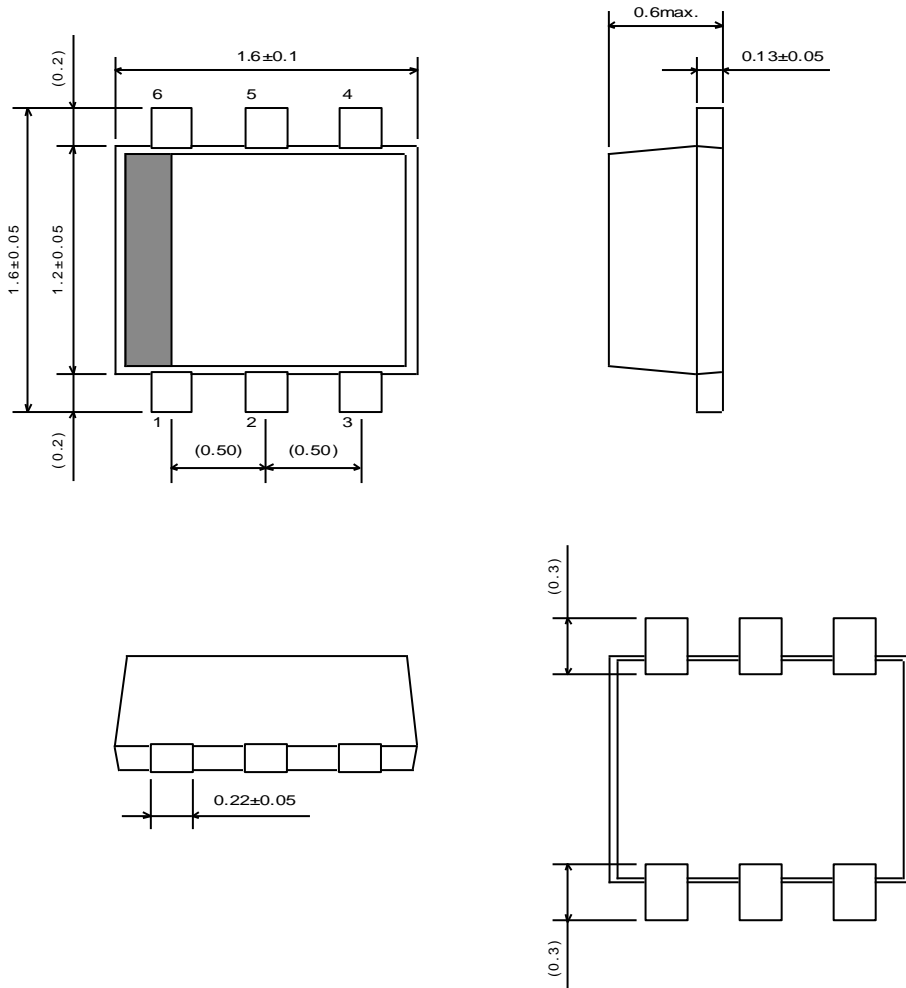


NF測定ブロック



大信号特性測定ブロック

■ パッケージ外形図 (FLP6-A1)



UNIT: mm

ガリウムヒ素(GaAs)製品取り扱い上の注意事項

この製品は、法令で指定された有害物のガリウムヒ素(GaAs)を使用しております。危険防止のため、製品を焼いたり、砕いたり、化学処理を行い気体や粉末にしないでください。廃棄する場合は、関連法規に従い、一般産業廃棄物や家庭ゴミとは混ぜないでください。

この製品は静電放電・サージ電圧により破壊されやすいため、取り扱いにご注意下さい。

<注意事項>

このデータブックの掲載内容の正確さには万全を期しておりますが、掲載内容について何らかの法的な保証を行うものではありません。とくに応用回路については、製品の代表的な応用例を説明するためのものです。また、工業所有権その他の権利の実施権の許諾を伴うものではなく、第三者の権利を侵害しないことを保証するものでもありません。