

■ LDO とは

Low Drop Out Regulator(低飽和型レギュレータ)の略称で、入出力電位差が少なくても動作できるシリーズレギュレータを指します。

少ない入出力電位差で出力電圧が得られるので、汎用シリーズレギュレータである NJM7800 に比べ、損失(発熱)を抑えられることが大きな特長です。損失が少ないことに加え、高精度出力電圧、低消費電流、小型などの様々なメリットがあるため、あらゆる電子機器で幅広く使用されています。

LDO は簡単なソリューションで高精度な電源回路を実現することが出来ますが、性能を最大限に発揮させるために注意すべき点もあります。本資料では LDO の基本的な回路を紹介するとともに使用上の注意点についても説明していきます。

■ LDO 標準回路例

LDO の標準回路例を以下に示します。

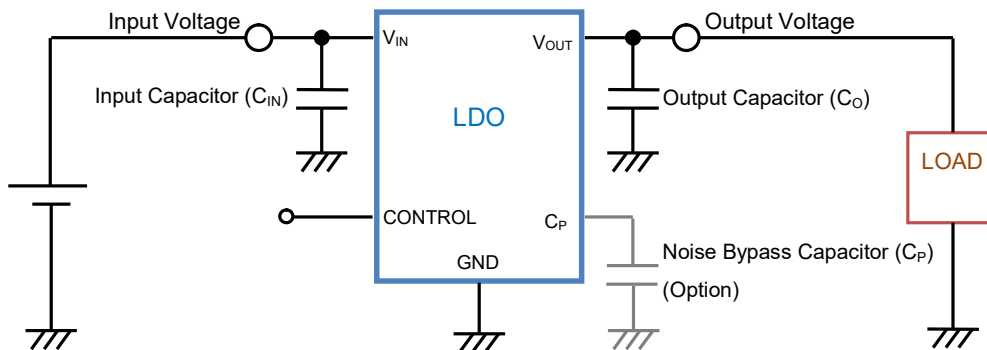


Fig.1 LDO 標準回路例

一般的な LDO は入力電圧端子(V_{IN})、出力電圧端子(V_{OUT})、GND 端子で構成されています。LDO 製品の中には、レギュレータの ON/OFF を制御する CONTROL 端子や IC 内部の基準電圧源に発生するノイズを低減させるためのコンデンサを接続するノイズバイパス端子を備えるものもあります。

Fig.1 で示す通り、LDO 回路を構成するには 2 つのコンデンサが必要になります。(ノイズバイパス端子付きの場合は 3 つ) これらのコンデンサは LDO 回路を構成する上で非常に重要な役割を担っています。

1. 入力コンデンサ (C_{IN})

入力コンデンサ C_{IN} は、電源インピーダンスが高い場合や、 V_{IN} 又は GND 配線が長くなった場合に寄生インダクタンスや寄生容量による入力リップル電圧を抑制する効果があります。そのため製品データシートで規定されている推奨容量値以上の C_{IN} を V_{IN} 端子—GND 端子間にできるだけ配線が短くなるように接続してください。

2. 出力コンデンサ (C_O)

出力コンデンサ C_O はレギュレータ内蔵のエラーアンプの位相補償を行うために必要であり、容量値と ESR (Equivalent Series Resistance: 等価直列抵抗)が回路の安定度に影響を与えます。推奨容量値未満や安定動作領域外の ESR の C_O を使用すると内部回路の安定度が低下し、出力ノイズやリングングの増加、発振の危険性があります。安定動作のために推奨容量値以上、且つ安定動作領域内 ESR を持つ C_O を、 V_{OUT} 端子—GND 端子間に最短配線で接続して下さい。容量値は大きいほど出力ノイズとリップル成分が減少し、出力負荷変動に対する応答性も向上させることが出来ます。

また、IC 製品によっては電解コンデンサを推奨しているものもあります。電解コンデンサを推奨している製品にセラミックコンデンサを使用すると発振の危険性がありますので必ず製品データシートにてご確認ください。

3. ノイズバイパスコンデンサ (C_P)

ノイズバイパスコンデンサ C_P は IC 内部のバンドギャップ基準電圧から発生するノイズを低減します。発振を防ぐために推奨容量値以上の C_P を接続してください。 C_P を大きくすると出力電圧の立ち上がりが緩やかになり、起動時のラッシュ電流の低減にも効果的です。

尚、製品データシートで指定が無い限り、本端子のオープン処理は出来ません。

また、一般的にコンデンサは特性変動(周波数特性、温度特性、DC バイアス特性、等)による容量低下が発生します。実際にご使用される条件でコンデンサの実効容量値がデータシート記載の推奨容量値を満足できるように適切なコンデンサを選定してください。

■ LDO 熱計算について

LDO は容易に降圧回路を構成できる反面、使用条件によっては損失が大きくなり発熱が大きくなります。

そのため、LDO を使用する際には使用条件が発熱に耐えられるか検証することが重要です。

LDO の損失は Fig.2 で示す通り、2 つの経路で発生します。

- a. 入力電圧 V_{IN} と自己消費電流 I_Q で発生する損失
- b. 入出力間電位差 $V_{IN} - V_{OUT}$ と負荷電流 I_{OUT} で発生する損失

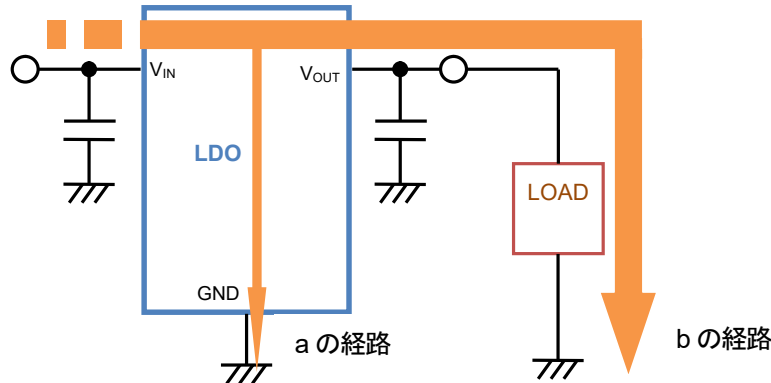


Fig.2 LDO の損失

従って、LDO の損失 P_{LOSS} は以下の計算式で表すことができます。

$$P_{LOSS} = V_{IN} \times I_Q + (V_{IN} - V_{OUT}) \times I_{OUT}$$

製品によっては負荷電流 I_{OUT} に比例して自己消費電流 I_Q が増加するものがあります。入力電圧 V_{IN} が高い場合や高温環境の場合、 I_Q 増加の影響を無視できなくなるケースがあるため注意が必要です。

しかし、昨今の LDO は自己消費電流が数 μA から数十 μA が一般的なため b の経路による損失が支配的です。そのため以下の計算式で簡易的に計算しても支障がないケースが大半です。

$$P_{LOSS} = (V_{IN} - V_{OUT}) \times I_{OUT}$$

新日本無線の LDO 製品では JEDEC 規格に準じた 2 層基板、もしくは 4 層基板に実装した際の許容損失定格をデータシートに規定しております。

LDO を使用する際には必ず、熱計算を行い定格内であるかをご検証ください。

但し、許容損失は実際の PCB 条件に大きく依存するので注意が必要です。

定格を超える危険性がある場合にはスイッチングレギュレータのご検討をお願い致します。

■ LDO 使用上の注意

本項では LDO を使用する上での代表的な注意事項について説明します。

1. 入出力電圧逆転による逆電流

LDO は通常、入力電圧 > 出力電圧の電位関係で使用します。しかし実際のアプリケーションではこの関係が逆転する場合があります。

LDO の $V_{IN} - V_{OUT}$ が逆転すると以下の経路で逆電流が発生する危険性があります。

- a. Bipolar 製品の場合、出力トランジスタ逆動作によるコレクタ-エミッタ間、及び静電破壊防止用のダイオード
- b. MOS 製品の場合、出力 MOSFET のドレイン-ソース間のボディダイオード

これらの経路は電流制限が効かないためアプリケーション条件によっては過剰な電流が発生し、IC の損傷、破壊に至る危険性があります。そのため、入出力電圧の逆転が想定される場合には Fig.3 の通りバイパスダイオード接続による対策を行ってください。

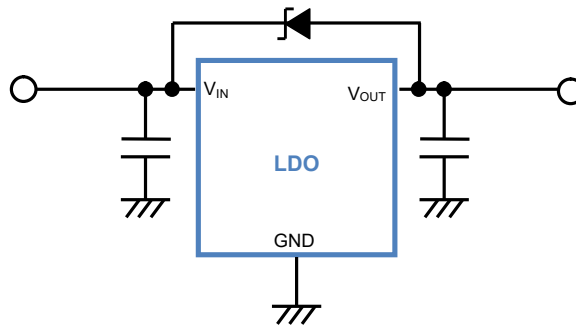


Fig.3 バイパスダイオードによる逆電流対策

バイパスダイオードは IC 内部のダイオードよりも先に通電する必要があるためショットキーバリアダイオードの使用が理想ですが、ショットキーバリアダイオードは高温時に逆バイアスリーク電流が大きくなる傾向にあります。これによるアプリケーションの消費電流の増加や軽負荷時に出力電圧が上昇してしまう危険性があるため注意が必要です。ダイオードメーカのデータシートにて規格値、特性例を確認し実機にて検証をお願い致します。

また、新日本無線では IC 内部で対策を施した逆電流保護機能付きの製品をラインアップしております。本機能によりバイパスダイオードでの対策は不要となりますので併せてご検討ください。

2. 入力逆電圧による逆電流

LDO の入力に電源を接続する際、LDO の GND 電位より低い電圧が印加される可能性がある場合は、Fig.4 の通りダイオード接続による対策を行ってください。IC 内部には V_{IN} -GND 間に静電破壊防止のダイオードが存在します。未対策の状態では V_{IN} -GND の電位が逆転するとこのダイオードが通電し、条件によっては過剰電流が流れるため IC の損傷、破壊に至る危険性があります。

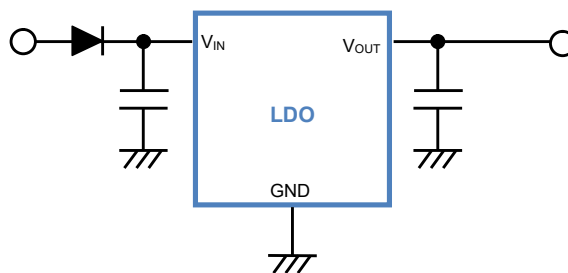


Fig.4 ダイオードによる入力逆電圧対策

この対策では負荷電流の変動により LDO の入力電圧が変動し、結果、出力電圧の変動として現れるケースがありますので、必ず実機にてご確認の上、ご使用をお願いします。また、通常動作時にダイオード順方向電圧 V_F による電圧降下が発生しますので LDO の最低動作電圧にご注意ください。さらに、順方向電圧 V_F と負荷電流との積による熱が発生しますのでダイオード許容損失にマージンがあるものを選定ください。

3. 出力端子短絡試験実施時の逆電圧

短絡試験を実施される場合、短絡ワイヤーやPCB配線の寄生インダクタンスによるキックバックで出力端子が負電圧になることがあります。IC内部には V_{OUT} -GND間に静電破壊防止のダイオードが存在します。未対策の状態では V_{OUT} -GNDの電位が逆転するとこのダイオードが通電し、条件によっては過剰電流が流れるためICの損傷、破壊に至る危険性があります。この対策のため、Fig.5の通りダイオード接続を行ってください。

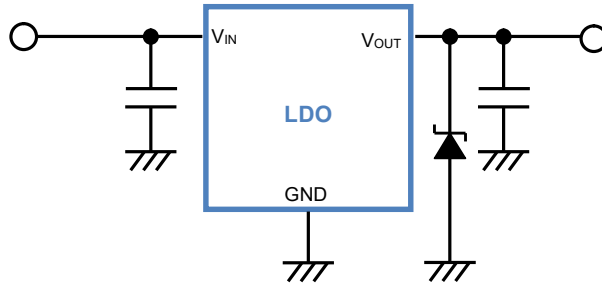


Fig.5 ダイオードによる出力逆電圧対策

対策ダイオードはIC内部のダイオードよりも先に通電する必要があるため、ショットキーバリアダイオードが理想です。

4. 出力電圧の過渡応答特性

一般的にLDOは以下の条件時に出力電圧のオーバーシュートやアンダーシュートが発生しやすくなります。特に低消費電流を特長とした製品では製品特性上、変動が大きくなる傾向にあります。

- a. 入力電圧、出力電流が急峻に変動する場合
- b. 出力容量が小さい場合
- c. 出力負荷が小さい場合
- d. 入出力間電位差が狭い状態から立ち上がる場合(入力電圧がゆっくり立ち上がり、出力起動時に飽和状態となる場合も含まれます)

過渡応答特性の改善を図る手法として、入力または出力コンデンサを大きくすることにより変動分を吸収する方が挙げられます。出力電圧の過渡応答特性は複合的な条件で変わってきますので、上記を参考に実機での確認をお願い致します。

5. サーマルシャットダウン機能

サーマルシャットダウン機能は負荷異常や不十分な放熱設計により過熱状態となった場合にLDOの破壊を防ぐ回路です。IC内部のチップ温度が接合部温度の定格を超える高温となった際に出力を停止することで発熱を抑制します(Fig.6)。チップ温度が下がると出力は自動復帰するため、負荷の異常状態等の過熱原因が改善されない場合は動作復帰後、サーマルシャットダウン動作による出力停止を繰り返すこととなります。製品によってはサーマルシャットダウン動作温度と解除温度にヒステリシス特性を持つものもあります。サーマルシャットダウンは接合部温度の定格を超えた温度で動作しますので、サーマルシャットダウンが動作するとICが劣化し、故障率が上昇する危険性があります。サーマルシャットダウンの意図的なご使用は避け、余裕を持った熱設計をするようお願い致します。

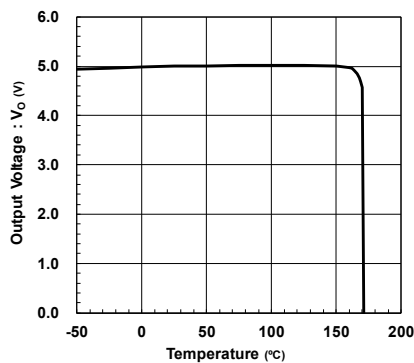


Fig.6 サーマルシャットダウン代表特性

6. 過電流保護機能

過電流保護機能は出力短絡等の負荷異常の際の過電流によるICの破壊を防ぐ回路です。一般的にはFig.7のように出力電圧が低くなるほど出力電流を制限する特性（フの字特性）を持つことで負荷異常時のLDOの損失を抑制しています。

過電流保護機能は出力起動時においても動作しているため定電流負荷では低出力電圧時の過電流保護機能特性によって起動不良となることがあります。このような場合は出力電圧低下時においても十分な能力のあるLDOを選定いただくか、出力起動後に負荷を起動してください。

過電流保護機能を内蔵するLDOにおいては過負荷を原因とする故障の危険性は低くなります。

しかし、過電流保護機能が長時間動作すると入力条件によってはチップ温度が上昇し接合部温度定格を超える危険性がありますのでご注意ください。

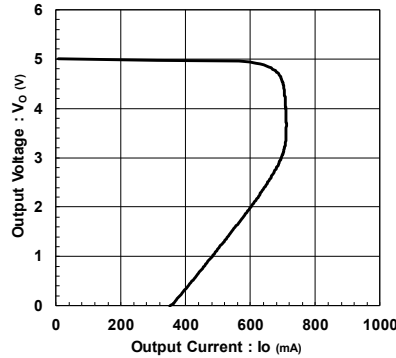


Fig.7 過電流保護回路代表特性

7. 出力ノイズ

高品質な信号を取り扱う目的でLDOを使用される場合は、IC内部のノイズを考慮した設計が必要となります。このノイズには、原理的に常時発生するノイズと突発的に発生するノイズがあります。

常時発生するノイズには、“ホワイトノイズ（熱雑音）、1/fノイズ”等があります。これらのノイズは、アナログICが独自にもつ固有のノイズです。データシートに掲載がない場合には、当社へご連絡いただければ代表特性例を提出させていただきます。

突発的に発生するノイズは、“ポップコーンノイズ、バーストノイズ”と言われ、1/f領域に現れる場合があります。このノイズは、結晶の乱れに起因するノイズであり、IC内部回路のバイアス電流またはバイアス電圧の突然の変化として発生する場合があります。この突然の電流もしくは電圧の変化は、時間的にランダムに発生するため、出力にも微小な変動がランダムに現れる場合があります。特に基準電圧源用途にLDOを使用し、微小な変動を許容できない用途で使用される場合はフィルタを挿入するなどノイズ対策を推奨します。



<注意事項>

1. 本資料の掲載内容の正確さには万全を期しておりますが、掲載内容について何らかの法的な保証を行うものではありません。
2. 工業所有権その他の権利の実施権の許諾を伴うものではなく、第三者の権利を侵害しないことを保証するものでもありません。
3. 本資料に記載されている商標は、各社に帰属します。
4. 掲載されている内容等は、予告なく変更することがあります。