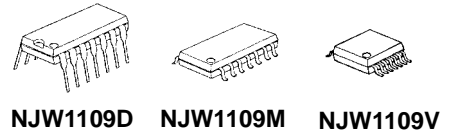


# 電子ボリューム付ヘッドホンアンプ

## 概要

NJW1109は、電子ボリューム機能付ヘッドホンアンプICです。ボリュームによる利得調整範囲は+20dBから-80dBで、ミュート機能も内蔵しており、これらをI<sup>2</sup>Cバスで制御します。TV、コンポ等のヘッドフォン出力に最適です。

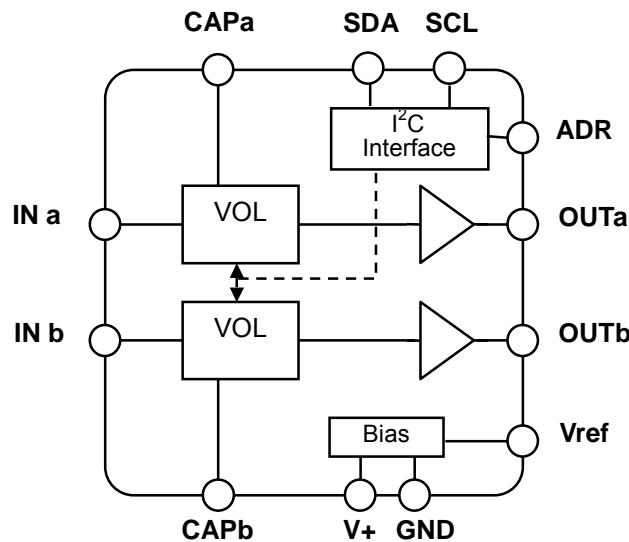
## 外形



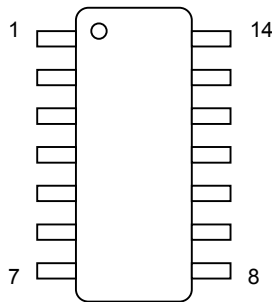
## 特徴

- 動作電源電圧 7.5V ~ 10 V
- 電子ボリューム機能 +20dB ~ -80dB / 0.5dB step , Mute (スレーブアドレス2種類選択可能)
- I<sup>2</sup>Cバス制御
- Bi-CMOS構造
- 外形 SSOP14,DIP14, DMP14

## ■ブロック図



## ■端子配列



No.	端子名	機能	No.	端子名	機能
1	V+	電源端子	8	SCL	I <sup>2</sup> C バス クロック入力端子
2	OUTb	Bch 出力端子	9	Vref	基準電圧用コンデンサ接続端子
3	N.C.	未接続端子	10	INa	Ach 入力端子
4	CAPb	バランス用ボツ音防止コンデンサ接続端子	11	CAPa	ボリューム用ボツ音防止コンデンサ接続端子
5	INb	Bch 入力端子	12	N.C.	未接続端子
6	ADR	スレーブアドレス選択端子	13	OUTa	Ach 出力端子
7	SDA	I <sup>2</sup> C バス データ入力端子	14	GND	GND 端子

## 絶対最大定格 (Ta=25°C)

項目	記号	定格値	単位
電源電圧	V+	12	V
消費電力	P <sub>D</sub>	500 (DIP14) 500* (DMP14) 440* (SSOP14)	mW
動作温度	Topr	-20 ~ 75	°C
保存温度	Tstg	-40 ~ 125	°C

(\*) EIA/JEDEC仕様基板(76.2×114.3×1.6mm、2層、FR-4)実装時

## ■電気的特性 (指定なき場合には V<sup>+</sup>=9V, V<sub>IN</sub> = -20dBV, f=1kHz, R<sub>L</sub>=100Ω, VOL=0dB 設定, Ta=25°C)

### 電源特性

項目	記号	条件	最小	標準	最大	単位
動作電源電圧	V <sup>+</sup>		7.5	9	10	V
消費電流	I <sub>CC</sub>	無信号時	-	5	8	mA
基準電圧	V <sub>REF</sub>		4.0	4.5	5.0	V

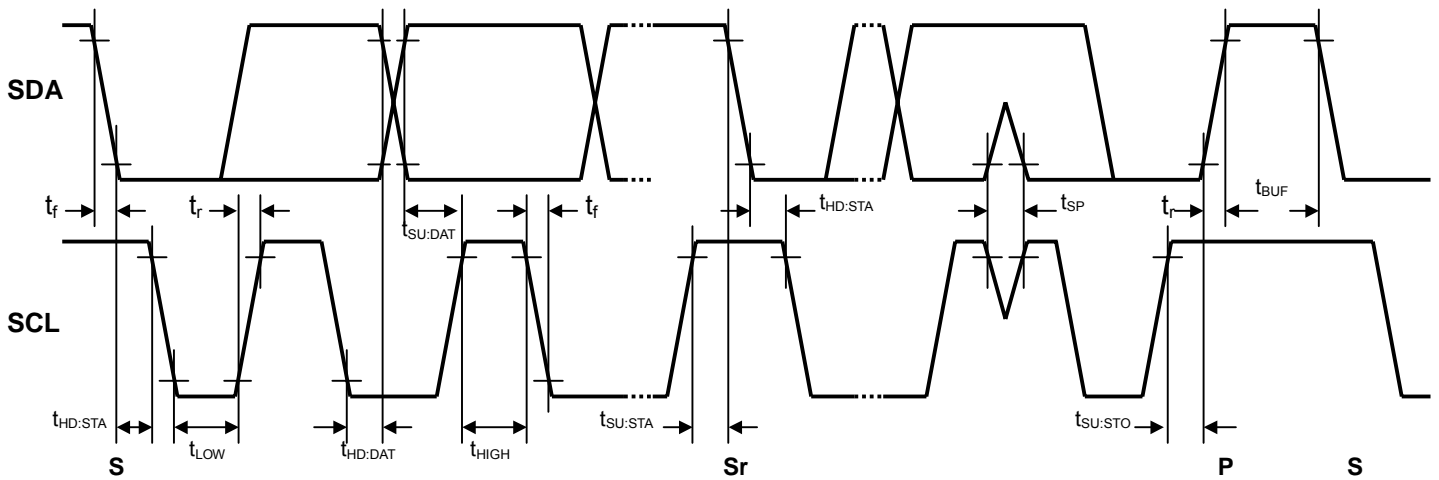
### アンプ部

項目	記号	条件	最小	標準	最大	単位
E V R 最大利得	G <sub>VMAX</sub>	VOL = +20dB設定	18	20	22	dB
E V R 最小利得	G <sub>VMIN</sub>	VOL = -80dB設定	-	-80	-	dB
チャンネル間利得差	G <sub>v</sub>	VOL = 0dB 設定	-1.5	0	1.5	dB
最大入力電圧	V <sub>IM</sub>	VOL = -10dB 設定 THD=3%	8.9 (2.8)	9.5 (3.0)	-	dBV (V <sub>rms</sub> )
出力電力	P <sub>O</sub>	VOL=10dB 設定, THD=10%	70	100	-	mW
全高調波歪率	THD	VOL=0dB設定	-	0.1	1	%
チャンネルセパレーション	CS	R <sub>g</sub> =600Ω, V <sub>in</sub> =0dBV	70	80	-	dB
ミュートレベル	Mute	VOL = Mute, V <sub>in</sub> = 0dBV	-	-100	-90	dB
出力雑音電圧 1	V <sub>NO1</sub>	R <sub>g</sub> =0Ω, A-Weighted	-	-95 (18)	-85 (56)	dBV (μV <sub>rms</sub> )
出力雑音電圧 2	V <sub>NO2</sub>	VOL = Mute R <sub>g</sub> =0Ω, A-Weighted	-	-105 (5.6)	-95 (18)	dBV (μV <sub>rms</sub> )
電源リップル除去比	PSRR	V <sub>ripple</sub> =-20dBV, R <sub>g</sub> =0Ω	-	70	-	dB

### ロジック部

項目	記号	条件	最小	標準	最大	単位
ADR 端子入力電圧 High	V <sub>ADRH</sub>	High時スレーブアドレス84H	V <sup>+</sup> /2	-	-	V
ADR 端子入力電圧 Low	V <sub>ADRL</sub>	Low時スレーブアドレス80H	-	-	1.0	V

## I<sup>2</sup>C バス(SDA, SCL) タイミング



### I<sup>2</sup>C バス(SDA, SCL) の I/O 段の特性

標準モード：プルアップ抵抗  $R=4k\Omega$  (+5V に接続), 容量性負荷  $C=200pF$  (GND に接続)

高速モード：プルアップ抵抗  $R=4k\Omega$  (+5V に接続), 容量性負荷  $C=50pF$  (GND に接続)

項目	記号	標準モード			高速モード			単位
		最小	標準	最大	最小	標準	最大	
Low Level 入力電圧	$V_{IL}$	0.0	-	1.5	0.0	-	1.5	V
High Level 入力電圧	$V_{IH}$	2.5	-	5.0	2.5	-	5.0	V
Low Level 出力電圧(3mA at SDA pin)	$V_{OL}$	0	-	0.4	0	-	0.4	V
入力電圧 0.1~0.9 $V_{DDmax}$ 時各 I/O ピンの入力電流	$I_i$	-10	-	10	-10	-	10	$\mu A$

## I<sup>2</sup>C バス(SDA, SCL) のバス・ラインの特性

項目	記号	標準モード			高速モード			単位
		最小	標準	最大	最小	標準	最大	
SCL クロック周波数	f <sub>SCL</sub>	-	-	100	-	-	400	kHz
ホールドタイム開始条件	t <sub>HD:STA</sub>	4.0	-	-	0.6	-	-	μs
Low Level クロックパルス幅	t <sub>LOW</sub>	4.7	-	-	1.3	-	-	μs
High Level クロックパルス幅	t <sub>HIGH</sub>	4.0	-	-	0.6	-	-	μs
開始条件のセットアップ時間	t <sub>SU:STA</sub>	4.7	-	-	0.6	-	-	μs
データホールドタイム	t <sub>HD:DAT</sub>	0	-	-	0	-	-	μs
データセットアップ時間	t <sub>SU:DAT</sub>	250	-	-	100	-	-	ns
SDA 及び SCL 信号の立ち上がり時間	t <sub>r</sub>	-	-	1000	-	-	300	ns
SDA 及び SCL 信号の立ち下がり時間	t <sub>f</sub>	-	-	300	-	-	300	ns
停止条件のセットアップ時間	t <sub>SU:STO</sub>	4.0	-	-	0.6	-	-	μs
停止条件と開始条件間のバスフリータイム	t <sub>BUF</sub>	4.7	-	-	1.3	-	-	μs
それぞれのバスラインの容量性負荷	C <sub>b</sub>	-	-	400	-	-	400	pF
Low Level ノイズマージン	V <sub>nL</sub>	0.5	-	-	0.5	-	-	V
High Level ノイズマージン	V <sub>nH</sub>	1	-	-	1	-	-	V

C<sub>b</sub> ; 一つのバス・ラインのトータル容量 (単位 pF)

データホールドタイム : t<sub>HD:DAT</sub>

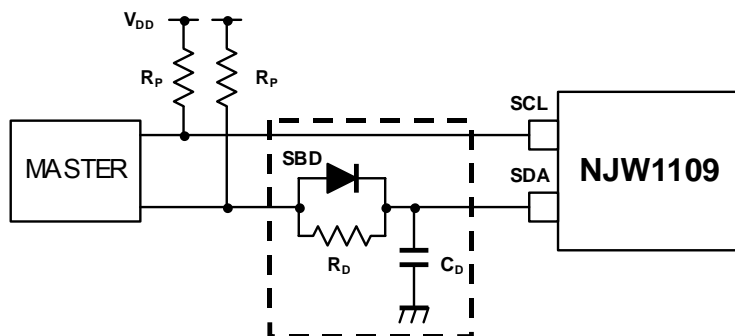
送信装置(MASTER)は SCL の立ち下がりエッジでの不確定な状態を回避するために、少なくとも 300ns 程度のホールド時間を確保するようにしてください。

本製品は SDA にデータ保持する機能を有していません。送信装置 (MASTER) 側でホールド時間を確保できない場合には下図のような SDA 端子のデータ遅延回路を追加してご検討ください。

SDA 端子のデータ遅延回路の時定数は下式のとおりです。

- (a) Low レベル High レベル :  $T_{LH} \approx R_p \cdot C_D$
- (b) High レベル Low レベル :  $T_{HL} \approx R_D \cdot C_D$

また定数の決定においてショットキーバリアダイオード(SBD)はアクノリッジ応答時の Low レベルに影響しますので、できるだけ順方向電圧(Vf)の低いものをお選びください。



■端子等価回路

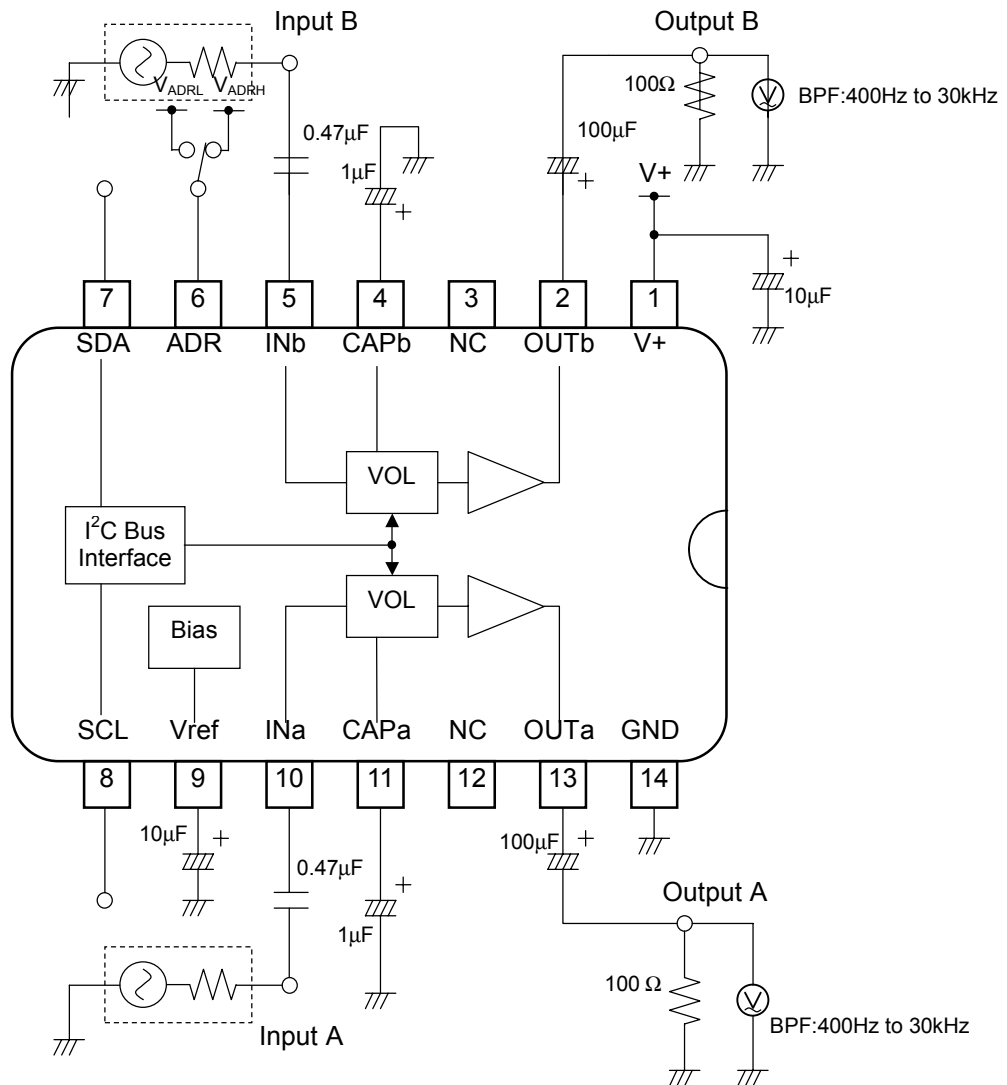
端子	端子名	機能名	内部等価回路	端子電圧
5 10	INb INa	Bch 入力端子 Ach 入力端子		V+/2
2 13	OUTb OUTa	Bch 出力端子 Ach 出力端子		V+/2
4	CAPb	バランス用ポツ音防止 コンデンサ接続端子		3.8V
11	CAPa	ボリューム用ポツ音防止 コンデンサ接続端子		3.1V

## ■端子等価回路

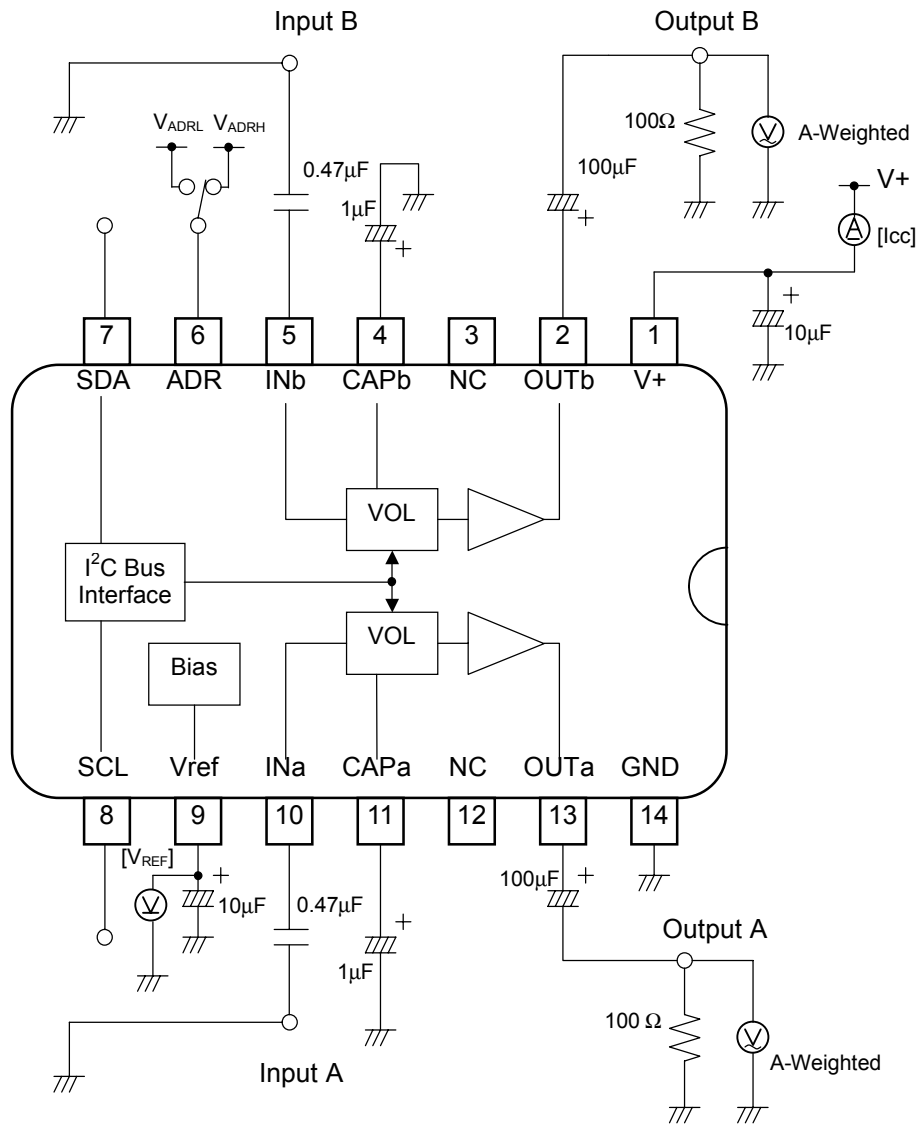
端子	端子名	機能名	内部等価回路	端子電圧
6	ADR	スレーブアドレス選択端子		-
7 8	SDA SCL	I <sup>2</sup> C バスデータ入力端子 I <sup>2</sup> C バスクロック入力端子		-
9	Vref	基準電圧用コンデンサ 接続端子		V+/2
1	V+	電源端子	-	-
14	GND	接地端子	-	-

## 測定回路図

測定回路 1 (GVMAX, GVMIN,  $\Delta Gv$ , VIM, PO, THD, Mute)

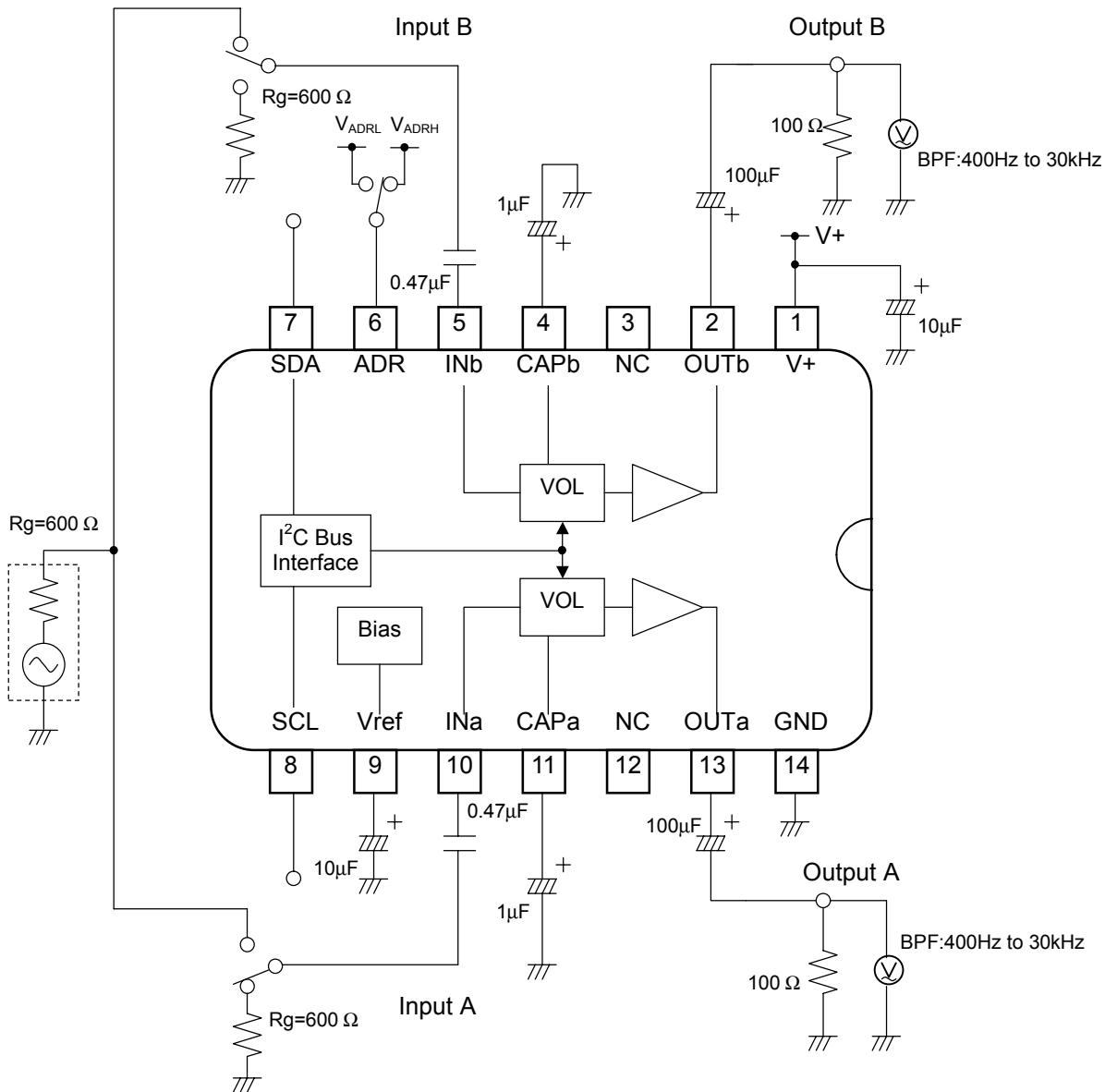


測定回路 2 (I<sub>CC</sub>, V<sub>REF</sub>, V<sub>NO1</sub>, V<sub>NO2</sub>)

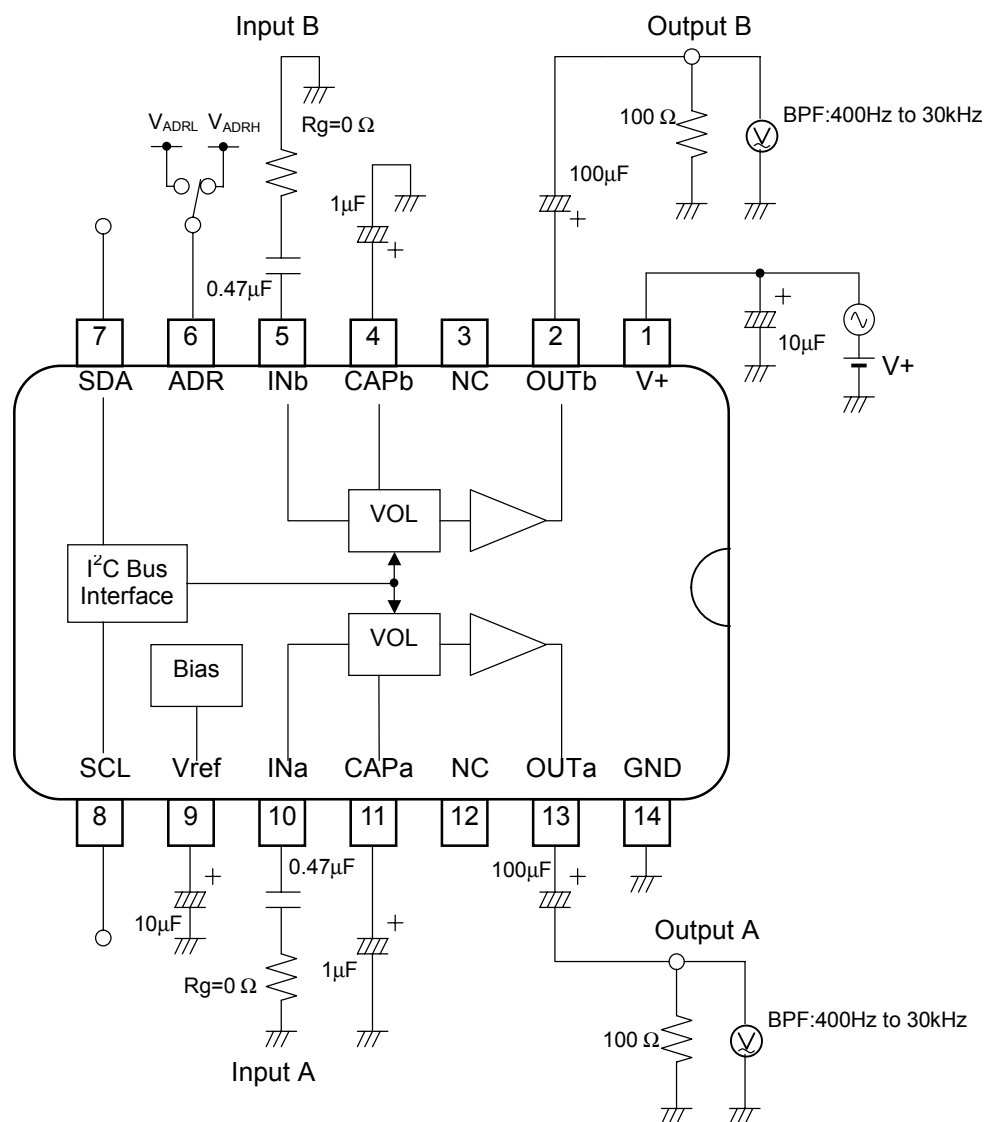




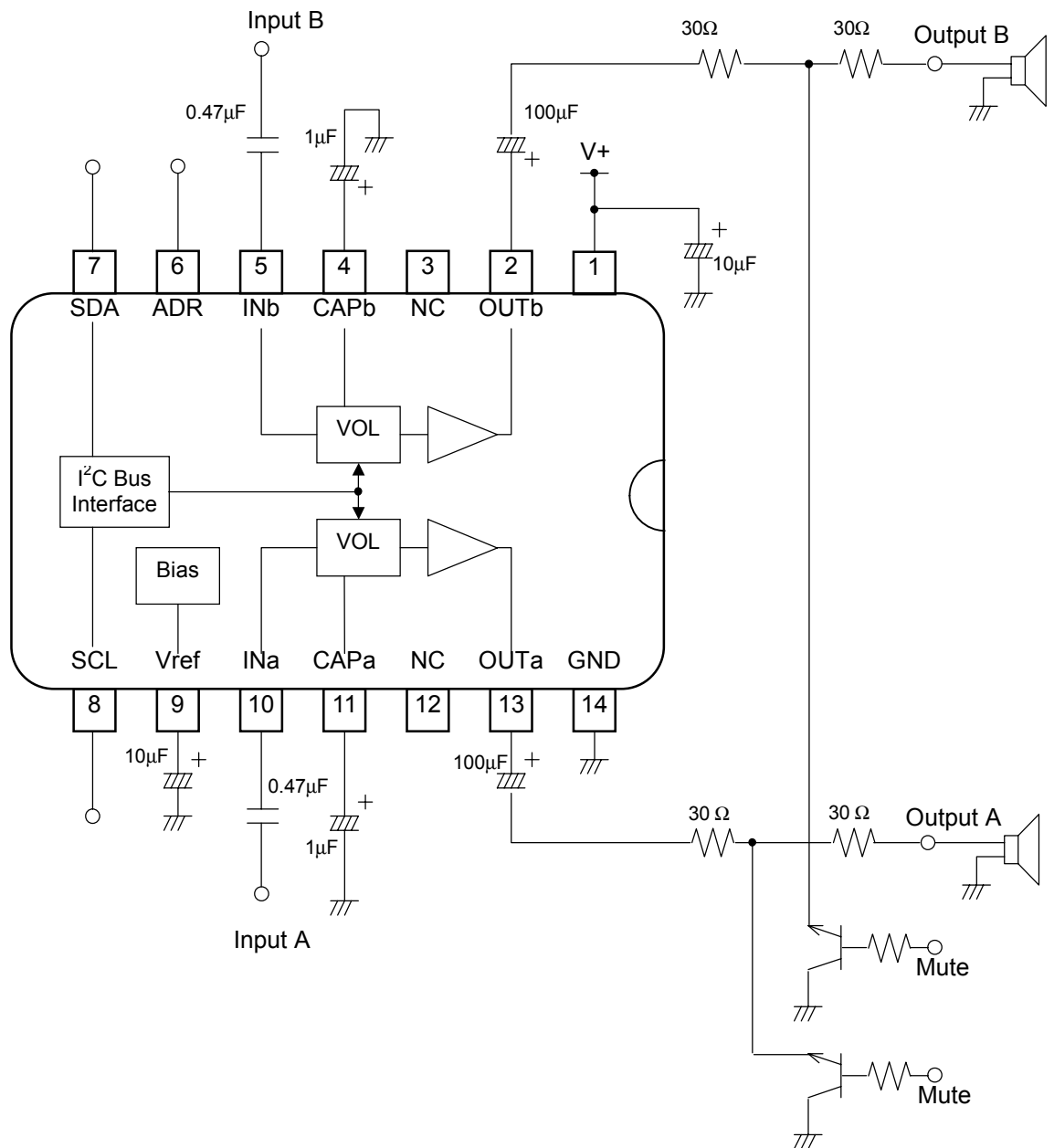
測定回路 3 (CS)



## 測定回路 4 (PSRR)



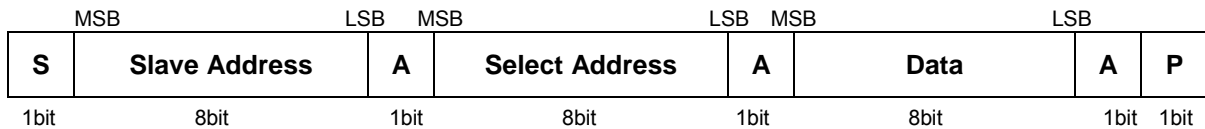
## 应用回路图



## 制御部

SDA、SCL端子を使用したI<sup>2</sup>C BUSインターフェースによるコントロール

### I<sup>2</sup>C BUSフォーマット



S: 「開始」条件

A: アクノリッジ

P: 「停止」条件

### •スレーブアドレス(Slave Address)

MSB	1	0	0	0	0	0	0	0	LSB
MSB	1	0	0	0	0	1	0	0	LSB

80H (ADR = Low)

84H (ADR = High)

### •セレクトアドレス ( Select Address )

連続データ転送時のオートインクリメント機能

00H 01H 00H

Select Address	BIT							
	D7	D6	D5	D4	D3	D2	D1	D0
00H	VOL							
01H	CHS	BAL					Don't Care	

### ■コントロールレジスタ初期値

電源投入時のアドレスBITは全て“0”

Select Address	BIT							
	D7	D6	D5	D4	D3	D2	D1	D0
00H	0	0	0	0	0	0	0	0
01H	0	0	0	0	0	0	0	0

### ■設定コード

#### a) マスターボリューム設定

Select Address	BIT							
	D7	D6	D5	D4	D3	D2	D1	D0
00H	VOL							

#### •VOL : マスターボリューム設定

Attenuation level : +20 to -80dB(0.5dB/step), MUTE

#### b) バランス設定

Select Address	BIT							
	D7	D6	D5	D4	D3	D2	D1	D0
01H	CHS	BAL					Don't Care	

#### •CHS : バランスチャンネル選択

“0” : Ach (Bchを減衰)      “1” : Bch (Achを減衰)

#### •BAL : Ach and Bch バランス設定

Balance Level : 0 to -30dB (1dB/Step) , MUTE

■設定コード

a) マスターボリューム設定 (Select Address: 00H) Volume level : +20 to -80dB(0.5dB/step), MUTE

		VOL							
Gain(dB)	HEX	D7	D6	D5	D4	D3	D2	D1	D0
20	FF	1	1	1	1	1	1	1	1
19.5	FE	1	1	1	1	1	1	1	0
19	FD	1	1	1	1	1	1	0	1
18.5	FC	1	1	1	1	1	1	0	0
18	FB	1	1	1	1	1	0	1	1
17.5	FA	1	1	1	1	1	0	1	0
17	F9	1	1	1	1	1	0	0	1
16.5	F8	1	1	1	1	1	0	0	0
16	F7	1	1	1	1	0	1	1	1
15.5	F6	1	1	1	1	0	1	1	0
15	F5	1	1	1	1	0	1	0	1
14.5	F4	1	1	1	1	0	1	0	0
14	F3	1	1	1	1	0	0	1	1
13.5	F2	1	1	1	1	0	0	1	0
13	F1	1	1	1	1	0	0	0	1
12.5	F0	1	1	1	1	0	0	0	0
12	EF	1	1	1	0	1	1	1	1
11.5	EE	1	1	1	0	1	1	1	0
11	ED	1	1	1	0	1	1	0	1
10.5	EC	1	1	1	0	1	1	0	0
10	EB	1	1	1	0	1	0	1	1
9.5	EA	1	1	1	0	1	0	1	0
9	E9	1	1	1	0	1	0	0	1
8.5	E8	1	1	1	0	1	0	0	0
8	E7	1	1	1	0	0	1	1	1
7.5	E6	1	1	1	0	0	1	1	0
7	E5	1	1	1	0	0	1	0	1
6.5	E4	1	1	1	0	0	1	0	0
6	E3	1	1	1	0	0	0	1	1
5.5	E2	1	1	1	0	0	0	1	0
5	E1	1	1	1	0	0	0	0	1
4.5	E0	1	1	1	0	0	0	0	0
4	DF	1	1	0	1	1	1	1	1
3.5	DE	1	1	0	1	1	1	1	0
3	DD	1	1	0	1	1	1	0	1
...	...	...	...	...	...	...	...	...	...
-79.5	38	0	0	1	1	1	0	0	0
-80	37	0	0	1	1	0	1	1	1
...	...	...	...	...	...	...	...	...	...
Mute	00	0	0	0	0	0	0	0	0

b) バランス設定 (Select Address: 01H) Balance level : 0 to -30dB(1dB/step), MUTE

Channel Setting (CHS)	D7
Attenuated Bch Gain	0
Attenuated Ach Gain	1

Gain(dB)	BAL				
	D6	D5	D4	D3	D2
0	0	0	0	0	0
-1	0	0	0	0	1
-2	0	0	0	1	0
-3	0	0	0	1	1
-4	0	0	1	0	0
-5	0	0	1	0	1
-6	0	0	1	1	0
-7	0	0	1	1	1
-8	0	1	0	0	0
-9	0	1	0	0	1
-10	0	1	0	1	0
-11	0	1	0	1	1
-12	0	1	1	0	0
-13	0	1	1	0	1
-14	0	1	1	1	0
-15	0	1	1	1	1
-16	1	0	0	0	0
-17	1	0	0	0	1
-18	1	0	0	1	0
-19	1	0	0	1	1
-20	1	0	1	0	0
-21	1	0	1	0	1
-22	1	0	1	1	0
-23	1	0	1	1	1
-24	1	1	0	0	0
-25	1	1	0	0	1
-26	1	1	0	1	0
-27	1	1	0	1	1
-28	1	1	1	0	0
-29	1	1	1	0	1
-30	1	1	1	1	0
MUTE	1	1	1	1	1

<注意事項>

このデータブックの掲載内容の正確さには万全を期しておりますが、掲載内容について何らかの法的な保証を行うものではありません。とくに応用回路については、製品の代表的な応用例を説明するためのものです。また、工業所有権その他の権利の実施権の許諾を伴うものではなく、第三者の権利を侵害しないことを保証するものではありません。